

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成29年10月19日(2017.10.19)

【公表番号】特表2017-502496(P2017-502496A)

【公表日】平成29年1月19日(2017.1.19)

【年通号数】公開・登録公報2017-003

【出願番号】特願2016-527204(P2016-527204)

【国際特許分類】

H 01 L 21/822 (2006.01)

H 01 L 27/04 (2006.01)

H 01 L 21/8234 (2006.01)

H 01 L 27/06 (2006.01)

H 01 L 21/768 (2006.01)

【F I】

H 01 L 27/04 C

H 01 L 27/06 102 A

H 01 L 21/90 C

【手続補正書】

【提出日】平成29年9月5日(2017.9.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

キャパシタ構造を作製するための方法であって、

半導体基板上に複数のポリシリコン構造を作製するステップと、

前記半導体基板上に複数のM1 - 拡散(MD)配線を作製するステップであって、前記複数のポリシリコン構造が前記複数のMD配線を備えたインターリーブ構成で配設される、作製するステップと、

前記キャパシタ構造として、前記複数のMD配線および/または前記複数のポリシリコン構造の前記インターリーブ構成を選択的に接続するステップと
を含み、

前記半導体基板のシャロートレンチ分離(STI)領域上に前記複数のポリシリコン構造および前記複数のMD配線を組み立てることを特徴とする、方法。

【請求項2】

前記複数のポリシリコン構造がフローティング電位にある、請求項1に記載の方法。

【請求項3】

前記複数のMD配線内の1つおきの配線が、前記キャパシタ構造の第1の端子として電気的に結合される、請求項2に記載の方法。

【請求項4】

前記複数のMD配線が、前記キャパシタ構造の第1の端子として電気的に結合され、前記複数のポリシリコン構造が、前記キャパシタ構造の第2の端子として電気的に結合される、請求項1に記載の方法。

【請求項5】

前記複数のポリシリコン構造および前記複数のMD配線が、前記半導体基板のSTI領域上に直接存在する、請求項1に記載の方法。

【請求項 6】

前記キャパシタ構造を作製するのと並行して F i n F E T デバイスを作製するステップをさらに含む、請求項 1 に記載の方法。

【請求項 7】

前記複数のポリシリコン構造のサブセットがゲートコンタクトを含む、請求項 6 に記載の方法。

【請求項 8】

半導体基板上の複数のポリシリコン構造と、

前記半導体基板上の酸化物拡散領域に導電層を配線するための手段であって、前記複数のポリシリコン構造が、前記配線手段を備えたインターリーブ構成で配設され、前記複数のポリシリコン構造および／または前記配線手段が、キャパシタ構造として前記インターリーブ構成で選択的に接続される、配線するための手段と

を含み、

前記複数のポリシリコン構造および前記配線手段が、前記半導体基板のシャロートレンチ分離（S T I）領域上にあることを特徴とする、キャパシタ構造。

【請求項 9】

前記複数のポリシリコン構造がフローティング電位にあり、及び／又は、前記配線手段が、フローティング電位にある複数のM 1 - 拡散（M D）配線を含む、請求項 8 に記載のキャパシタ構造。

【請求項 10】

前記複数のポリシリコン構造が前記キャパシタ構造のプレートである、請求項 8 に記載のキャパシタ構造。

【請求項 11】

1つおきの配線手段が、前記キャパシタ構造の第1の端子として電気的に結合される、請求項 8 に記載のキャパシタ構造。

【請求項 12】

前記配線手段が、前記キャパシタ構造の第1の端子として電気的に結合され、前記複数のポリシリコン構造が、前記キャパシタ構造の第2の端子として電気的に結合される、請求項 8 に記載のキャパシタ構造。

【請求項 13】

前記複数のポリシリコン構造および前記配線手段が、前記半導体基板の S T I 領域上に直接存在する、請求項 8 に記載のキャパシタ構造。

【請求項 14】

F i n F E T デバイスをさらに含む、請求項 8 に記載のキャパシタ構造。

【請求項 15】

前記複数のポリシリコン構造のサブセットがゲートコンタクトを含む、請求項 14 に記載のキャパシタ構造。