

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4027519号
(P4027519)

(45) 発行日 平成19年12月26日(2007.12.26)

(24) 登録日 平成19年10月19日(2007.10.19)

(51) Int.C1.

F 1

HO1L 21/768	(2006.01)	HO1L 21/90	A
HO1L 21/285	(2006.01)	HO1L 21/285	S
HO1L 21/28	(2006.01)	HO1L 21/285	C
		HO1L 21/28	301R

請求項の数 19 (全 11 頁)

(21) 出願番号 特願平10-333111
 (22) 出願日 平成10年11月24日(1998.11.24)
 (65) 公開番号 特開平11-233631
 (43) 公開日 平成11年8月27日(1999.8.27)
 審査請求日 平成15年7月18日(2003.7.18)
 (31) 優先権主張番号 97-62866
 (32) 優先日 平成9年11月25日(1997.11.25)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 (74) 代理人 100076428
 弁理士 大塚 康徳
 (74) 代理人 100093908
 弁理士 松本 研一
 (72) 発明者 金正錫
 大韓民国京畿道城南市盆唐区野塔洞ジャン
 ミタウン東部アパート112-802
 (72) 発明者 朴柱▲うく▼
 大韓民国ソウル市英登浦汝矣島洞銀河D-
 1210

最終頁に続く

(54) 【発明の名称】半導体装置のコンタクト形成方法

(57) 【特許請求の範囲】

【請求項1】

多層配線膜を持つ半導体装置のコンタクト形成方法において、下部配線膜を含む半導体基板上に層間絶縁膜を形成する段階と、前記下部配線膜の一部が露出されるように前記層間絶縁膜をエッチングして垂直なコンタクトホールを形成する段階と、前記コンタクトホールの内壁の他、前記層間絶縁膜上に導電膜を形成する段階と、前記導電膜の上にPVD法及びCVD法を併用して多層のグルー膜を形成する段階と、を含み、前記導電膜及び前記多層のグルー膜によって多層のバリア金属膜が構成され、前記多層グルー膜形成段階は、

前記導電膜の上にPVD法で第1グルー膜を形成する段階と、

前記第1グルー膜の上にCVD法で第2グルー膜を形成する段階と、

前記第2グルー膜の上にPVD法で第3グルー膜を形成する段階と、
を含む、

ことを特徴とする半導体装置のコンタクト形成方法。

【請求項2】

前記導電膜の物質は、Ti、Co及びZrのいずれかであることを特徴とする請求項1に記載の半導体装置のコンタクト形成方法。

【請求項3】

前記導電膜の物質は、PVD法で形成されることを特徴とする請求項1に記載の半導体

装置のコンタクト形成方法。

【請求項 4】

前記導電膜の厚さが 30 ~ 70 の範囲であることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。

【請求項 5】

前記グルー膜の物質は、 TiN 又は WN であることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。

【請求項 6】

前記第 1 グルー膜と第 2 グルー膜のグレーンの境界は、自然酸化膜によりスタディングされるることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。 10

【請求項 7】

前記第 1 グルー膜、第 2 グルー膜及び第 3 グルー膜の厚さは、コンタクトホールの下部において各々 20 ~ 100 の範囲であることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。

【請求項 8】

前記多層グルー膜形成段階は、

前記第 2 グルー膜の形成前に前記第 1 グルー膜の上に第 1 拡散防止膜を形成する段階と、

前記第 3 グルー膜の形成前に前記第 2 グルー膜の上に第 2 拡散防止膜を形成する段階と、

を更に含むことを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。 20

【請求項 9】

前記第 1 拡散防止膜及び第 2 拡散防止膜は、窒化膜であることを特徴とする請求項 8 に記載の半導体装置のコンタクト形成方法。

【請求項 10】

前記窒化膜は、 RTN 法でグルー膜内の過多金属成分を窒化させるにより形成されることを特徴とする請求項 9 に記載の半導体装置のコンタクト形成方法。

【請求項 11】

多層配線膜を持つ半導体装置のコンタクト形成方法において、

下部配線膜を含む半導体基板上に層間絶縁膜を形成する段階と、 30

前記下部配線膜の一部が露出するように前記層間絶縁膜をエッチングしてコンタクトホールを形成する段階と、

前記コンタクトホール内壁の他、前記層間絶縁膜の上に導電膜及び第 1 グルー膜を PVD 法で順次形成する段階と、

前記第 1 グルー膜の上に CVD 法で第 2 グルー膜を形成する段階と、

前記第 2 グルー膜上に PVD 法で第 3 グルー膜を形成する段階と、

を含み、前記導電膜並びに前記第 1 、第 2 及び第 3 グルー膜によって多層のバリア金属膜が構成され、前記第 1 、第 2 及び第 3 グルー膜は TiN 又は WN である、

ことを特徴とする半導体装置のコンタクト形成方法。 40

【請求項 12】

前記導電膜の物質は、 Ti 、 Co 及び Zr のいずれかであることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。

【請求項 13】

前記導電膜の厚さは、 30 ~ 70 の範囲であることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。

【請求項 14】

前記導電膜は、 PVD 法で形成されることを特徴とする請求項 1 に記載の半導体装置のコンタクト形成方法。

【請求項 15】

前記第 1 グルー膜及び第 2 グルー膜のグレーン境界は、自然酸化膜によりスタディング 50

されることを特徴とする請求項1_1に記載の半導体装置のコンタクト形成方法。

【請求項 1_6】

前記第1グルー膜、第2グルー膜及び第3グルー膜の厚さは、コンタクトホールの下部において各々20～100の範囲であることを特徴とする請求項1_1に記載の半導体装置のコンタクト形成方法。

【請求項 1_7】

前記第2グルー膜の形成前に前記第1グルー膜の上に第1拡散防止膜を形成する段階と、
前記第3グルー膜の形成前に前記第2グルー膜の上に第2拡散防止膜を形成する段階と
を更に含むことを特徴とする請求項1_1に記載の半導体装置のコンタクト形成方法。
10

【請求項 1_8】

前記第1拡散防止膜及び第2拡散防止膜は、窒化膜であることを特徴とする請求項1_7に記載の半導体装置のコンタクト形成方法。

【請求項 1_9】

前記窒化膜は、RTN法でグルー膜内の過多金属成分を窒化させるにより形成されることを特徴とする請求項1_8に記載の半導体装置のコンタクト形成方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、半導体装置のコンタクト形成方法に関するものであり、より詳しくは、バリア金属膜拡散バリア(diffusion barrier)特性及びステップカーバリジ(step coverage)を向上させる半導体装置のコンタクト形成方法に関するものである。

【0002】

【従来の技術】

半導体装置の高集積化に伴って最小配線幅(feature size)の物理的寸法(physical dimension)が減少してきている。

【0003】

図1は、従来の傾斜したコンタクトプロファイル(sloped contact profile)を示す断面図であり、図2は、従来の垂直なコンタクトプロファイル(vertical contact profile)を示す断面図である。

【0004】

現在、金属コンタクト(metal contact)の場合、コンタクトの幅が減少される一方で、深さは殆ど変化しないか、或いは、更に深くなり、その結果、コンタクトのアスペクト比(aspect ratio)が大きくなる傾向にある。

【0005】

また、金属コンタクト上の金属ライン(metal line)のピッチ(pitch)がタイトになる傾向にあり、そのため金属コンタクトを覆う金属オーバーラップデザインルール(metal overlap design rule)もタイトになったり、全くオーバーラップがなくなったりしている。

【0006】

従って、金属コンタクトの上部領域の大きさも、下部領域の大きさのように、少し大きい程度に形成しなければならない。

【0007】

このため、金属コンタクトをドライエッチングする時、図1に示すような傾斜したコンタクトプロファイル3ではなく、図2に示すように垂直なコンタクトプロファイル4を形成する必要がある。

【0008】

なお、図1及び図2において、参照番号1は半導体基板を示し、参照番号2は層間絶縁膜

を示す。

【0009】

高いアスペクト比 (high aspect ratio) を持つ垂直なコンタクプロファイルにおいて、最大の問題は、バリア金属膜 (barrier metal layer) の形成である。

【0010】

図3は、従来の方法で形成されるバリア金属膜16を示す断面図である。

【0011】

図3に示すような従来のバリア金属膜16は、一般に2つの層 (double layer) で形成される。
10

【0012】

まず、半導体基板10のような下部配線膜10上に形成された層間絶縁膜12をエッチングしてコンタクトホール14を形成する。

【0013】

次いで、コンタクトホール14の内壁の他、層間絶縁膜12上に導電膜としてTi膜を形成し、Ti膜上にグルー膜 (glue layer) あるいはウェッティング膜 (wetting) としてTiN膜を形成してバリア金属膜16を完成させる。

【0014】

一般に、高いアスペクト比を持つ金属コンタクトでは、CVD (Chemical Vapour Deposition) 法によるタンゲステン (W) のようにフィリング特性がよい金属層が使われる。
20

【0015】

ところで、タンゲステン金属層を形成するためのソースガス (source gas) であるWF₆は、コンタクトホール14下部のTi膜あるいはTiSi_x膜と反応してTiF_xのような不導層を形成し得る。

【0016】

TiF_x膜は、コンタクト抵抗を増加させるだけでなく、体積膨張により下部シリコン膜10にストレスを加える等、欠陥 (defect) 及び接合リーク電流 (junction leakage current) の増加を誘発する。

【0017】

従って、TiN膜のバリア特性を強化させる必要がある。
30

【0018】

しかし、現実的には、高いアスペクト比を持つ垂直なコンタクトホール14の場合、一般的なスパッタリング法によるTiN膜はステップカバレッジがよくない。特に、参照番号17に示すように、コンタクトホール14の下部エッジ部位において他の部位よりTiN膜が薄く形成される。TiN膜を周知のスパッタリングによるコリメーション (collimation) 法で形成する場合、TiN膜は、円周型 (columnar) 構造で成長するため、バリア特性が減少する。

【0019】

このような問題点を解決するために、最近では、CVD-TiN膜形成方法が使われている。
40

【0020】

しかし、CVD-TiN膜の場合、ステップカバレッジはよい反面、膜自体が緻密できないのでバリア特性が低い。そして、TiN膜の形成のためのTiソースガスとしてTiCl_x系列のガスを使う場合、下部シリコン膜にClアタック (attack) を与えるという問題がある。

【0021】

また、Ti膜は、現在のところCVD法では信頼性ある膜質を得られないで、スパッタリング法のようなPVD (Physical Vapour Deposition) 法で形成しなければならない、従って、後続の工程でCVD法でTiN膜を形成する場合、Ti
50

膜が大気中に露出して、Ti膜上に望ましくないTiO_x膜が形成されやすい。

【0022】

従って、CVD-TiN膜を採用する場合、バリア金属膜の信頼性劣化及び抵抗増加等の問題がある。

【0023】

【発明が解決しようとする課題】

本発明は、例えば、上述した問題点に鑑みてなされたものであり、バリア金属膜のステップカバレッジを向上させると共に、バリア金属膜の拡散バリア特性を向上させることができる半導体装置のコンタクト形成方法を提供することを目的とする。

【0024】

10

【課題を解決するための手段】

本発明に係る半導体装置のコンタクト形成方法は、多層配線膜を持つ半導体装置のコンタクト形成方法において、下部配線膜を含む半導体基板上に層間絶縁膜を形成する段階と、下部配線膜の一部が露出されるように層間絶縁膜をエッチングして垂直なコンタクトホールを形成する段階と、コンタクトホールの内壁の他、層間絶縁膜上に薄い導電膜を形成する段階と、導電膜上にPVD法及びCVD法を併用して多層のグルー膜を形成する段階とを含むことを特徴とする。

【0025】

本発明の好適な実施の形態によれば、前記導電膜物質は、Ti、Co及びZrのいずれかであることが好ましい。

20

【0026】

本発明の好適な実施の形態によれば、導電膜物質は、PVD法で形成されることが好ましい。

【0027】

本発明の好適な実施の形態によれば、前記導電膜の厚さは、コンタクトホールの下部において30～70 の範囲であることが好ましい。

【0028】

本発明の好適な実施の形態によれば、前記グルー膜物質は、TiN又はWNであることが好ましい。

【0029】

30

本発明の好適な実施の形態によれば、多層グルー膜の形成段階は、コンタクトホールの内壁にPVD法で薄い第1グルー膜を形成する段階と、第1グルー膜上にCVD法で薄い第2グルー膜を形成する段階と、第2バリア膜上にPVD法で薄い第3グルー膜を形成する段階を含むことが好ましい。

【0030】

本発明の好適な実施の形態によれば、第1グルー膜及び第2グルー膜のグレーン境界は、自然酸化膜によりスタディングされることが好ましい。

【0031】

本発明の好適な実施の形態によれば、第1グルー膜、第2グルー膜及び第3グルー膜の厚さは、コンタクトホールの下部において各々20～100 の範囲であることが好ましい。

40

【0032】

本発明の好適な実施の形態によれば、多層グルー膜の形成段階は、第2グルー膜形成前に第1グルー膜上に第1拡散防止膜を形成する段階と、第3グルー膜形成前に第2グルー膜上に第2拡散防止膜を形成する段階を更に含むことが好ましい。

【0033】

本発明の好適な実施の形態によれば、第1拡散防止膜及び第2拡散防止膜は、窒化膜であることが好ましい。

【0034】

本発明の好適な実施の形態によれば、窒化膜は、RTN法でグルー膜内の過多金属成分を

50

窒化させるにより形成されることが好ましい。

【0035】

本発明に係る他の半導体装置のコンタクト形成方法は、多層配線膜を持つ半導体装置のコンタクト形成方法において、下部配線膜を含む半導体基板上に層間絶縁膜を形成する段階と、下部配線膜の一部が露出されるように層間絶縁膜をエッチングしてコンタクトホールを形成する段階と、コンタクトホールの内壁の他、層間絶縁膜上に薄い導電膜及び薄い第1グルー膜を順次形成する段階と、第1グルー膜上に第2グルー膜を形成する段階と、第2グルー膜上に第3グルー膜を形成する段階とを含むことを特徴とする。

【0036】

本発明の好適な実施の形態によれば、導電膜物質は、Ti、Co及びZrのいずれかであることが好ましい。 10

【0037】

本発明の好適な実施の形態によれば、導電膜の厚さは、コンタクトの下部において30～70の範囲であることが好ましい。

【0038】

本発明の好適な実施の形態によれば、グルー膜物質は、TiN又はWNであることが好ましい。

【0039】

本発明の好適な実施の形態によれば、導電膜、第1グルー膜及び第3グルー膜は、PVD法で形成されることが好ましい。 20

【0040】

本発明の好適な実施の形態によれば、第2グルー膜はCVD法で形成されることが好ましい。

【0041】

本発明の好適な実施の形態によれば、第1グルー膜と第2グルー膜のグレーン境界は、自然酸化膜によりスタッフィングされることが好ましい。

【0042】

本発明の好適な実施の形態によれば、第1グルー膜、第2グルー膜及び第3グルー膜の厚さは、コンタクトホールの下部において各々20～100の範囲であることが好ましい。 30

【0043】

本発明の好適な実施の形態によれば、前記半導体装置のコンタクト形成方法は、第2グルー膜の形成前に第1グルー膜上に第1拡散防止膜を形成する段階と、第3グルー膜の形成前に第2グルー膜上に第2拡散防止膜を形成する段階を更に含むことが好ましい。

【0044】

本発明の好適な実施の形態によれば、第1拡散防止膜及び第2拡散防止膜は、窒化膜であることが好ましい。

【0045】

本発明の好適な実施の形態によれば、窒化膜はRTN法でグルー膜内の過多金属成分を窒化させるにより形成されることが好ましい。 40

【0046】

本発明に係る半導体装置のコンタクト形成方法によれば、PVD法とCVD法を併用することによりバリア金属膜のステップカバレッジを向上させ、その膜の特性を向上させる。

【0047】

【発明の実施の形態】

図6に示すように、本発明の好適な実施の形態に係る半導体装置のコンタクト形成方法では、下部配線膜の一部が露出されるように層間絶縁膜をエッチングして垂直なコンタクトホールを形成し、該コンタクトホールの内壁の他、層間絶縁膜上にバリア金属膜を形成する（すなわち、PVD法で薄いTi/TiN膜を形成する）。

【0048】

10

20

30

40

50

そして、TiN膜上にCVD法で薄いTiN膜を形成した後、再びPVD法で薄いTiN膜を形成する。このような、半導体装置の製造方法により、PVD法とCVD法を併用して多層のバリア金属膜を形成するにより、コンタクトホールの内壁に形成されるバリア金属膜のステップカバレッジを向上させると共に、バリア金属膜の拡散バリア機能を向上させ、信頼性の高いバリア金属膜を形成することができる。

【0049】

以下、図4ないし図6を参照して本発明の好適な実施の形態に係る半導体装置のコンタクト形成方法を詳しく説明する。

【0050】

図4ないし図6は本発明の好適な実施の形態に係る半導体装置のコンタクト形成方法を工程順に示す断面図である。

【0051】

まず、図4に示すように、本発明の好適な実施の形態に係る半導体装置のコンタクト形成方法では、まず、半導体基板100等の下部配線膜100上に層間絶縁膜102を形成する。

【0052】

次いで、層間絶縁膜102をエッチングして半導体基板100の一部が露出されるようにコンタクトホール104を形成する。この実施の形態では、コンタクトホール104は、金属コンタクト上の金属ラインのピッチ及び金属オーバーラップデザインルールのマージンを増加させるために垂直型で形成する。

【0053】

この実施の形態では、コンタクトホール104に対してインサイチュー(insitu)方式で乾式洗浄工程を実施する。

【0054】

次いで、コンタクトホール104の内壁、すなわち、下部及び両側壁の他、層間絶縁膜102上に薄いバリア金属膜106であるPVD-Ti/TiN膜106を形成する。

【0055】

この実施の形態では、PVD-Ti/TiN膜106は、インサイチュー方式で形成される。

【0056】

Ti膜は、Co膜あるいはZr膜で代替されてもよい。また、その厚さは30～70の範囲とすることが好ましい。

【0057】

Ti膜は、下部半導体基板100のシリコンと反応してTi_xSi_xシリサイド膜(不図示)を形成する。これは金属コンタクトをオーム性コンタクト(ohmic contact)にさせる。

【0058】

グルー膜(glue layer)であるTiN膜は、WN膜で代替されてもよい。また、その厚さはコンタクトホール104の下部において20～100の範囲であることが好ましい。

【0059】

次いで、図5に示すように、PVD-Ti/TiN膜106上にCVD法により薄いTiN膜107を形成する。

【0060】

CVD-TiN膜107は、コンタクトホール104の下部、特に、下部エッジ部分の貧弱なステップカバレッジを是正する。

【0061】

CVD-TiN膜107の厚さは、コンタクトホール104の下部において20～100の範囲とすることが好ましい。

【0062】

10

20

30

40

50

次いで、図6に示すように、CVD-TiN膜107上にPVD-TiN膜108を形成し、多層バリア金属膜110を完成させる。

【0063】

PVD-TiN膜108の厚さも、コンタクトホール104の下部において20～100の範囲とすることが好ましい。

【0064】

CVD-TiN膜107は、PVD-Ti/TiN膜106のTiN膜とPVD-TiN膜108との間に、TiN膜のグレーン境界(*grain boundary*)を互いに行き違って形成させる。

【0065】

ガスは、バリア金属膜を通過する時に、主にグレーン境界を通って拡散するため、このような多層バリア金属膜110の構造は、その拡散を防止するバリア機能を向上させる。

【0066】

一方、各TiN膜の間には、大気中に露出される時に自然酸化膜(不図示)が形成され、これによりTiN膜のグレーン境界がスタッフィング(*stuffing*)されて、ガスの拡散経路を遮断されるようになる。

【0067】

このようなスタッフィング機能を強化するため、各TiN膜の間に追加で薄い窒化膜等の拡散防止膜を形成する工程を実施してもよい。

【0068】

これは、例えば、窒化膜RTN(*Rapid Thermal Nitridation*)法等でTiN膜内の過多金属成分、すなわちTiを窒化させることにより形成され得る。

【0069】

更に、後続工程で、コンタクトホール104を完全に埋め込むようにタンゲステン(W)膜あるいはアルミニウム(Al)膜あるいは銅(Cu)膜を形成することにより、半導体装置の信頼性あるバリア金属膜110を持つ金属コンタクトが完成する。

【発明の効果】

本発明によれば、例えば、従来の垂直型の金属コンタクトで発生し得るバリア金属膜の特性不良の問題点を解決することができる。本発明によれば、例えば、PVD法及びCVD法を併用して多層バリア金属膜を形成することにより、バリア金属膜のステップカバレッジを向上させると共にバリア金属膜の拡散バリア機能を増加させることができるので、信頼性の高いバリア金属膜を形成することができる。

【図面の簡単な説明】

【図1】従来の傾斜したコンタクトプロファイルを示す断面図である。

【図2】従来の垂直なコンタクトプロファイルを示す断面図である。

【図3】従来の方法で形成されるバリア金属膜を示す断面図である。

【図4】本発明の好適な実施の形態に係るバリア金属膜の形成方法を工程順に示す断面図である。

【図5】本発明の好適な実施の形態に係るバリア金属膜の形成方法を工程順に示す断面図である。

【図6】本発明の好適な実施の形態に係るバリア金属膜の形成方法を工程順に示す断面図である。

【符号の説明】

1, 10, 100 半導体基板

2, 12, 102 層間絶縁膜

14, 104 コンタクトホール

16 Ti/TiN膜

106 PVD-Ti/TiN膜

107 CVD-TiN膜

10

20

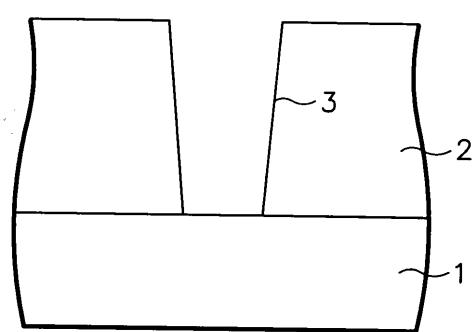
30

40

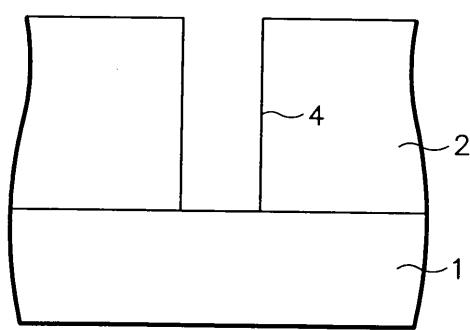
50

108 PVD-TiN膜
110 多層バリア金属膜

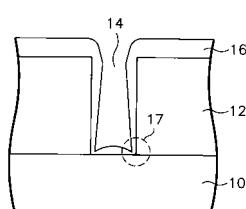
【図1】



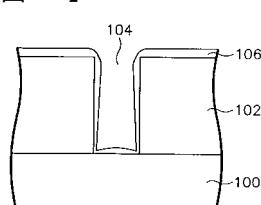
【図2】



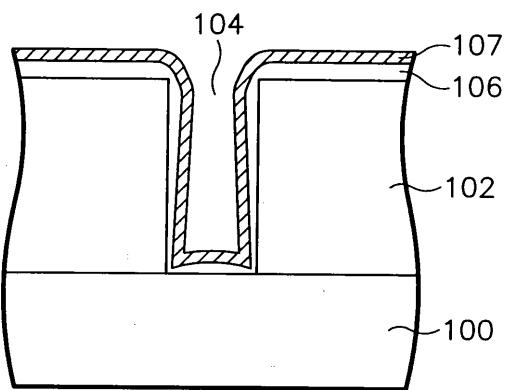
【図3】



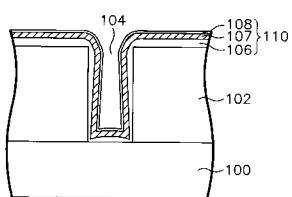
【図4】



【図5】



【図6】



フロントページの続き

審査官 長谷山 健

(56)参考文献 特開平06-260445(JP,A)

特開平07-045553(JP,A)

特開平07-029853(JP,A)

特開平11-163141(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/768

H01L 21/28

H01L 21/285