



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 921074

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 14.07.80 (21) 2956825/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.04.82. Бюллетень № 14

Дата опубликования описания 18.04.82

(51) М. Кл.³

H 03 K 13/02

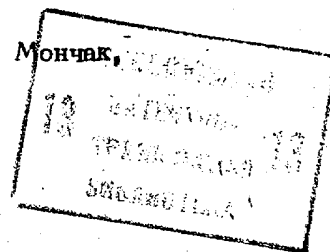
(53) УДК 681.

.325(088.8)

(72) Авторы
изобретения

Р. Д. Акинина, В. М. Домрачев, Г. Ф. Мончак,
В. И. Рыбин и А. П. Силицын

(71) Заявитель



(54) ПРЕОБРАЗОВАТЕЛЬ КОД-ЧАСТОТА

1

Изобретение относится к автоматике, вычислительной технике и телемеханике, а именно к импульсно-дискретным устройствам для преобразования цифровых параллельных кодов в частоту следования электрических импульсов, и может найти применение в различных устройствах и системах автоматического управления и регулирования.

Известно устройство для преобразования кодов в частоту, содержащее первый счетчик импульсов, первые выходы которого подключены через последовательно соединенные первый многоходовый элемент совпадения и элемент задержки к первому входу элемента ИЛИ, второй вход которого подключен к выходу генератора импульсов, а выход - к счетному входу первого счетчика импульсов, второй счетчик импульсов, выходы которого подключены к выходам второго многоходового элемента совпадения; дополнительный многоходовый элемент совпадения и два импульсных сумматора, первый вход первого

2

из которых подключен к выходу ИЛИ, второй вход импульсного сумматора соединен с выходом дополнительного многоходового совпадения, входы которого подключены ко вторым выходам первого счетчика импульсов, а выход первого сумматора соединен с первым входом второго сумматора, второй вход которого подключен к выходу второго многоходового элемента совпадения, причем выход второго сумматора соединен со счетным входом второго счетчика импульсов [1].

Недостаток этого устройства заключается в том, что им обеспечивается требуемая зависимость между кодом и числом импульсов в единицу времени при резко неравномерной по времени расстановке импульсов.

Известно также устройство для преобразования цифровых кодов в частоту импульсов, содержащее генератор, формирователь временного интервала Т, схему И, первый вход которой соединен с выходом первого регулируемого по входному

коду N делителя выходной частоты генератора, а выход соединен со счетным входом двоичного счетчика, второй регулируемый делитель частоты, импульсный вход которого соединен с выходом генератора, а цифровые управляющие входы — с поразрядными входами двоичного счетчика [2].

Данное устройство обеспечивает равномерную по времени расстановку выходных импульсов, но линейность преобразования код-частота обеспечивается только при малой крутизне преобразования кода в частоту следования импульсов.

Цель изобретения — повышение крутизны преобразования.

Поставленная цель достигается тем, что в преобразователе код-частота, содержащий генератор импульсов, подключенный выходом к формирователю временного интервала, выполненному на двоичном делителе частоты, поразрядные выходы которого соединены со входами формирователя тактовых импульсов, элемент И, первый вход которого подключен к выходу формирователя тактовых импульсов, второй вход соединен с выходом первого управляемого делителя частоты, а выход подключен к счетному входу двоичного счетчика, выходы которого поразрядно соединены с управляющими входами второго управляемого делителя частоты, импульсный вход которого подключен к выходу генератора импульсов и к импульсному входу первого управляемого делителя частоты, управляющие входы которого соединены с шиной входного кода, введены дополнительный двоичный счетчик, дополнительный элемент И, элемент ИЛИ, дополнительный управляемый делитель частоты и вычислитель, управляющие входы которого поразрядно соединены с выходами двоичного счетчика, а выходы поразрядно подключены к управляющим входам дополнительного управляемого делителя частоты, импульсный вход которого соединен с выходом дополнительного элемента И, первые входы которого подключены к выходу генератора импульсов, а вторые входы поразрядно соединены с выходами дополнительного двоичного счетчика, счетный вход которого подключен к первому входу элемента ИЛИ и к выходу дополнительного управляемого делителя частоты, а обнуляющий вход соединен со вторым входом элемента ИЛИ и с выходом второго управляемого делителя частоты.

На чертеже представлена структурная электрическая схема преобразователя.

Преобразователь содержит шину 1 входного кода, генератор 2 импульсов, двоичный делитель 3 частоты, формирователь 4 тактовых импульсов, элемент И 5, двоичный счетчик 6, вычислитель 7, первый управляемый делитель 8 частоты, дополнительный управляемый делитель 9 частоты, второй управляемый делитель 10 частоты, дополнительный счетчик 11, элемент ИЛИ 12, дополнительный элемент И 13, выходную шину 14.

Выход генератора 2 подключен к импульсным входам первого и второго управляемых делителей 8 и 10 частоты, ко входу двоичного делителя 3 частоты и к одному из входов дополнительного элемента И 13. Выход первого управляемого делителя 8 частоты соединен с одним из входов элемента И 5, второй вход которого соединен с выходом формирователя 4 тактовых импульсов, входы которого соединены с поразрядными выходами двоичного делителя 3 частоты. Выход элемента И 5 соединен со входом счетчика 6, а его поразрядные выходы соединены со входами вычислителя 7 и со входами второго управляемого делителя 10 частоты. Выходы вычислителя 7 соединены с цифровыми входами дополнительного управляемого делителя 9 частоты, выход которого соединен со счетным входом дополнительного счетчика 11 и с одним из входов элемента ИЛИ 12, второй вход которого соединен с выходом второго управляемого делителя 10 частоты и с обнуляющим входом дополнительного счетчика 11, поразрядные выходы которого соединены со входами дополнительного элемента И 13, выход которого соединен с импульсным входом дополнительного управляемого делителя 9 частоты.

Устройство работает следующим образом.

Преобразуемый код N, поступающий на цифровые входы первого управляемого делителя 8 частоты, устанавливает коэффициент деления этого делителя. На выходе первого управляемого делителя вырабатываются импульсы, период следования T которых определяется следующим выражением:

$$T_1 = \frac{1}{f} N, \quad (1)$$

где f — выходная частота генератора 2.

Импульсы с периодом следования T₁ поступают на один из входов элемента И 5. На другой вход этого элемента И поступают входные сигналы формирователя

4 тактовых импульсов. Этот формиру-
тель за один такт (время набора с нуле-
вого до полного кода) вырабатывает им-
пульс длительностью T . Во время дейст-
вия импульса с длительностью T выход-
ные сигналы первого управляемого де-
лителя частоты поступают на вход пред-
варительного обнуления счетчика 6.
Описанный алгоритм приводит к тому,
что после окончания действия импульса T
в счетчике устанавливается код N_{np} , оп-
ределяемый следующим выражением:

$$N_{np} = \left[\frac{T}{T_1} \right] \quad (2)$$

Полученный код N_{np} передается для да-
льнейшего преобразования в вычислитель
7 и второй управляемый делитель 10 ча-
стоты, а счетчик обнуляется и тем са-
мым подготавливается к следующему так-
ту формирования кода N_{np} .

Так как построение второго управля-
емого делителя 10 частоты аналогично
построению первого делителя 8, то на
его выходе с учетом того, что коэффи-
циент его деления определяется кодом N_{np} ,
образуются импульсы с периодом следо-
вания T_2 :

$$T_2 = \frac{1}{f} N_{np} \quad (3)$$

В тех случаях, когда отношение вели-
чины T к T_1 представляет собой целое
число, частота импульсов $f_2 = \frac{1}{T_2}$ на
выходе делителя 10 частоты точно соот-
ветствует значению кода N . В самом де-
ле, при условии $N_{np} = \frac{T}{T_1}$ получаем

$$f_2 = \frac{1}{T} N \quad (4)$$

Однако с учетом того, что отношение
 T к T_1 не всегда равно целому числу,
а код счетчика N_{np} характеризует толь-
ко целую часть указанного отношения, то
частота f_2 , в общем случае, определя-
ется выражением

$$f_{2[i]} = \left[\frac{T}{T_1} \right] = \frac{f}{N_{np}} \quad (5)$$

Отсюда, чем больше значение кода
 N_{np} , тем выше точность преобразования.
кода N в частоту $f_{2[i]}$. Увеличение кода
 N_{np} при определенном коде N может быть
достигнуто за счет увеличения постоян-
ного коэффициента T , но при этом умень-
шается крутизна преобразования кода в
частоту. Увеличение точности в n раз во-
столько же раз уменьшает крутизну
преобразования

Предлагаемое устройство разрешает
указанное противоречие следующим обра-
зом.

Выбором значений f и T достигается
получение такого минимального значения
 N_{np} , при котором обеспечивается тре-
буемая точность преобразования, но не
обеспечивается требуемая крутизна пре-
образования (период следования и импуль-
сов частотой $f_{2[i]}$ в n раз меньше тре-
буемого, где $n = 2^i$, $i = 1, 2, \dots$). Назовем
эти импульсы импульсами основной пос-
ледовательности. Каждый импульс основ-
ной последовательности через элемент
ИЛИ 12 поступает на выход устройства
и одновременно с этим обнуляет допол-
нительный счетчик 11. Обнуление счет-
чика обеспечивает прохождение выход-
ных сигналов генератора 2 на импульс-
ный вход дополнительного управляемого
делителя 9 частоты. Коэффициент деления
последнего определяется выходным кодом
вычислителя N_{don} , который определяет-
ся следующим выражением:

$$N_{don} \approx \frac{N_{np}}{n} \quad (6)$$

Так как построение дополнительного
управляемого делителя 9 частоты анало-
гично построению первого и второго упра-
вляемых делителей 8 и 10 частоты, то
на его выходе (с учетом выражения (6))
формируются импульсы с периодом следо-
вания приблизительно в n раз меньше, чем
период следования импульсов основной по-
следовательности импульсов.

Каждый из выходных импульсов допол-
нительного управляемого делителя частоты
поступает через элемент ИЛИ 12 на
выход устройства и одновременно с этим
на счетный вход дополнительного счетчи-
ка 11.

Дополнительный счетчик фиксирует ко-
личество импульсов, выработанных допол-
нительным управляемым делителем 9 ча-
стоты. Как только выработан $n-1$ им-
пульс данной серии, код дополнительного
счетчика 11 воздействует на входы до-
полнительного элемента И 13 таким
образом, что поступление сигналов на
импульсный вход дополнительного управ-
ляемого делителя 9 частоты прекращается.
Через некоторое время вырабатывается
очередной импульс основной импульсной
последовательности, снова обнуляется до-
полнительный счетчик 11 и вырабатыва-
ется очередная серия из $n-1$ импульса
дополнительной последовательности.

Таким образом, на выходе устройства
вырабатывается повторяющаяся последо-
вательность из n импульсов с частотой
следования, в n раз большей частоты

f_{211} , т.е. обеспечивается увеличение крутизны преобразования кода в частоту в n раз. При этом зависимость частоты повторения последовательности из импульсов от входного кода N не отличается от требуемой линейной зависимости на величину большую, чем $\frac{1}{N_{пр}} \cdot 100\%$, а временная неравномерность расстановки импульсов внутри указанной последовательности импульсов не превышает величину $\frac{1}{N_{пр}} \cdot 100\%$.

Таким образом, введение в устройство дополнительного регулируемого делителя частоты позволяет, по сравнению с известным устройством, повысить крутизну преобразования практически без потерь точности.

Использование изобретения позволяет улучшить качество автоматического управления и регулирования.

Ф о р м у л а и з о б р е т е н и я

Преобразователь код-частота, содержащий генератор импульсов, подключенный выходом к формирователю временного интервала, выполненному на двоичном делителе частоты, поразрядные выходы которого соединены с входами формирователя тактовых импульсов, элемент И, первый вход которого подключен к выходу формирователя тактовых импульсов, второй вход соединен с выходом первого управляемого делителя частоты, а выход подключен к счетному входу двоичного счетчика, выходы которого поразрядно соединены с управляющими входами второго управляемого делителя частоты, импульсный вход которого подключен к выходу генератора импульсов, а вторые входы поразрядно соединены с выходами дополнительного двоичного счетчика, счетный вход которого подключен к первому входу элемента ИЛИ и к выходу дополнительного управляемого делителя частоты, а обнуляющий вход соединен с вторым входом элемента ИЛИ и с выходом второго управляемого делителя частоты.

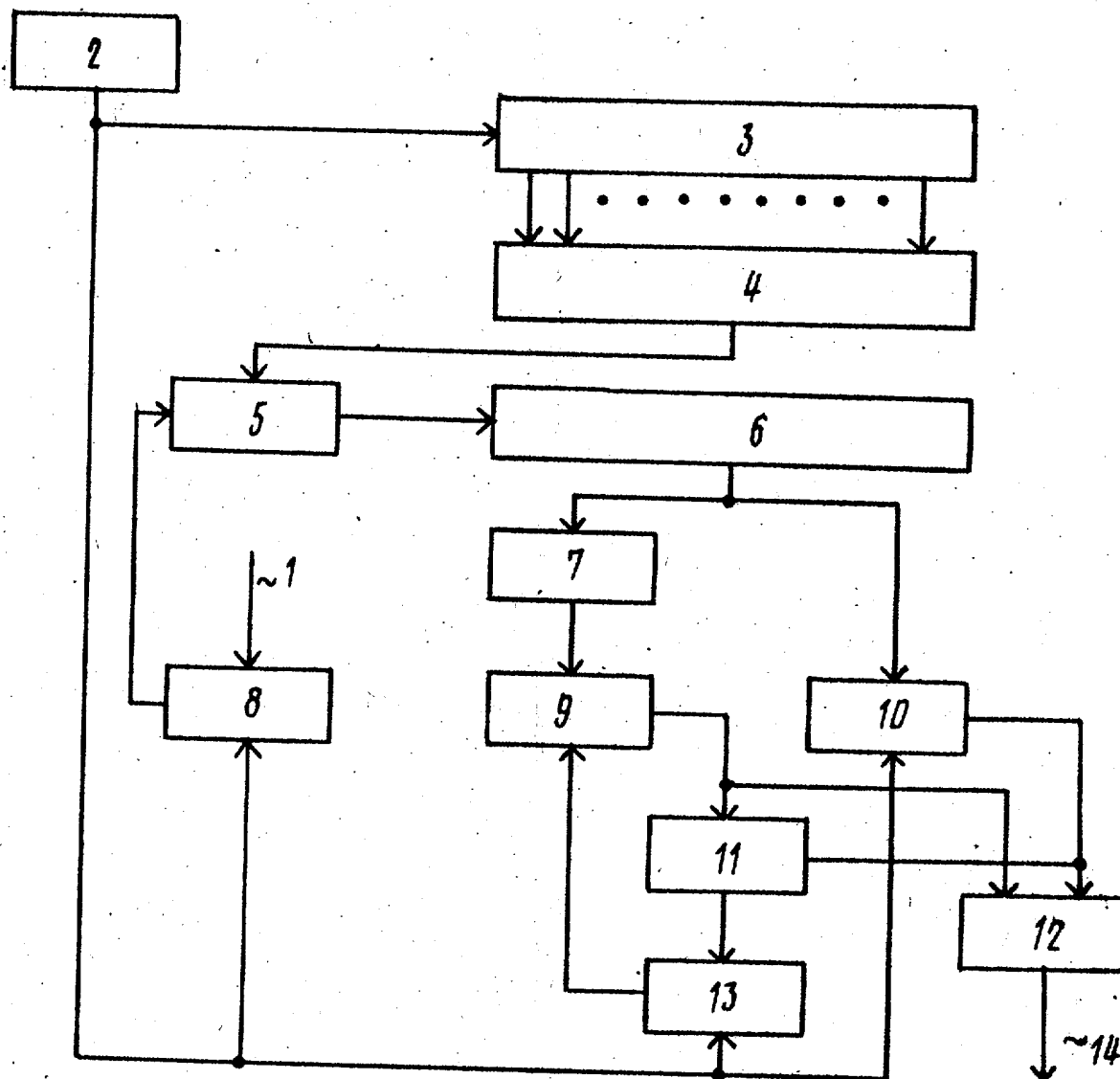
соединены с управляющими входами второго управляемого делителя частоты, импульсный вход которого подключен к выходу генератора импульсов и к импульсному входу первого управляемого делителя частоты, управляющие входы которого соединены с шиной входного кода, отсюда следует, что, с целью повышения крутизны преобразования, в него введены дополнительный двоичный счетчик, дополнительный элемент И, элемент ИЛИ, дополнительный управляемый делитель частоты и вычислитель, управляющие входы которого поразрядно соединены с выходами двоичного счетчика, а выходы поразрядно подключены к управляющим входам дополнительного управляющего делителя частоты, импульсный вход которого соединен с выходом дополнительного элемента И, первые входы которого подключены к выходу генератора импульсов, а вторые входы поразрядно соединены с выходами дополнительного двоичного счетчика, счетный вход которого подключен к первому входу элемента ИЛИ и к выходу дополнительного управляемого делителя частоты, а обнуляющий вход соединен с вторым входом элемента ИЛИ и с выходом второго управляемого делителя частоты.

Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 661773, кл. Н 03 К 13/02, 1978.

2. Авторское свидетельство СССР № 282748, кл. Н 03 К 13/24, 1968 (прототип).



Составитель В. Войтов

Редактор С. Запесочный Техред М. Гергель Корректор О. Билак

Заказ 2380/74

Тираж 954

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., п. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4