



(12)发明专利

(10)授权公告号 CN 103262419 B

(45)授权公告日 2017.08.15

(21)申请号 201180044992.2

(22)申请日 2011.07.15

(65)同一申请的已公布的文献号  
申请公布号 CN 103262419 A

(43)申请公布日 2013.08.21

(30)优先权数据  
61/365,531 2010.07.19 US

(85)PCT国际申请进入国家阶段日  
2013.03.19

(86)PCT国际申请的申请数据  
PCT/US2011/044218 2011.07.15

(87)PCT国际申请的公布数据  
W02012/012291 EN 2012.01.26

(73)专利权人 美国国家半导体公司  
地址 美国加利福尼亚州

(72)发明人 A·莱恩 N·诺德诺特 Y·高  
L·列维奇 B·布坎南

(74)专利代理机构 北京纪凯知识产权代理有限公司 11245  
代理人 赵蓉民

(51)Int.Cl.  
H03K 19/0175(2006.01)  
H04L 25/03(2006.01)

(56)对比文件  
CN 101242162 A, 2008.08.13,  
US 2003095005 A1, 2003.05.22,  
CN 1551489 A, 2004.12.01,  
CN 101567669 A, 2009.10.28,  
CN 1234649 A, 1999.11.10,

审查员 谢宜瑾

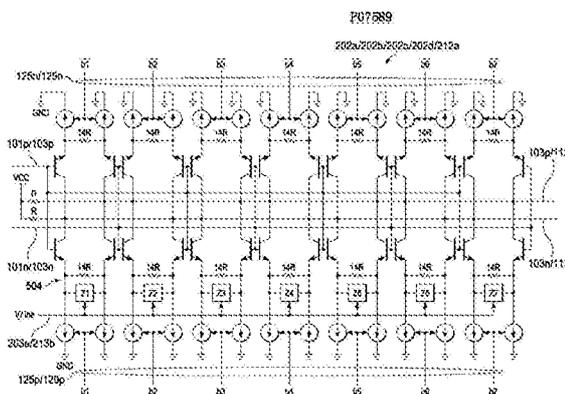
权利要求书2页 说明书40页 附图23页

(54)发明名称

具有分段粗糙控制和精细控制的自适应信号均衡器

(57)摘要

一种借助粗糙增强控制和精细增强控制进行自适应信号均衡的电路系统,通过向串联耦合的多级并行可控的AC和DC信号增益提供在全部级上提供的粗糙增益控制和精细增益控制,进行自适应信号均衡。



1. 一种包括通过粗糙增强控制和精细增强控制进行自适应信号均衡的电路系统的装置,所述装置包含:

差分放大器电路系统,其根据可变信号增益,响应于至少一个受控的供给电流和差分输入信号,提供差分输出信号;

电流源电路系统,其耦合到所述差分放大器电路系统,并且响应于至少第一控制信号,提供所述至少一个受控的供给电流;

可变阻抗,其耦合到所述差分放大器电路系统,并且响应于至少第二控制信号,建立所述可变信号增益;

其中所述可变阻抗包含相互耦合的可调谐阻抗和固定阻抗;

其中所述可调谐阻抗和固定阻抗相互并联耦合;

其中所述可调谐阻抗包含相互耦合的电容和至少一个晶体管;

其中所述电容和至少一个晶体管相互串联耦合;并且

其中所述固定阻抗包含电阻。

2. 根据权利要求1所述的装置,其中所述差分放大器电路系统包含第一晶体管和第二晶体管,所述第一晶体管和第二晶体管经耦合以接收所述差分输入信号的相应相位并且提供所述差分输出信号的相应相位。

3. 根据权利要求1所述的装置,其中所述电流源电路系统包含第一电流源电路和第二电流源电路,所述第一电流源电路和第二电流源电路经耦合以根据所述至少第一控制信号来提供所述至少一个受控的供给电流的相应部分。

4. 一种包括通过粗糙增强控制和精细增强控制进行自适应信号均衡的电路系统的装置,所述装置包含:

第一差分放大器电路系统,其响应于至少第一受控的供给电流和差分输入信号,提供差分输出信号的第一部分;

第一电流源电路系统,其耦合到所述第一差分放大器电路系统,并且响应于至少第一控制信号,提供所述至少第一受控的供给电流;

第二差分放大器电路系统,其耦合到所述第一差分放大器电路系统,并且根据可变信号增益,响应于至少第二受控的供给电流和所述差分输入信号,提供所述差分输出信号的第二部分;

第二电流源电路系统,其耦合到所述第二差分放大器电路系统,并且响应于至少第二控制信号,提供所述至少第二受控的供给电流;

可变阻抗,其耦合到所述第二差分放大器电路系统,并且响应于至少第三控制信号,建立所述可变信号增益;

其中所述可变阻抗包含相互耦合的可调谐阻抗和固定阻抗;

其中所述可调谐阻抗和固定阻抗相互并联耦合;

其中所述可调谐阻抗包含相互耦合的电容和至少一个晶体管;

其中所述电容和至少一个晶体管相互串联耦合;并且

其中所述固定阻抗包含电阻。

5. 根据权利要求4所述的装置,其中所述第一控制信号和第二控制信号包括基本互斥的信号有效状态。

6. 根据权利要求4所述的装置,其中所述第一差分放大器电路系统包含:  
第一晶体管和第二晶体管,它们经耦合以接收所述差分输入信号的相应相位,并且提供所述差分输出信号的所述第一部分的相应相位;以及  
固定阻抗,其耦合在所述第一晶体管和所述第二晶体管之间。
7. 根据权利要求6所述的装置,其中所述固定阻抗包含电阻。
8. 根据权利要求4所述的装置,其中所述第一电流源电路系统包含第一电流源电路和第二电流源电路,它们经耦合以根据所述至少第一控制信号来提供所述至少第一受控的供给电流的相应部分。
9. 根据权利要求4所述的装置,其中所述第二差分放大器电路系统包含第一晶体管和  
第二晶体管,它们经耦合以接收所述差分输入信号的相应相位,并且提供所述差分输出信号的所述第二部分的相应相位。
10. 根据权利要求4所述的装置,其中所述第二电流源电路系统包含第一电流源电路和  
第二电流源电路,它们经耦合以根据所述至少第二控制信号来提供所述至少第二受控的供给电流的相应部分。

## 具有分段粗糙控制和精细控制的自适应信号均衡器

[0001] 相关申请数据

[0002] 本申请是非临时申请,其基于2010年7月19日提交的美国临时申请No.61/365,531并要求其优先权。

### 技术领域

[0003] 本发明涉及用于从较长长度的电缆接收高数据速率信号的接口电路,并特别涉及用于从较长长度的电缆接收高数据速率信号、基带信号、二进制编码数据信号的接口电路。

### 背景技术

[0004] 在通常的高速数字线路通信系统中,信道引入与频率相关的损耗。当信道正在输送随机数据模式时,这些损耗导致码间干扰(ISI)。均衡器通过实现补偿由信道导致的信号失真的逆信道响应来移除ISI。自适应均衡器自动补偿信道的损耗。

[0005] 恢复经由较长长度的电缆以高速率传输的数据要求这种数据是均衡的,以便补偿电缆的损耗和相位分散。此外,在电缆长度可能变化的那些应用中,这种均衡必须基于能够相应地进行调整的余传递函数,因为电缆的传递函数随着电缆的长度而变化。该均衡一般使用三个函数完成:滤波函数;dc恢复和截割(slicing)函数;以及自适应控制(或伺服)函数。

[0006] 使用将电缆的传递函数的反函数合成的余(相对于复杂的电缆损耗特性)滤波器执行滤波函数。由于误码率(BER)直接与抖动相关,因此均衡器的重要性能度量是在输出波形内的抖动。均衡器能够匹配复杂的电缆损耗特性的反函数的程度确定了消除码间干扰引起的抖动的程度。

[0007] 常规均衡器使用gm/C类型的连续时间滤波器或有限脉冲响应(FIR)滤波器。然而,这些类型的滤波器结构趋向于复杂,并在希望的操作特性(例如输出抖动、工艺和温度变化的补偿以及信噪比(SNR)的最优化)之间维持所需的平衡存在困难。

### 发明内容

#### 附图说明

[0008] 图1是根据优选实施例的自适应信号均衡器的功能方框图。

[0009] 图2是图1的高速率滤波器的示例性实施例的功能方框图。

[0010] 图3是图1的低速率滤波器的示例性实施例的功能方框图。

[0011] 图4是图1的DC恢复和截割器级的示例性实施例的功能方框图。

[0012] 图5是图1的自适应级的示例性实施例的功能方框图。

[0013] 图6是图5的积分与加法级的替换实施例的功能方框图。

[0014] 图7是用作图1的自适应级的一部分的信号转换级的示例性实施例的功能方框图。

[0015] 图8是图1的控制级的示例性实施例的功能方框图。

- [0016] 图9是由图8的有限状态机使用的算法的示例性实施例的状态图。
- [0017] 图10是图2和图3的均衡电路的示例性实施例的原理图。
- [0018] 图11是图10的均衡电路级的AC部分的示例性实施例的部分原理图。
- [0019] 图12是示出用于均衡的精细调谐的步进线性控制的示例性实施例的图示。
- [0020] 图13是用于粗糙和精细升高均衡调整的时序的示例性实施例的时序图。
- [0021] 图14是用于粗糙和精细降低均衡调整的时序的示例性实施例的时序图。
- [0022] 图15是图1的速率检测级的示例性实施例的功能方框图。
- [0023] 图16示出LMH0394的典型应用。
- [0024] 图17示出LMH0394的LVDS输出电压、偏移和时序参数。
- [0025] 图18示出在SPI模式下LMH0394的示例写入。
- [0026] 图19示出在SPI模式下LMH0394的示例读取。
- [0027] 图20示出处于管脚模式(非SPI)/SPI\_EN=GND/LMH0344可兼容的LMH0394的顶视图。
- [0028] 图21示出处于SPI模式/SPI\_EN=Vcc的LMH0394的顶视图。
- [0029] 图22示出在管脚模式下LMH0394的模块图。
- [0030] 图23示出在LMH0394和LMH0346SDI时钟恢复器之间的DC耦合接口的示例。
- [0031] 图24示出在LMH0394和LMH0356SDI时钟恢复器之间的DC耦合接口的示例。
- [0032] 图25示出多个LMH0394之间的菊花链系统架构。
- [0033] 图26示出用于多个LMH0394器件的SPI菊花链写入。
- [0034] 图27示出用于多个LMH0394器件的菊花链的SPI菊花链读取。
- [0035] 图28示出SPI菊花链读取和写入的示例。
- [0036] 图29示出多个LMH0394器件的菊花链的长度的示例检测。
- [0037] 图30示出增益设定对BeI den 1694A电缆长度的图形。
- [0038] 图31为在SPI模式中的LMH0394示出应用电路。
- [0039] 图32示出一种LMH0394器件的示例物理尺寸。
- [0040] 图33示出可获取相关产品信息的示例途径。
- [0041] 图34示出LMH0395的典型应用。
- [0042] 图35示出LMH0395的LVDS输出电压、偏移和时序参数。
- [0043] 图36示出SPI模式下LMH0395的示例写入。
- [0044] 图37示出SPI模式下LMH0394的示例读取。
- [0045] 图38示出处于管脚模式(非SPI)/SPI\_EN=GND的LMH0395的顶视图。
- [0046] 图39示出处于SPI模式/SPI\_EN=Vcc的LMH0395的顶视图。
- [0047] 图40示出在管脚模式下LMH0395的模块图。
- [0048] 图41示出在LMH0395和LMH0346SDI时钟恢复器之间的DC耦合接口的示例。
- [0049] 图42示出在LMH0395和LMH0356SDI时钟恢复器之间的DC耦合接口的示例。
- [0050] 图43示出多个LMH0395的菊花链系统架构。
- [0051] 图44示出到单个LMH0395器件的每个SPI事务的基本格式。
- [0052] 图45示出到单个LMH0395器件的SPI写入事务格式。
- [0053] 图46示出到单个LMH0395器件的SPI读取事务格式。

- [0054] 图47示出到多个LMH0395器件的SPI写入级联信号时序。
- [0055] 图48示出到多个LMH0395器件的SPI读取级联信号时序。
- [0056] 图49示出SPI级联操作的一个示例。
- [0057] 图50示出SPI级联操作的另一示例。
- [0058] 图51示出用于菊花链长度检测的示例。
- [0059] 图52示出增益设定对BeI den 1694A电缆长度的图形。
- [0060] 图53示出为在SPI模式中LMH0395的应用电路。
- [0061] 图54示出24管脚、LLP序号为LMH0395SQ、NS封装号为SQB24A的器件的物理尺寸。

### 具体实施方式

[0062] 以下参考附图对示例实施例进行详细描述。这种描述意在是说明性的,而不是针对所有可能的实施例的范围进行限制。这类实施例被充分详细地描述,从而使本领域技术人员能够实施它们,并且应理解,可以实施带有一些变化的其他实施例,而不背离本发明的精神或范围。

[0063] 在本公开中,如果没有与上下文相反的清晰表示,则应理解,所描述的各个电路元件可以是单数或复数。例如,术语“电路”和“电路系统”可以包括单个部件或多个部件,它们是有源和/或无源的,并连接或耦合在一起(例如,作为一个或更多集成电路芯片),从而提供希望的功能。另外,术语“信号”可以指代一个或更多电流、一个或更多电压或数据信号。在附图内,相似或相关元素具有相似或相关的字母、数字或字母数字标识符。进一步地,尽管在使用分立电子电路系统(优选以一个或更多集成电路芯片的形式)的实现的背景下讨论了本发明,但是根据待处理的信号频率或数据速率,这种电路系统的任何一部分的功能可以替换地使用一个或更多适当编程的处理器来实现。此外,虽然附图示出了各种实施例的功能模块的图示,但是功能模块不必需表示硬件电路系统之间的分割。因此,例如,可以用单个硬件(例如,通用信号处理器、随机访问存储器、硬盘驱动器等)来实现功能模块(例如处理器、存储器等)中的一个或更多。类似地,描述的任何程序可以是独立程序,可以作为子程序包括在操作系统中,可以是在已安装软件包中的功能等。

[0064] 根据一个或更多优选实施例的自适应信号均衡器包括数个特征中的一个或更多。自适应均衡可以被提供有分离的均衡增强和幅度控制环。自适应均衡也可以被提供有取决于接收较高数据速率还是较低数据速率而不同的均衡特性。自适应均衡可以进一步被提供为使用初始二进制搜索来减少在达到希望的均衡之前,待分析的必需数据点的数目,并且可以包括初始均衡设置(例如,基于存储在查询表中的控制数据)。均衡电路架构包括粗糙控制,并还可以包括精细控制,以及用于在均衡中控制在粗糙调整和精细调整之间过渡的装置。

[0065] 均衡的自适应是基于数字增强和幅度代码的交错连续近似。对于高数据速率均衡路径和低数据速率均衡路径,能量检测点是分开的。基于高数据速率和低数据速率,不同的滤波器带宽用于自适应。与增强相关的幅度校准提供较高校准范围。与常规模拟自适应技术比较,在均衡数据路径中减小了功耗和热噪声。通过避免将自动增益控制(AGC)级用于DC幅度校准,实现了进一步的功耗和热噪声减小。减小了在幅度和均衡增强控制环与死锁之间的相互作用。线性均衡被分割,从而允许对多个信道进行最优均衡。当在粗糙调整和精细

调整之间过渡时和当增加或减少数字增强代码时,用合适的时序提供了粗糙均衡增强和精细均衡增强两者。提供数据速率检测以区分高(例如1.485Gpbs)数据速率和低(例如270Mbps)数据速率,其中这种速率检测用来控制自适应算法。用于高数据速率路径和低数据速率路径的单独的滤波器带宽将串扰最小化并独立改善噪声性能。

[0066] 参考图1,根据一个实施例的自适应信号均衡器100包括大致如所示互连并交互的多个级:高(数据)速率滤波器级102、高速率DC恢复和截割级104、高速率自适应级106、低(数据)速率滤波器级112、低速率DC恢复和截割级114、低速率自适应级116、信号多路复用器118、速率检测级130以及控制级120。如在下面更详细讨论,高数据速率信号由高速率滤波器102、高速率DC恢复和截割器104和高速率自适应107级处理,而低数据速率信号由低速率滤波器112、低速率DC恢复和截割器114和低速率自适应116级处理(例如,高速率滤波器级102被设置用于较少均衡或没有均衡的单位信号增益)。根据速率检测信号131(其指示进入信号101具有高数据速率还是低数据速率),多路复用器118提供均衡的高数据信号105或低数据信号115作为均衡的输出信号119。

[0067] 高速率滤波器级102根据高速率粗糙控制信号125和精细控制信号127提供可控制量的均衡。得到的均衡信号103由DC恢复和截割级104根据幅度控制信号121恢复并截割(在下面更详细讨论)。

[0068] 该均衡信号103由低速率滤波器112根据低速率粗糙均衡控制信号129和精细均衡控制信号127来进一步均衡(在下面更详细讨论)。得到的均衡信号113由DC恢复和截割级114根据幅度控制信号121来DC恢复。

[0069] 第一均衡信号103还被速率检测级130用来确定由第一均衡信号103表示的进入信号101具有高数据速率还是低数据速率。其输出信号131指示数据速率(例如高或低)。

[0070] DC恢复和截割信号105、115中的一个由多路复用器118根据速率检测信号131进行选择,作为均衡的输出信号119。例如,如果速率检测信号131指示具有高数据速率的进入信号101,则选择高速率均衡信号105。相反,如果速率检测信号131指示具有低数据速率的进入信号101,则选择低速率均衡信号115。

[0071] 高速率自适应级106处理均衡的输入信号103以及第一DC恢复和截割器级104的DC恢复和截割信号105,从而向控制级120提供反馈信号107(在下面更详细讨论)。类似地,低速率自适应级116处理低速率均衡信号113以及第二DC恢复和截割器级114的DC恢复和截割信号115,从而向控制级120提供另一反馈信号117(在下面更详细讨论)。

[0072] 如在下面更详细讨论,控制级120接收并处理自适应反馈信号107、117和速率检测信号131,从而提供幅度控制信号121、复位信号123和均衡器增强控制信号125、127、129。

[0073] 参考图2,高速率滤波器级102的示例实施例包括大致如所示互连的四个均衡器电路202a、202b、202c、202d和数模转换器(DAC)202e。进入信号101由每个均衡器电路202a、202b、202c、202d相继均衡,从而产生第一均衡信号103。根据高速率粗糙均衡控制信号125的相应子集125a、125b、125c、125d控制每个均衡器电路202a、202b、202c、202d。在该示例性实施例中,24位控制信号125被分成四个相应的6位控制信号。精细均衡控制信号127由DAC 202e转换成模拟控制电压 $V_{fine}$  203e,用于由每个均衡电路202a、202b、202c、202d执行的精细调谐(在下面更详细讨论)。

[0074] 根据优选实施例,这四个均衡器电路202a、202b、202c、202d使用六个粗糙步进(每

个步进对应于2.5dB增强)和32个精细步进来提供总共60dB的最大增强(例如,每电路15dB),由此提供0.08dB的分辨率。粗糙增强控制信号125使用温度计码,所以精细增强信号127可以跨全部均衡器电路202a、202b、202c、202d共享,即作为转换的模拟控制电压203e。

[0075] 参考图3,低速率滤波器级112的示例性实施例包括大致如所示互连的均衡器电路212a和DAC 212b。第一均衡信号103由均衡电路212a进一步均衡,从而产生第二均衡信号113。根据低速率粗糙控制信号129对均衡进行粗糙调整,而根据由DAC 212b基于精细控制信号217提供的模拟控制电压213b完成对均衡的精细调整。

[0076] 该均衡器电路212a包括七个内部级(在下面更详细讨论),得到七个粗糙步进,每个步进进一步分成32个精细步进。与高速率滤波器级102相同,粗糙增强遵循温度计码,所以精细增强线路均可以由相同的模拟控制信号213b驱动。

[0077] 因此,根据优选实施例,高速率滤波器102内的四级均衡提供768个精细步进( $6*32*4=768$ ),并且低速率滤波器级112提供224个精细步进( $7*32=224$ ),得到总共992个精细步进。

[0078] 参考图4,实现DC恢复和截割器级104、114的电路系统的示例性实施例包括截割器电路204a/214a、用于粗糙控制的偏置电流源204b/214b、用于精细电流控制的偏置电流源204c/214c(例如实现为电流DAC)以及查找表(LUT) 204d/214d中相应的一组,它们均大致如所示互连。如上面讨论,输入信号103/113由截割器电路204a/214a来DC恢复和截割,从而提供DC恢复和截割信号105/115。通过分别根据寻址LUT电流控制数据205d/215d的粗糙增强控制信号125以及精细幅度控制信号121来控制粗糙偏置电流 $I_c$ 和精细偏置电流 $I_f$ ,以此实现对输出信号105/115的幅度控制。在低数据速率均衡期间,精细幅度控制信号121保持恒定。

[0079] 参考图5,自适应级106、116的示例性实施例包括大致如所示互连的带通滤波器(BPF) 206a/216a、206b/216b、全波整流电路206c/216c、206c/216d、信号加法电路系统206e/216e以及积分电路系统206f/216f。DC恢复和截割器级104/114的输入信号103/113和输出信号105/115由相应的带通滤波器206a/216a、206b/216b进行滤波。如在下面更详细讨论,每个滤波器206a/216a、206b/216b都具有多个可用带宽(例如两个),每个可用带宽是根据带宽控制信号133/135选择的。滤波信号207a/217a、207b/217b由整流电路206c/216c、206d/216d进行全波整流。加法电路系统206e/216e用来找到这些整流信号207c/217c、207d/217d之间的差,其中得到的差信号207e/217e由积分电路系统206f/216f进行积分,从而提供自适应反馈信号107/117。

[0080] 参考图6,根据替换实施例,整流信号207c/217c、207d/217d的减法和积分的顺序可以被颠倒,如所示的,其中整流信号207c/217c、207d/217d首先积分,然后进行相减,从而提供自适应反馈信号107/117。

[0081] 参考图7,根据优选实施例,图1的电路系统被实现为带有差分信号的差分电路系统。因此,自适应反馈信号107、117包括相应的正信号相位107p、117p和负信号相位107n、117n,这些信号相位在被施加到自动均衡控制(AEC)电容304两端时,由差分至单端转换电路302转换,从而产生单端自适应反馈信号107/117。复位信号(RESET) 123对AEC电容304两端的累积电荷的复位进行控制(在下面更详细讨论)。

[0082] 参考图8,控制级120的示例性实施例包括大致如所示互连的多路复用器220a和有

限状态机 (FSM) 220b。取决于输入信号101被速率检测信号131识别为具有高数据速率还是低数据速率,多路复用器220a选择高速率自适应反馈信号107或低速率自适应反馈信号117作为要提供到FSM 220b的信号221a。根据选定的自适应反馈信号221a,FSM220b提供幅度控制信号121、复位信号123和均衡器增强控制信号125、127、129,以及自适应滤波器控制信号133、135(在下面更详细讨论)。

[0083] 参考图9,有限状态机220b根据如下的算法400操作。在初始化402之后,使用二进制搜索404数字地选择最优均衡器增强。如在本领域中众所周知,对于N个可编程均衡器增强设置,将需要 $\log_2(N)$ 个搜索步进来找到最优均衡增强。状态机202b控制在二进制搜索过程中每个步进的AEC电容304上电荷的顺序复位和积分,然后更新均衡增强,即要更高或更低。如果 $AEC=1$ ,则增强=(增强+高电平)/2,否则增强=(增强+低电平)/2。在二进制搜索404完成之后,算法过渡405a到幅度调整406,其中选择在自适应级106、116中的滤波器206a、216a、206b、216b的较低带宽。该较低的带宽携带幅度信息,并且线性搜索用于幅度环收敛,同时执行幅度调整406。如果 $AEC=0$ ,则幅度=幅度+1,否则幅度=幅度-1。DC恢复和截割器级104、114的输出信号105、115的幅度被调谐到匹配其各自的均衡输入信号103、113的幅度。这有利地避免了在均衡器路径中需要AGC放大器。通过幅度代码407方向的改变检测幅度环的收敛,此后状态机220b过渡407到增强调整408,并且选择自适应级106/116中的带通滤波器206a/216a、206b/216b的较高带宽。接着,有限状态机220b开始线性均衡增强调整408。如果 $AEC=1$ ,则增强=增强+1,否则增强=增强-1。在均衡增强环中方向的改变或超时导致状态机220b过渡回409到幅度调整406。

[0084] 根据替换实施例,在二进制搜索404完成之后,算法可以代替地首先过渡405b到增强调整408,其中选择在自适应级106、116中的滤波器206a、216a、206b、216b的较高带宽。

[0085] 在收敛之后,对于带通滤波器206a/216a、206b/216b的幅度(低带宽)和均衡增强(高带宽)频带,AEC电容304两端的电压的平均值(图7)将为零。状态机220b将在精细隔开的邻近幅度和均衡增强设置之间来回转换407、409。

[0086] 参考图10,高速率滤波器102和低速率滤波器112的均衡器电路202a、202b、202c、202d、212a(图2和3)的示例性实施例包括多级并联连接的DC放大器502和AC放大器504,用于接收差分输入信号101的正相位101p/103p和负相位101n/103n,并且提供如上面讨论已被均衡的输出信号103/113的正信号相位103p/113p和负信号相位103n/113n。放大器502、504由电源VCC通过具有值R的电阻器进行偏置。如所示的,DC放大器502和AC放大器504都使用通过具有值14R的发射极退化电阻差分耦合的NPN双极晶体管和偏置电流源。(应注意,图10的该电路系统包括七个差分放大器级,反映了由低速率均衡器电路212使用的七个级。对于高速率均衡器电路202a、202b、202c、202d中的每一个,使用六个放大器级,并且发射器退化电阻具有共同值12R。)AC放大器504还包括可调谐阻抗Z1、Z2、Z3、Z4、Z5、Z6、Z7(Z1-Z6用于高速率均衡器),这些可调谐阻抗由如上面讨论的精细调整电压203e/212b驱动(在下面更详细讨论)。根据由粗糙控制信号125/129的位b1、b2、b3、b4、b5、b6、b7(位b1-b6用于高速率均衡器)表示的温度计码,控制AC放大器504的偏置电流源,而DC放大器502的偏置电流源由这些位的反码来驱动。

[0087] 参考图11,AC放大器504的示例性实施例504a包括实现为耦合在N型金属氧化物场效应晶体管(N-MOSFET)N1、N2之间的阻抗310的可调谐阻抗,晶体管N1、N2的栅电极由精细

控制电压203e/212b驱动。在晶体管N1、N2工作在其线性工作区的情况下,以步进线性度提供精细增强微动控制(vernier control)(在下面更详细讨论)。阻抗310可以被实现为几乎任何形式的阻抗,例如一个或更多另外电阻和一个或更多电容的组合。根据优选实施例,阻抗310被实现为电容。因此,根据温度计编码的位 $b_n$ ,均衡器电路202a/202b/202c/202d/212a/(图10)的增益如下:

[0088]

b1	b2	b3	b4	b5	b6	b7	增益
0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	$1 + \omega * R * C1$
1	1	0	0	0	0	0	$1 + \omega * R * (C1 + C2)$
1	1	1	0	0	0	0	$1 + \omega * R * (C1 + C2 + C3)$
1	1	1	1	0	0	0	$1 + \omega * R * (C1 + C2 + C3 + C4)$
1	1	1	1	1	0	0	$1 + \omega * R * (C1 + C2 + C3 + C4 + C5)$
1	1	1	1	1	1	0	$1 + \omega * R * (C1 + C2 + C3 + C4 + C5 + C6)$
1	1	1	1	1	1	1	$1 + \omega * R * (C1 + C2 + C3 + C4 + C5 + C6 + C7)$

[0089] 对于 $Z_n = 1 / (j \omega (0.5 C_n))$ 并且 $n = \text{级数}$

[0090] 参考图12,如上面讨论,对精细调整位进行温度计编码提供了对均衡的步进线性调整,其中这32个精细步进中的每一个都在高速率滤波器102中的768个粗糙步进和低速率滤波器112中的224个粗糙步进的邻近步进之间提供了0.08dB的分辨率。

[0091] 参考图13和14,精细控制电压的调整和粗糙调谐位的时序优选是如所指示的。例如,精细调谐电压的调整应当仅发生在AC放大器504被使能并且DC放大器502被禁用时。

[0092] 参考图15,类似于自适应级106、116(图5),速率检测级130的示例性实施例包括大致如所示互连的高带宽通滤波器230a、低带宽通滤波器230b,全波整流电路230c、230d、加法电路230e以及积分电路系统230f。高带宽通滤波器230a提供指示高频带中的信号能量的滤波信号231a,而低带宽通滤波器230b提供指示低频带中的能量的滤波信号231b。这些信号231a、231b由整流电路230c、230d进行全波整流,并且整流的信号231c、231d在加法电路230e中相减,从而产生指示高频带或低频带是否含有更多能量的信号231e。该信号231e由积分电路系统230f积分,从而产生速率检测信号131。(根据替换实施例,由于它们的相似性,在均衡器100内借助合适的信号切换和路由,可以通过与自适应级106、116中的一个或两个共享滤波器、整流电路、加法电路系统和积分电路系统来实现速率检测级130。)

[0093] 基于前述讨论,应当理解,均衡增强改变将对用于幅度控制和校准的低频带产生一些影响。相反,截割的信号105、115的幅度的改变将对高频增强自适应中的能量产生一些影响。这有效地导致两个交错环会潜在地偏离并使均衡自适应离开锁定或收敛。然而,这通过有限状态机220b的操作来避免,有限状态机220b使用交错的幅度和均衡增强环自适应并允许禁用幅度校准环。可以实现幅度校准的早期饱和,从而将幅度校准环冻结在预定范围外。另外,源自幅度和均衡增强环的可编程超时是不同的并在频率上分离。更进一步地,源自幅度和均衡增强环的可编程超时是不同的并在频率上分离。更进一步地,如果在预定时间间隔内两个环之间没有转换,则使用源自幅度和均衡增强环的可编程超时。这也确保

环不陷入次优解中。

[0094] 在上文中讨论的实施例已由国家半导体公司进行设计,实现为用于低功率自适应电缆均衡的集成电路。用于两个这种实现的初步数据表的拷贝以附录A和B的形式包括为本披露的一部分(并因此包括在此作为参考)。

[0095] 附录A

[0096] LMH0394

[0097] 3G HD/SD低功率远距离自适应电缆均衡器

[0098] 一般描述

[0099] LMH0394 3Gbps HD/SD SDI低功率远距离自适应电缆均衡器经设计将经由电缆(或带有相似分散损耗特性的任何介质)传输的数据均衡。该均衡器在从125Mbps到2.97Gbps的宽范围的数据速率上操作,并支持SMPTE 424M、SMPTE 292M、SMPTE 344M、SMPTE 259M以及DVB-ASI标准。

[0100] LMH0394提供带有超低功耗的远距离电缆。均衡器包括确保鲁棒性能和对输入信号发射幅度中的变化的增强抗扰性的有源感测电路。输出驱动器为高达40”的FR4迹线损耗供应可编程去重。LMH0394包括功率管理从而在输入信号不存在时减小功耗。

[0101] LMH0394支持两个模式的操作。在管脚操作模式中,LMH0394用控制管脚操作从而设定其操作状态,并且与LMH0384、LMH0344以及传统SDI均衡器占位面积兼容。在SPI模式中,操作SPI串行接口可以用来访问并用菊花链配置来配置多个LMH0394器件。这允许将输出共模电压和摆动、输出去重级、输入发射幅度和功率管理设定以及对电缆长度指示器的访问与全部管脚模式特征编程。

[0102] LMH0394包括可以连结到静噪控制管脚从而在没有输入信号存在时将输出驱动器静噪的载波检测输出端。载波检测阈值可以由自动内部基准、外部模拟基准或可编程数字基准来控制,从而允许在信号恶化的可选择水平将输出静噪。该器件在16管脚LLP封装中可用。

[0103] 特征

[0104] • SMPTE 292M、SMPTE 344M、SMPTE 259M和DVB-ASI相容

[0105] • 在2.97Gbps将高达180米的Belden 1694A均衡、在1.485Gbps将高达220米的Belden 1694A均衡,或在270Mbps将高达450米的Belden 1694A均衡

[0106] • 超低功耗:125mW(正常操作)

[0107] • 带有自动睡眠控制的省电模式(在省电模式中的TBD mW通常功耗)

[0108] • 输出去重从而补偿FR4板迹线损耗

[0109] • 数字和模拟可编程MUTEREF阈值控制

[0110] • 可选SPI寄存器访问

[0111] • 宽范围的数据速率:125Mbps到2.97Gbps

[0112] • 带有可编程输出共模电压和摆动的内部端接的100 Ω LVDS输出端

[0113] • 可编程发射幅度最优化

[0114] • 电缆长度指示器

[0115] • 单2.5V供电电压

[0116] • 16管脚LLP封装

- [0117] • 工业温度范围: -40°C到+85°C
- [0118] • 与LMH0384占位面积兼容,并在管脚模式中也与LMH0344、LMH0044和LMH0074占位面积兼容
- [0119] 应用
- [0120] • SMPTE 424M、SMPTE 292M、SMPTE 344M和SMPTE 259M串行数字接口
- [0121] • 广播视频路由器、交换机和分配放大器
- [0122] 典型应用(管脚模式)
- [0123] 参见图16。
- [0124] 在图16中,相应的术语说明如下:
- [0125] Coaxial Cable:同轴电缆
- [0126] LMH0364 3G SDI Adaptive Cable Equalizer:LMH0364 3G SDI自适应电缆均衡器
- [0127] LMH 0341 3G SDI Deserializer:LMH 0341 3G SDI串并转换器
- [0128] Reclocked:重新计时
- [0129] Looptrough:循环通过
- [0130] To FPGA:到FPGA
- [0131] 5-bits:5位
- [0132] MUTE:静音
- [0133] BYPASS:旁路
- [0134] AUTO SLEEP:自动睡眠
- [0135] 绝对最大额定值
- [0136] 电源电压3.1V
- [0137] 输入电压(全部输入端) -0.3V到 $V_{cc}+0.3V$
- [0138] 存储温度范围: -65°C到+150°C
- [0139] 结温度: +125°C
- [0140] 封装热阻抗
- [0141]  $\theta_{JA}$  16管脚LLP+40°C/W
- [0142]  $\theta_{JC}$  16管脚LLP+6°C/W
- [0143] ESD额定值(HBM)  $\geq \pm 2.5kV$
- [0144] ESD额定值(MM)  $\geq \pm 250V$
- [0145] ESD额定值(CDM)  $\geq \pm 1kV$
- [0146] 建议操作条件
- [0147] 电源电压( $V_{CC}-V_{EE}$ )  $2.5V \pm 5\%$
- [0148] 输入耦合电容1.0 $\mu F$
- [0149] AEC电容器(在AEC+和AEC-之间连接)1.0 $\mu F$
- [0150] 操作大气温度( $T_A$ ) -40°C到+85°C
- [0151] DC电气特性
- [0152] 在电源电压和操作温度范围上,除另行指定之外(注释2、注释3)。

[0153]

符号	参数	条件	基准	最小值	通常值	最大值	单位
$V_{IH}$	输入电压高电平		逻辑输入	1.6		$V_{CC}$	V
$V_{IL}$	输入电压低电平			$V_{EE}$		0.6	V
$V_{SDI}$	输入电压摆动	0 m 电缆长度, (注释 5)	SDI, 	720	800	800	mV <sub>p-p</sub>
$V_{CMIN}$	输入共模电压				TBD		V
$V_{SSP-P}$	差分输出电压, P-P	100Ω 负载, 默认寄存器设定 (注释 6), 图 17	SDO, 	TBD	700	TBD	mV <sub>p-p</sub>
$V_{OD}$	差分输出电压			TBD	350	TBD	mV
$\Delta V_{OD}$	用于补偿输出状态的 $V_{OD}$ 的量值的改变					50	mV
$V_{OS}$	偏移电压			TBD	1.2	TBD	V
$\Delta V_{OS}$	用于补偿输出状态的 $V_{OS}$ 的量值的改变					50	mV
$I_{OS}$	输出短路电流					30	mA
	$MUTE_{REF}$ DC 电压 (浮动)		$MUTE_{REF}$		TBD		V
	$MUTE_{REF}$ 范围				TBD		V
$V_{OH}$	输出电压高电平	$I_{OH} = -2$ mA	 MISO	1.8			V
$V_{OL}$	输出电压低电平	$I_{OH} = +2$ mA				0.3	V
$I_{CC}$	电源电流	正常操作 (注释 7)			50	TBD	mA
		省电模式			TBD	TBD	mA

[0154] AC电气特性

[0155] 在电源电压和操作温度范围上,除另行指定之外(注释3)。

[0156]

符号	参数	条件	基准	最小值	通常值	最大值	单位
$BR_{MIN}$	最小输入数据速率		SDI, 		125		Mbps
$BR_{MAX}$	最大输入数据速率					2970	Mbps
	各种电缆长度的抖动	270 Mbps, Belden 1694A, TBD 米 (注释 8)				TBD	UI

[0157]

	动	270 Mbps, Belden 1694A, 450 米			TBD		UI
		1.485 Gbps, Belden 1694A, TBD 米 (注释 8)				TBD	UI
		1.485 Gbps, Belden 1694A, 220 米			TBD		UI
		2.97 Gbps, Belden 1694A, TBD 米 (注释 8)				TBD	UI
		2.97 Gbps, Belden 1694A, 180 米			TBD		UI
$t_r, t_f$	输出上升 时间、下降 时间	20% - 80%, 100 $\Omega$ 负载, (注 释 4), 图 17	SDO, 		80	130	ps
	在上升/下 降时间中 的失配	(注释 4)			2	15	ps
$t_{os}$	输出过冲 量	(注释 4)			1	5	%
$RL_{IN}$	输入返回 损耗	5 MHz - 1.5 GHz, (注释 9)	SDL, 	15			dB
		1.5 GHz - 3.0 GHz, (注释 9)		10			dB
$R_{IN}$	输入阻抗	单端			TBD		k $\Omega$
$C_{IN}$	输入电感	单端			TBD		pF

[0158] SPI接口AC电气特性

[0159] 在电源电压和操作温度范围上,除另行指定之外(注释3)。

[0160]

符号	参数	条件	基准	最小值	通常值	最大值	单位
建议输入定时需求							
$f_{SCK}$	SCK 频率		SCK			20	MHz
$t_{PH}$	SCK 脉宽高	图 18、19		40			%SCK 周期
$t_{PL}$	SCK 脉宽低			40			%SCK 周期
$t_{SU}$	MOSI 建立时间	图 18、19	MOSI	4			ns
$t_{H}$	MOSI 持续时间			4			ns
$t_{SSSU}$	建立时间	图 18、19		TBD			ns
$t_{SSH}$	持续时间			4			ns
$t_{SSOF}$	断开时间			1			%SCK 周期
开关特性							
$t_{OZ}$	MISO 驱动到三态时间	图 19	MISO			15	ns
$t_{OZD}$	MISO 三态到驱动时间					15	ns
$t_{ON}$	MISO 输出延迟时间					15	ns

[0161] 注释1：“绝对最大额定值”是超过该参数值不可以保证器件的寿命和操作的参数值。这些最大值的在此陈述不解释为意味着器件可以或应该在这些值或超过这些值操作。“电气特性”的表格指定可接受器件操作条件。

[0162] 注释2：流入器件管脚的电流定义为正。流出器件管脚的电流定义为负。陈述全部电压以 $V_{EE}=0$ 伏为基准。

[0163] 注释3：通常值为 $V_{CC}=+2.5V$ 和 $T_A=+25^{\circ}C$ 陈述

[0164] 注释4：通过表征来保证规格。

[0165] 注释5：LMH0394可以经SPI为不同的发射幅度最优化。

[0166] 注释6：差分输出电压和偏移电压经SPI可调整。

[0167] 注释7：均衡器在小于240m (belden 1694A) 的电缆长度将均衡段自动移位从而减小功耗。

[0168] 注释8：基于在器件的建议操作条件的全部范围上的设计和表征数据。根据SMPTE RP 184、SMPTE RP 192和可应用串行数据传输标准：SMPTE 424M、SMPTE 292M或SMPTE 259M来测量抖动。

[0169] 注释9：输入返回损耗取决于板件设计。LMH0394在带有由与 $75\Omega$  串联电阻器并联的 $5.6nH$ 电感器在输入端上构成的返回损耗网络的SD394评估板上超过该规格。

[0170] 时序图

[0171] 参见图17-图19。

[0172] 在图17-图19中，相应的术语说明如下：

[0173] 0V differential:0V差分

[0174] host:主

[0175] device:器件

- [0176] DON'T CARE:不关心
- [0177] 连接图
- [0178] 参见图20-图21。
- [0179] 在图20-图21中,相应的术语说明如下:
- [0180] AUTO SLEEP:自动睡眠
- [0181] top view:顶视图
- [0182] 暴露芯片附装垫是用于该器件的负电气端子。其应连接到负电源电压。
- [0183] 16管脚LLP序号LMH0394SQ见于NS封装号SQB16A
- [0184] 管脚描述——管脚模式(非SPI)/SPI\_EN=GND/LMH0344可兼容
- [0185]

管脚	名称	I/O, 类型	描述
1	V <sub>EE</sub>	接地	负电源(接地)。
2	SDI	I, SDI	串行数据实输入端。
3		I, SDI	串行数据补充输入端。
4	SPI_EN	I, LVCMOS	启用 SPI 寄存器访问。该管脚具有内部下拉。 H = SPI 寄存器访问模式。 L = 管脚模式。
5	AEC+	I/O, 模拟	AEC 环路滤波器外部电容器(1 μF)正连接(电容器是可选的)。
6	AEC-	I/O, 模拟	AEC 环路滤波器外部电容器(1 μF)负连接(电容器是可选的)。
7	BYPASS	I, LVCMOS	均衡旁路。该管脚具有内部下拉。 H = 均衡被绕过(没有均衡发生)。 L = 正常操作。
8	MUTE <sub>REF</sub>	I, 模拟	静噪基准输入端。为  设定阈值并且(用连结到 MUTE 的  ) 在静噪之前确定有待均衡的最大电缆。MUTE <sub>REF</sub> 可以不连接或 连接到接地以便正常  操作。
9	V <sub>EE</sub>	I, LVCMOS	将该管脚连接到接地或将其驱动到逻辑低。
10		O, LVDS	串行数据补充输出端。
11	SDO	O, LVDS	串行数据实输出端。
12	自动睡眠	I, LVCMOS	自动睡眠。AUTO SLEEP 优先于 MUTE 和 BYPASS。该管脚 具有内部上拉。 H = 器件在没有检查到输入时掉电。 L = 正常操作(器件不进入自动掉电)。
13	V <sub>CC</sub>	电源	正电源(+2.5 V)。
14	MUTE	I, LVCMOS	输出静噪。  可以连结到该管脚从而在没有输入信号存在时阻 止输出。MUTE 优先于 BYPASS。该管脚具有内部下拉。 H = 将输出强制到静噪状态。 L = 启用输出。
15		O, LVCMOS	载波检测。 H = 没有检查到输入信号。 L = 检测到输入信号。
16	V <sub>CC</sub>	电源	正电源(+2.5 V)。
DAP	V <sub>EE</sub>	接地	将暴露 DAP 连接到负电源(接地)。

[0186] 管脚描述——SPI模式/SPI\_EN=V<sub>CC</sub>

[0187]

管脚	名称	I/O, 类型	描述
1	V <sub>EE</sub>	接地	负电源（接地）。
2	SDI	I, SDI	串行数据实输入端。
3		I, SDI	串行数据补充输入端。
4	SPI_EN	I, LVCMOS	启用 SPI 寄存器访问。该管脚具有内部下拉。 H = SPI 寄存器访问模式。 L = 管脚模式。
5	AEC+	I/O, 模拟	AEC 环路滤波器外部电容器(1 μF)正连接(电容器是任选的)。
6	AEC-	I/O, 模拟	AEC 环路滤波器外部电容器(1 μF)负连接(电容器是任选的)。
7		O, LVCMOS	载波检测。 H = 没有检测到输入信号。 L = 检测到输入信号。
8	MUTE <sub>REF</sub>	I, 模拟	静噪基准输入端。为  设定阈值并且(用连接到 MUTE 的  ) 在静噪之前确定有待均衡的最大电缆。MUTE <sub>REF</sub> 可以不连接或连接到接地以便正常  操作。
9	 (SPI)	I, LVCMOS	SPI 从属选择。该管脚具有内部上拉。
10		O, LVDS	串行数据补充输出端。
11	SDO	O, LVDS	串行数据实输出端。
12	MISO (SPI)	O, LVCMOS	SPI 主输入端/从输出端。LMH0394 控制数据传输。
13	V <sub>CC</sub>	电源	正电源 (+2.5 V)。
14	SCK (SPI)	I, LVCMOS	SPI 串行时钟输入端。该管脚具有内部下拉。
15	MOSI(SPI)	I, LVCMOS	SPI 主输出端/从输入端。LMH0394 控制数据接收。该管脚具有内部下拉。
16	V <sub>CC</sub>	电源	正电源 (+2.5 V)。
DAP	V <sub>EE</sub>	接地	将暴露 DAP 连接到负电源（接地）。

[0188] 模块图(管脚模式)

[0189] 参见图22。

[0190] 在图22中,相应的术语说明如下:

[0191] Equalizer Filter:均衡器滤波器

[0192] DC Restoration/Level Control:DC恢复/电平控制

[0193] Driver:驱动器

[0194] Carrier Detect:载波检测

[0195] Energy Detect:能量检测

[0196] De-Emphasis Control:去重控制

[0197] SPI Control:SPI控制

[0198] Automatic Equalization Control:自动均衡控制

[0199] AUTO SLEEP:自动睡眠

[0200] 器件操作

## [0201] 模块描述

[0202] 均衡器滤波器模块是多段自适应滤波器。如果BYPASS为高,则均衡器滤波器停用。

[0203] DC恢复/电平控制模块从均衡器滤波器模块接收差分信号。该模块包括自偏置DC恢复电路从而将信号完全DC恢复。如果BYPASS为高,那么该功能停用。在DC恢复/电平控制模块之前和之后的信号用来生成自动均衡控制(AEC)信号。该控制信号设定均衡器滤波器的增益和带宽。

[0204] 载波检测模块基于SDI输入和源自静噪基准模块的调整生成载波检测信号。

[0205] SPI控制模块在SPI模式中使用MOSI、MISO、SCK和 $\overline{CS}$ 信号从而控制SPI寄存器。SPI\_EN在SPI模式和管脚模式之间选择。在管脚模式中,SPI\_EN驱动到逻辑低。

[0206] 输出端起动器产生SDO和 $\overline{SDO}$ 。

[0207] 静噪基准(MUTE<sub>REF</sub>)

[0208] 静噪基准为 $\overline{CD}$ 设定阈值并且(用连结到MUTE的 $\overline{CD}$ )确定在将输出自动静噪之前均衡的电缆的量。这通过施加与电缆长度成反比的量从而均衡来设定。施加的电压必须大于MUTE<sub>REF</sub>浮动电压(通常是TBD V)以便改变 $\overline{CD}$ 阈值。当施加的MUTE<sub>REF</sub>电压增加时,撤销在载波检测之前可以均衡的电缆的量,并且静噪的输出端减小。MUTE<sub>REF</sub>可以为正常 $\overline{CD}$ 操作保持不连接或连接到接地。

[0209] 载波检测( $\overline{CD}$ )和静噪

[0210] 载波检测 $\overline{CD}$ 表示有效信号是否在LMH0394输入端存在。该信号是内部能量检测器和MUTE<sub>REF</sub>设定(如果使用)的逻辑或操作。内部能量检测器跨不同数据速率检测能量。如果使用MUTE<sub>REF</sub>,那么载波检测阈值因此更改。在LMH0394输入端不存在信号时, $\overline{CD}$ 提供高电压。在检测到有效输入信号时, $\overline{CD}$ 为低。

[0211] MUTE可以用来人工静噪或启用SDO和 $\overline{SDO}$ 。将高输入施加到MUTE通过将输出端强制成逻辑1使LMH0394输出静噪。施加低输入将输出强制激活。

[0212] 在管脚模式中, $\overline{CD}$ 和MUTE可以连结在一起从而在不存在输入信号时将输出自动静噪。

## [0213] 自动睡眠

[0214] 自动睡眠模式允许LMH0394在没有检测到输入信号时掉电。如果AUTO\_SLEEP管脚设定为高,那么在没有检测到信号时LMH0394进入深度省电模式。一旦检测到输入信号那么器件再次加电。自动睡眠功能性可以通过设定AUTO\_SLEEP为低或将该管脚连结到接地来关闭。在SPI模式中可用的另外自动睡眠设定可以用来强制均衡器掉电,无关于是否具有输入信号。自动睡眠优先于静噪和旁路模式。

[0215] 在自动睡眠模式中,在输入信号移除时将均衡器掉电的时间小于200 $\mu$ s,并且不对系统定时需求具有任何影响。一旦检测到输入信号那么器件自动唤醒,并且在均衡器的信号检测和完整功能性之间的延迟可忽略(大约5ms)。整个系统仅受均衡器自适应环路的稳定时间常数限制。

## [0216] 输入端接合

[0217] LMH 0394接受差分或单端输入端。输入端可以是AC耦合的。在标题页上的通常应

用(管脚模式)图为单端输入端示出通常配置。不使用的输入端必须如示出适当端接。

[0218] LMH0394可以经SPI为不同的发射幅度最优化(见于在SPI寄存器访问段落中的发射幅度最优化)。

[0219] LMH0394为标准清晰度和高清晰度串行数字视频正确处理均衡器病态信号,如在SMPTE RP 178和RP 198中分别描述。

[0220] 输出端接合

[0221] SDO和SDI一起将100 Ω LVDS输出端内部端接。这些输出端可以DC耦合到最普遍的差分接收器。

[0222] 默认输出共模电压( $V_{OS}$ )是1.2V。输出共模电压可以经SPI以200mV增量从0.8V到1.2V调整(见于在SPI寄存器访问段落中的输出驱动器调整和去重设定)。在输出共模电压作为基准供应时,共模电压是大约1.35V(对于700mV<sub>P-P</sub>差分摆动)。该可调整输出共模电压为接合到许多类型的接收器供应灵活性。

[0223] 默认差分输出摆动( $V_{SSP-P}$ )是700mV<sub>P-P</sub>。差分输出摆动可以经SPI调整。有效选项是400、500、600、700或800mV<sub>P-P</sub>(见于在SPI寄存器访问段落中的输出驱动器调整和去重设定)。

[0224] 只要两个器件的共模范围兼容,那么LMH0394输出端应DC耦合到接收器件的输入端。在可能的情况下,100 Ω 差分传输线应该用来在LMH0394输出端和接收器件的输入端之间连接。

[0225] 图23示出在LMH0394和LMH0346SDI时钟恢复器(reclocker)之间的DC耦合接口的例子。如示出,所有需要的是100 Ω 差分端接。电阻器应尽可能靠近LMH0346输入端放置。如希望,那么该网络可以用两个50 Ω 电阻器和中心分接电容器代替信号100 Ω 电阻器端接到接地。

[0226] 图24示出在LMH0394和LMH0356SDI时钟恢复器之间的DC耦合接口的例子。LMH0356输入端具有50 Ω 内部端接(100 Ω 差分)从而将传输线端接,因此不需要另外的部件。

[0227] 在图23-图24中,相应的术语说明如下:

[0228] Coaxial Cable:同轴电缆

[0229] SDI Reclocker:时钟恢复器

[0230] 100 Ω Differential T-Line:100 Ω 差分T线

[0231] 在必需时LMH0394可以AC耦合到接收器件。例如,LMH0394输出端不与2.5V CML严格兼容,并因此不应经50 Ω 电阻器连接到2.5V。如果接收器件的输入共模范围不与LMH0394的输出共模范围兼容,那么需要AC耦合。在AC耦合电容器之后,信号可以必须在接收器件的输入端偏置。

[0232] LMH0394输出驱动器配备可编程输出去重,从而将由源自跨PCB迹线的驱动信号的损耗分散所导致的符号间干扰最小化(见于在SPI寄存器访问段落中的输出驱动器调整和去重设定)。去重与输出共模电压和输出电压摆动设定的全部组合一起作用从而支持到接收器件的DC耦合。

[0233] SPI寄存器访问

[0234] 设定SPI\_EN高使得任选SPI寄存器访问模式能够执行。在SPI模式中,LMH0394提供对与电缆长度指示器、可编程输出去重、可编程输出共模电压和摆动、数字MUTE<sub>REF</sub>以及发射

幅度最优化一起的其特征中的全部的寄存器访问。在器件中具有八个支持8位寄存器(见于表1)。LMH0394支持数目的LMH0394器件之间的SPI菊花链。由于SPI\_EN设定为低,因此器件在管脚模式中操作并且与LMH0384、LMH0344、LMH0044、LMH0074占位面积兼容。

#### [0235] SPI事务概述

[0236] 到单个器件的每个SPI事务是16位长。通过驱动 $\overline{CS}$ 到低来发动事务,并通过将 $\overline{CS}$ 返回高来完成事务。16位MOSI有效负载由读/写命令(用于读取的“1”和用于写入的“0”)、器件寄存器的七个地址位(MSB第一)以及八个数据位(MSB第一)构成。在SCK的上升沿锁存LMH0394MOSI输入数据,并且在SCK的下降沿给出MISO输出数据。

[0237] 为促进菊花链接,在当前SPI命令、地址和数据在MISO输入端上移入时,先前SPI命令、地址和数据在MISO输出端上移出。对于SPI写入,MISO输出端通常作为“不关心”数据被忽略。对于SPI读取,MISO输出端提供已请求读取数据(在SCK的16个周期之后)。在 $\overline{CS}$ 为低时MISO输出端激活,并且在 $\overline{CS}$ 为高时三态化。

#### [0238] SPI写入

[0239] SPI写入在图18中示出。SPI写入是16位长。16位MOSI有效负载由“0”(写入命令)、七个地址位和八个数据位构成。 $\overline{CS}$ 信号驱动到低,并且16位发送到LMH0394的MOSI输入端。在SPI写入之后, $\overline{CS}$ 必须返回高。在图18中,在SPI写入期间在MISO输出端上移出的SPI命令、地址和数据示作在MISO输出端上的“不关心”数据。

#### [0240] SPI读取

[0241] SPI读取在图19中示出。SPI读取是32位长,由继之以16位伪读取事务的16位读取事务构成,从而在MISO输出端上移出读取数据。第一个16位MOSI有效负载由“1”(读取命令)、七个地址位和被忽略的八个“1”构成。第二个16位MOSI有效负载由被忽略但必需以便在MISO输出端上将已请求读取数据移出的16个“1”构成。 $\overline{CS}$ 信号驱动到低,并且第一个16位发送到LMH0394的MOSI输入端。先前SPI命令、地址和数据在第一个16位事务期间在MISO输出端上移出,并且在19中在MISO输出端上通常被忽略(这示作“不关心”)。 $\overline{CS}$ 必须返回高,并然后在第二个16位(全部是“1”)发送到LMH0394的MOSI输入端之前再次驱动到低。再次,先前SPI命令、地址和数据在MISO输出端上移出,但该数据现在包括已请求读取数据。读取数据在16位伪读取事务的第二个8位期间在MISO输出端上可用,如在图19中由D7-D0示出。

#### [0242] SPI菊花链操作

[0243] LMH0394SPI控制器支持在无限数目LMH0394器件之间菊花链接串行数据。每个LMH0394器件直接连接到主器件上的SCK和 $\overline{CS}$ 管脚。然而,仅在该链中的第一LMH0394器件连接到主器件的MOSI管脚,并且仅在该链中的最后器件连接到主器件的MISO管脚。在该链中每个中间LMH0394器件的MISO管脚连接到下个LMH0394器件的MOSI管脚,创造串联移位寄存器。该菊花链架构在图25中示出。

[0244] 在图25中,相应的术语说明如下:

[0245] HOST:主器件

[0246] Device:器件

[0247] 在N个LMH0394器件的菊花链配置中,主器件概念上看到长度16x N的移位寄存器。

因此SPI事务的长度(如先前描述)是 $16 \times N$ 位,并且必须为每个SPI事务在 $16 \times N$ 个时钟周期维持。

[0248] SPI菊花链写入

[0249] 图26示出用于 $N$ 个器件的SPI菊花链写入。信号驱动到低并且SCK在 $16 \times N$ 个时钟触发。 $16 \times N$ 位的MOSI有效负载(在菊花链中发送到器件1)由用于器件 $N$ (在该链中的最后器件)的16位SPI写入数据,继之以用于器件 $N-1$ 、器件 $N-2$ 等的写入数据,带有用于器件1的写入数据(在该链中的第一个器件)的结尾来构成。用于每个器件的16位SPI写入数据由“0”(写入命令)、七个地址位和八个数据位构成。在SPI菊花链写入之后,必须返回高,然后写入为菊花链中全部器件发生。

[0250] 在图26中,相应的术语说明如下:

[0251] Host:主

[0252] Device:器件

[0253] WRITE DATA:写入数据

[0254]  $16 \times N$  clocks: $16 \times N$ 个时钟

[0255] DON'T CARE:不关心

[0256] SPI菊花链读取

[0257] 图27示出用于 $N$ 个器件的菊花链的SPI菊花链读取。SPI菊花链读取是 $32 \times N$ 位长,由用于读取事务的 $16 \times N$ 位继之以用于伪读取事务的 $16 \times N$ 位(全部是“1”)构成,从而在MISO输出端上移出读取数据。信号驱动到低并且SCK在 $16 \times N$ 个时钟触发。第一个 $16 \times N$ 位的MOSI有效负载(在菊花链中发送到器件1)由用于器件 $N$ (在该链中的最后器件)的16位SPI读取数据,继之以用于器件 $N-1$ 、器件 $N-2$ 等的读取数据,带有用于器件1的读取数据(在该链中的第一个器件)的结尾来构成。用于每个器件的16位SPI读取数据由“1”(读取命令)、七个地址位和八个“1”(其被忽略)构成。在第一个 $16 \times N$ 位事务之后,必须返回高(从而锁存数据),然后在全都是“1”的第二个 $16 \times N$ 位事务发送到MOSI输入端之前再次驱动到低。以用于器件 $N$ 的数据开始并以用于器件1的数据结束的已请求读取数据在MISO上移出。在该事务之后,必须返回高。

[0258] 在图27中,相应的术语说明如下:

[0259] SPI Read Data:SPI读取数据

[0260] Host:主

[0261] Device:器件

[0262] Read Data:读取数据

[0263] DON'T CARE:不关心

[0264] Clock:时钟

[0265] SPI菊花链读取和写入例子

[0266] 以下例子进一步阐明LMH0394SPI菊花链操作。假设这些LMH0394器件(器件1、器件2和器件3)的菊花链,其中器件1作为在该链中的第一器件,并且器件3作为在该链中的最后器件,如在图25中由首先三个器件示出。由于在菊花链中具有三个器件,因此每个事务是48位长。

- [0267] 该例子示出将SPI读取与写入组合以便完成以下三个任务的SPI操作：
- [0268] 1. 将0x22写入器件1的寄存器0x01以便将输出摆动设定成400mV<sub>P-P</sub>。
- [0269] 2. 读取器件2的寄存器0x00的内容。
- [0270] 3. 将0x10写入器件3的寄存器0x00以便强制睡眠模式。
- [0271] 图28示出完成这些任务需要的两个48位SPI事务(该位从左到右移动)。
- [0272] 在图28中,相应的术语说明如下：
- [0273] 48-bit SPI Transaction: 48位SPI事务
- [0274] Device: 器件
- [0275] 以下在第一事务的结束发生：
- [0276] 1. 将0x22写入器件1的寄存器0x01。
- [0277] 2. 将源自器件2的寄存器0x00的数据锁存。
- [0278] 3. 将0x10写入器件3的寄存器0x00。
- [0279] 在第二事务中,三个伪读取(每个都由16个“1”构成)移入,并且源自器件2的读取数据(带有值0x88)在第25到第32时钟周期中在MISO上出现。
- [0280] SPI菊花链长度检测
- [0281] 用于主器件的有用操作可以是检测菊花链的长度。这是在带有已知数据值(例如0x5A)的一系列伪读取中移位的简单事件。对于N个LMH0394器件的SPI菊花链,在N+1个写入之后,已知数据值在主器件的MISO管脚上出现。假设三个LMH0394器件的菊花链,该操作的结果在图29中示出。
- [0282] 在图29中,相应的术语说明如下：
- [0283] Host: 主
- [0284] 输出驱动器调整和去重设定
- [0285] 输出驱动器摆动(幅度)、偏移电压(共模电压)和去重级可以经SPI寄存器01h调整。
- [0286] 输出摆动可以经SPI寄存器01h的位[7:6]调整。对于700mV<sub>P-P</sub>的峰间差分输出电压,这些寄存器位的默认值是“10”。可以为400mV<sub>P-P</sub>、600mV<sub>P-P</sub>、700mV<sub>P-P</sub>或800mV<sub>P-P</sub>设定输出摆动。
- [0287] 偏移电压可以经SPI寄存器01h的位[5:4]调整。对于1.2V的输出偏移,这些寄存器位的默认值是“10”。输出共模电压可以用200mV增量从0.8V到1.2V调整。可以为最大偏移电压设定成“11”。在该最大偏移电压设定,输出以正电源为基准并且偏移电压约为1.35V。
- [0288] 输出去重由SPI寄存器01h的位3接通或断开,并且去重级由SPI寄存器01h的位[2:1]设定。可以为0dB(对于驱动直到10”FR4)、3dB(对于驱动10–20”FR4)、5.3dB(对于驱动20–30”FR4)或7dB(对于驱动30–40”FR4)设定输出去重级。
- [0289] 发射幅度最优化
- [0290] LMH0394可以在均衡器之前补偿输入信号的衰减。该补偿对于在均衡器输入端或非理想输入终端网络的带有无源分离器的应用是有用的,并且由SPI寄存器02h控制。
- [0291] SPI寄存器02h的位7用于发射幅度设定。在默认设定“0”,LMH0394正常操作并且预期800mV的发射幅度。位7可以设定成“1”从而为带有6dB衰减的输入信号(400mV<sub>P-P</sub>)将LMH0394最优化。

[0292] 电缆长度指示器 (CLI)

[0293] 参见图30。电缆长度指示器 (CLI) 提供附装到输入端的电缆长度的指示。经SPI寄存器06h的位[7:0]可访问CLI。8位设定范围在从0到247(二进制的“00000000”到“11110111”)的十进制值中,对应于Belden 1694A电缆的0到450m。CLI是从十进制的0到191每步1.25m,以及从十进制的192到247每步3.75m。对于在2.97Gbps的0-TBDm、在1.485Gbps的0-TBDm和在270Mbps的0-TBDm的Belden电缆长度,CLI是有效的。注意:给定均衡器的连续自适应性质,该设定经常由一些步骤改变。

[0294] 在图30中,相应的术语说明如下:

[0295] GAIN SETTING/CABLE LENGTH INDICATOR:增益设定/电缆长度指示器

[0296] BELDEN 1694A CABLE LENGTH:BELDGEN 1694A电缆长度

[0297] 应用信息

[0298] 应用电路 (SPI模式)

[0299] 图31为在SPI模式中的LMH0394示出应用电路。

[0300] 在图31中,相应的术语说明如下:

[0301] Coaxial Cable:同轴电缆

[0302] Differential Output:差分输出端

[0303] PCB布局建议

[0304] 对于关于LLP封装的布局 and 焊接的信息,请参考以下应用注释:AN-1198,“Leadless Leadframe Package (LLP)”。

[0305] SMPTE 424M、292M和259M标准具有对基本上指定输入端必须怎样紧密类似75Ω网络的接收器的输入返回损耗的严格需求。在BNC和均衡器之间网络中的任何非理想性使输入返回损耗恶化。必须留意将在BNC和均衡器之间的阻抗不连续性最小化,从而确保该迹线的特性阻抗是75Ω。请考虑以下PCB建议:

[0306] • 使用表面安装部件,并使用可用的最小部件。另外,使用最小大小的部件垫。

[0307] • 选择将BNC和均衡器之间的阻抗失配最小化的线宽。

[0308] • 选择支持75Ω单端迹线和100Ω松散耦合迹线的板件堆叠。

[0309] • 请最靠近均衡器输入管脚放置返回损耗部件。

[0310] • 在互补信号上维持对称。

[0311] • 一致地路由100Ω迹线(沿迹线保持宽度和迹线间距一致)。

[0312] • 避免信号路径中的尖锐弯曲;使用45°或径向弯曲。

[0313] • 靠近每个电源管脚放置旁路电容器,并使用最短路径将均衡器电源和接地管脚连接到各自的电源或接地面。

[0314] • 移除输入/输出部件下的接地面从而最小化寄生电容。

[0315] SPI寄存器

[0316] 表1.SPI寄存器

[0317]

地址	R/W	名称	位	字段	默认值	描述
00h	R/W	一般控制	7	载波检测		只读。 0: 没有检测到载波。 1: 检测到载波。
			6	静噪	0	静噪优先于旁路。 0: 正常操作。 1: 输出静噪。
			5	旁路	0	0: 正常操作。 1: 绕开均衡器。
			4:3	睡眠模式	01	睡眠模式控制。睡眠优先于静噪和旁路。 00: 停用睡眠模式(强制均衡器保持启用)。 01: 在没有检测到输入信号时睡眠模式激活。 10: 无关于是否具有输入信号, 强制均衡器进入睡眠模式(掉电)。 11: 保留。
			2	保留	0	保留为0。总是向该位写入0。
			1	主器件复位	0	复位寄存器和状态机。 0: 正常操作。 1: 复位寄存器和状态机。
			0	获取请求	0	0: 正常操作。 1: 复位状态机。
01h	R/W	输出驱动器	7:6	输出摆动	10	输出驱动器摆动 ( $V_{SSP-P}$ )。 00: $V_{SSP-P} = 400 \text{ mV}_{P-P}$ 。 01: $V_{SSP-P} = 600 \text{ mV}_{P-P}$ 。 10: $V_{SSP-P} = 700 \text{ mV}_{P-P}$ 。 11: $V_{SSP-P} = 800 \text{ mV}_{P-P}$ 。
			5:4	偏移电压	10	输出驱动器偏移电压(共模电压)。 00: $V_{OS} = 0.8 \text{ V}$ 。 01: $V_{OS} = 1.0 \text{ V}$ 。 10: $V_{OS} = 1.2 \text{ V}$ 。 11: $V_{OS}$ 以正电源为基准。
			3	去重	0	输出驱动器去重控制。 0: 停用去重。 1: 启用去重。
			2:1	去重幅度级	01	输出驱动去重级。 00: 0 dB(无去重)。 01: 3 dB 去重。 10: 5.7 dB 去重。

[0318]

						11: 7 dB 去重。
			0	保留	0	保留 (只读)。
02h	R/W	发射幅度控制	7	发射幅度控制	0	发射幅度控制最优化设定。 0: 没有外部衰减的正常最优化 (800 mV <sub>p-p</sub> 发射幅度)。 1: 为 6 dB 外部衰减最优化 (400 mV <sub>p-p</sub> 发射幅度)。
			6:0	保留	100000	保留为 100000, 总是向这些位写入 100000。
地址	R/W	名称	位	字段	默认	描述
03h	R/W	MUTE <sub>REF</sub>	7:6	保留	00	保留为 00。总是向这些位写入 00。
			5	MUTE <sub>REF</sub> 模式	0	0: 使用 MUTE <sub>REF</sub> 管脚。 1: 使用数字 MUTE <sub>REF</sub> 。
			4:0	数字 MUTE <sub>REF</sub> 设定	11111	数字 MUTE <sub>REF</sub> (每步 10 m)。 00000: 在电缆 (EQ 增强) ≥ 10 m 时静噪。 ..... 01111: 在电缆 (EQ 增强) ≥ 160 m 时静噪。 ..... 11111: 永不静噪。
04h	R	器件 ID	7:5	保留	000	保留。
			4	器件 ID	1	0: LMH0384 器件。 1: LMH0394 器件。
			3:0	芯片修正	0001	芯片修正。
05h	R	速率指示器	7:6	保留	00	保留。
			5	速率指示器		0: SD 1: 3G/HD。
			4:0	保留	11000	保留。
06h	R	电缆长度指示器	7:0	电缆长度指示器		带有 10% 准确度的电缆长度指示器 (CLI)。 00000000: 最短电缆。 ..... 11110111: 最大电缆。 11111000: 保留。 ..... 11111111: 保留。
07h	R	发射幅度表示	7:2	发射幅度表示		发射幅度的表示: 带有 5% 准确度的每步 1% 或 0.08 dB。 000000: 额定值 -32%。 ..... 011111: 额定值 -1%。 100000: 额定值。 100000: 额定值 +1%。 ..... 111111: 额定值 +31%。
			1:0	保留		保留。

[0319] 物理尺寸除另行提到之外, 单位是英寸 (毫米)

[0320] 参见图 32。

[0321] 在图32中,相应的术语说明如下:

[0322] 16-Pin LLP Order Number LMH0394SQ NS Package Number SQB16A:16管脚LLP  
序号LMH0394SQ NS封装号SQB16A

[0323] RECOMMENDED LAND PATTENRN:建议焊盘图案

[0324] DIMENSIONS ARE IN MILLIMETERS:尺寸以毫米表示

[0325] DIMENSIONS IN() FOR REFERENCE ONLY:在()中的尺寸仅用于参考

[0326] PIN:管脚

[0327] INDEX AREA:索引区

[0328] MAX:最大值

[0329] 对于更多的国家半导体产品信息和已证明设计工具,浏览在www.national.com的  
以下网址:

[0330]

产品		设计支持	
放大器	<a href="http://www.national.com/amplifiers">www.national.com/amplifiers</a>	WEBENCH®工具	<a href="http://www.national.com/webench">www.national.com/webench</a>
音频	<a href="http://www.national.com/audio">www.national.com/audio</a>	应用注释	<a href="http://www.national.com/appnotes">www.national.com/appnotes</a>
时钟和定时	<a href="http://www.national.com/timing">www.national.com/timing</a>	基准设计	<a href="http://www.national.com/refdesigns">www.national.com/refdesigns</a>
数据转换器	<a href="http://www.national.com/adc">www.national.com/adc</a>	样本	<a href="http://www.national.com/samples">www.national.com/samples</a>
接口	<a href="http://www.national.com/interface">www.national.com/interface</a>	评估板	<a href="http://www.national.com/evalboards">www.national.com/evalboards</a>
LVDS	<a href="http://www.national.com/lvds">www.national.com/lvds</a>	封装	<a href="http://www.national.com/packaging">www.national.com/packaging</a>
功率管理	<a href="http://www.national.com/power">www.national.com/power</a>	环保符合	<a href="http://www.national.com/quality/green">www.national.com/quality/green</a>
开关调节器	<a href="http://www.national.com/switchers">www.national.com/switchers</a>	分配器	<a href="http://www.national.com/contacts">www.national.com/contacts</a>
LDO	<a href="http://www.national.com/ldo">www.national.com/ldo</a>	质量和可靠性	<a href="http://www.national.com/quality">www.national.com/quality</a>
LED 发光	<a href="http://www.national.com/led">www.national.com/led</a>	反馈/支持	<a href="http://www.national.com/feedback">www.national.com/feedback</a>
电压基准	<a href="http://www.national.com/vref">www.national.com/vref</a>	使设计简单	<a href="http://www.national.com/easy">www.national.com/easy</a>
PowerWise® 解决方案	<a href="http://www.national.com/powerwise">www.national.com/powerwise</a>	应用和市场	<a href="http://www.national.com/solutions">www.national.com/solutions</a>
串行数据接 口(SDI)	<a href="http://www.national.com/sdi">www.national.com/sdi</a>	军用/航空	<a href="http://www.national.com/milaero">www.national.com/milaero</a>
温度传感器	<a href="http://www.national.com/tempsensors">www.national.com/tempsensors</a>	SolarMagic™	<a href="http://www.national.com/solarmagic">www.national.com/solarmagic</a>
PLL/VCO	<a href="http://www.national.com/wireless">www.national.com/wireless</a>	PowerWise® 设计大 学	<a href="http://www.national.com/training">www.national.com/training</a>

[0331] 该文档的概念与国家半导体公司(“NATIONAL”)产品一起提供。NATIONAL没有做出关于本出版物的内容的准确度或完整度的陈述或保证,并且保留在不通知的情况下在任何时间对说明书和产品描述做出改变的权利。无论是否通过禁止或以其他方式表达、暗示、出现,本文档不授予任何知识产权性质权利的许可。

[0332] 测试和其他质量控制用于NATIONAL认为必需的范围从而支持NATIONAL的产品保证。除由政府需求委托之外,不必需执行每个产品的全部参数的测试。NATIONAL没有对应用协助或买家产品设计的义务。买家负责使用NATIONAL部件的他们的产品和应用。在使用或分配包括NATIONAL部件的任何产品之前,买家应提供适当的设计、测试和操作安全措施。

[0333] 除在NATIONAL的术语和销售这样产品的状况中提供之外,NATIONAL没有任何义务,并且否认涉及NATIONAL产品的销售和/或使用的任何表达或暗示保证,包括涉及特别目的的配合度、适销性,或任何专利、版权或其他知识产权性质权利的侵犯的义务或保证。

[0334] 生命支持政策

[0335] 在没有NATIONAL的最高管理官员和总顾问的书面批准之前的表达的情况下,不授权NATIONAL的产品用作生命支持器件或系统中的关键部件。如在此使用:

[0336] 生命支持器件或系统是 (a) 意图外科手术植入身体,或 (b) 支持或维持生命的器件,在根据标签中提供的指令适当使用时该部件执行的故障可以相当地导致用户的显著受伤。关键部件是在生命支持器件或系统中可以相当地预期其执行的故障导致生命支持器件或系统的故障,或影响其安全性或效率的任何部件。

[0337] 国家半导体和国家半导体标志是国家半导体公司的注册商标。全部其他品牌或产品名可以是其各自拥有者的商标或注册商标。

[0338] 版权©2010国家半导体公司

[0339] 参见图33。关于更多当前产品信息,浏览[www.national.com](http://www.national.com)。

[0340] 附录B

[0341] LMH0395

[0342] 3G HD/SD SDI双输出端低功率远距离自适应电缆均衡器

[0343] 一般描述

[0344] LMH0395 3Gbps HD/SD SDI双输出端低功率远距离自适应电缆均衡器经设计将经由电缆(或带有相似分散损耗特性的任何介质)传输的数据均衡。该均衡器在从125Mbps到2.97Gbps的宽范围的数据速率上操作,并支持SMPTE 424M、SMPTE 292M、SMPTE 344M、SMPTE 259M以及DVB-ASI标准。

[0345] LMH0395包括有源感测特征和设计增强,该设计增强包括更长电缆均衡、更低功耗、更低输出抖动、可配置管脚模式和SPI模式、省电睡眠模式、双输出端、输出去重从而驱动FR4PCB迹线,以及可编程输出共模电压和摆动。LMH0395具有两个差分串行数据输出端;第二输出端可以独立启用。

[0346] LMH0395包括自动睡眠模式从而没有检测到输入信号时将该器件掉电。其他特征包括分离载波检测和可以连结在一起从而在输入信号不存在时将输出静噪的输出静噪管脚。以及可以用来在可选择水平的信号恶化将输出静噪的可编程数字和模拟静噪基准。

[0347] LMH0395支持操作的可选SPI模式。在该模式中,LMH0395提供对其特征中的全部连同电缆长度指示器、可编程输出共模电压和摆动,以及发射幅度最优化的访问。

[0348] 该器件在24管脚LLP封装中可用。

[0349] 特征

[0350] • SMPTE 292M、SMPTE 344M、SMPTE 259M和DVB-ASI相容

[0351] • 使用Belden 1694A电缆在2.97Gbps将高达180米的均衡、在1.485Gbps将高达200米均衡,或在270Mbps将高达350米均衡

[0352] • 超低功耗:145mW(双输出端)、125mW(单输出端)

[0353] • 双差分输出端;第二输出端可以独立掉电

[0354] • 带有自动睡眠控制的省电模式(在省电模式中的TBD mW通常功耗)

[0355] • 输出去重从而驱动FR4PCB迹线

[0356] • 数字和模拟可编程MUTE<sub>REF</sub>阈值控制

[0357] • 可选SPI寄存器访问

- [0358] • 宽范围的数据速率:125Mbps到2.97Gbps
- [0359] • 在带有SPI可编程输出共模电压和摆动的内部端接的100 Ω LVDS输出端
- [0360] • 在SPI模式中的可编程发射幅度最优化
- [0361] • 在SPI模式中的电缆长度指示器
- [0362] • 单2.5V供电电压
- [0363] • 24管脚LLP封装
- [0364] • 工业温度范围:-40°C到+85°C
- [0365] 应用
- [0366] • SMPTE 424M、SMPTE 292M、SMPTE 344M和SMPTE 259M串行数字接口
- [0367] • 广播视频路由器、交换机和分配放大器
- [0368] 典型应用(管脚模式)
- [0369] 参见图34。
- [0370] 在图34中,相应的术语说明如下:
- [0371] Coaxial Cable:同轴电缆
- [0372] LMH0395 3G HD/SD SDI Low Power Extended Adaptive Cable
- [0373] Equalizer:LMH03953G HD/SD SDI低功率远距离自适应电缆均衡器
- [0374] LMH 0341 3G SDI Deserializer:LMH 0341 3G SDI串并转换器
- [0375] Rclockcd:重新计时
- [0376] Looptrough:循环通过
- [0377] ToFPGA:到FPGA
- [0378] 5-bits:5位
- [0379] LMH 0356 3G SDI Reclocker:LMH 0356 3G SDI时钟恢复器
- [0380] MUTE:静噪
- [0381] BYPASS:旁路
- [0382] AUTO SLEEP:自动睡眠
- [0383] Data Output:数据输出端
- [0384] 绝对最大额定值
- [0385] 电源电压4.0V
- [0386] 输入电压(全部输入端)-0.3V到 $V_{CC}+0.3V$
- [0387] 存储温度范围:-65°C到+150°C
- [0388] 结温度:+125°C
- [0389] 封装热阻抗
- [0390]  $\theta_{JA}$  24管脚LLP+40°C/W
- [0391]  $\theta_{JC}$  24管脚LLP+6°C/W
- [0392] ESD额定值(HBM)  $\geq \pm 2kV$
- [0393] ESD额定值(MM)  $\geq \pm 250V$
- [0394] ESD额定值(CDM)  $\geq \pm 1kV$
- [0395] 建议操作条件
- [0396] 电源电压( $V_{CC}-V_{EE}$ )  $2.5V \pm 5\%$

- [0397] 输入耦合电容1.0μF
- [0398] AEC电容器(在AEC+和AEC-之间连接) 1.0μF
- [0399] 操作大气温度(T<sub>A</sub>) -40℃到+85℃
- [0400] DC电气特性
- [0401] 在电源电压和操作温度范围上,除非另行指定(注释2、注释3)。
- [0402]

符号	参数	条件	基准	最小值	通常值	最大值	单位
V <sub>IH</sub>	输入电压高电平		逻辑输入	1.6		V <sub>CC</sub>	V
V <sub>IL</sub>	输入电压低电平			V <sub>EE</sub>		0.6	V
V <sub>SDI</sub>	输入电压摆动	0 m 电缆长度,(注释5)	SDI, SDI	720	800	800	mV <sub>p-p</sub>
V <sub>CMIN</sub>	输入共模电压				TBD		V
V <sub>SSP-P</sub>	差分输出电压, P-P	100Ω 负载, 默认寄存器设定(注释6), 图 35	SDO0, SDO0	400	700	800	mV <sub>p-p</sub>
V <sub>OD</sub>	差分输出电压		SDO1, SDO1	200	350	400	mV
ΔV <sub>OD</sub>	用于补偿输出状态的 V <sub>OD</sub> 的量值的改变					50	mV
V <sub>OS</sub>	偏移电压			TBD	1.2	TBD	V
ΔV <sub>OS</sub>	用于补偿输出状					50	mV

[0403]

	态的 V <sub>OS</sub> 的量值的改变						
I <sub>OS</sub>	输出短路电流					30	mA
	MUTE <sub>REF</sub> DC 电压(浮动)		MUTE <sub>REF</sub>		TBD		V
	MUTE <sub>REF</sub> 范围				TBD		V
V <sub>OH</sub>	输出电压高电平	I <sub>OH</sub> = -2 mA	CS, MISO	1.8			V
V <sub>OL</sub>	输出电压低电平	I <sub>OH</sub> = +2 mA				0.3	V
I <sub>CC</sub>	电源电流	正常操作(注释7)			50	TBD	mA
		省电模式			TBD	TBD	mA

- [0404] AC电气特性
- [0405] 在电源电压和操作温度范围上,除非另行指定(注释3)。

[0406]

符号	参数	条件	基准	最小值	通常值	最大值	单位	
$BR_{MIN}$	最小输入数据速率		SDI, 		125		Mbps	
$BR_{MAX}$	最大输入数据速率						2970	Mbps
	各种电缆长度的抖动	270 Mbps, Belden 1694A, TBD 米 (注释 8)				TBD	UI	
		270 Mbps, Belden 1694A, 350 米			TBD		UI	
		1.485 Gbps, Belden 1694A, TBD 米 (注释 8)					TBD	UI
		1.485 Gbps, Belden 1694A, 200 米				TBD		UI
		2.97 Gbps, Belden 1694A, TBD 米 (注释 8)					TBD	UI
		2.97 Gbps, Belden 1694A, 180 米					TBD	UI
$t_r, t_f$	输出上升时间、下降时间	20% - 80%, 100 $\Omega$ 负载, (注释 4), 图 35	SDO, 		80	130	ps	
	在上升/下降时间中的失配	(注释 4)			2	15	ps	
$t_{OS}$	输出过冲量	(注释 4)				1	5	%
$RL_{IN}$	输入返回损耗	5 MHz - 1.5 GHz, (注释 9)	SDI, 	15			dB	
		1.5 GHz - 3.0 GHz, (注释 9)		10			dB	
$R_{IN}$	输入阻抗	单端			TBD		k $\Omega$	
$C_{IN}$	输入电感	单端			TBD		pF	

[0407] SPI接口AC电气特性

[0408] 在电源电压和操作温度范围上,除非另行指定(注释3)。

## [0409]

符号	参数	条件	基准	最小值	通常值	最大值	单位
建议输入时序要求							
$f_{SCK}$	SCK 频率		SCK			20	MHz
$t_{PH}$	SCK 脉宽高	图 36、37		40			%SCK 周期
$t_{PL}$	SCK 脉宽低			40			%SCK 周期
$t_{SU}$	MOSI 建立时间	图 36、37	MOSI	4			ns
$t_H$	MOSI 持续时间			4			ns
$t_{SSU}$	建立时间	图 36、37		4			ns
$t_{SSH}$	持续时间			4			ns
$t_{SSOF}$	断开时间			1			%SCK 周期
开关特性							
$t_{ODZ}$	MISO 驱动到三态时间	图 37	MISO			15	ns
$t_{OZD}$	MISO 三态到驱动时间					15	ns
$t_{OD}$	MISO 输出延迟时间					15	ns

[0410] 注释1：“绝对最大额定值”是超过该参数值不可以保证器件的寿命和操作的参数值。这些最大值的在此陈述不解释为意味着器件可以或应该在这些值或超过这些值操作。“电气特性”的表格指定可接受器件操作条件。

[0411] 注释2：流入器件管脚的电流定义为正。流出器件管脚的电流定义为负。陈述全部电压以 $V_{EE}=0$ 伏为基准。

[0412] 注释3：通常值为 $V_{CC}=+2.5V$ 和 $T_A=+25^{\circ}C$ 陈述

[0413] 注释4：通过表征来保证规格。

[0414] 注释5：LMH0395可以经SPI为不同的发射幅度最优化。

[0415] 注释6：差分输出电压和偏移电压经SPI可调整。

[0416] 注释7：均衡器在小于210m (bel den 1694A) 的电缆长度将均衡段自动移位从而减小功耗。

[0417] 注释8：基于在器件的建议操作条件的全部范围上的设计和表征数据。根据SMPTE RP 184、SMPTE RP 192和可应用串行数据传输标准：SMPTE 424M、SMPTE 292M或SMPTE 259M来测量抖动。

[0418] 注释9：输入返回损耗取决于板件设计。LMH0395在带有由与 $75\Omega$  串联电阻器并联的5.6nH电感器在输入端上构成的返回损耗网络的SD394评估板上超过该规格。

[0419] 时序图

[0420] 参见图35-图37。

[0421] 在图35-图37中，相应的术语说明如下：

[0422] 0V differential: 0V差分

[0423] host: 主器件

[0424] device: 器件

[0425] DON'T CARE: 不关心

[0426] 连接图

[0427] 参见图38-图39。暴露芯片附装垫是用于该器件的负电气端子。其应连接到负电源

电压。

[0428] 在图38-图39中,相应的术语说明如下:

[0429] top view:顶视图

[0430] 24管脚LLP序号LMH0395SQ见于NS封装号SQB24A

[0431] 管脚描述——管脚模式(非SPI)/SPI\_EN=GND

[0432]

管脚	名称	I/O, 类型	描述
1	V <sub>BE</sub>	接地	负电源(接地)。
2	V <sub>EE</sub>	接地	负电源(接地)。
3	SDI	I, SDI	串行数据实输入端。
4	<del>SDI</del>	I, SDI	串行数据补充输入端。
5	V <sub>BE</sub>	接地	负电源(接地)。
6	SPI_EN	I, LVCMOS	启用 SPI 寄存器访问。该管脚具有内部下拉。 H = SPI 寄存器访问模式。 L = 管脚模式。
7	DRV_2Disable	I, LVCMOS	输出驱动器 1 (SDO1, SDO1b) 停用。该管脚具有内部上拉。 H 或没有连接 = 输出驱动器 1 在高阻抗状态。 L = 输出驱动器 1 启用。
8	AEC+	I/O, 模拟	AEC 环路滤波器外部电容器 (1 μF) 正连接。
9	AEC-	I/O, 模拟	AEC 环路滤波器外部电容器 (1 μF) 负连接。
10	BYPASS	I, LVCMOS	均衡旁路。该管脚具有内部下拉。 H = 均衡被绕过(没有均衡发生)。 L = 正常操作。
11	MUTE <sub>REF</sub>	I, 模拟	静音基准输入端。为  设定阈值并且(用连接到 MUTE

			的 $\text{MUTE}_{\text{REF}}$ 在静噪之前确定有待均衡的最大电缆。 $\text{MUTE}_{\text{REF}}$ 可以不连接或连接到接地以便正常 $\text{MUTE}$ 操作。
12	$V_{\text{EE}}$	接地	负电源（接地）。
13	$V_{\text{EE}}$	接地	负电源（接地）。
14	$\text{SDO0}$	O, LVDS	串行数据输出端 0 补充。
15	$\text{SDO0}$	O, LVDS	串行数据输出端 0 真实。
16	$V_{\text{EE}}$	接地	负电源（接地）。
17	$\text{SDO1}$		串行数据输出端 1 补充。
18	$\text{SDO1}$		串行数据输出端 1 真实。
19	MISO (SPI)	O, LVCMOS	SPI 主器件输入端/从器件输出端。
20	$V_{\text{CC}}$	电源	正电源 (+2.5 V)。
21	SCK (SPI)	I, LVCMOS	SPI 串行时钟输入端。该管脚具有内部上拉/下拉 (TBD)。
22	MOSI (SPI)	I, LVCMOS	SPI 主器件输入端/从器件输出端。该管脚具有内部下拉。
23	$V_{\text{EE}}$	接地	负电源（接地）。
24	$V_{\text{CC}}$	电源	正电源 (+2.5 V)。
DAP	$V_{\text{EE}}$	接地	将暴露 DAP 连接到负电源（接地）。

[0433] 管脚描述——SPI模式/SPI\_EN= $V_{\text{CC}}$ 

管脚	名称	I/O, 类型	描述
1	$V_{\text{EE}}$	接地	负电源（接地）。
2	$V_{\text{EE}}$		负电源（接地）。
3	SDI	I, SDI	串行数据实输入端。
4	$\text{SDI}$	I, SDI	串行数据补充输入端。
5	$V_{\text{EE}}$		负电源（接地）。
6	SPI_EN	I, LVCMOS	启用 SPI 寄存器访问。该管脚具有内部下拉。 H = SPI 寄存器访问模式。 L = 管脚模式。
7	DRV_2Disable	I, LVCMOS	输出驱动器 1 (SDO1, SDO1b) 停用。该管脚具有内部上拉。 H 或没有连接 = 输出驱动器 1 在高阻抗状态。 L = 输出驱动器 1 启用。
8	AEC+	I/O, 模拟	AEC 环路滤波器外部电容器 (1 $\mu\text{F}$ ) 正连接。
9	AEC-	I/O, 模拟	AEC 环路滤波器外部电容器 (1 $\mu\text{F}$ ) 负连接。
10	BYPASS	I, LVCMOS	输入均衡旁路。该管脚具有内部下拉。 H = 均衡被绕过（没有均衡发生）。 L = 正常操作。
11	$\text{MUTE}_{\text{REF}}$	I, 模拟	静噪基准输入端。为 $\text{MUTE}$ 设定阈值并且（用连接到 $\text{MUTE}$ 的 $\text{MUTE}_{\text{REF}}$ 在静噪之前确定有待均衡的最大电缆。 $\text{MUTE}_{\text{REF}}$ 可以不连接或连接到接地以便正常 $\text{MUTE}$ 操作。

[0434]

12	V <sub>EE</sub>	接地	负电源（接地）。
13	 (SPI)	I, LVCMOS	SPI 从选择。该管脚具有内部输入端。
14		O, LVDS	串行数据输出端 0 补充。
15	SDO0	O, LVDS	串行数据输出端 0 真实。
16	V <sub>EE</sub>	接地	负电源（接地）。
17			串行数据输出端 1 补充。
18	SDO1		串行数据输出端 1 真实。
19	MISO (SPI)	O, LVCMOS	SPI 主器件输入端/从器件输出端。
20	V <sub>CC</sub>	电源	正电源（+2.5 V）。
21	SCK (SPI)	I, LVCMOS	SPI 串行时钟输入端。该管脚具有内部上拉/下拉（TBD）。
22	MOSI (SPI)	I, LVCMOS	SPI 主器件输入端/从器件输出端。该管脚具有内部下拉。
23	V <sub>EE</sub>	接地	负电源（接地）。
24	V <sub>CC</sub>	电源	正电源（+2.5 V）。
DAP	V <sub>EE</sub>	接地	将暴露 DAP 连接到负电源（接地）。

[0435] 模块图(管脚模式)

[0436] 参见图40。

[0437] 在图40中,相应的术语说明如下:

[0438] Equalizer Filter:均衡器滤波器

[0439] DC Restoration/Level Control:DC恢复/电平控制

[0440] Output Drivers:输出驱动器

[0441] Carrier Detect:载波检测

[0442] Energy Detect:能量检测

[0443] De-Emphasis Control:去重控制

[0444] SPI Control:SPI控制

[0445] Automatic Equalization Control:自动均衡控制

[0446] 器件操作

[0447] 模块描述

[0448] 均衡器滤波器模块是多段自适应滤波器。如果BYPASS为高,则均衡器滤波器停用。

[0449] DC恢复/电平控制模块从均衡器滤波器模块接收差分信号。该模块包括自偏置DC恢复电路从而将信号完全DC恢复。如果BYPASS为高,那么该功能停用。

[0450] 在DC恢复/电平控制模块之前和之后的信号用来生成自动均衡控制(AEC)信号。该控制信号设定均衡器滤波器的增益和带宽。

[0451] 载波检测模块基于SDI输入和源自静噪基准模块的调整生成载波检测信号。

[0452] SPI控制模块在SPI模式中使用MOSI、MISO、SCK和信号从而控制SPI寄存器。SPI\_EN在SPI模式和管脚模式之间选择。在管脚模式中,SPI\_EN驱动到逻辑低。[0453] 输出端驱动器产生SDO、、SDO1和。

[0454] 静噪基准 (MUTEREF)

[0455] 静噪基准为 $\overline{CD}$ 设定阈值并且(用连结到MUTE的 $\overline{CD}$ )确定在将输出自动静噪之前均衡的电缆的量。这通过施加与电缆长度成反比的量从而均衡来设定。施加的电压必须大于MUTEREF浮动电压(通常是1.3V)以便改变 $\overline{CD}$ 阈值。当施加的MUTEREF电压增加时,撤销在载波检测之前可以均衡的电缆的量,并且静噪的输出端减小。MUTEREF可以为正常 $\overline{CD}$ 操作保持不连接或连接到接地。

[0456] 可选地,LMH0395允许由寄存器控制经SPI寄存器设定的静噪基准。寄存器0x03MUTERef设定指定输出端在其静噪的电缆长度。

[0457] 载波检测( $\overline{CD}$ )和静噪

[0458] 载波检测 $\overline{CD}$ 表示有效信号是否在LMH0395输入端存在。该信号是内部能量检测器和MUTEREF设定(如果使用)的逻辑或操作。内部能量检测器跨不同数据速率检测能量。如果使用MUTEREF,那么载波检测阈值因此更改。在LMH0395输入端不存在信号时, $\overline{CD}$ 提供高电压。在检测到有效输入信号时, $\overline{CD}$ 为低。

[0459] MUTE可以用来人工静噪或启用输出驱动器。将高输入施加到MUTE通过将输出端强制成逻辑1使LMH0395输出静噪。施加低输入将输出强制激活。

[0460]  $\overline{CD}$ 和MUTE可以连结在一起从而在不存在输入信号时将输出自动静噪。

[0461] 自动睡眠

[0462] 自动睡眠模式允许LMH0395在没有检测到输入信号时掉电。如果AUTO SLEEP管脚设定为高,那么在没有检测到信号时LMH0395进入深度省电模式。一旦检测到输入信号那么器件再次加电。如果AUTOSLEEP管脚设定为低,那么LMH0395总是接通并且不进入省电模式。自动睡眠功能性可以通过设定AUTO SLEEP为低或将该管脚连结到接地来关闭。在SPI模式中可用的另外自动睡眠设定可以用来强制均衡器掉电,无关于是否具有输入信号。自动睡眠优先于静噪和旁路模式。

[0463] 在自动睡眠模式中,在输入信号移除时将均衡器掉电的时间小于200 $\mu$ s,并且不对系统定时需求具有任何影响。一旦检测到输入信号那么器件自动唤醒,并且在均衡器的信号检测和完整功能性之间的延迟可忽略(大约1 $\mu$ s)。整个系统仅受均衡器自适应环路的稳定时间常数限制。

[0464] 输入端接合

[0465] LMH 0395接受差分或单端输入端。输入端可以是AC耦合的。在标题页上的通常应用(管脚模式)图为单端输入端示出通常配置。不使用的输入端必须如示出适当端接。

[0466] LMH0395可以经SPI为不同的发射幅度最优化(见于在SPI寄存器访问段落中的发射幅度最优化)。

[0467] LMH0395为标准清晰度和高清晰度串行数字视频正确处理均衡器病态信号,如在SMPTE RP 178和RP 198中分别描述。

[0468] 输出端接合

[0469] LMH0395双输出端差分对,SD0、 $\overline{SD00}$ 、SD01和 $\overline{SD01}$ 将100 $\Omega$  LVDS输出端内部端接。这些输出端可以DC耦合到最普遍的差分接收器。

[0470] 默认输出共模电压 ( $V_{OS}$ ) 是1.2V。输出共模电压可以经SPI以200mV增量从0.8V到1.2V调整(见于在SPI寄存器访问段落中的输出驱动器调整)。在输出共模电压作为基准供应时,共模电压是大约1.35V(对于700mV<sub>P-P</sub>差分摆动)。该可调整输出共模电压为接合到许多类型的接收器供应灵活性。

[0471] 默认差分输出摆动 ( $V_{SSP-P}$ ) 是700mV<sub>P-P</sub>。差分输出摆动可以经SPI调整。有效选项是400、500、600、700或800mV<sub>P-P</sub>,其中默认是700mV<sub>P-P</sub>(见于在SPI寄存器访问段落中的输出驱动器调整)。

[0472] 只要两个器件的共模范围兼容,那么LMH0395输出端应DC耦合到接收器件的输入端。在可能的情况下,100 Ω 差分传输线应该用来在LMH0395输出端和接收器件的输入端之间连接。

[0473] 图41示出在LMH0395和LMH0346SDI时钟恢复器之间的DC耦合接口的例子。如示出,所有需要的是100 Ω 差分端接。电阻器应尽可能靠近LMH0346输入端放置。如希望,那么该网络可以用两个50 Ω 电阻器和中心分接电容器代替信号100 Ω 电阻器端接到接地。

[0474] 图42示出在LMH0395和LMH0356SDI时钟恢复器之间的DC耦合接口的例子。LMH0356输入端具有50 Ω 内部端接(100 Ω 差分)从而将传输线端接,因此不需要另外的部件。LMH0395具有针对补偿PCB迹线上信号的高频衰减的去重能力。这在接合到其他高速器件时允许灵活性。去重与VOD和输出共模电压设定的全部组合协作从而允许DC耦合。

[0475] 在必需时LMH0395可以AC耦合到接收器件。例如,LMH0395输出端不与2.5V CML严格兼容,并因此不应经50 Ω 电阻器连接到2.5V。如果接收器件的输入共模范围不与LMH0395的输出共模范围兼容,那么需要AC耦合。在AC耦合电容器之后,信号可以必须在接收器件的输入端偏置。

[0476] 在图41-图42中,相应的术语说明如下:

[0477] Coaxial Cable:同轴电缆

[0478] 100 Ω Differential T-Line:100 Ω 差分T线

[0479] SDI Reclocker:SDI时钟恢复器

[0480] SPI寄存器访问

[0481] 设定SPI\_EN高使得任选SPI寄存器访问模式能够执行。在SPI模式中,LMH0395提供对与电缆长度指示器、可编程输出去重、可编程输出共模电压和摆动、数字MUTE<sub>REF</sub>以及发射幅度最优化一起的其特征中的全部的寄存器访问。在器件中具有八个支持8位寄存器(见于表1)。

[0482] LMH0395包括SPI控制器,该SPI控制器允许将数目不限的LMH0395器件之间的SPI数据菊花链接。每个LMH0395器件都直接连接到在主器件上的SCK和SSb管脚。然而,仅在该链中的第一LMH0395连接到主器件的MOSI管脚,并且仅在该链中的最后器件连接到主器件的MISO管脚。在该链中每个中间LMH0395器件的MISO管脚连接到先前LMH0395器件的MOSI管脚,创造串联移位寄存器。该架构在图43中示出。

[0483] 在图43中,相应的术语说明如下:

[0484] HOST:主器件

[0485] Device:器件

[0486] 基本SPI事务格式

[0487] 如在图36和图37中示出,到单个器件的每个SPI事务是16位长,并由低构成。每当重赋值时MISO管脚停用(浮动)。见于图44。

[0488] 位从左到右移位。第一位是Read/位,因此其对于读取是1并且对于写入是0。位A6-A0是7位数据。如在图37中示出,在当前SPI命令、地址和数据在MISO输入端上移入时,先前SPI命令、地址和数据在MISO输出端上移出。

[0489] SPI写入事务格式

[0490] SPI写入在图36中示出。对于SPI写入,Read/位是0,如在图45中示出。SPI写入是每器件16位,并且命令在上升沿之后的SCK下降沿上执行。

[0491] SPI读取事务格式

[0492] SPI读取在图37中示出。SPI读取是每器件32位,并且包含继之以16位伪读取事务从而移出读取数据的16位读取事务。对于读取事务

[0493] Read/位是1,如在图46中示出。

[0494] 如在图46中示出,第一个16位事务是到位A6-A0中的7位地址的读取。忽略在地址之后的8个1。第二个16位事务是写入到未实施的寄存器0x7F,由于忽略写入到未实施寄存器,因此这有效地使得该事务是到LMH0395的不操作(NOP)。虽然该事务是必需的以便在第二个8位的MISO输出中将读取数据(D7-D0)移出。

[0495] 菊花链操作

[0496] 参见图47-图48。在N个LMH0395器件的菊花链配置中,主器件概念上看到长度16x N的长移位寄存器。因此如上面讨论的基本SPI事务的长度是16x N;即,使有效16x N个时钟周期。

[0497] 在图47-图48中,相应的术语说明如下:

[0498] Host:主

[0499] Device:器件

[0500] Data:数据

[0501] 下面例子进一步阐明SPI菊花链操作。

[0502] 菊花链是三个LMH0395器件长,由器件1、2和3构成,如在图49中示出。因此每个基本SPI事务是48个时钟长。实施除寄存器0x7F之外的全部寄存器。(没有暗示与实际LMH0395寄存器的关系。)

[0503] 在图49中,以下在事务的结束发生:

[0504] 将0x5A写入器件3中的寄存器0x12

[0505] 将0x3C写入器件2中的寄存器0x34

[0506] 将0x00写入器件1中的寄存器0x56

[0507] 检索位从左到右移位的位。由于主器件MISO管脚反映源自线圈事务的移位寄存器内容,因此其未示出

[0508] 在图49中,相应的术语说明如下:。

[0509] Host:主

[0510] 在图50中,以下在第一事务的结束发生:

[0511] 将0x22写入器件3中的寄存器0x01

- [0512] 将源自器件2中寄存器0x34的数据锁存
- [0513] 将0x44写入器件1中的寄存器0x76。在第二事务中,移入3个NOP写入,并且源自器件2的数据(带有值0x3C)在第25到第32个时钟周期中在MISO上出现。
- [0514] 在图50中,相应的术语说明如下:
- [0515] Host:主
- [0516] 参见图51。用于主器件的有用操作可以是检测菊花链的长度。这是在带有已知数据值(0x5A)的一系列NOP写入中的简单事件。在N+1个写入之后,已知数据值在主器件的MISO管脚上出现。
- [0517] 在图51中,相应的术语说明如下:
- [0518] Host:主
- [0519] 输出驱动器调整
- [0520] 输出驱动器摆动(幅度)和偏移电压(共模电压)可以经SPI寄存器TBDh调整。
- [0521] 输出摆动可以经SPI寄存器TBDh的位[TBD]调整。对于700mV<sub>P-P</sub>的峰间差分输出电压,这些寄存器位的默认值是“TBD”。可以为400mV<sub>P-P</sub>、600mV<sub>P-P</sub>、700mV<sub>P-P</sub>或800mV<sub>P-P</sub>设定输出摆动。
- [0522] 偏移电压可以经SPI寄存器TBDh的位[TBD]调整。对于1.2V的输出偏移,这些寄存器位的默认值是“TBD”。输出共模电压可以用200mV增量从0.8V到1.2V调整。在以电源为基准时实现最大偏移电压。在该最大偏移电压设定,输出以正电源为基准并且偏移电压约为1.35V。
- [0523] 发射幅度最优化
- [0524] LMH0395可以在均衡器之前补偿输入信号的衰减。该补偿对于在均衡器输入端或非理想输入终端网络的带有无源分离器的应用是有用的,并且由SPI寄存器TBDh控制。
- [0525] SPI寄存器TBDh的位TBDh用于发射幅度设定。在默认设定“TBD”,LMH0395正常操作并且预期800mV的发射幅度。位TBD可以设定成“1”从而为带有6dB衰减的输入信号(400mV<sub>P-P</sub>)将LMH0395最优化。
- [0526] 一旦设定粗糙控制,那么LMH0395输入补偿可以由SPI寄存器TBDh的位[TBD]进一步精细调谐。在SD数据速率,这些位可以用来在粗糙控制附近调整输入增益段-TBD%到+TBD%。对于HD和3G操作,这些位仅是用于器件发射幅度精细调谐的起始点。
- [0527] 增益设定/电缆长度指示器(CLI)
- [0528] 参见图52。增益设定提供附装到输入端的电缆长度的指示/增益设定可以经SPI寄存器TBDh的位增益设定[9:0]访问。范围从“000”到“xxx”的10位设定范围对应于十进制的0到TBD。对于在2.97G的0-TBDm、在1.485G的0-TBDm和在270Mbps的0-TBDm的Belden电缆长度,增益设定是有效的。注意:给定均衡器的连续自适应性质,该设定经常由一些步骤改变。
- [0529] 在图52中,相应的术语说明如下:
- [0530] GAIN SETTING/CABLE LENGTH INDICATOR:增益设定/电缆长度指
- [0531] 示器
- [0532] BELDEN 1694A CABLE LENGTH:BELDGEN 1694A电缆长度
- [0533] 应用信息
- [0534] 应用电路(SPI模式)

[0535] 图53为在SPI模式中的LMH0395示出应用电路。

[0536] 在图53中,相应的术语说明如下:

[0537] Coaxial Cable:同轴电缆

[0538] Differential Output:差分输出端

[0539] PCB布局建议

[0540] 对于关于LLP封装的布局和焊接的信息,请参考以下应用注释:AN-1198,“Leadless Leadframe Package (LLP)”。

[0541] SMPTE 424M、292M和259M标准具有对基本上指定输入端必须怎样紧密类似75 Ω网络的接收器的输入返回损耗的严格需求。在BNC和均衡器之间网络中的任何非理想性使输入返回损耗恶化。必须留意将在BNC和均衡器之间的阻抗不连续性最小化,从而确保该迹线的特性阻抗是75 Ω。请考虑以下PCB建议:

[0542] • 使用表面安装部件,并使用可用的最小部件。另外,使用最小大小的部件垫。

[0543] • 选择将BNC和均衡器之间的阻抗失配最小化的线宽。

[0544] • 选择支持75 Ω单端迹线和100 Ω松散耦合迹线的板件堆叠。

[0545] • 请最靠近均衡器输入管脚放置返回损耗部件。

[0546] • 在互补信号上维持对称。

[0547] • 一致地路由100 Ω迹线(沿迹线保持宽度和迹线间距一致)。

[0548] • 避免信号路径中的尖锐弯曲;使用45°或径向弯曲。

[0549] • 靠近每个电源管脚放置旁路电容器,并使用最短路径将均衡器电源和接地管脚连接到各自的电源或接地面。

[0550] SPI寄存器

[0551] 表1.SPI寄存器

[0552]

地址	R/W	名称	位	字段	默认值	描述
00h	R/W	一般控制	7	载波检测		只读。 0: 没有检测到载波。 1: 检测到载波。
			6	静噪	0	静噪优先于旁路。 0: 正常操作。 1: 输出静噪。
			5	旁路	0	0: 正常操作。 1: 绕开均衡器。
			4:3	睡眠模式	01	睡眠模式控制。睡眠优先于静噪和旁路。

[0553]

					<p>00: 停用睡眠模式（强制均衡器保持启用）。</p> <p>01: 在没有检测到输入信号时睡眠模式激活。</p> <p>10: 无关于是否具有输入信号，强制均衡器进入睡眠模式（掉电）。</p> <p>11: 保留。</p>	
			2	保留	0	保留为 0。总是向该位写入 0。
			1	主器件复位	0	<p>复位寄存器和状态机。</p> <p>0: 正常操作。</p> <p>1: 复位寄存器和状态机。</p>
			0	获取请求	0	<p>0: 正常操作。</p> <p>1: 复位状态机。</p>
01h	R/W	输出驱动器	7:6	输出摆动	10	<p>输出驱动器摆动 (<math>V_{SSP-P}</math>)。</p> <p>00: <math>V_{SSP-P} = 400 \text{ mV}_{P-P}</math>。</p> <p>01: <math>V_{SSP-P} = 600 \text{ mV}_{P-P}</math>。</p> <p>10: <math>V_{SSP-P} = 700 \text{ mV}_{P-P}</math>。</p> <p>11: <math>V_{SSP-P} = 800 \text{ mV}_{P-P}</math>。</p>
			5:4	偏移电压	10	<p>输出驱动器偏移电压（共模电压）。</p> <p>00: <math>V_{OS} = 0.8 \text{ V}</math>。</p> <p>01: <math>V_{OS} = 1.0 \text{ V}</math>。</p> <p>10: <math>V_{OS} = 1.2 \text{ V}</math>。</p> <p>11: <math>V_{OS}</math> 以正电源为基准。</p>
			3	去重	0	<p>高速 LVDS 输出 3 dB 去重控制。</p> <p>0: 停用</p> <p>1: 启用</p>
			2:1	去重幅度级	01	<p>00: 00 dB</p> <p>01: 3 dB</p> <p>10: 保留</p> <p>11: 保留</p>
			0	保留	0	
02h	R/W	发射幅度控制	7	粗糙控制	0	<p>粗糙控制最优化设定。</p> <p>0: 没有外部衰减的正常最优化（800 <math>\text{mV}_{P-P}</math> 发射幅度）。</p> <p>1: 为 6 dB 外部衰减最优化（400 <math>\text{mV}_{P-P}</math> 发射幅度）。</p>
			6:3	精细控制	1000	<p>初始发射幅度设定。每步 4%。</p> <p>0000: 额定值 - 32%。</p> <p>.....</p> <p>0111: 额定值 - 4%。</p> <p>1000: 额定值</p> <p>1001: 额定值 + 4%。</p> <p>.....</p> <p>1111: 额定值 + 28%。</p>
			2:0	保留	000	保留为 000。总是向这些位写入 000。
			7	保留	0	保留
03h	R/W	保留	7	保留	0	保留
		保留	6	保留	0	保留

		MUTE <sub>Ref</sub>	5	MUTE <sub>Ref</sub> 模式	0	0: 使用 MUTE <sub>Ref</sub> 管脚。 1: 使用数字 MUTE <sub>Ref</sub> 。
			4:0	数字 MUTE <sub>Ref</sub> 设定	000	数字 MUTE <sub>Ref</sub> (每步 10 m)。 00000: 在电缆 (EQ 增强) 10 m 时静噪。 ..... 01111: 在电缆 (EQ 增强) 160 m 时静噪。 ..... 11111: 永不静噪。
04h			7	保留	0	
			6	保留	0	
			5	保留	0	
			4	器件 ID	1	0: LMH0384 器件。 1: LMH0395 器件。
	R	器件 ID	3:0	芯片修正	0000	芯片修正。
05h	R/W	均衡器自适应控制	7:6	操作模式	00	00: 自动。 01: 带有速率位重写的自动。 10: 保留。 11: 保留。
			5	速率	1	0: SD。 1: 3G/HD。
			4:0	HD 电缆范围	10101	开始为 HD 速率每步 10 m 限制带宽的电缆长度。 00000: 0 m。 00001: 10 m。 ..... 11000: 240 m。 11001 到 11111: 保留。
06h	R/W	均衡器自适应设定 1	7:0	增益设定 [9:2]	xxxx	均衡器增益设定位 9:0 0000000000: 无增益。 ..... 1111011111: 最大增益。 1111000000: 保留 1111111111: 保留。
07h	R/W	均衡器自适应设定 2	7:2	发射幅度	100000	发射幅度精细调谐: 每步 1% 或 0.08 dB。 000000: 额定值 -31%。 ..... 011111: 额定值 -1%。 100000: 额定值。 100000: 额定值 +1%。 ..... 111111: 额定值 +32%。
			1:0	增益设定 [1:0]	xx	均衡器设定位 1:0。

[0554]

[0555] 物理尺寸除非另行提到, 否则单位是英寸 (毫米)

[0556] 参见图 54。

[0557] 在图 54 中, 相应的术语说明如下:

[0558] 24-Pin LLP Order Number LMH0395SQ NS Package Number SQB 16A:24管脚LLP 序号LMH0395SQ NS封装号SQB24A

- [0559] RECOMMENDED LAND PATTENRN:建议焊盘图案
- [0560] DIMENSIONS ARE IN MILLIMETERS:尺寸以毫米表示
- [0561] DIMENSIONS IN() FOR REFERENCE ONLY:在()中的尺寸仅用于参考
- [0562] PIN:管脚
- [0563] INDEX AREA:索引区
- [0564] MAX:最大值
- [0565] 对于更多的国家半导体产品信息和已证明设计工具,浏览在www.national.com的以下网址:
- [0566]

产品		设计支持	
放大器	<a href="http://www.national.com/amplifiers">www.national.com/amplifiers</a>	WEBENCH®工具	<a href="http://www.national.com/webench">www.national.com/webench</a>
音频	<a href="http://www.national.com/audio">www.national.com/audio</a>	应用注释	<a href="http://www.national.com/appnotes">www.national.com/appnotes</a>
时钟和定时	<a href="http://www.national.com/timing">www.national.com/timing</a>	基准设计	<a href="http://www.national.com/refdesigns">www.national.com/refdesigns</a>
数据转换器	<a href="http://www.national.com/adc">www.national.com/adc</a>	样本	<a href="http://www.national.com/samples">www.national.com/samples</a>
接口	<a href="http://www.national.com/interface">www.national.com/interface</a>	评估板	<a href="http://www.national.com/evalboards">www.national.com/evalboards</a>
LVDS	<a href="http://www.national.com/lvds">www.national.com/lvds</a>	封装	<a href="http://www.national.com/packaging">www.national.com/packaging</a>
功率管理	<a href="http://www.national.com/power">www.national.com/power</a>	环保符合	<a href="http://www.national.com/quality/green">www.national.com/quality/green</a>
开关调节器	<a href="http://www.national.com/switchers">www.national.com/switchers</a>	分配器	<a href="http://www.national.com/contacts">www.national.com/contacts</a>
LDO	<a href="http://www.national.com/lido">www.national.com/lido</a>	质量和可靠性	<a href="http://www.national.com/quality">www.national.com/quality</a>
LED 发光	<a href="http://www.national.com/led">www.national.com/led</a>	反馈/支持	<a href="http://www.national.com/feedback">www.national.com/feedback</a>
电压基准	<a href="http://www.national.com/vref">www.national.com/vref</a>	使设计简单	<a href="http://www.national.com/easy">www.national.com/easy</a>
PowerWise® 解决方案	<a href="http://www.national.com/powerwise">www.national.com/powerwise</a>	应用和市场	<a href="http://www.national.com/solutions">www.national.com/solutions</a>
串行数据接 口 (SDI)	<a href="http://www.national.com/sdi">www.national.com/sdi</a>	军用/航空	<a href="http://www.national.com/milaero">www.national.com/milaero</a>
温度传感器	<a href="http://www.national.com/tempsensors">www.national.com/tempsensors</a>	SolarMagic™	<a href="http://www.national.com/solarmagic">www.national.com/solarmagic</a>
PLL/VCO	<a href="http://www.national.com/wireless">www.national.com/wireless</a>	PowerWise®设计大学	<a href="http://www.national.com/training">www.national.com/training</a>

[0567] 该文档的概念与国家半导体公司 (“NATIONAL”) 产品一起提供。NATIONAL没有做出关于本出版物的内容的准确度或完整度的陈述或保证,并且保留在不通知的情况下在任何时间对说明书和产品描述做出改变的权利。无论是否通过禁止或以其他方式表达、暗示、出现,本文档不授予任何知识产权性质权利的许可。

[0568] 测试和其他质量控制用于NATIONAL认为必需的范围从而支持NATIONAL的产品保证。除由政府需求委托之外,不必需执行每个产品的全部参数的测试。NATIONAL没有对应用协助或买家产品设计的义务。买家负责使用NATIONAL部件的他们的产品和应用。在使用或分配包括NATIONAL部件的任何产品之前,买家应提供适当的设计、测试和操作安全措施。

[0569] 除在NATIONAL的术语和销售这样产品的状况中提供之外,NATIONAL没有任何义务,并且否认涉及NATIONAL产品的销售和/或使用的任何表达或暗示保证,包括涉及特别目的的配合度、适销性,或任何专利、版权或其他知识产权性质权利的侵犯的义务或保证。

[0570] 生命支持政策

[0571] 在没有NATIONAL的最高管理官员和总顾问的书面批准之前的表达的情况下,不授权NATIONAL的产品用作生命支持器件或系统中的关键部件。如在此使用:

[0572] 生命支持器件或系统是 (a) 意图外科手术植入身体, 或 (b) 支持或维持生命的器件, 在根据标签中提供的指令适当使用时该部件执行的故障可以相当地导致用户的显著受伤。关键部件是在生命支持器件或系统中可以相当地预期其执行的故障导致生命支持器件或系统的故障, 或影响其安全性或效率的任何部件。

[0573] 国家半导体和国家半导体标志是国家半导体公司的注册商标。全部其他品牌或产品名可以是其各自拥有者的商标或注册商标。

[0574] 版权©2010国家半导体公司

[0575] 关于更多当前产品信息, 浏览[www.national.com](http://www.national.com)。

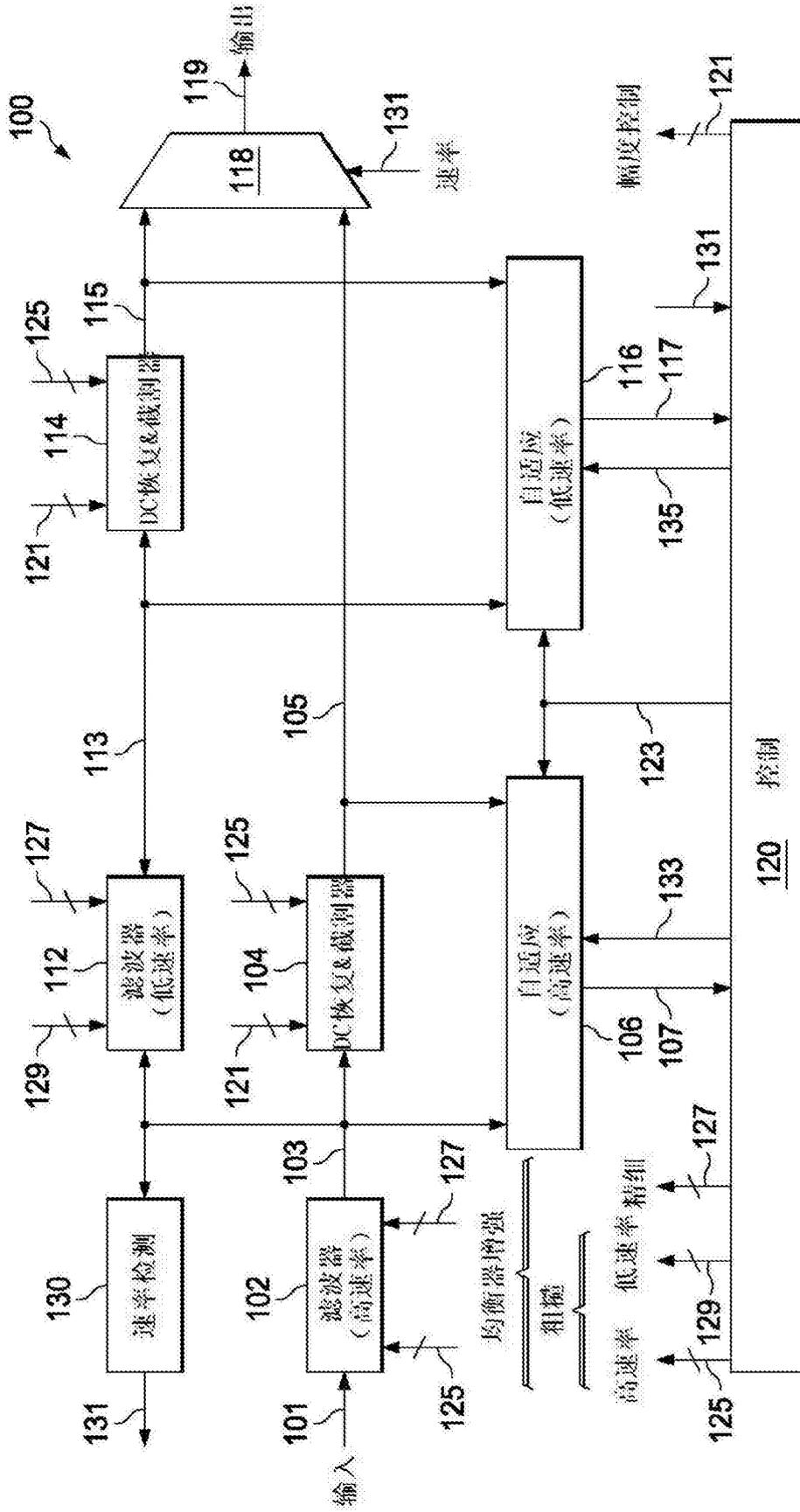


图1

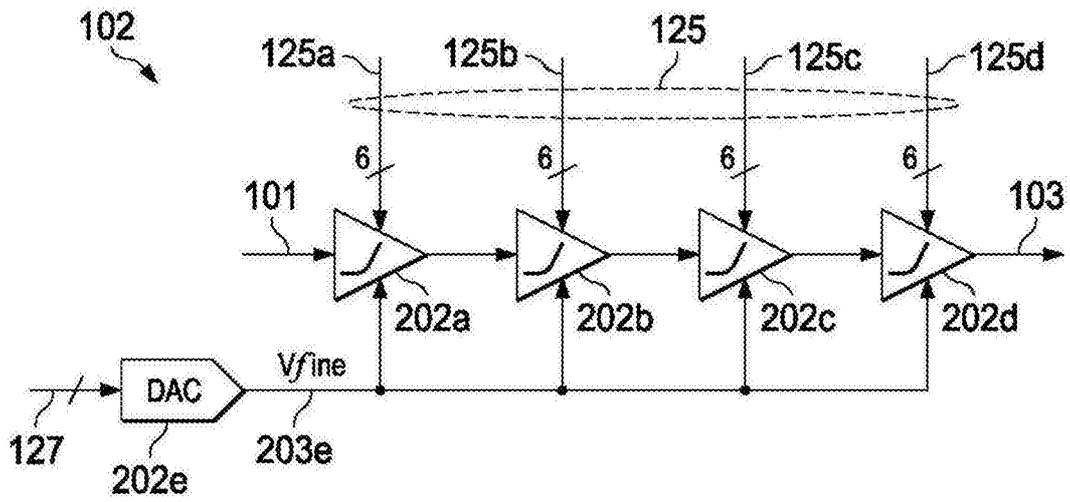


图2

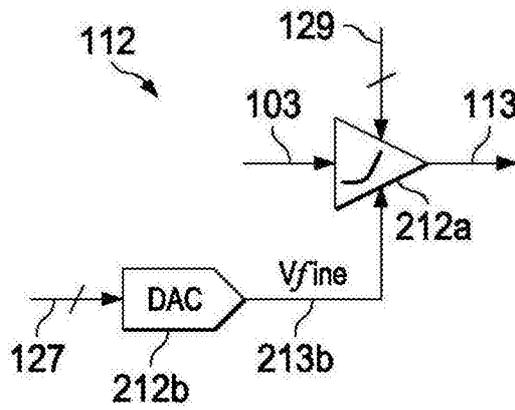


图3

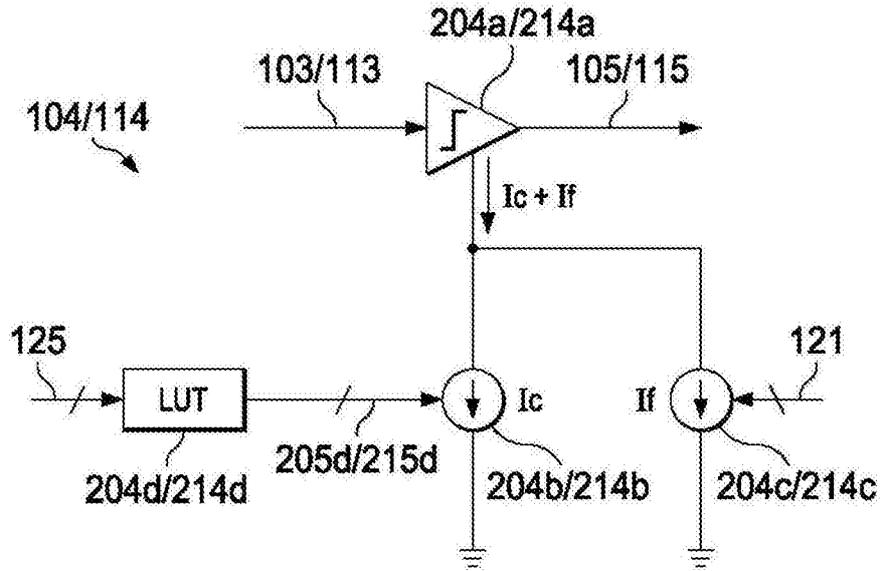


图4

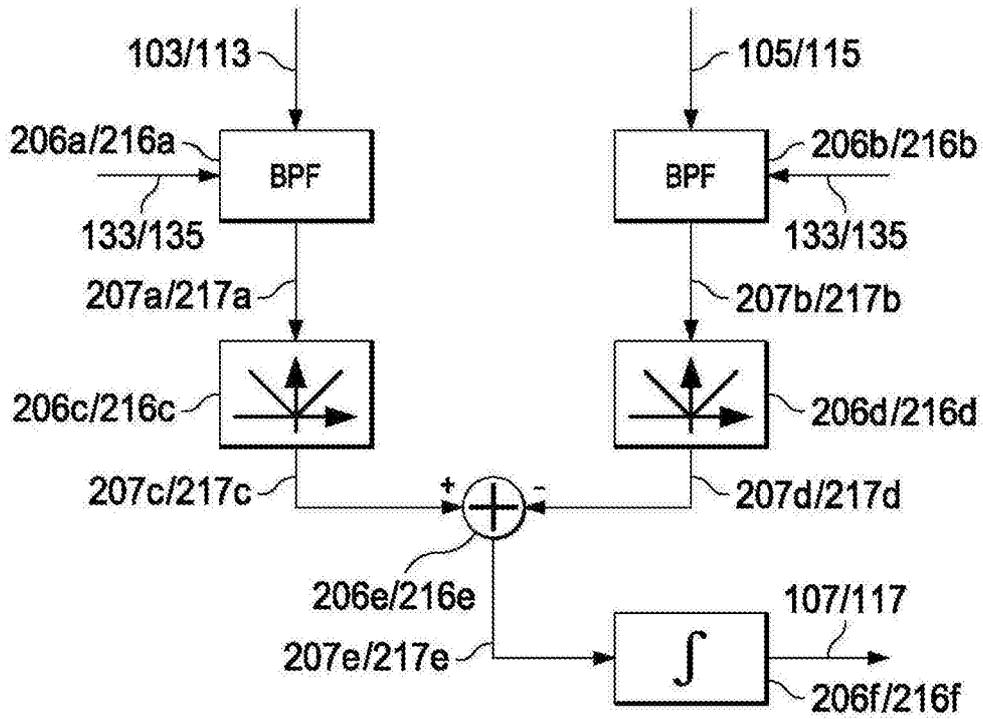


图5

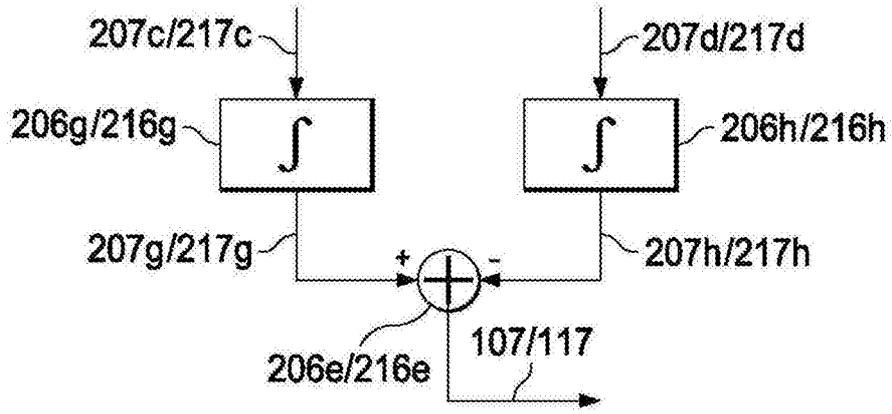


图6

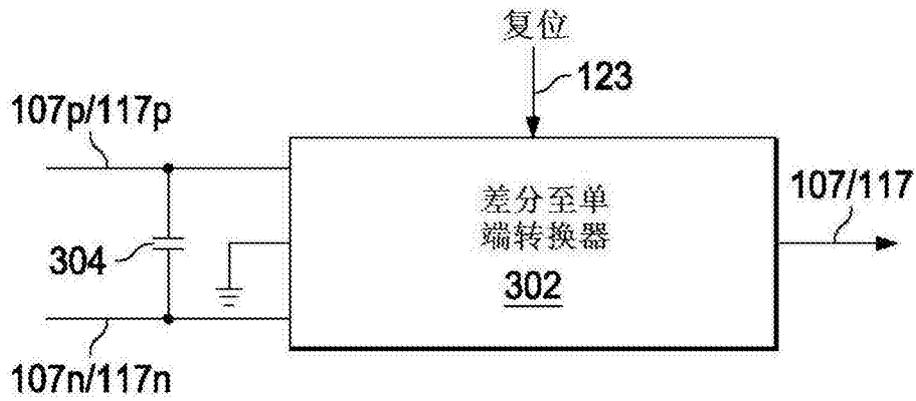


图7

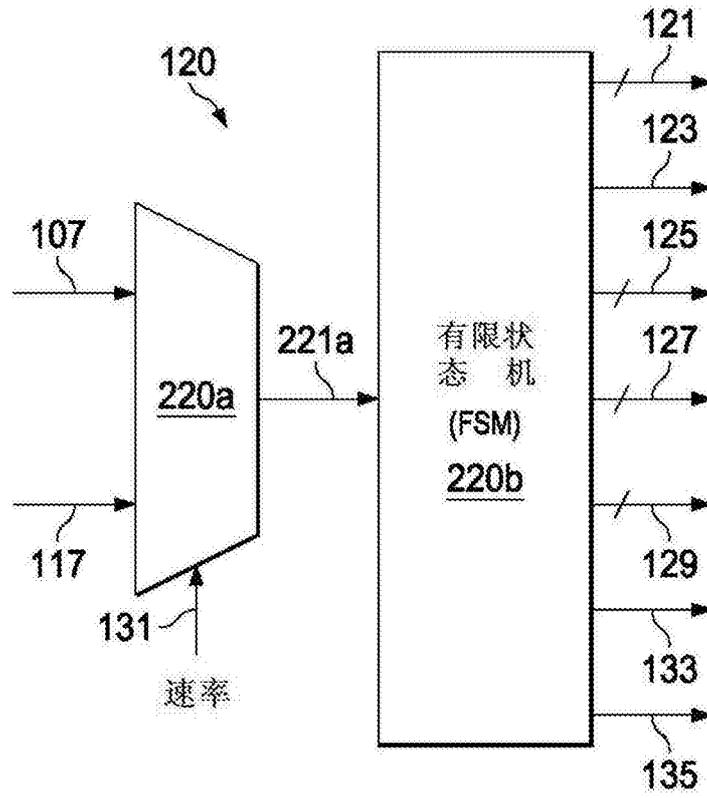


图8

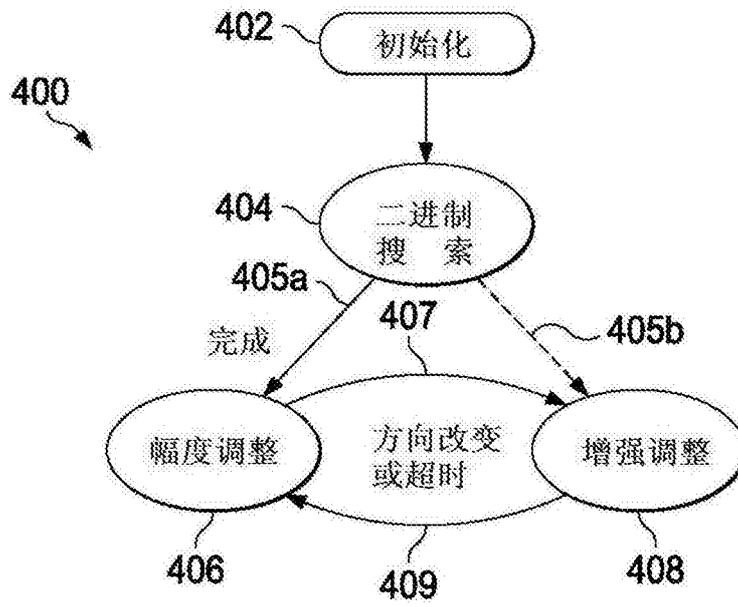


图9

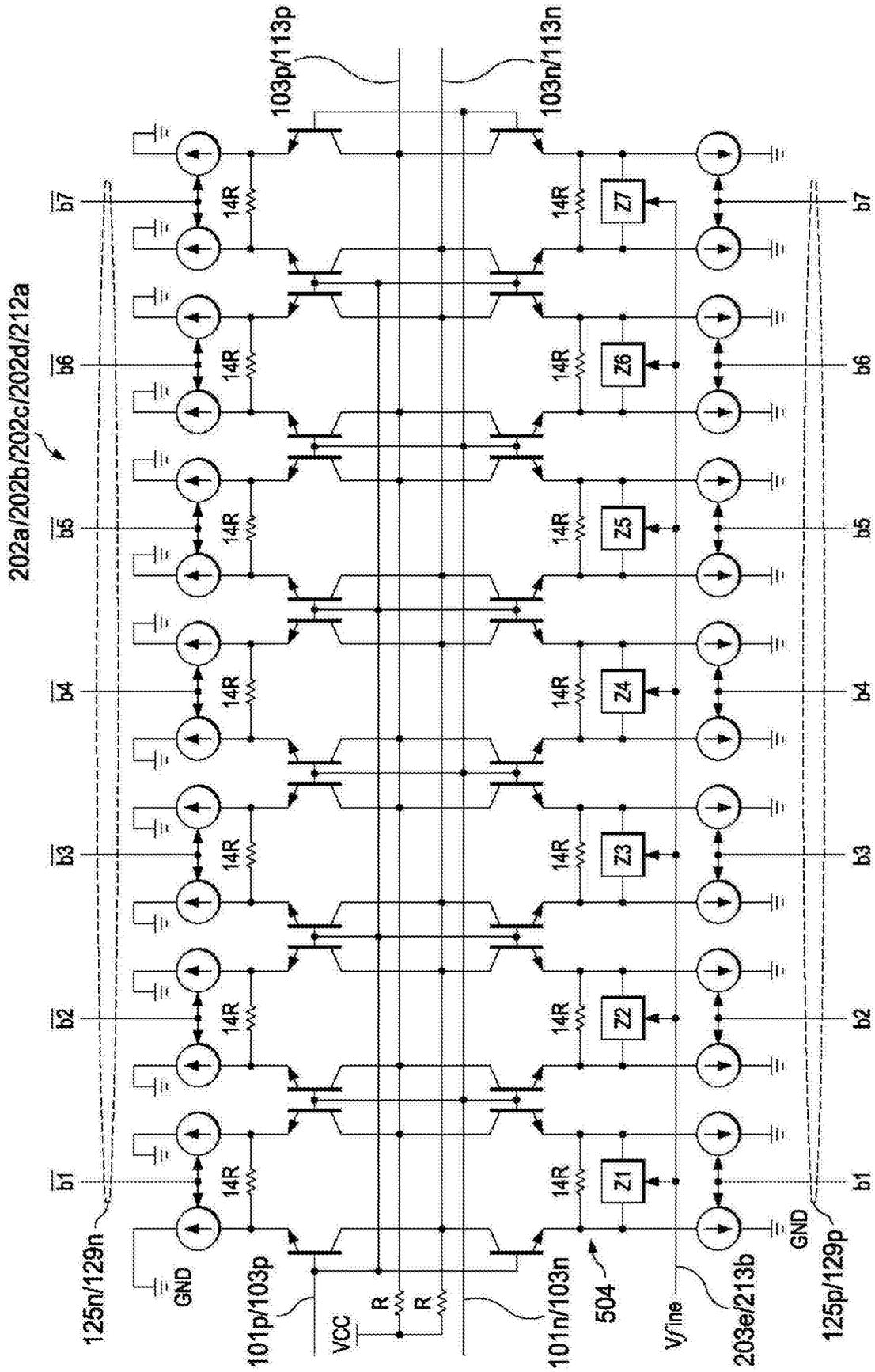


图10

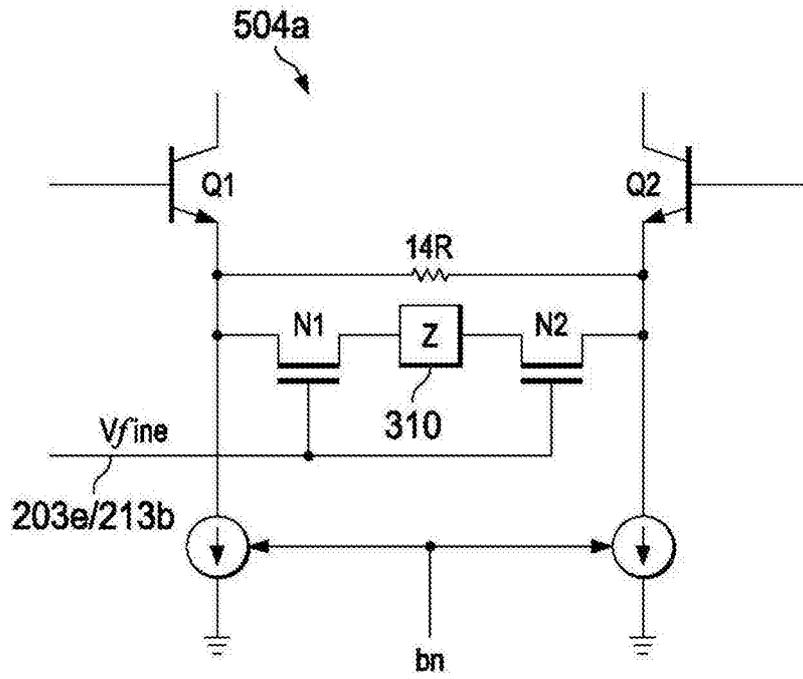


图11

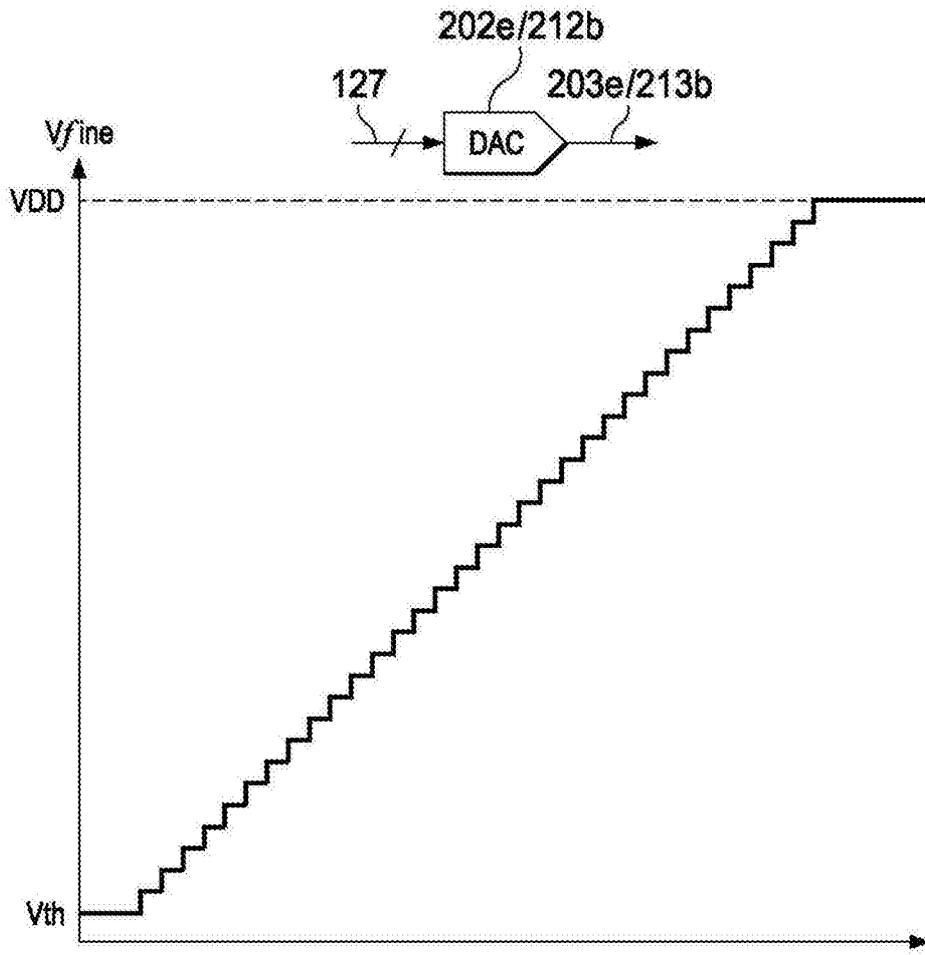


图12

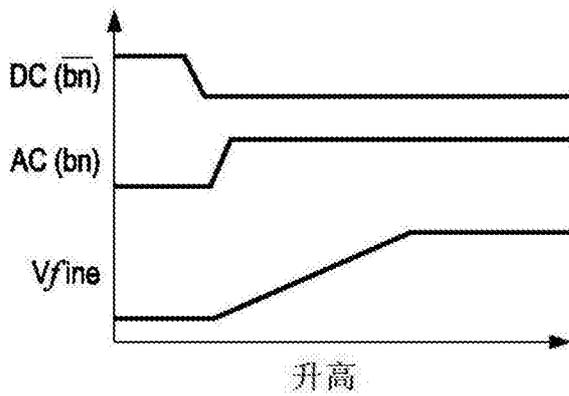


图13

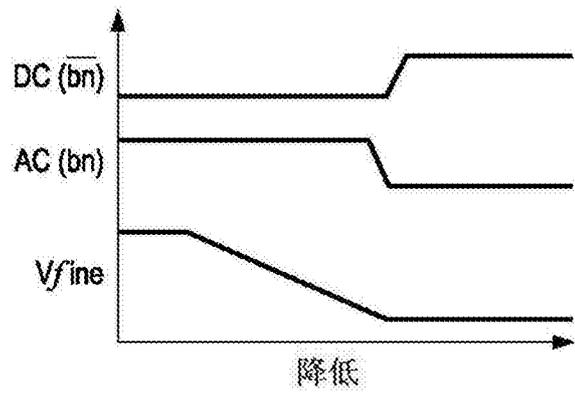


图14

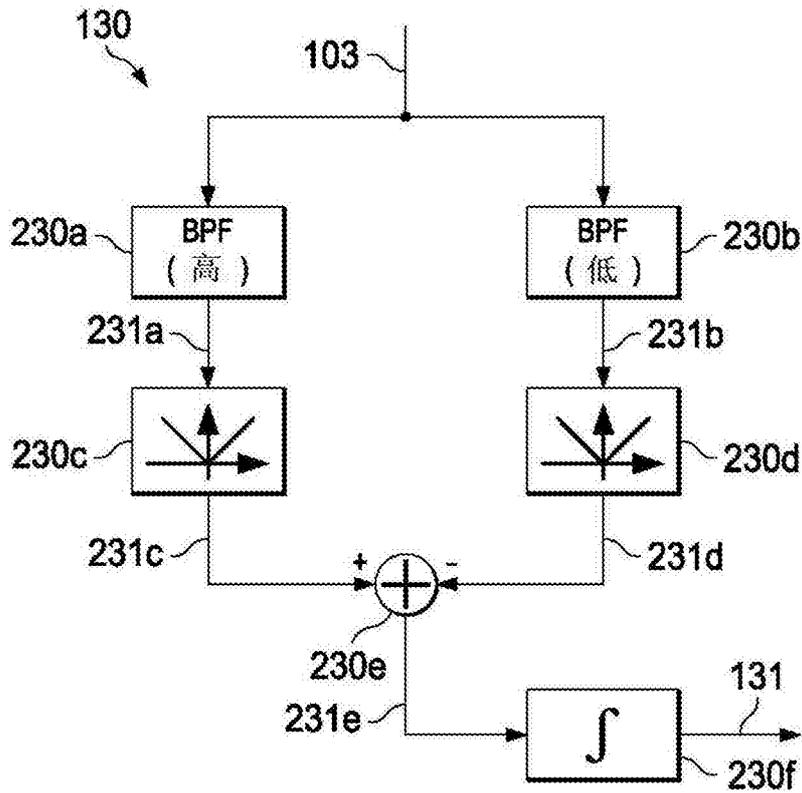
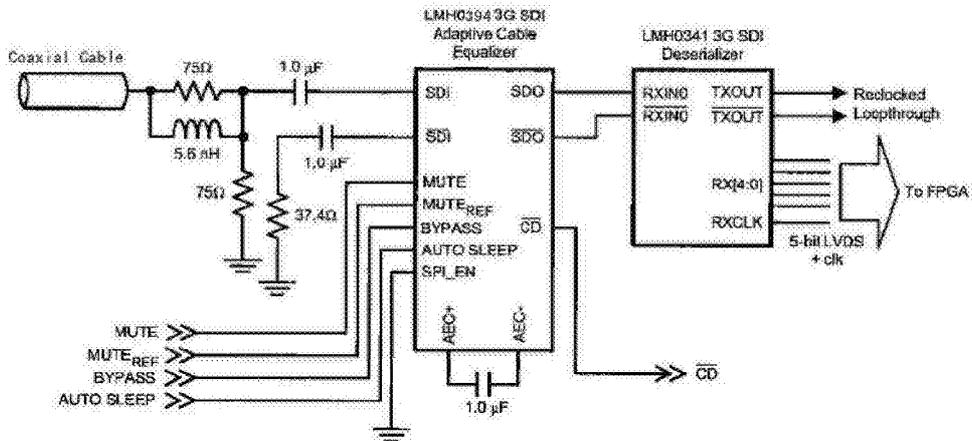


图15



30101501

图16

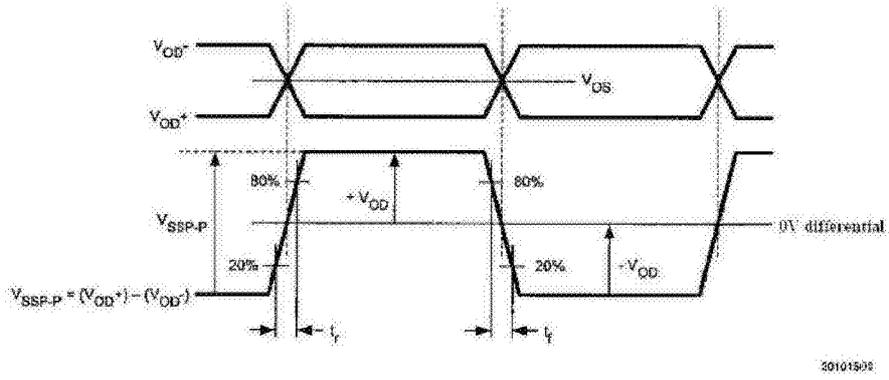


图17

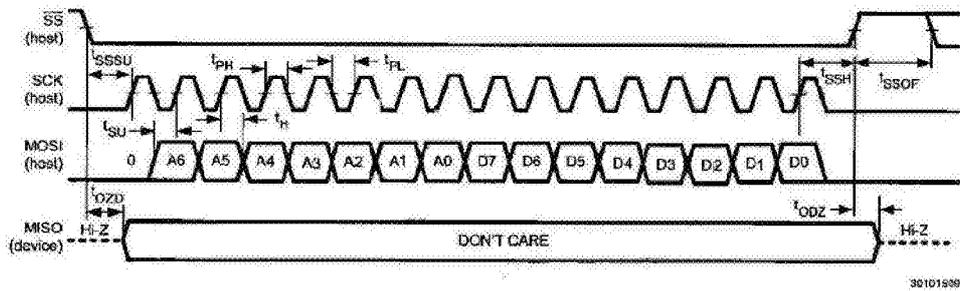


图18

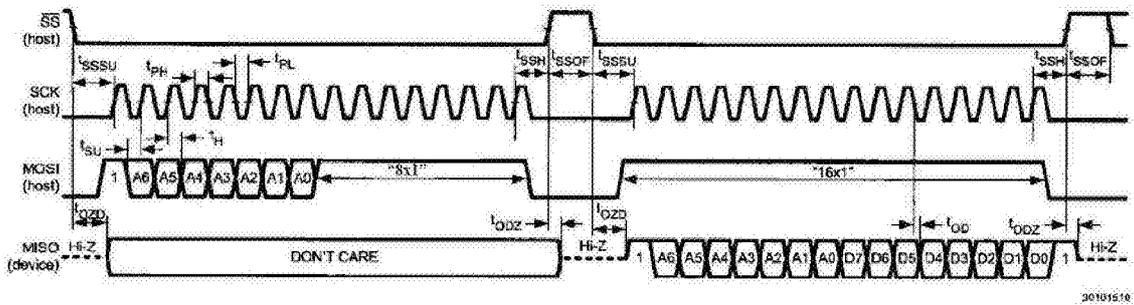


图19

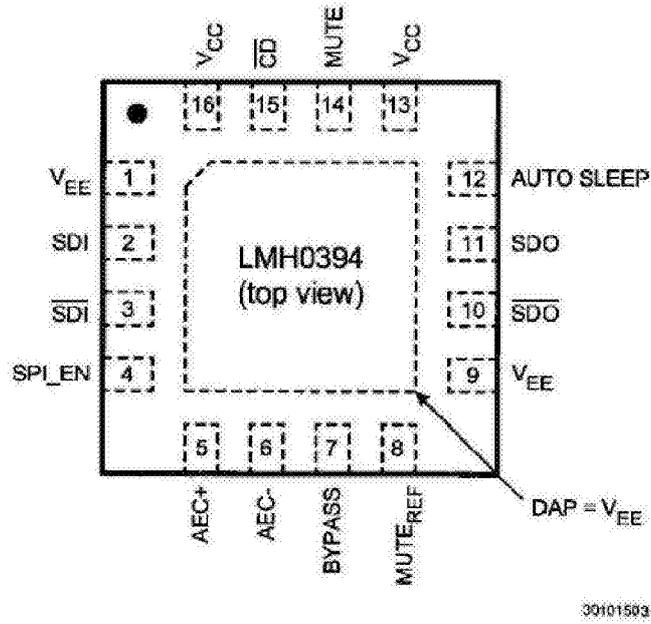


图20

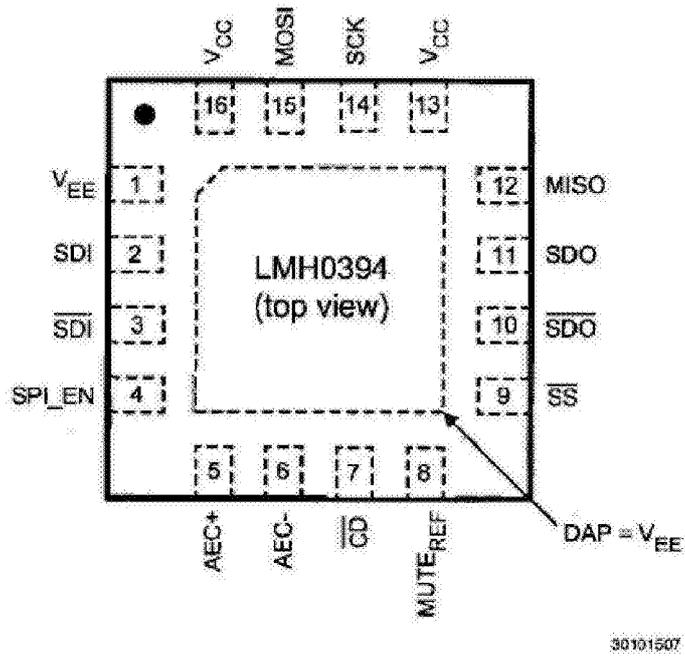
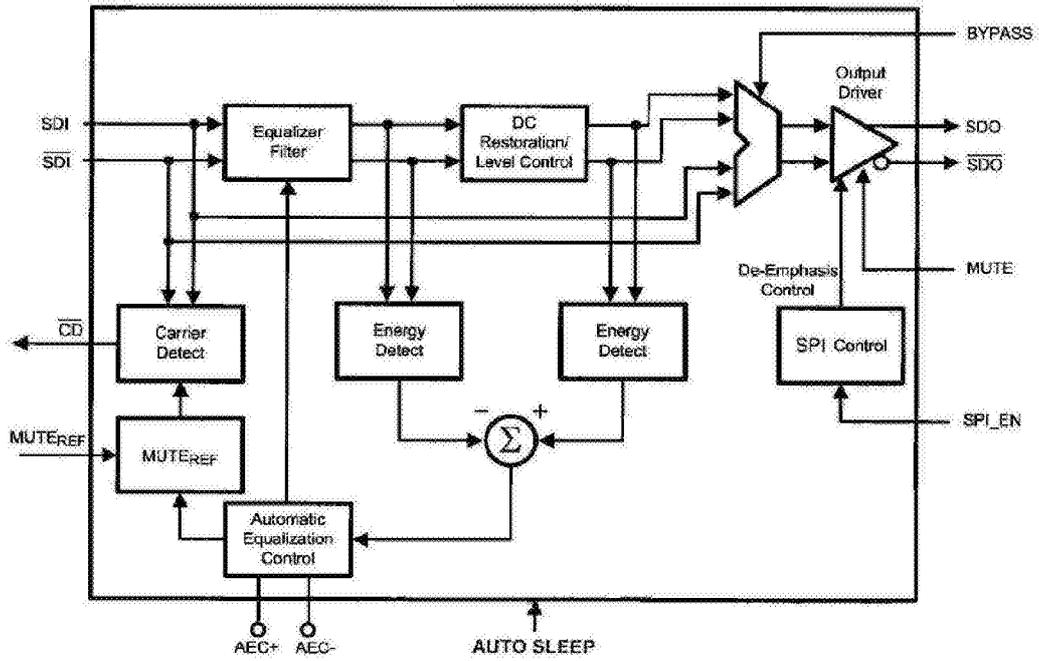
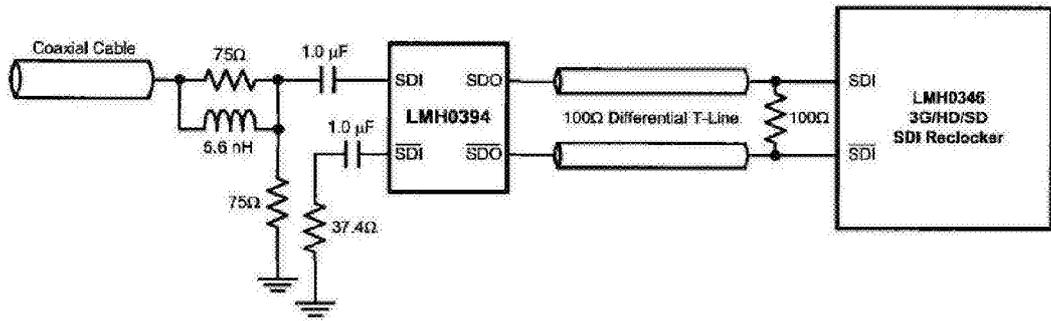


图21



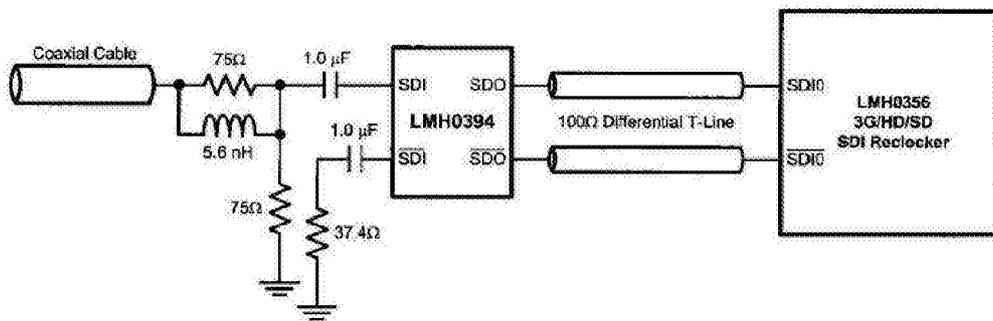
20101502

图22



30101510

图23



30101515

图24

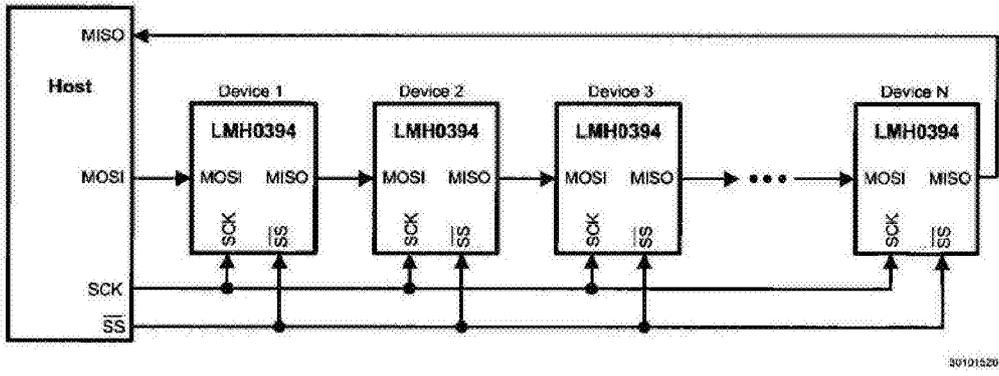


图25

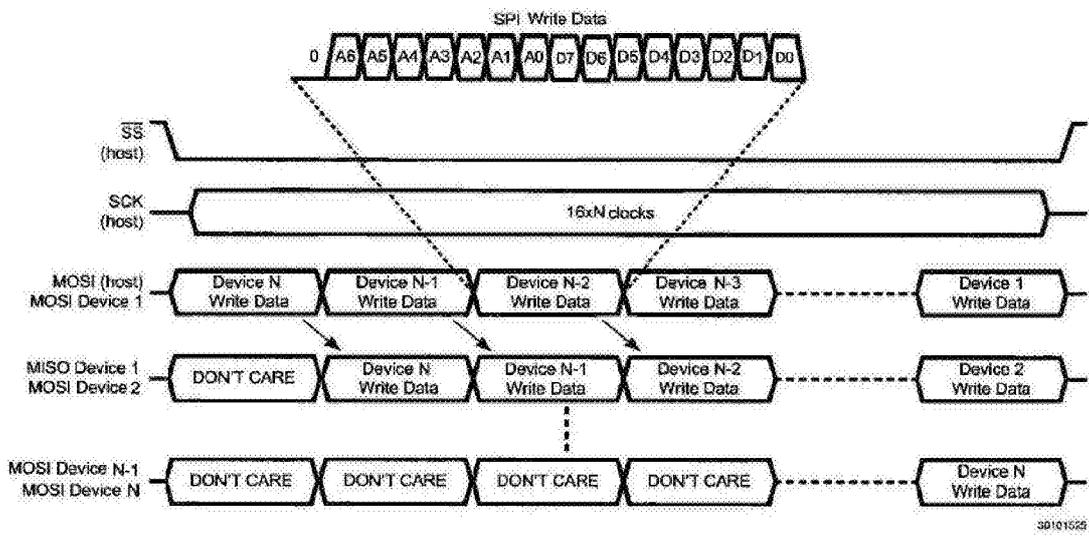


图26

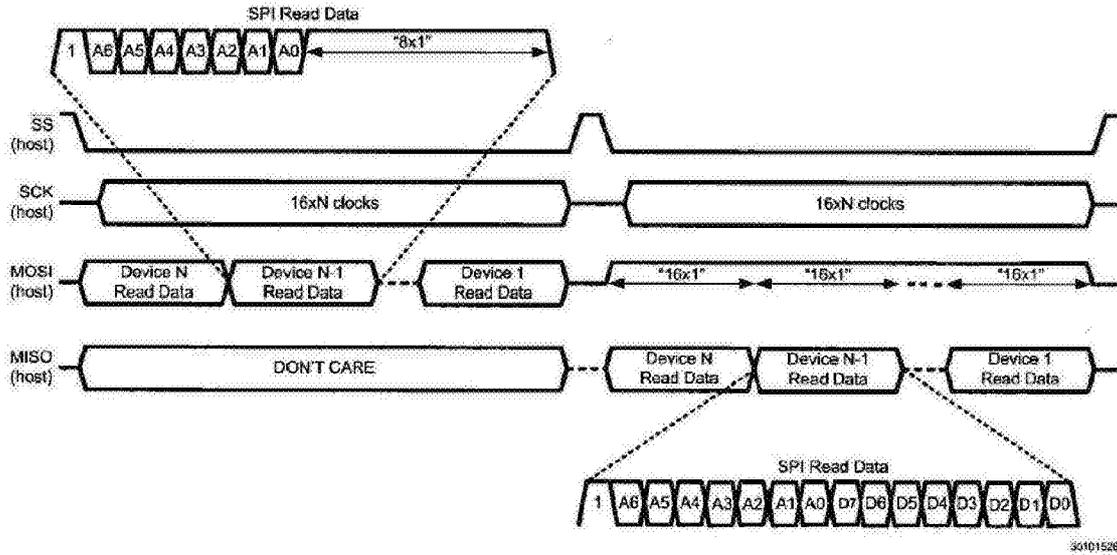


图27

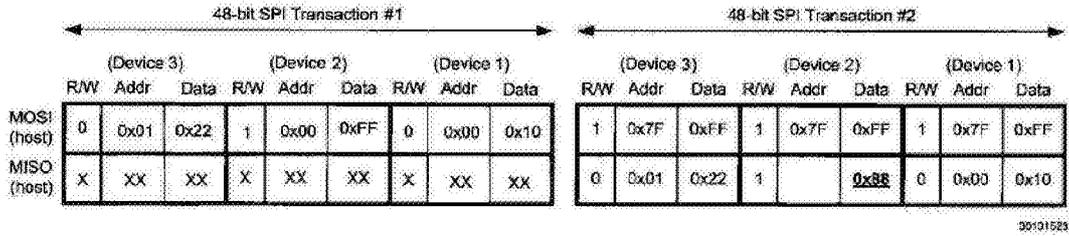


图28

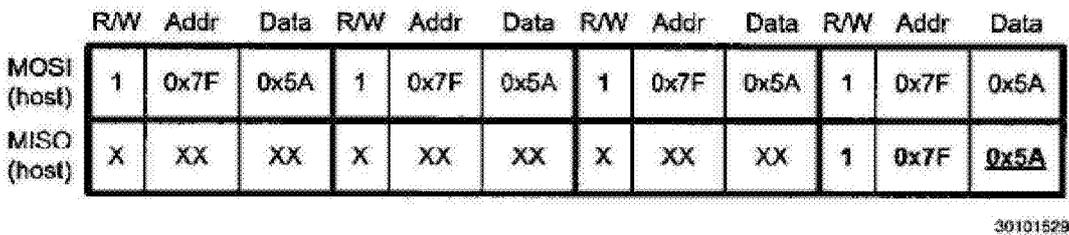
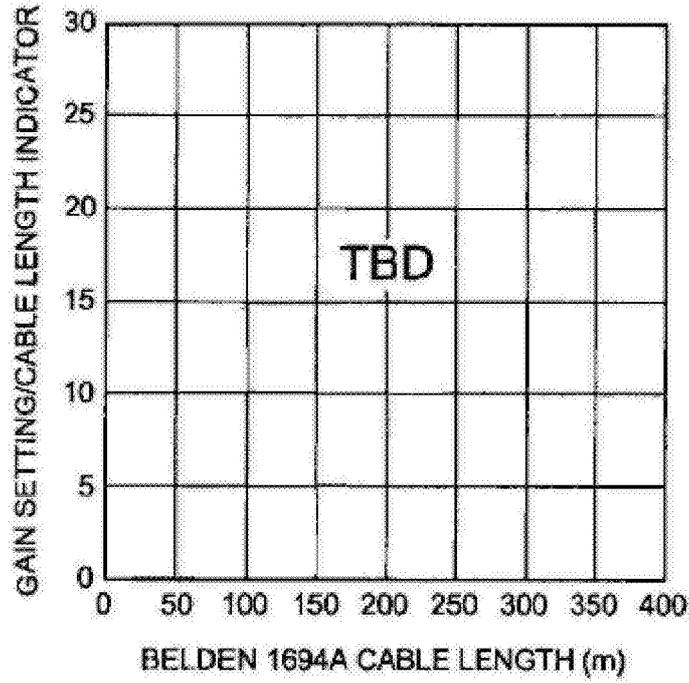
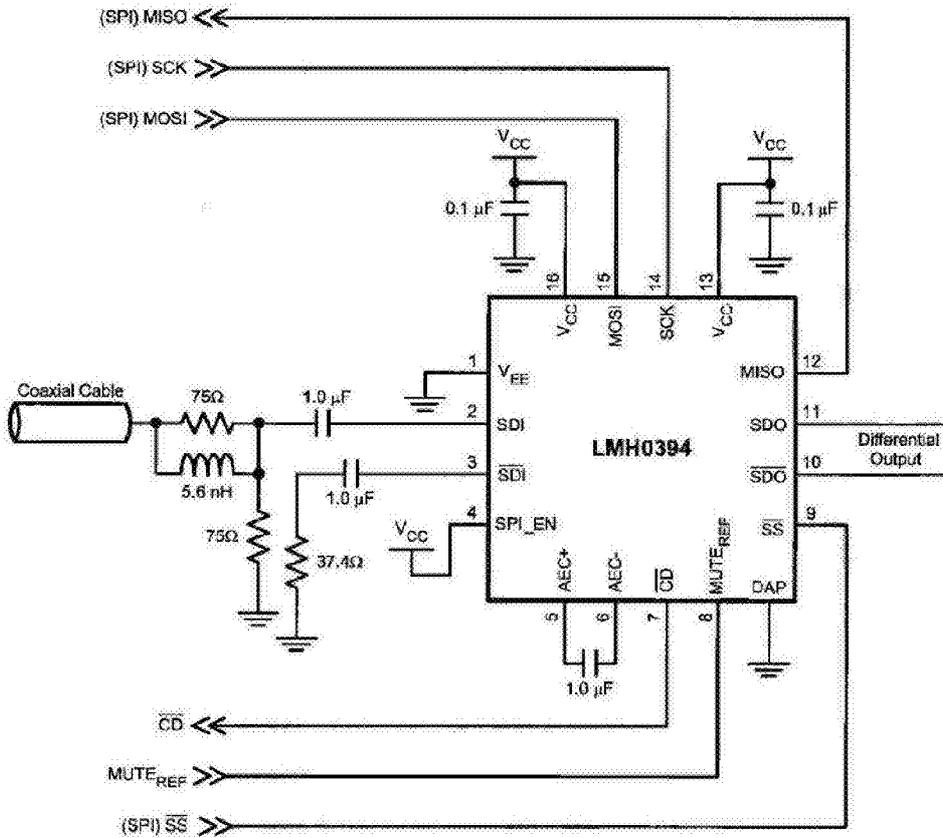


图29



30101511

图30



30101517

图31

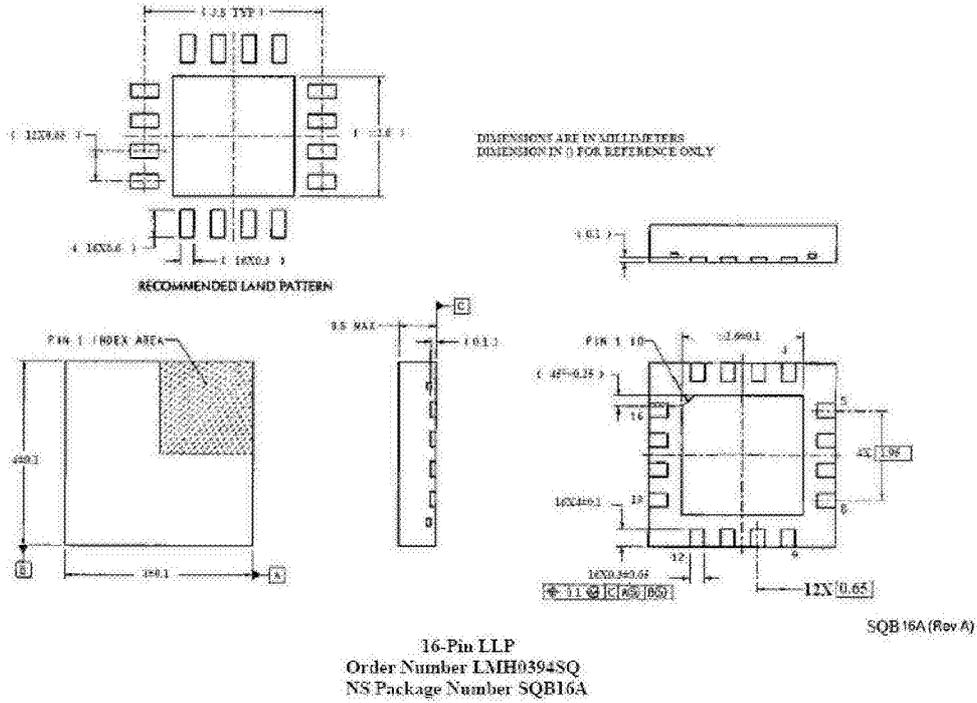


图32



National Semiconductor  
 Americas Technical  
 Support Center  
 Email: support@nsc.com  
 Tel: 1-800-272-9959

National Semiconductor Europe  
 Technical Support Center  
 Email: europe.support@nsc.com

National Semiconductor Asia  
 Pacific Technical Support Center  
 Email: ap.support@nsc.com

National Semiconductor Japan  
 Technical Support Center  
 Email: jpr.feedback@nsc.com

图33

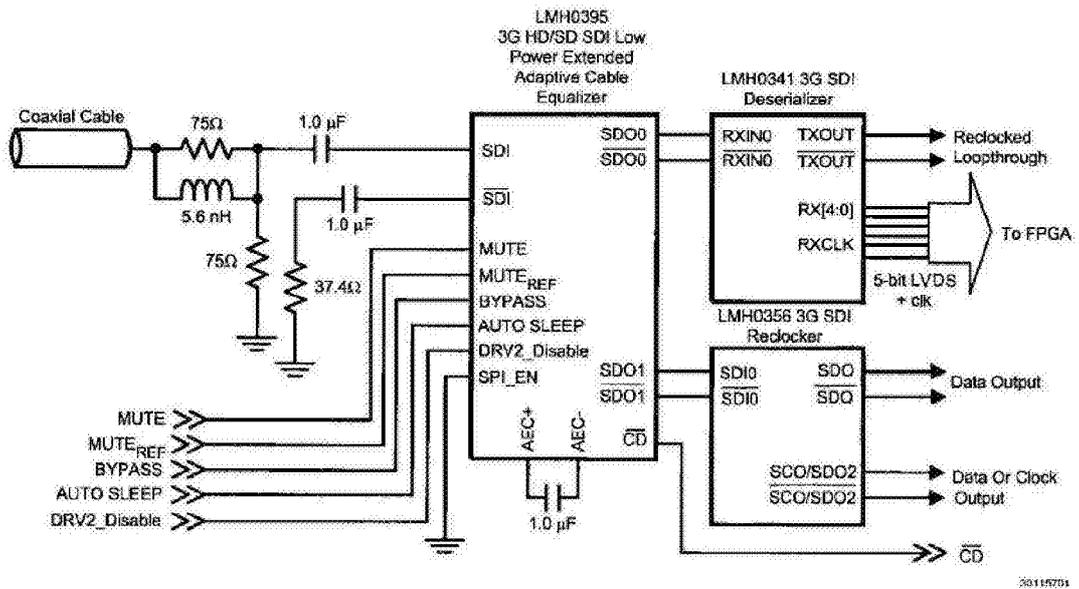


图34

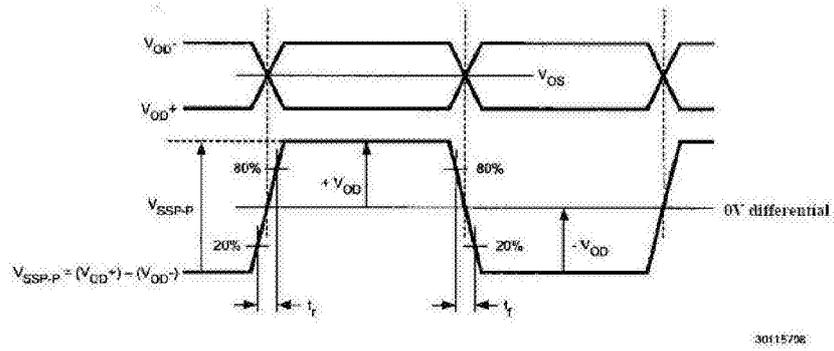


图35

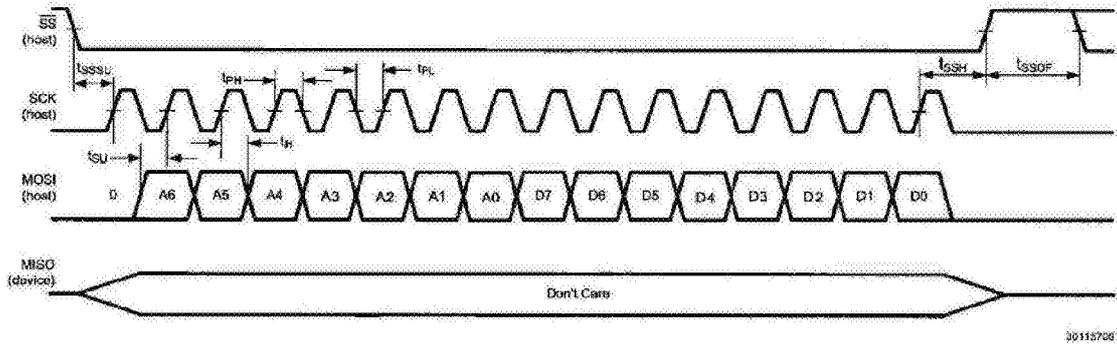


图36

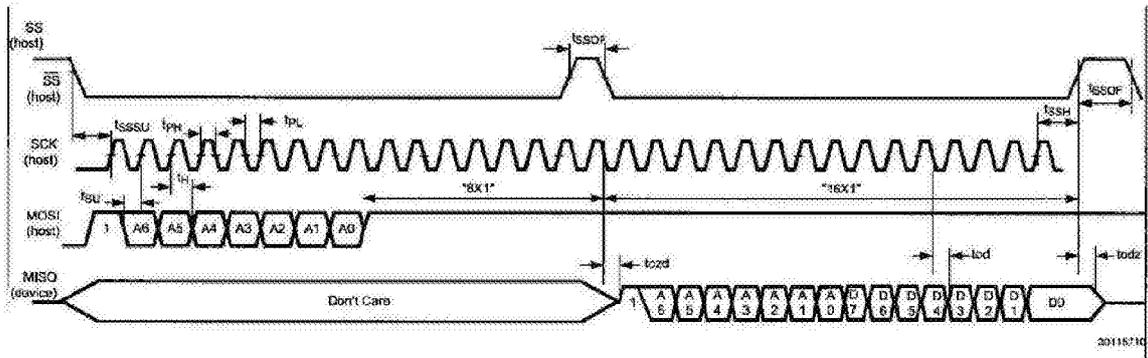


图37

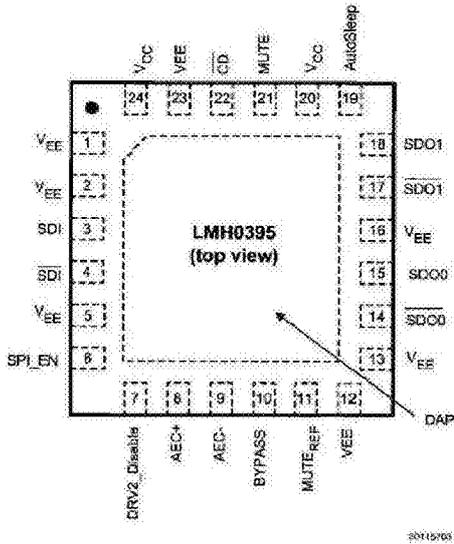


图38

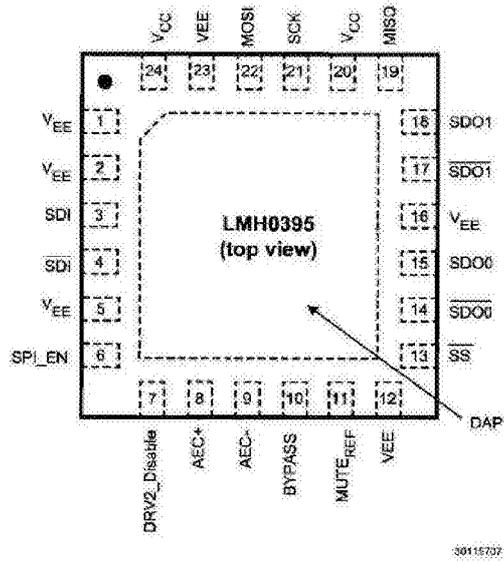


图39

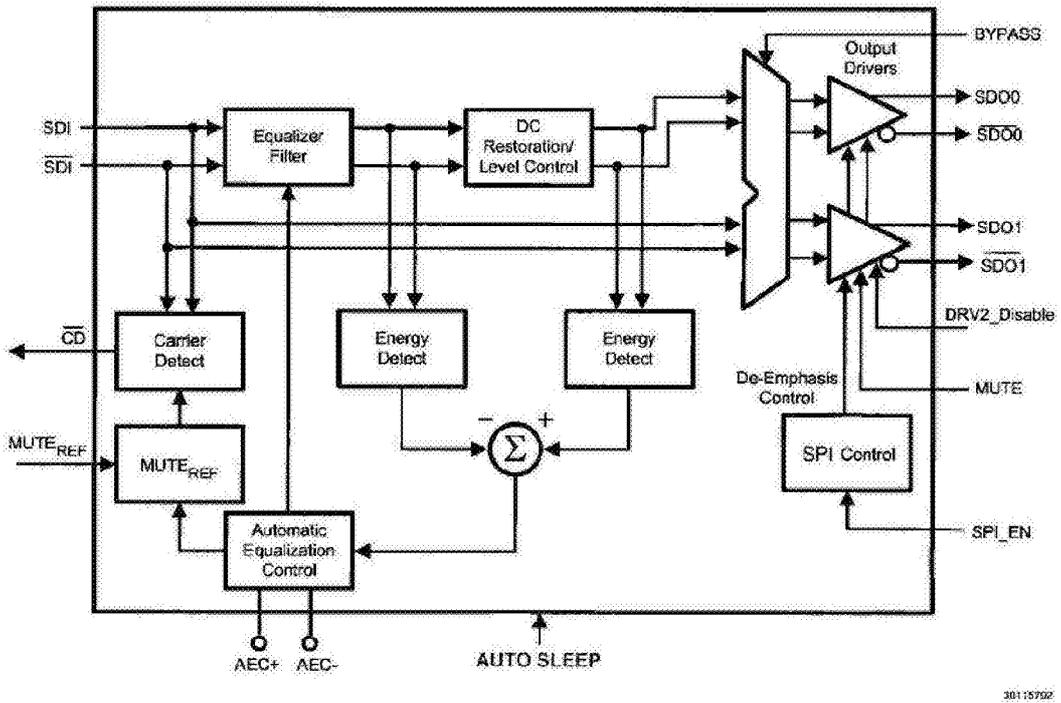


图40

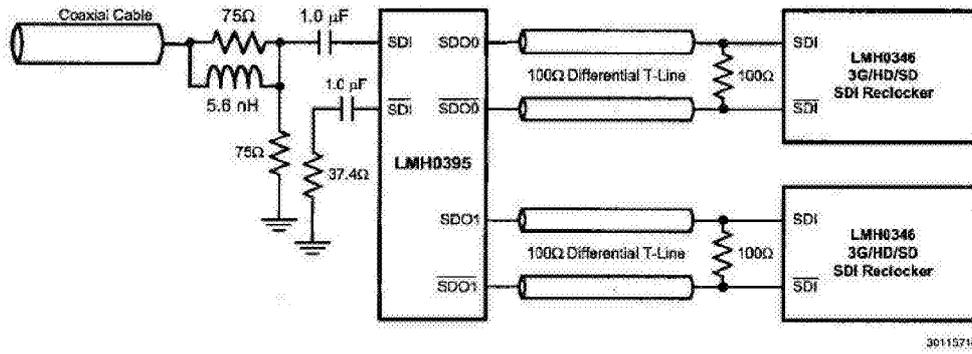


图41

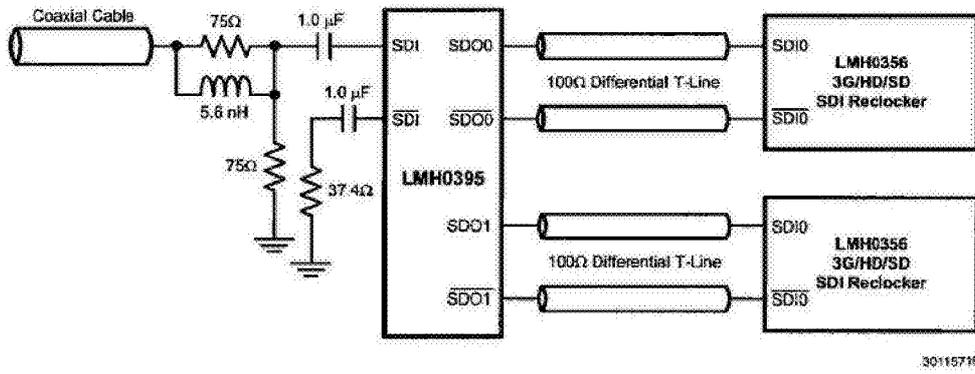


图42

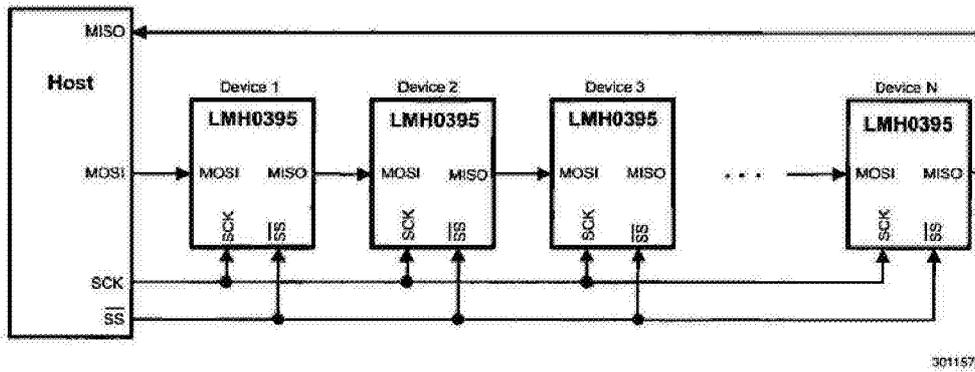


图43

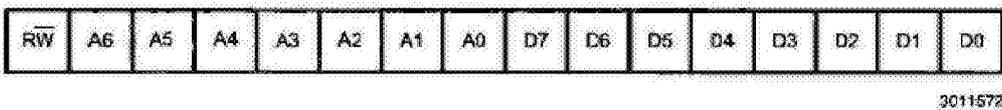


图44

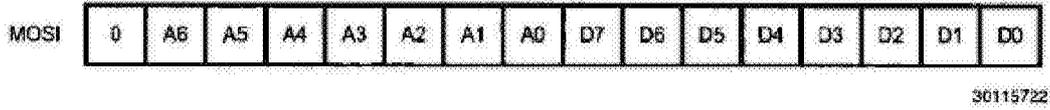


图45

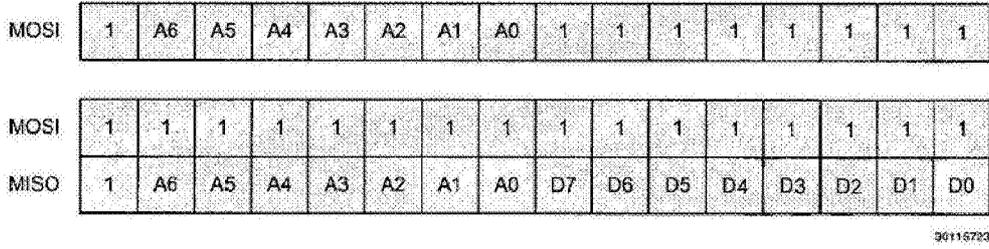


图46

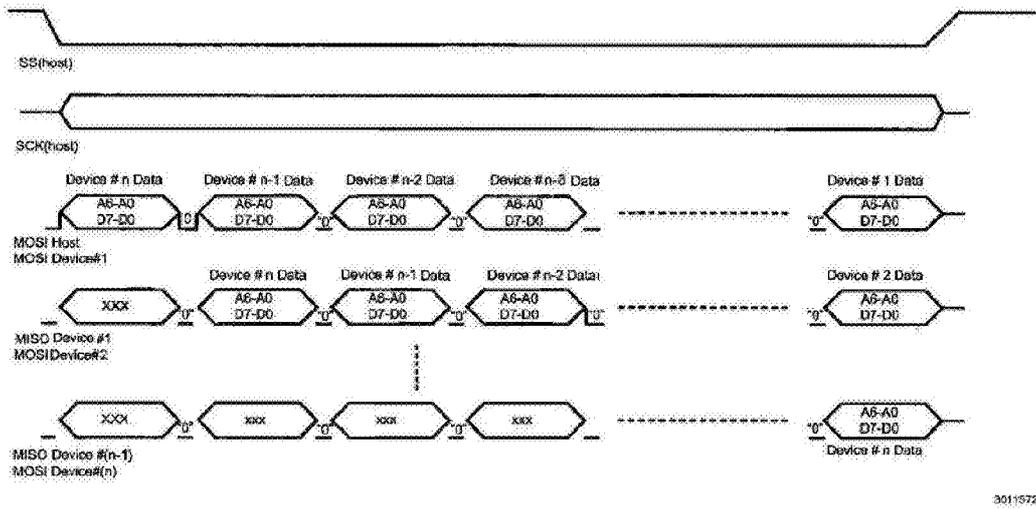


图47

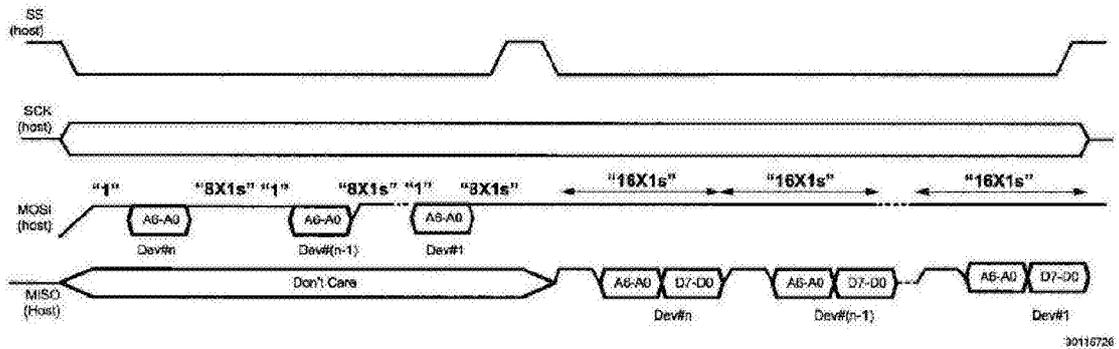


图48

MOSI (Host)	0	0x12	0x5A	0	0x34	0x3C	0	0x56	0x00
-------------	---	------	------	---	------	------	---	------	------

30115727

图49

MOSI (Host)	0	0x01	0x22	1	0x34	0xFF	0	0x76	0x44
MOSI (Host)	1	0x7F	0xFF	1	0x7F	0xFF	1	0x7F	0xFF
MISO (Host)	0	0x01	0x22	1	0x34	0x3C	0	0x76	0x44

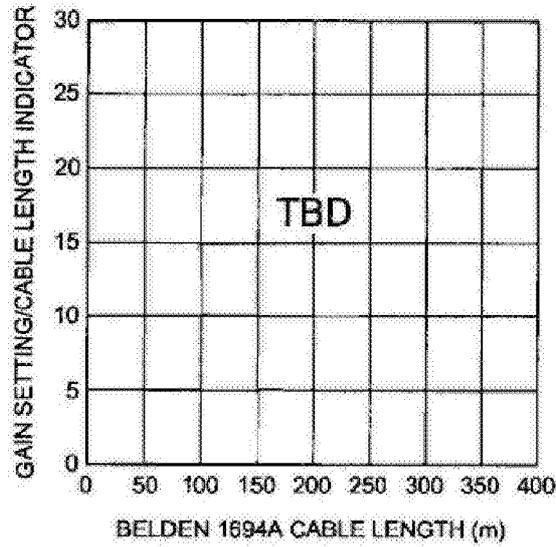
30115728

图50

MOSI (Host)	1	0x7F	0x5A									
MISO (Host)	X	XX	XX	X	XX	XX	X	XX	XX	0	0x7F	0x5A

30115729

图51



30115711

图52

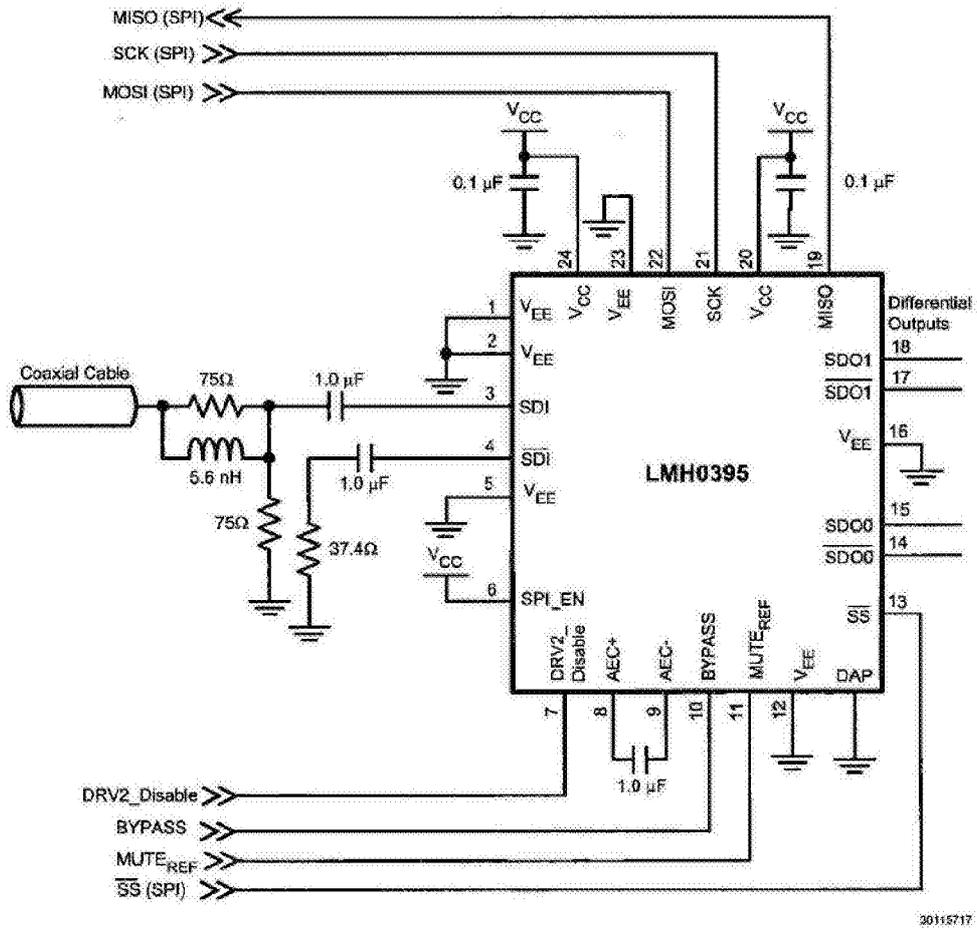
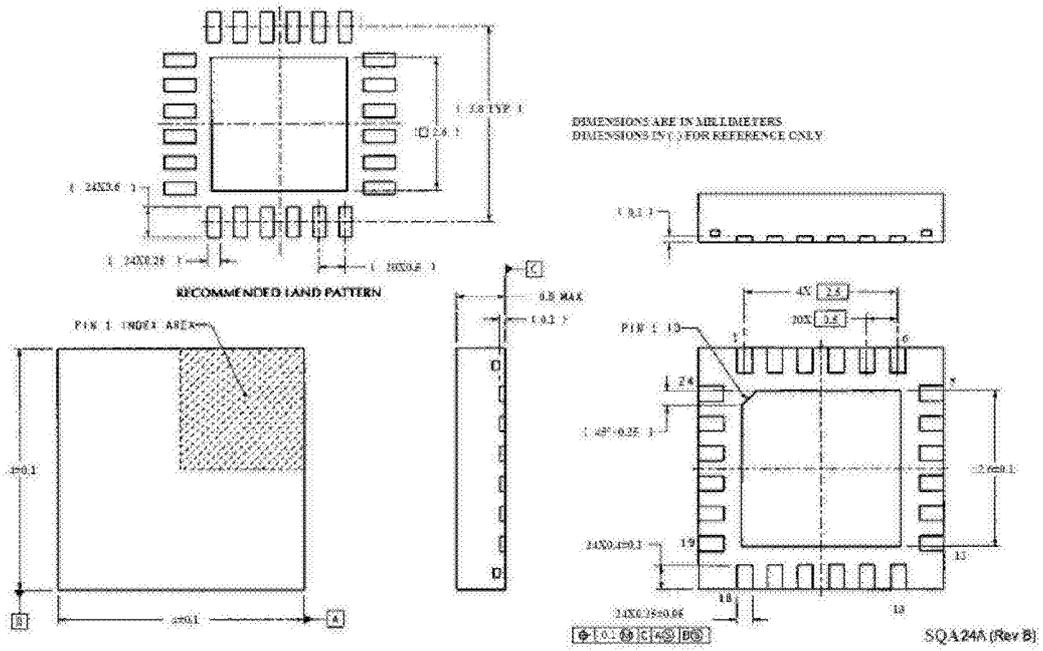


图53



24-Pin LLP  
Order Number LMH0395SQ  
NS Package Number SQA24A

图54