

公告本

申請日期	88 年 3 月 29 日
案 號	88104955
類 別	H01T 11/02

A4
C4

423006

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	放電型平面顯示裝置
	英 文	
二、發明 創作人	姓 名	(1) 村田隆昭 (2) 寺井清壽 (3) 新海健
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國橫濱市神奈川區神大寺三-二七-三 二-二〇一號 (2) 日本國橫濱市港北區篠原町九三-一-三一一 (3) 日本國橫濱市金沢區並木三-二-七-三三四
三、申請人	姓 名 (名稱)	(1) 東芝股份有限公司 株式会社東芝
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國神奈川縣川崎市幸區堀川町七二番地
	代 表 人 姓 名	(1) 西室泰三

裝 訂 線

經濟部智慧財產局員工消費合作社印製

申請日期	88 年 3 月 29 日
案 號	88104955
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書 新 型		
一、發明 名稱	中 文	
	英 文	
二、發明 人	姓 名	(4) 沖田裕二 (5) 小林伸次
	國 籍	(4) 日本 (5) 日本 (4) 日本國横浜市鶴見區尻手二-二-四五-三〇 三
	住、居所	(5) 日本國横浜市南區山王町三-二四-四-二〇 二
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝 訂 線

經濟部智慧財產局員工消費合作社印製

423006 :

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區)	申請專利, 申請日期:	案號:	, <input type="checkbox"/> 有 <input type="checkbox"/> 無主張優先權
日本	1998年3月31日	10-085686	<input checked="" type="checkbox"/> 有主張優先權
日本	1998年3月31日	10-087068	<input checked="" type="checkbox"/> 有主張優先權

有關微生物已寄存於：, 寄存日期：, 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

此發明係利用放電電漿，得可視畫像的平面顯示裝置，即有關提升電漿顯示面板之畫面亮度及壽命的構成。

EL(electro luminescence)面板、LED陣列(Light emission diode array)面板、PDP(plasma display panel)、FL(fluorescent light)面板及LCD(Liquid crystal display)面板等係顯示之必要部分的厚度為薄之故，可廣泛利用於攜帶用及啟動用之小型機器、事務機器及電腦等。

其中，PDP係視角廣，而且無需光源等之故，利用於大畫面之電視之上。

PDP係於相互對向之2枚絕緣基板間，填充放電用氣體，於兩基板間施加電壓，產生放電電漿，產生紫外線，使用該紫外線發光螢光體，以得可視畫像之裝置者。

通常，做為放電用氣體，則利用氖Ne和氙Xe之混合氣體。然而，和混合比率係對氖為9而言，氙為1之程度。

但是，pdp係較LCD面板而言，視角雖較廣，較CRT(陰極射線管、通常稱映像管，做為商用之電視映像管加以利用)，有畫面亮度較暗之問題(發光效率低)。又，有較CRT或LCD面板壽命(至亮度下降無法利用之期間)為短。

此發明目的可係於利用放電電漿的平面型式顯示裝置(PDP)，持續高發光效率，將亮度高之畫像於長時間下加以顯示者。

此發明係使用放電電漿之平面型顯示裝置，包含可透

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

頁

五、發明說明(2)

過可視光之第1基板，和對前述第1之基板，介由所定之間隙對向配置之第2基板，和封入前述第1之基板和前述第2之基板間的放電用氣體，和激勵前述放電用氣體，產生紫外線的激勵手段，和根據前述紫外線放出所定之可視光的光變換手段，其中，前述放電用氣體係提供根據前述激勵手段加以激元發光者。

又，此發明係提供使用放電電漿之平面型顯示裝置，包含可透過可視光之第1基板，和對前述第1之基板，介由所定之間隙對向配置之第2基板，和封入前述第1之基板和前述第2之基板間的放電用氣體，和配置於苟向於前述第1基板之前述第2基板側的前述電極，激勵前述放電用氣體，產生紫外線的激勵手段，和根據前述紫外線放出所定之可視光的光變換手段，將前述前面電極之寬度呈 W ，將前述第1及第2基板間之前述間隙呈 D 之時，滿足 $0.5 \leq W/D \leq 2.4$ 者。

更且，此發明係提供使用放電電漿之平面型顯示裝置，包含可透過可視光之第1基板，和對前述第1之基板，介由所定之間隙對向配置之第2基板，和封入前述第1之基板和前述第2之基板間的放電用氣體，和激勵前述放電用氣體，產生紫外線的激勵手段，和根據配置於前述第2基板上的前述紫外線放出所定之可視光的光變換手段，其中，於前述第1之基板，或前述第2之基板和前述光變換手段間，反射前述紫外線的紫外線反射膜者。

又，更且此發明係提供使用放電電漿之平面型顯示裝

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

泉

五、發明說明(3)

置，包含可透過可視光之第1基板，和對前述第1之基板，介由所定之間隙對向配置之第2基板，和封入前述第1之基板和前述第2之基板間的放電用氣體，和配置於對向於前述第1之基板之前述第2之基板側的第1電極，和配置對向於前述第2基板之前述第1之基板側的第2電極，和激勵放電用氣體，產生紫外線的激勵手段，和根據配置於前述第2基板上的前述紫外線放出所定之可視光的螢光體層，其中，除去對應前述螢光體層之前述第2電極的範圍之一部分，或膜厚較其他範圍為薄者。

更且，此發明係提供使用放電電漿之平面型顯示裝置，包含可透過可視光之第1基板，和對前述第1之基板，介由所定之間隙對向配置之第2基板，和封入前述第1之基板和前述第2之基板間的放電用氣體，和配置於對向於前述第1之基板之前述第2之基板側的第1電極，和配置對向於前述第2基板之前述第1之基板側的第2電極，和激勵放電用氣體，產生紫外線的激勵手段，和根據配置於前述第2基板上的前述紫外線放出所定之可視光的光變換手段，其中，前述第1之基板係包含配置於對應於前述第1電極的範圍上的保護膜，和除對應前述第1電極之範圍加以配置，反射前述紫外線的紫外線反射膜者。

【圖面之簡單說明】

圖1係顯示適用此發明最佳之實施形態的放電電漿型平面型顯示裝置(PDP)的一部分概略截面圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

圖 2 A 係顯示圖 1 之顯示裝置之一部分概略截面圖。

圖 2 B 係顯示圖 2 A 所示之顯示裝置之其他之部分概略截面圖。

圖 2 C 係顯示圖 1、2 A 及 2 B 所示放電室之螢光層的概略圖。

圖 3 係說明在於示於圖 1、2 A 及 2 B 的 P D P，顯示畫像的驅動電路的概略方塊圖。

圖 4 係於圖 1、2 A 及 2 B 所示 P D P 中，顯示於前面基板和發光基板間，經由放電電漿所產生之紫外線之波長分析圖。

圖 5 係顯示經由示於圖 3 之驅動電路之各行驅動電路及列驅動電路，於圖 1、2 A 及 2 B 所示之 P D P 之各放電室，於副場內所施加之畫像顯示脈衝的脈衝提升時間和發光效率的關係圖。

圖 6 係顯示使用示於圖 1、2 A 及 2 B 之 P D P 之 U V 反射層的介電體多層膜的反射特性圖。

圖 7 係示於圖 1、2 A 及 2 B 的 P D P，經由使用圖 6 說明之反射特性的 U V 反射膜，改善自放電室之可視光的發光效率圖。

圖 8 係顯示自於圖 1、2 A 及 2 B 所示 P D P 之各放電室內取出之可視光的比例，和形成於各放電室之發光基板側的背面反射層之關係圖。

圖 9 係顯示提供於圖 1、2 A 及 2 B 所示 P D P 之前面基板和發光基板間的混合氣體中之氙分壓和發光效率的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

泉

五、發明說明(5)

關係圖。

圖 1 0 係顯示使用於圖 1、2 A 及 2 B 所示 P D P 之可視光反射層之反射材之厚度和反射率的關係圖。

圖 1 1 係於具有圖 1、2 A 及 2 B 所示構造之 P D P 中，經由前面基板之前面電極和發光基板之對向電極間之空間的放電，將自螢光層所放射之可視光的強度分布，自與圖 2 B 同一之方向顯示之部分概略截面圖。

圖 1 2 係於具有圖 1、2 A 及 2 B 所示構造之 P D P 中的取出效率和放射各放電室之可視光的光強度，即顯示與亮度有關之圖。

圖 1 3 係說明於具有圖 1、2 A 及 2 B 所示構造之 P D P 中，下降放電開始電壓之放電室的其他構成之部分概略斜視圖。

圖 1 4 係說明可將示於圖 1 3 之放電開始電壓下降之放電室之構成之變形例的部分概略斜視圖。

圖 1 5 係顯示不同於將示於圖 1 3 及圖 1 4 之放電開始電壓下降之放電室之構成的構成之部分概略正面圖。

圖 1 6 A 及 1 6 B 係說明可下降示於圖 1 5 之放電開始電壓的放電室構成的另一例的部分概略斜視圖。

圖 1 7 係說明於示於圖 1、2 A 及 2 B 的 P D P 1 中，施加於前面基板及發光基板之各電極的電極間電壓和氬分壓的關係圖。

圖 1 8 係示於圖 1、2 A 及 2 B 的 P D P 1 中，畫分各放電室的障壁的高度和發光效率的關係圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

五、發明說明(6)

圖 19 係說明示於圖 1、2 A 及 2 B 的 P D P 1 之各放電室之其他實施形態的部分概略截面圖。

圖 20 係說明示於圖 1、2 A 及 2 B 的 P D P 1 之各放電室之另外其他實施形態的部分概略截面圖。

圖 21 係顯示不同於示於圖 1、2 A 及 2 B 的對向放電型不同之 P D P 例的部分概略斜視圖。

圖 22 係示於圖 21 之 P D P 單位畫素之部分概略截面圖。

圖 23 係於示於圖 21 及 22 之 P D P 顯示畫像的驅動電路概略方塊圖。

圖 24 係顯示示於圖 21 及 22 之 P D P 之其他實施形態的部分概略截面圖。

圖 25 係顯示與示於圖 1、2 A 及 2 B 之對向電極型不同之 P D P 例的部分概略截面圖。

圖 26 係示於示於圖 1、2 A 及 2 B 的對向放電型或另外之 P D P 之例的部分概略截面圖。

圖 27 A 及 27 B 係顯示與示於圖 1、2 A 及 2 B 的對向放電型之另一 P D P 的例子之部分概略截面圖。

圖 28 係顯示與示於圖 1、2 A 及 2 B 的對向放電型之另一 P D P 的例子之部分概略截面圖。

圖 29 A 及 29 B 係於圖 27 說明 P D P 電極方向的部分概略截面圖。

圖 30 係不同於圖 1、2 A 及 2 B 所示對向放電型的其他 P D P 例的部分概略截面圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

頁

五、發明說明(7)

圖 3 1 A 及 3 1 B 係不同於圖 1、2 A 及 2 B 所示對向放電型的其他 P D P 例的部分概略截面圖。

圖 3 2 A 及 3 2 B 係不同於圖 1、2 A 及 2 B 所示對向放電型的其他 P D P 例的部分概略截面圖。

圖 3 3 係不同於圖 1、2 A 及 2 B 所示對向放電型的其他 P D P 例的部分概略截面圖。

圖 3 4 係另不同於圖 1、2 A 及 2 B 所示對向放電型的其他 P D P 例的部分概略截面圖。

圖 3 5 係顯示可適於示於圖 2 8、2 9 A 及 2 9 B、3 0、3 1 A 及 3 1 B、3 3、3 4 A 及 3 4 B 外之各更形態之 P D P 的寫入序列的一例的時間圖。

圖 3 6 係與示於圖 3 5 之寫入序列不同的寫入序列之例的時間圖。

圖 3 7 係與示於圖 3 5 之寫入序列不同的寫入序列之例的時間圖。

圖 3 8 係與示於圖 3 5 之寫入序列不同的寫入序列之例的時間圖。

圖 3 9 係與示於圖 3 5 之寫入序列不同的寫入序列之例的時間圖。

圖 4 0 係顯不示提供示於圖 3 9 之寫入序列的驅動電路之一例的等價電路圖。

圖 4 1 係與示於圖 3 5 之寫入序列不同的寫入序列之例的時間圖。

圖 4 2 係可提供圖 4 1 所示序列的脈衝生成電路的一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

泉

五、發明說明(8)

例的等價電路圖。

圖 4 3 係顯示經由圖 4 1 所示脈衝生成電路，可更減低消耗電力之寫入序列之例的時間圖。

圖 4 4 係顯示經由圖 4 1 所示脈衝生成電路，可更減低上 1 升時間之寫入序列之例的時間圖。

圖 4 5 係顯示可適用於圖 2 5 所示型式之 P D P 的寫入序列之一例的時間圖。

圖 4 6 係顯示與除示於圖 1、2 A 及 2 B、2 0 及 2 1 之外的對向放電型不同之 P D P 之例的部分概略截面圖。

圖 4 7 係顯示示於圖 4 6 之對向放電型 P D P 之例的部分概略截面圖。

【符號說明】

- 1 : 平面型顯示裝置
- 1 1 : 前面基板
- 1 1 a : 顯示面
- 1 3 : 顯示電極 (前面基板)
- 1 5 : 介電質層 (發光基板)
- 1 7 : 保護膜
- 1 9 : U V 反射層
- 3 1 : 發光基板
- 3 3 : 顯示電極 (對向基板)
- 3 5 : 介電質層 (對向基板)

五、發明說明(9)

- 37 : 間隔壁 (肋)
- 39 : 放電室
- 41 : 螢光層
- 41a : 螢光層保護膜
- 41r : 電極露出部
- 43 : 可視光反射層 (MgO 膜)
- 45 : 螢光體保護膜
- 51 : 混合氣體
- 101 : 列驅動電路
- 103 : 行驅動電路
- 107 : 圖框記憶體
- 109 : 視訊界面
- 111 : 主控制電路
- 113 : ROM
- 115 : 基板時脈產生電路
- 117 : 垂直同步信號產生電路
- 119 : 水平同步信號產生電路
- 201 : PDP
- 211 : 前面基板
- 211a : 顯示面
- 231 : 發光基板
- 213 : 顯示電極
- 215 : 介電質層
- 221 : 補助電極

(請先閱讀背面之注意事項再填入本頁)

裝

訂

線

五、發明說明(10)

- 5 0 1 : P D P
- 5 1 1 : 前面基板
- 5 1 1 a : 顯示面
- 5 1 5 : 介電質層
- 5 1 7 : 保護膜
- 5 1 9 : U V 反射層
- 5 2 3 : 位址電極
- 5 3 1 : 對向基板
- 5 3 7 : 肋
- 5 3 9 : 放電室
- 5 4 1 : 螢光層
- 5 4 3 : 可視光反射層
- 5 5 1 a : 第 1 電極 (顯示電極)
- 5 5 1 b : 第 2 電極 (顯示電極)
- 6 0 1 : P D P
- 6 1 1 : 前面基板
- 6 1 3 a : 第 1 電極 (X 顯示電極)
- 6 1 3 b : 第 2 電極 (Y 顯示電極)
- 6 1 7 : 保護膜
- 6 1 9 : U V 反射層
- 6 2 5 : 起動電極 (第 4 電極)
- 6 3 1 : 發光基板
- 6 3 3 : 位址電極

(請先閱讀背面之注意事項再填入本頁)

裝

訂

線

五、發明說明(11)

- 6 3 9 : 放電室
- 7 0 1 : P D P
- 7 1 1 : 前面基板
- 7 1 1 a : 顯示面
- 7 1 3 : 顯示電極
- 7 1 5 : 介電質層
- 7 1 9 : U V 反射層
- 7 2 7 : 補助電極
- 7 2 7 a : 掩罩構件
- 7 3 1 : 發光基板
- 7 3 3 : 對向基板
- 7 3 5 : 介電質層
- 7 3 9 : 放電室
- 7 4 1 : 螢光層
- 7 4 3 : 可視光反射層
- 7 4 5 : 螢光體保護膜
- 8 0 1 : P D P
- 8 1 1 : 前面基板
- 8 1 1 a : 顯示面
- 8 1 3 : 顯示電極
- 8 1 5 : 介電質層
- 8 1 7 : 保護膜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(12)

8 1 9 : U V 反射層

8 2 9 : 高阻抗體

8 3 1 : 對向基板

8 3 3 : 對向電極

8 3 7 : 肋

8 3 9 : 放電室

8 4 1 : 螢光層

9 0 1 : P D P

9 1 1 : 前面基板

9 1 1 a : 顯示面

9 1 3 : 顯示電極

9 1 5 : 介電質層

9 1 7 : 保護膜

9 1 9 : U V 反射層

9 2 9 : 高阻抗體

9 3 1 : 對向基板

9 3 3 : 對向電極

9 3 5 : 介電質層

9 3 9 : 放電室

9 4 1 : 螢光層

9 4 3 : 可視光反射層

9 5 1 : 帶狀介電質

9 5 3 : 帶型介電質 (對向基板)

(請先閱讀背面之注意事項再填入本頁)

裝

訂

線

五、發明說明 (13)

- 1 0 0 1 : P D P
- 1 0 1 1 : 前面基板
- 1 0 1 1 a : 顯示面
- 1 0 1 3 : 顯示電極
- 1 0 1 5 : 介電質層
- 1 0 1 7 : 保護膜
- 1 0 1 9 : U V 反射層
- 1 0 3 1 : 對向基板
- 1 0 3 3 : 位址電極
- 1 0 7 1 : 前面基板側補助電極

- 1 1 0 1 : P D P
- 1 1 1 1 : 前面基板
- 1 1 1 1 a : 顯示面
- 1 1 1 3 : 顯示電極
- 1 1 1 5 : 介電質層
- 1 1 1 7 : 保護膜
- 1 1 1 9 : U V 反射層
- 1 1 3 1 : 對向基板
- 1 1 8 1 : 高介電率構件固材

- 1 2 0 1 : P D P
- 1 2 1 1 : 前面基板

(請先閱讀背面之注意事項再填(本頁))

裝

訂

線

五、發明說明 (14)

- 1 2 1 1 a : 顯示面
- 1 2 1 3 : 顯示電極
- 1 2 1 5 : 介電質層
- 1 2 1 7 : 保護膜
- 1 2 1 9 : U V 反射層
- 1 2 3 1 : 對向基板
- 1 2 3 3 對向電極
- 1 2 3 7 : 肋
- 1 2 3 9 : 放電室
- 1 2 5 5 : 保護膜

以下，使用圖面，詳細說明使用此發明之放電電漿的平面型之顯示裝置。

圖 1、2 A 及 1 B 係顯示利用此發明之放電電漿的平面型顯示裝置（以下稱 P D P），具有經由透過光之材質所形成，將對應於輸入畫像信號之顯示光（可視光），輸出至觀測者側之前面基板 1 1，和對前面基板 1 1 以所定間隔對向之，產生可視光之發光基板 3 1 者。

於前述基板 1 1 中，為光過性，且經由放電電漿所產生之高溫條件下，做為安定材質，例如利用玻璃。

又，前述基板 1 1 和發光基板 3 1 間之間隔係於此實施例中，例如定義 2 0 0 密爾 C

於前述基板 1 1 和發光基板 3 1 間，為主放電氣體之氬和放電控制氣體之氬則以所定比率混合之紫外線放電用之混合氣體 5 1 則以所定壓力 P 加以注入。做為放電控制

（請先閱讀背面之注意事項再以此本頁）

裝

訂

線

五、發明說明(15)

氣體可使用氬。此混合氣體 5 1 之壓力 P 係於前述基板 1 1，以發光基板 3 1 為面之側面和發光基板 3 1 中，於前述基板 1 1 為 1 面之側之面間距離為 d 之時，滿足 $P \cdot d \geq 7.5$ (torr · Cm) 地加以設定。詳細而言，混合氣體 5 1 之壓力 P 係例如較 760 torr 為低之壓力，較佳係設定呈 500 torr。

又，主放電氣體之氬氣氣體的分壓係使用圖 4 之後加以說明，較佳為 15% 以上之 30%。

面向前面基板 1 1 之發光基板 3 1 側之面中，向第 1 方向（呈 X 軸方向）延出的鉻（Cr）等之金屬材料所成複數顯示電極 1 3 則以所定間隔加以排列。然而，顯示電極 1 3 係定義縱即「列方向」之位址者，被 PDP 1 之顯示範圍大小得求得之解像力所支配，例如根據對角 4.2 英寸縱橫比為 1.6 : 9 之 NTSC 模式之 VGA 規格之時，為 1.08 mm 及 480 條（對應「行」之電極係如以下所說明，於發光基板 3 1 側設置 852 組。

設置顯示電極 1 3 側之前面基板 1 1 中，設置露出前面基板 1 1 之部分和被覆各顯示電極 1 3 之介電質層 1 5。即，面向顯示電極 1 3 之發光基板 3 1 側之面，係經由介電質層 1 5 由放電電漿所生離子加以保護。

於介電質層 1 5 中，將顯示電極 1 3 射出前面基板 1 1 之畫像的方向，即自顯示面 1 1 a 所視之時，於呈顯示電極 1 3 之陰影部分及該附近，換言之為介電質層 1 5 之發光基板 3 1 側之面，對向於顯示電極 1 3 之範圍中，

（請先閱讀背面之注意事項再填本頁）

裝

訂

線

五、發明說明 (16)

設置阻止經由放電電漿所產生之離子到達顯示電極 1 3 的保護膜 1 7。於保護膜 1 7 中，做為經由放電所產生之離子，利用放出 2 次電子之放出效率（2 次電子放出係數）為大之例如 MgO（氧化鎂）。然而，保護膜 1 7 之厚度係定義例如 1 0 0 n m ~ 1 0 0 0 n m 之範圍，較佳為 5 0 0 ~ 1 0 0 0 n m，此實施例設定呈 5 0 0 n m。

除去介電質層 1 5 之保護膜 1 7 所有之範圍中，設置令經由放電電漿所產生之紫外線，反射至發光基板 3 1 的 UV 反射層 1 9。UV 反射層 1 9 係介電質多層膜，反射經由放電所產生紫外線之所定波長的成分，透過欲透過前面基板 1 1 之可視光。然而，UV 反射層 1 9 係包含對於 $X e^*$ 及 $X e_2^*$ （* 係顯示激勵狀態）的反射率為大之（吸收率小） $Y F_3$ （氟化銱）。

然而，將 UV 反射層 1 9 設於介電質層 1 5 上之略整面，可將保護膜 1 7 更加堆積。此時，需將紫外線有效率地導入 UV 反射層 1 9 之故，保護膜 1 7 之厚度係設定呈 4 0 n m 以下，較佳為 2 0 n m。又，於介電質層 1 5 之上設置保護膜 1 7，令 UV 反射層 1 9 更加堆積亦可。

對向於發光基板 3 1 之前面基板 1 1 之面中，於正交延出前面基板 1 1 之顯示電極 1 3 的方向的第 2 方向（即 Y 軸方向），延出複數條，於與顯示電極 1 3 之間，施加所定之電壓，由植入發光基板 3 1 和前面基板之混合氣體 5 1 產生之紫外線的銻等所成之顯示電極（對向電極）3 3。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (17)

對向電極 3 3 係將前面基板 1 1 ，於自顯示面 1 1 a 之側視之，交差前面基板 1 1 之顯示電極 1 3 之處，選擇驅動對應 R（紅）、G（綠）、及 B（藍）之放電室 3 9 。然而，對向電極 3 3 係經由加法混色，可顯示彩色畫像之故，1 個畫素中，活動原色之對應 R（紅）、G（綠）、及 B（藍），各 3 條地（具有先前說明之大小顯示範圍的面板中）配置 8 5 2 × 2 5 5 6 條。此時，間隔係 1 畫素（以略為正方形視之為 1 . 0 8 m m ）之 3 分之 1 故，呈 0 . 3 6 m m 。又，對向電極 3 3 相互間之寬度係使用圖 1 1 及 1 2 ，於後段所述，設定呈較至少以下所說明之間壁相互間之距離為狹窄。

面向發光基板 3 1 之前面基板 1 1 側之面中，設有設置呈被覆露出發光基板 3 1 之部分和對向電極 3 3 的介電質層 3 5 。即，面向對向電極 3 3 之前面基板 1 1 側之面，係可自經由介電質層 3 5 ，於放電時所產生之離子加以保護。

與發光基板 3 1 之前面基板 1 1 對向的面中，設置更且與對向電極 3 3 平行地，以所定間隔排列之複數間壁 3 7 。然後，此例之中，肋 3 7 之頂部，即面向肋 3 7 之觀察者之側中，為提升顯示對比，塗佈黑化例如黑色塗料。做為提升此顯示對比之手法，除將肋 3 7 之頂部黑化之外，如後述之例所述，例如將對向前面基板 1 1 之肋 3 7 的範圍黑化，例如經由塗佈黑色塗料加以達成（參照圖 1 9 ）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (18)

然而，肋 3 7 係於先前具有說明之大小顯示範圍的面板中，於 X 軸方向中心間距離為 0 . 3 6 m m ，配置 $8 5 2 \times 3 + 1 = 2 5 5 7$ 條。

肋 3 7 係於與鄰接肋 3 7 間，提供放電室 3 9 。然而，放電室 3 9 ，對向電極 3 3 則位於每 1 條。又，交差對向電極 3 3 和前面基板 1 1 之顯示電極 1 3 的位置中，根據如先前所說明根據顯示畫像之畫像資料，選擇性地於放電室 3 9 內產生放電電漿。

於放電室 3 9 之內壁中，形成氙所產生之紫外線所激勵，放射可視光之螢光層 4 1 。此螢光層 4 1 係將形成呈平均粒徑為 $3 \mu m$ 以下，較佳為 $2 \mu m$ 以下，更佳為 $1 \mu m$ 以下之實質上球形的複數球狀螢光體，排列呈所定厚度，經由堆積任意個數之球狀螢光體，例如設定呈 $5 \mu m$ 。又，為可顯示彩色畫像，於每放電室 3 9 ，使用 R (紅) 顯示用、(G) 綠顯示用及藍 (B) 顯示用之不同發光特性之螢光體 4 1 R 、 4 1 G 及 4 1 B 。然而，於各球狀螢光體 4 1 R 、 4 1 G 及 4 1 B 之表面，如圖 2 C 所示，至少包含 Mg O ，自產生於放電室 3 9 之放電電漿保護球狀螢光體 4 1 R 、 4 1 G 及 4 1 B ，塗佈透過發光各螢光體之可視光的螢光層保護膜 4 1 a 。又，螢光層保護膜 4 1 a 係含 Mg F₂ 亦可。此螢光體構成係可使用其他之實施例。

於放電室 3 9 之內壁和螢光層 4 1 間，將構成螢光層 4 1 之螢光體 4 1 R 、 4 1 G 及 4 1 B 所產生之可視光 (

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

五、發明說明 (19)

螢光)，形成向前面基板 1 1 反射之可視光反射層 4 3。可視光反射層 4 3 係於各放電室 3 9 中，產生可視光則防止向透過發光基板 3 1 (前面基板 1 1) 與顯示面 1 1 a 反方向之方向 (發光基板 3 1 之背面) 放射，有效率地自前面基板 1 1 之顯示面 1 1 a，將向觀察者側取出 (取出效率 η_{x1}) 顯示光加以增加者，利用例如 Al_2O_3 (氧化鋁)、 TiO_2 (氧化鈦)、 MgO 或 MgF_2 等之微小粒子反射材。然而，可視光反射層 4 3 係反射可視光為遲要目的者，例如可為白色塗料。然而可視光反射層 4 3 之厚度係如圖 1 0 所示，是由反射率所支配，但例如較 1 0 0 n m 為厚之時，呈 5 0 % 以上。在此，可視光之中心波長大約為 5 5 0 n m 之時，可視光反射層 4 3 之厚度呈 $\lambda / 4$ 之時，於 1 3 0 n m，將同反射層 4 3 之厚度呈 2λ 時，各設定為 1 . 1 ~~μm~~，構成反射層 4 3 之反射材之粒徑係較未詳述之微小粒子製造方法，例如設定呈 5 5 0 n m。然而，如此地，將可視光反射層 4 3 之厚度變薄者，係有益於為增大放電室 3 9 之放電空間。此時，放電空間之大小係依賴於畫素間隔即解析度和畫面之大小，例如 1 畫素之間隔為 0 . 6 6 m m，和放電室 3 9 之間隔為 0 . 2 2 m m 時，較使用以往利用之塗佈厚度 2 0 μ m 之螢光體時，發光效率可略增 2 0 %。

於可視光反射層 4 3 和介電質層 3 5 間，可依必要設定所定厚度之 MgO 層即可。即， MgO 係具有下降放電電壓之作用之故，於發光基板 3 1 之放電室側設置 MgO

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

五、發明說明 (20)

層地，可將發光效率更為提高。

又，於構成螢光層 4 1 之螢光體，未設置螢光層保護膜，使用圖 1 9 之外，於後段所示，於可視光反射層 4 3 之放電室 3 9 側，獨立設置置螢光層保護膜亦可。

圖 3 係顯示於圖 1、2 A 及 2 B 所示 P D P 1，表示畫像之驅動電路之一例方塊圖。

如圖 3 所示，於 P D P 1 中，連接經由主控制電路 1 1 1 之控制，於對應於 X 軸方向之畫像信號的順序之顯示電極 1 3，供給所定電壓之列驅動電路 1 0 1，和同樣地，於對應於 Y 軸方向之畫像信號位置之對向電極 3 3，供給所定電壓之行驅動電路 1 0 3，和記憶自外部供給之畫像信號的圖框記憶體 1 0 7。然而，圖框記憶體 1 0 7 中，經由自外部接受畫像信號的視訊界面 1 0 9，輸入畫像信號。

然而，於主控制電路 1 1 1，連接有於 P D P 1 記憶固有驅動條件及控制資料等之 R O M (程式記憶體) 1 1 3、產生基本時脈之基本時脈產生電路 1 1 5，產生基板時脈之基板時脈產生電路 1 1 5，產生收容於圖框記憶體 1 0 7 之畫像信號和為取得垂直方向之同步的垂直同步信號 V - s y n c 的垂直同步信號產生電路 1 1 7，產生收容於圖框記憶體 1 0 7 之畫像信號和為取得水平方向之同步之水平同步信號 H - s y n c 的水平同步信號產生電路 1 1 9 等的周知畫像顯示用電路群。

各列驅動電路 1 0 1 以及取樣電路 1 0 3，係經由主

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

控制電路 1 1 1 之控制，根據周知之副場法，於每分割呈所定數之複數場，將畫像顯示用之電壓，施加於特定各放電室 3 9 之顯示電極 1 3 和對向電極 3 3。即，於各前面基板 1 1 之任意顯示電極 1 3 和發光基板 3 1 之任意之對向電極 3 3 所以 R、G 及 B)，施加所定之電壓時，將各電極（前面基板 1 1）自顯示面 1 1 a 側視得之狀態，於交差位置中，產生對應於；畫像資訊的放電，經由放電所產生之紫外線，形成於各放電室 3 9 的螢光層 4 1（R、G 及 B），射出所定色之可視光。然而，於各列驅動電路 1 0 1 及取樣電路 1 0 3，經由施加驅動電壓，於各放電室 3 9 中，維持放電時，寫入放電以所定之時間加以重覆。

又，各列驅動電路 1 0 1 及取樣電路 1 0 3，其驅動脈衝之提升時間較 $X e_2^*$ 之持續時間（激勵狀態之準安定原子之壽命），可產生短的脈衝構成。然而，脈衝之大小由 1 0 % 變化至 9 0 多之故，做為要求之時間定義之脈衝上升 1 時間係使用圖 5，如後段所說明，設定於 2 0 0 ~ 1 0 奈秒（以下以 n s 表示）。

圖 4 係顯示於圖 1、2 A 及 2 B 所示之 P D P 1 中，於各放電室 3 9 內所產生之紫外線之波長分布之圖。然而，於圖 4 之中，顯示強度之尺寸係將尖峰值為 1 加以正規化者。

如圖 4 所示，顯示於圖 1、2 A 及 2 B 所示之 P D P 1 中， $X e$ 分壓即對放電控制氣體 $N e$ 的主放電氣體 $X e$

（請先閱讀背面之注意事項再）
（本頁）

裝

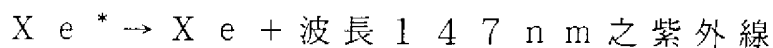
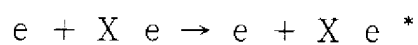
訂

線

五、發明說明 (22)

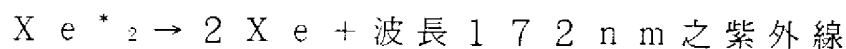
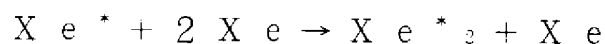
之比率，於 15% 至 100% 之範圍加以提升，於周知之 PDP 中，加上產生之紫外線之內之 Xe* 共鳴線的 147 奈米 1 的波長紫外線，可得激元發光之 172 nm 之波長紫外線。

即，經由提升混合氣體 G 中之 Xe 之分壓，以往係經由



取出 147 nm 之波長的紫外線，

經由



可得 172 nm 之波長的紫外線。

激勵螢光層 41 之各螢光體的能量係經由 Xe* 激元發光所產生之波長 172 nm 之紫外線較 147 nm 之紫外線為低之故，發光速率被增大。然而，由圖 4 可得知，Xe 之分壓為 10% 之時，亦會產生 172 nm 之波長之紫外線，包含 147 nm 之紫外線之故，做為 Xe 之分壓，較佳為 15% 以上。又，伴隨 Xe 之分壓的提高，增大放電開始電壓，設定呈 70% 以下，更且 60% 以下，較佳為 40% 以上。

圖 5 係顯示經由示於圖 3 之各列驅動電路 101 及取樣電路 103，於 PDP 1 之各放電室 39 即前面基板 11 之顯示電極 13 和發光基板 31 之對向電極 33 間，

(請先閱讀背面之注意事項再訂本頁)

裝

訂

線

五、發明說明 (23)

於副場內施加之畫像顯示用面板之上升時間和發光效率的關係圖。然而，圖 5 中，顯示效率之尺寸為任意刻度者。

如圖 5 所示，脈衝上昇愈快（上升時間為短）發光效率愈高。因此，做為驅動脈衝，利用將上昇時間呈 2 以下的脈衝。

圖 6 係顯示使用圖 1 及圖 2 所示 P D P 1 之前面基板 1 1 之 U V 反射層 1 9 的介電質多層膜之反射特性圖。

如圖 6 所示，U V 反射層 1 9 係向反射層 1 9 本身之紫外線之入射角度，於法線方向（ $\theta = 0^\circ$ ）及自法線之 30° （ $\theta = 30^\circ$ ）之時，對於大略 172 nm 之紫外線，可提供最大之反射率。又，入射角度於法線 45° （ $\theta = 45^\circ$ ）之時，反射波長之尖峰係呈 172 nm 以外之波長，有益於提高經由放電所產生之所有紫外線能量之反射率。然而，於前面基板 1 1 之發光基板 3 1 側之面，經由配置 U V 反射層 1 9，向發光基板 3 1 之全紫外線能量係增強至 15% 以上。

如圖 7 所示，例混合氣體之 X e 之分壓為 15% 之時，經由附加 U V 反射層 1 9，發光效率係增大約 25%。又，例如 X e 之分壓為 40% 之時，反射效率係大約增加 20%。然而，已如前所說明，於圖 1 及 2 所示 P D P 1 中，於 U V 反射層 1 9 之發光基板 3 1 側之面，設置厚 20 nm 之保護膜 1 7，於各 X e 之各分壓，發光效率係再更增加 20% 程度。

圖 8 係顯示在於示於圖 1 及 2 之 P D P 1 中，於各放

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (24)

電室 3 9 所產生之可視光中，向外取出之光比例和形成放電室 3 9 之發光基板 3 1 側的可視光反射層 4 3 之反射的關係圖。

如圖 8 所示，做為可視光反射層 4 3，例如經由 Al_2O_3 (氧化鋁) 等著色呈白色地，較未處理之時 (於縱軸上為 0.4)，可得約 2 倍 (於縱軸上為 0.8) 之可視光量。

圖 9 係顯示提供於前面基板 1 1 和發光基板 3 1 間之空間 (間隔) 的混合氣體 5 1 之 X_e 分壓和發光效率的關係圖。

如圖 9 所示，將 X_e 之分壓程度呈 15% 以上地，發光效率可改善至約 2 倍。然而，提高 X_e 分壓係提高放電開始電壓，令放電型式呈對向電極型，將放電開始電壓，可抑制於 350 V 以內。

圖 1 1 係於具有示於圖 1、2 A 及 2 B 之構造的 PDP 1 中，經由前面基板 1 1 之顯示電極 1 3 和發光基板 3 1 之對向電極 3 3 間之空間的放電，將自螢光層 4 1 放射之可視光強度分布，自與圖 2 B 同一方向所示之概略圖。

如圖 1 1 所示，於顯示電極 1 3 和對向電極 3 3 間之空間，經由電極間之放電，自螢光層 4 1 放射之可視光的強度分布係經由放電放射之可視光，對於自螢光層 4 1 上之複數發光點產生時之任一點，經由餘弘法則，於範圍 α 具有所示之分布。即，經由兩電極間之放電，自任一點

(請先閱讀背面之注意事項再) (本頁)

裝

訂

線

五、發明說明 (25)

提供之可視光中之範圍 β 所示之部分可視光係於自顯示面 1 1 a 之側所視之狀態，經由被覆顯示電極 1 3，而呈不可目視者。因此，可視光向顯示面 1 1 a 放射取出範圍 γ 的範圍，係呈經由圓弧 δ 所示之區間。在此，將任意點和放電中心所成角為 θ ，產生於兩電極間，經由被覆顯示電極 1 3，除自顯示面 1 1 a 側無法目視之可視光分的取出效率係以

$$\iint 1/2\pi \cos \omega \cdot d\omega d\theta \dots (1)$$

加以顯示。

此時，發光強度 I 係

$$I = f \cdot D_{\text{disp}} \cdot \eta_{\text{ex1}} \cdot \eta_{\text{ex2}} \cdot \eta_{\text{UV}} \cdot \eta_{\text{phos}} \cdot WD \dots \dots (2)$$

惟，f 係顯示期間之脈衝頻率（通常 1 0 0 k H z）

D_{disp} 係顯示期間之負荷比（通常 1 0 %）

$WD = Cg (V^2 - V_e^2)$ ；V 係施加電壓， V_e 係終了時電壓。

然而， D_{disp} 係考量高精細化，經由將位址期間 D_{address} 呈 9 0 % 地，設定呈 1 0 %。又， η_{ex1} 係通常之取出效率。 η_{ex2} 係經由顯示電極 1 3 之陰影，除去自顯示面 1 1 a 之側無法目視的可視光分的取出效率者。

η_{phos} 係使用於螢光層 4 1 之螢光體單體之發光效率，

（請先閱讀背面之注意事項再...本頁）

裝

訂

線

五、發明說明 (26)

η_{uv} 係 UV 發光效率。此時，1 脈衝之消耗電力係令玻璃之靜電容量呈 $C_g = \epsilon_s / d$ (S : 顯示電極 13 之面積，d : 玻璃 (前面基板) 11 之厚度)，令施加之電壓呈 V 時，為 $C_g (V^2 - V_e^2)$ 。

圖 12 係顯示上述取出效率和各放電塞所放射之可視光的光強度，即顯示與亮度之關係圖。然而，圖 12 之橫軸係令 13 之寬度 (肋間方向) 為 W，與前面基板 11 之顯示面 11a 相反側之面和發光基板 31 之前面基板 11 側之面間的距離為 D 之時，顯示 W/D ，設定於滿足 $0.5 \leq W/D \leq 2.4$ 之範圍之時，於放電室 39 所發光之可視光則對可視光而言，經由以不透明金屬材料等構成之顯示電極 13 所遮掩時，可確保 200 candela (cd/m^2) 以上之亮度和 50% 以上之取出效率。

然而，例如考量屋外使用之時，需要較 1000 (cd/m^2) 為大之亮度的情形。

此時，(2) 式所示 WD ，即 $C_g (V^2 - V_e^2)$ 之 S，即增大顯示電極 13 之面積，可增大亮度。

但是，增大顯示電極 13 之面積則會減低取出效率 η_{ex} 。

為此，將顯示電極 13 例如對經由放電自螢光層 41 放射之可視光波長，使用透明金屬 ITO 或 IZO (Indium Zinc Oxide)，增大顯示電極 13 之面積地，增大取出效率而確保亮度。

圖 13 及圖 14 係說明使用圖 11 及 10 說明之電極

(請先閱讀背面之注意事項再於本頁)

裝

訂

線

五、發明說明 (27)

之寬度 W 和 關連於前面基板 1 1 和發光基板 3 1 之間之間隔 D，可減低放電開始電壓的放電室 3 9 之其他構成的概略圖。

圖 1 3 係說明第 1 之適用例者，放電室 3 9 內之螢光層 4 1 係例如較放電室 3 9 之內側之空間即較肋 3 7 之相互間之間隔為細，經由未圖示之光纖等，沿畫分各放電室 3 9 之肋 3 7，以任內之寬度，僅以所定深度，經由挖成矩形地 (4 1 p)，加以薄化。此時，可達使用雷射光束之雷射研磨或電子束或離子束之螢光體的除去。圖 1 4 係說明第 2 之適用例者，於放電室 3 9 內之螢光層 4 1 中，沿肋 3 7 延出之方向，設置僅所定厚度之圓弧狀之薄部分 (4 1 q)。

但是，示於圖 1 3 之例中，有挖取剩下之螢光體之量較所定之量為少之情形之故，會有經由放電所產生之可視光之亮度會不期望地減低之虞，較佳係利用圖 1 4 所示，螢光層 4 1 之厚度之薄化，或將以下說明之對向電極 3 3，自螢光層 4 1 部分露出之方法。

圖 1 5 係不同於變化圖 1 3 及圖 1 4 所說明之放電室 3 9 之螢光體 4 1 之厚度之方法，於對向電極 3 3 之一部分上之螢光層 4 1，設置窗狀之電極露出部 4 1 r 為例。

電極露出部 4 1 r 係將肋 3 7 之寬度呈 k_1 ，肋 3 7 之中心間距離為 l ，沿肋 3 7 之長度方向之長度 k_2 ，將肋 3 7 相互間方向之長度呈 m 之時，為 $1/2 < k_2$ 且 $k_1 > k_2 > 1/2$ ，同露出部 4 1 r 之肋 3 7 相互間方向長度 m

(請先閱讀背面之注意事項再持本頁)

裝

訂

線

五、發明說明 (28)

係較對向電極 3 3 之寬度為窄，以及對向電極 3 3 之寬度較肋 3 7 相互間距離為窄，或於至少滿足一個之時，可減低放電室 3 9 之放電開始電壓。於此例中，電極露出部可被充分收容地加以構成。此係經由兩者配合偏移，防止放電開始電壓變動者。因此，對於對向電極，可將電極露出部之長度設定為大者。

然而，對向電極露出部 4 1 r 係較佳為自顯示面 1 1 a 之方向視得之狀態下，與顯示電極 1 3 重疊地（隱藏於顯示電極 1 3）地加以形成。

因此，電極露出部 4 1 r 之肋 3 7 相互間方向之大小 m 係於最大下，於肋 3 7 之中心間距離 f 以下，於 $50 \mu m$ （較此為狹窄時，無法降低放電開始電壓）以上，肋 3 7 之長度方向長 k_2 係於顯示電極 1 3 之寬度 W 以下，於 $50 \mu m$ （較此為狹窄時，無法降低放電開始電壓）以上地各別加以設定。

又，螢光層 4 1 之電極露出部 4 1 r 係如圖 1 6 A 及 1 6 B 所示，螢光層 4 1 之放電室 3 9 之內面側形成呈較對向電極 3 3 之露出部為大之定義的推拔狀即可。

然而，做為形成如圖 1 5、1 6 A 及 1 6 B 所示之電極露出部 4 1 r 的方法，於露出對向電極 3 3 之範圍，事先於塗佈螢光層 4 1 或堆積工程，例如將氟等之排水性之高材質預先塗布，可將螢光層 4 1 部分地加以排除。

如此地，將發光基板 3 1 之對向電極 3 3 之一部分，露出於放電室 3 9 內，或被覆對向電極 3 3 之螢光層 4 1

（請先閱讀背面之注意事項再於本頁）

裝

訂

線

五、發明說明 (29)

之厚度，經由部分地薄化，減低放電室 3 9 之放電開始電壓（施加於顯示電極 1 3 和對向電極 3 3 之間的電壓大小）。

圖 1 7 係顯示於圖 1 及 2 所示 P D P 1 未達述之面放電型之 P D P 中，對於放電室 3 9，施加於前面基板 1 1 之顯示電極 1 3 和發光基板 3 1 之對向電極 3 3 間的電壓和 X e 分壓的關係。

如圖 1 7 所示，經由將放電形式呈對向放電地，混合氣體中之 X e 分壓於約 7 9 % 以下之情形，可將放電開始電壓設定呈較 3 5 0 V 為低之電壓。因此，X e 之分壓最適值係減低放電開始電壓之覓點視之，以 1 5 % ~ 7 0 % 為佳。然而，同一條件之周知面放電型顯示裝置之放電開始電壓，係 X e 為 1 5 % 程度之時，超越 4 0 0 V 之故，較對向放電，需使用高耐壓之驅動元件。

圖 1 8 係於圖 1、2 A 及 2 B 所示之 P D P 1，顯示畫分各放電室 3 9 之障壁（肋）3 7 之高和發光效率之關係圖。然而，於圖 1 8 中，顯示發光效率之尺寸係任意之刻度。

如圖 1 8 所示，肋 3 7 之高和發光效率係如此實施例，將一對之電極，以所定間隔對向配置之對向放電方式時，略呈比例者。因此，為提升發光效率之觀點及減低各放電室 3 9 間之串訊，對於發光基板 3 1 和前面基板 1 1 之間之實效性間隔，肋 3 7 之高度係 7 0 % 以上者為佳，於此實施例中，令發光基板 3 1 和前面基板 1 1 間之實效性

（請先閱讀背面之注意事項再讀本頁）

裝

訂

線

五、發明說明 (30)

間隔和肋 3 7 之高度大致呈一致。然而，經由製造上之方便，於肋 3 7 和前面基板 1 1 之內面間，可容許產生少許之間隔。

圖 1 9 係有關示於圖 1、2 A 及 2 B 之 P D P 1 之放電室 3 9 的變形 2 2 例的概略截面圖。然而，於圖 9 之中，顯示經由加色混法的紅色顯示用之 R 螢光體（包含紅色成分之波長多產生之發光的螢光體）4 1 R、綠色顯示用之 G 螢光體（包含綠色成分之波長多產生之發光的螢光體）4 1 G 及藍色顯示用之 B 螢光體（包含藍色成分之波長多產生之發光的螢光體）4 1 B，則各堆積呈 5 μ m 程度之厚度的各放電室 3 9 R、3 9 G 及 3 9 B。

如使用圖 1、2 A 及 2 B 已加說明，於各放電室 3 9 R、3 9 G 及 3 9 B，於螢光層 4 1（螢光體 4 1 R、4 1 G 及 4 1 B）和介電質層 3 5 間，設置可視光反射層 4 3，可視光反射層 4 3 之厚度係供予根據設於對應放電室之螢光體 4 1 R、4 1 G 及 4 1 B 的發光特性所定義之特性厚度。

詳細而言，可視光反射層 4 3 之厚度係於發光紅色之放電室 3 9 R 中，設定呈 2 0 0 n m，發光綠色之放電室 3 9 G 中，設定呈 3 0 0 n m，發光藍色之放電室 3 9 B 中，設定呈 2 0 0 n m。

即，螢光體 4 1 R、4 1 G 及 4 1 B 之發光效率不同，而且除發光效率之外，對於顏色每個人的視感度亦不同之故，將放電室 3 9 輸出之光強度，需依各色加以設定。

（請先閱讀背面之注意事項再填本頁）

裝

訂

線

五、發明說明 (31)

爲此，將可視光反射層 4 3 之厚度，配合各放電室所發光之色設定呈最佳地，自顯示面 1 1 a 視之各色的亮度偏差收限於所定之範圍。然而綠 (G) 係視感度爲高之故，與其他顏色比較，略變化少許之亮度時，會變得較暗。爲此，如上所述，發光效率低之螢光體，即設於放射綠 (G) 之放電室 3 9 G 的背面反射層之厚度係較設於放射紅 (R) 及藍 (B) 之放電室 3 9 R、3 9 B 的背面反射膜，設定呈數倍程度之厚度。然而，可視光反射層 4 3 中，示於圖 1 5、1 6 A 及 1 6 B 之電極露出部 (4 1 p 或 4 1 q 或 4 1 r) 爲一體形成亦可。又，於此例中，對應前面基板 1 1 之肋範圍則黑化，例如塗布黑色塗料，由此提升顯示對比。但是，如上述實施例，將肋頂部黑化亦可，或考量黑色塗料之劣化，前面基板 1 1 和顯示電極 1 3 之間，或與介電質層 1 5 間，或前面基板 1 1 之觀察者側亦無妨。

圖 2 0 係顯示示於圖 1 9 之 P D P 1 之發光基板 3 1 之 2 9 / 之其他特徵的概略圖。然而，使用圖 2 0 說明以下之例係使用圖 1、2 A 及 2 B，包含與先前所說明構造相反之要素，最佳設定螢光體 4 1 R、4 1 G 及 4 1 B 的發光效率，或施加顯示電極 1 3 和對向電極 3 3 間的電壓及介電質層 1 5 之厚度，可做爲新的版本加以利用。

如圖 2 0 所示，設於各放電室 3 9 R、3 9 G 及 3 9 B 的螢光層 4 1，係配合各色之螢光體 4 1 R、4 1 G 及 4 1 B 之發光特性，變化螢光層 4 1 之厚度。

(請先閱讀背面之注意事項再填：本頁)

裝

訂

線

五、發明說明 (32)

詳細而言，螢光層 4 1 之螢光體厚度係於發光紅色之放電室 3 9 R 中，設定呈 $20 \mu m$ ，發光綠色之放電室 3 9 G 中，設定呈 $40 \mu m$ ，發光藍色之放電室 3 9 B 中，設定呈 $30 \mu m$ 。

又，提供於各放電室 3 9 (R、G、B) 的螢光層 4 1 R、4 1 G 及 4 1 B 係由包含 Mg O 之螢光體保護膜 4 5 加以被覆。然而，各放電室 3 9 之螢光層 4 1 的厚度係例如對應於紅色 (R) 之螢光層 4 1 R 的螢光體保護膜 4 5 R 設定呈 $50 nm$ ，對應於螢光層 4 1 G 的螢光體保護膜 4 5 G 設定呈 $30 nm$ ，對應於螢光層 4 1 B 的螢光體保護膜 4 5 B 設定呈 $40 nm$ 。然而，各螢光層 4 1 R、4 1 G 及 4 1 B 以及 Mg O 層 4 3 中，一體形成示於圖 1 1、1 2 A 及 1 2 B 的電極露出部 4 1 p、4 1 q、4 1 r 亦可。

如此，對於各放電室 3 9，於每欲發光供予不同之特性，均勻化對於各放電室 (色) 的放電開始電壓。

詳細而言，做為螢光體之特性，一般而言，厚度為薄者，經由降低分擔螢光體之電壓，可低設定放電開始電壓，又使用於保護層之 Mg O 係 2 次電子放出係數為大之故，藉由使保護膜變厚，可使放電開始電壓變低。

因此，將螢光體之種類和厚度及保護層之厚度設定呈最佳地，將發光對應各放電室之色光時之放電開始電壓之偏差，設定於所定之範圍。此係可易於將顯示畫像之驅動控制。

(請先閱讀背面之注意事項再於本頁)

裝

訂

線

五、發明說明(33)

圖 2 1 及圖 2 2 係顯示示於圖 1、2 A 及 2 B 的對向放電型之 P D P 之其他實施形態的概略圖。

圖 2 1 及圖 2 2 所示之 P D P 2 0 1 係具有對於將玻璃等，支持體之前面基板 2 1 1，和對前面基板 2 1 1，例如以 $200 \mu\text{m}$ 之間隔對向，產生對應顯示前面基板 1 1 之顯示光的可視光的及發光基板 2 3 1。

於前面基板 2 1 1 和發光基板 2 3 1 間，主放電氣體即 X e 和放電控制氣體即 N e，則例如呈 X e 分壓為 1 5 % 地，混合之紫外線放電用之混合氣體 5 1 則以所定壓力 P 加以植入。然而，X e 氣體分壓係使用圖 4，如先前所說明地，較佳為設定呈 1 5 % ~ 7 0 %。

面向於前面基板 2 1 1 之發光基板 2 3 1 側之面中，例如對於 I T O 等之可視光線之波長，經由透明材質加以形成，於 X 軸方向，延出複數條之顯示電極 2 1 3 則以所定間隔加以排列。於面向前面基板 2 1 1 之發光基板 2 3 1 側之面，設有設置呈被覆顯示電極 2 1 3 和前面基板 2 1 1 的介電質層 2 1 5。又，於面向前面基板 2 1 1 之發光基板 2 3 1 側之面，更且於正交顯示電極 2 1 3 之 Y 富方向，設置補助電極 2 2 1。然而，介電質層 2 1 5 係與使用圖 1、2 A 及 2 B 先前說明之介電質層 1 5 同樣之構成。

補助電極 2 2 1 係較使用顯示電極 2 1 3 之 I T O 等，使用反射率低之金屬材料、或於金屬堆積 I T O 之電極材料。

(請先閱讀背面之注意事項再
本頁)

裝

訂

線

五、發明說明 (34)

除去介電質層 2 1 5 之補助電極 2 2 1 的所有範圍中，將經由放電電漿所產生之紫外線，設置反射於發光基板 2 3 1 側之 UV 反射層 2 2 3。然而，UV 反射層 2 2 3 係與利用圖 1、2 A 及 2 B 所示之 P D P 1 的 UV 反射層 1 9 實質上為同一之介電質多層膜。

於 UV 反射層 2 2 3 上，形成例如含有 Mg O 或 Mg F₂ 的 Mg O 所成保護膜 2 2 5。然而，保護膜 2 2 5 係與利用於圖 1、2 A、2 B 所示之 P D P 1 的保護膜 1 7 實質上同一之構成，厚度係例如 4 0 n m 以下，較佳為設定於 2 0 n m。

對向發光基板 2 3 1 之前面基板 2 1 1 側之面中，向前面基板 2 1 1 之補助電極 2 2 1 平行方向（即 Y 軸方向）延出，於前面基板 2 1 1 之顯示電極 2 1 3 及補助電極 2 2 1 間，施加所定之電壓地，設置將於發光基板 2 3 1 和前面基板 2 1 1 間植入之混合氣體 5 1 放電之對向電極 2 3 3。然而，對向電極 2 3 3 係與利用於圖 1、2 A、2 B 所示之 P D P 1 的對向電極 3 3 實質上同一者。

對向電極 2 3 3 及面向發光基板 2 3 1 之前面基板 2 1 1 側之面被露出之所有範圍中，經由介電質層 2 3 5 和肋 2 3 7，形成放電室 2 3 9。然而，於放電室 2 3 9 之內壁，使用圖 1、2 A、2 B，設置與先前說明之 P D P 同樣的螢光層 2 4 1 和可視光反射層 2 4 3。

於螢光層 2 4 1 之可視光反射層 2 4 3 之內側，使用可發色 R（紅）、G（綠）及 B（藍）之各色，供予不同

（請先閱讀背面之注意事項再於本頁）

裝

訂

線

五、發明說明 (35)

發光特性之球狀螢光體 2 4 1 R、2 4 1 G 及 2 4 1 B。

螢光層 2 4 1 係將形成呈平均粒徑 $3 \mu\text{m}$ 以下，較佳為 $2 \mu\text{m}$ 以下，更佳為 $1 \mu\text{m}$ 以下之球形的複數球狀螢光體，例如堆積 $5 \mu\text{m}$ 之厚度者。又，將彩色畫像顯示可能地，於每放電室 2 3 9，可發色 R（紅）、G（綠）及 B（藍）之各色地，使用不同發光特性之球狀螢光體 2 4 1 R、2 4 1 G 及 2 4 1 B。

螢光層 2 4 1 係經由至少包含 MgO 之螢光層保護膜 2 4 5 加以被覆。螢光層保護膜 2 4 5 係將構成各螢光層之球狀螢光體 2 4 1 R、2 4 1 G 及 2 4 1 B，自於放電室 2 3 9 產生之放電電漿加以保護，供予可透過可視光之特性。於此實施例中，與上述同樣地，於各色變化螢光層膜厚或螢光層保護膜之膜厚為有效者。

圖 2 3 係於示於圖 2 1 及 2 2 之 P D P 2 0 1，顯示畫像之驅動電路的例的方塊圖。

如圖 2 3 所示，於 P D P 2 0 1，連接列（X 軸方向）驅動電路 3 0 1、行（Y 軸方向）驅動電路 3 0 3、於補助電極 2 2 1 供予所定電壓的補助電極驅動電路 3 0 5 及圖框記憶體 3 0 7。然而各列驅動電路 3 0 1、行驅動電路 3 0 3 及圖框記憶體 3 0 7 係與使用圖 3 之先前說明對應之電路，實質上為同一構成。

列驅動電路 3 0 1 以及行驅動電路 3 0 3 係根據同知之副場法，於每分割所定數之複數副場，將自列驅動電路 3 0 1 及行驅動電路 3 0 3 之顯示用放電電壓，施加於各

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (36)

放電室 2 3 9。詳細而言，於前面基板 2 1 1 之顯示電極 2 1 3 和彩色濾光片 2 1 間，於圖 2 2 模式地加以顯示地，誘發第 1 之放電即初期化放電。由此，各放電室 2 3 9 之放電氣體被電離，接著與對向電極 2 3 3 間之寫入放電，及將維持放電以低電極間電壓加以開始〔放電開始則變得容易〕。又，先於畫像顯示用寫入放電，經由初期化放電，初期化全放電室 2 3 9 內，達到各放電室 2 3 9 中之初期條件，提升全顯示範圍之控制性的提升。

然而，於主控制電路 3 1 1，與使用圖 3 說明者相同地，連接有記憶於 P D P 2 0 1 之固有驅動條件及控制資料等之 R O M (程式記憶體) 3 1 3、產生基本時脈之基本時脈產生電路 3 1 5，產生基板時脈之基板時脈產生電路 3 1 5，產生收容於圖框記憶體 3 0 7 之畫像信號和為取得垂直方向之同步的垂直同步信號 V - s y n c 的垂直同步信號產生電路 3 1 7，產生收容於圖框記憶體 3 0 7 之畫像信號和為取得水平方向之同步之水平同步信號 H - s y n c 的水平同步信號產生電路 3 1 9 等的周知畫像顯示用電路群。

圖 2 4 係顯示圖 2 1 及圖 2 2 所示 P D P 2 0 1 之變形例者，於設於表面基板 2 1 1 的補助電極 2 2 1 之顯示面 2 1 1 a 側之面，經由黑色油墨等所提供之掩罩構件 2 2 1 a，與補助電極 2 2 1 呈一體或堆積於補助電極 2 2 1 為特徵者。

根據此構成，可抑制令前面基板 2 1 1 自顯示面

(請先閱讀背面之注意事項再行爲本頁)

裝

訂

線

五、發明說明 (37)

2 1 1 a 側視得之情形所產生亂反射即自前面基板 2 1 1 之顯示面 2 1 1 a 側，向發光基板 2 3 1 側入射之光則經由補助電極 2 2 1 亂反射，回歸至顯示面 2 1 1 a 側，可減低非放電時即黑畫面之暗亮度。由此，將黑畫面之顯示（黑色），實現地再現。又，於顯示電極 2 1 3 和補助電極 2 2 1 間，經由施加電壓之初期化放電所產生之些微發光，自顯示面 2 1 1 a 之側，提升暗對比。

圖 2 5 係將與圖 1、2 A 及 2 B、圖 2 1 及 2 2 所示對向電極型式另一面放電（顯示電極為排列於同一面）型式之 P D P 實施形態，取出 1 畫素，做為截面圖的概略圖。圖 2 5 中，為使易於理解，對於前面基板 4 1 1，將發光基板 4 3 1 旋轉 9 0 度。

如圖 2 5 所示，P D P 4 0 1 係具有延出至第 1 方向（X 軸方向）的第 1 之電極（X 顯示電極）4 1 3 a 和於第 1 之電極 4 1 3 a 排列呈約平行的第 2 之電極（Y 顯示電極）4 1 3 b 則形成於用一面的前面基板 4 1 1，和設於對向於前面基板 4 1 1 側，對於前面基板 4 1 1，以所定間隔對向之發光基板 4 3 1。

面向於第 1 之電極 4 1 3 a、第 2 之電極 4 1 3 b 之發光基板 4 3 1 側，例如包含 M g O，設置被覆各電極 4 1 3 a 及 4 1 3 b 和前面基板 4 1 1 之露出部分的介電質層 4 1 5。

為介電質層 4 1 5，將兩電極 4 1 3 a、4 1 3 b，於前面基板 4 1 1 之顯示面 4 1 1 a 視之的情形，於各電

（請先閱讀背面之注意事項再於本頁）

裝

訂

線

五、發明說明(38)

極 4 1 3 a、4 1 3 b 之陰影部分及該附近，設置阻止經由放電電漿所產生之離子到達各電極 4 1 3 a、4 1 3 b 的保護膜 4 1 7 a、4 1 7 b。然而，保護膜 4 1 7 a 及 4 1 7 b 與利用示於圖 1、2 A、2 B 的 P D P 1 的保護膜 1 7 實質上同一之構成，例如形成於厚 1 0 0 n m 以上之 5 0 0 n m。

又，曝露介電質層 4 1 5 之部分（未形成保護膜 4 1 7 a 及 4 1 7 b 的範圍），係將經由放電所產生之紫外線，形成反射至發光基板 4 3 1 側之 U V 反射層 4 1 9。然而，U V 反射層 4 1 9 係與利用示於圖 1、2 A 及 2 B 之 P D P 1 的 U V 反射層 1 9，實質上同一之介電質多層膜者。

與發光基板 4 3 1 之前面基板 4 1 1 對向之側面，延出於與第 1 及第 2 之電極 4 1 3 a、4 1 3 b 的正交方向（Y 軸方向）的位址電極 4 3 3（R、G 以及 B），根據要求於 P D P 4 0 1 之解析度所規定之間隔加以排列。然而，位址電極 4 3 3 係利用示於圖 1、2 A 及 2 B 之 P D P 1 的對向電極 3 3 的構成。

各位址電極 4 3 3（R、G 及 B）係於第 1 及第 2 之電極 4 1 3 a、4 1 3 b，先於施加所定電壓的放電，經由介電質層 4 3 5 和肋 4 3 7 區分之各個放電室 4 3 9，引起預備放電的同時，為畫像顯示，以第 1 及第 2 之電極 4 1 3 a、4 1 3 b 之放電，自植入發光基板 4 3 1 和前面基板 4 1 1 間的混合氣體 5 1，特定產生紫外線的放電

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (39)

室 4 3 9 地被利用。然而，位址電極 4 3 3 係或配合各畫素欲顯示之顯示色 (R 、 G 、 B 之任一者) ，於 1 畫素準備 3 條。

於放電室 4 3 9 內壁中，形成可視光反射層 4 4 3 及經由產生 X e 之紫外線所激勵放射可視光之螢光層 4 4 1 。然而，螢光層 4 4 1 係與已說明之其他 P D P 之例同樣地，經由例如包含 M g O 和 M g F₂ 之螢光體保護膜 4 4 5 所被覆。

如此地，於顯示電極 (第 1 及第 2 電極) 排列於同一面的 P D P 4 0 1 中，於第 1 及第 2 之電極 4 1 3 a 、 4 1 3 b 及位址電極 4 3 3 ，提供初期化放電、寫入放電及維持放電的消除脈衝、寫入脈衝及維持脈衝則以所定時間加以施加。

圖 2 6 係顯示設於先前所說明之對向電極型 P D P 或顯示電極排列於同一面之型式之 P D P 之外的顯示電極畫分放電室的肋內的阻隔肋型之 P D P 的概略截面圖。

如圖 2 6 所示，放電型顯示裝置 5 0 1 係於具有顯示面 5 1 1 A 的前面基板 5 1 1 ，例如以 2 0 0 μ m 之間隔對向之對向電極 5 3 1 之間，將主放電氣體之 X e 和放電控制氣體之 N e ，例如呈 X e 分壓為 1 5 % 地，將混合之紫外線放電用之混合氣體 5 1 則以所定壓力 P 加以植入。

於與前面基板 5 1 1 之對向基板 5 3 1 對向之側面，向第 1 方向延出之位址電極 5 2 3 ，則以所定間隔排列複數條。然而，位址電極 5 2 3 係透過可視光之透明電極。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(40)

面向位址電極 5 2 3 之對向基板 5 3 1 側之面中，例如包含 MgO，除去藉由各位址電極 5 2 3 及位址電極 5 2 3 之附近定義的範圍之範圍，即被覆露出未形成位址電極 5 2 3 的表面基板 5 1 1 的部分之介電質層 5 1 5。然而，介電質層 5 1 5 係例如形成呈厚 100 nm 以上。

面向介電質層 5 1 5 之對向基板 5 3 1 側中，將各位址電極 5 2 3 自前面基板 5 1 1 之前面基板 5 1 1 之顯示面 5 1 1 a 視我之情形中，於各電極 5 2 3 之陰影部分及該附近，設置阻止由放電電漿所產生離子到達各電極 5 2 3 的保護膜 5 1 7。然而保護膜 5 1 7 係與先前說明之其他 PDP 之保護膜，實質上呈同一構成，例如形成於厚度 100 nm 以上。

又，未形成位址電極 5 2 3 之部分，即露出介電質層 5 1 5 之範圍中，設置將經由放電所產生紫外線向對向基板 5 3 1 反射之 UV 反射層 5 1 9。

於對向基板 5 3 1 中，向正交延出前面基板 5 1 1 之位址電極 5 2 3 的第 1 方向的第 2 方向（Y 軸方向）延出的同時，自對向基板 5 3 1 向前面基板 5 1 1，形成自對向基板 5 3 1 呈略垂直延出之複數之肋 5 3 7。然而，經由 2 個肋 5 3 7 和對向基板 5 3 1 畫分之範圍係於前面基板 5 1 1 之間呈放電室 5 3 9。

為放電室 5 3 9 之內壁，位於肋 5 3 7 之高度方向略中央或對向基板 5 3 1 側的所定位置，於各放電室 5 3 9 內，設置相互朝向排列之第 1 電極及第 2 電極（顯

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明(41)

示電極) 5 5 1 a、5 5 1 b。

放電室 5 3 9 之內側，即相互朝向之 2 個電極 5 5 1 a 及 5 5 1 b 排列的 2 個肋 5 3 7 和面向對向基板 5 3 1 之前面基板 5 1 1 之側面所包圍之部分中，與其他已說明之其他顯示裝置同樣地，可視光反射層 5 4 3，或於反射層 5 4 3 之內側，經由 X e 產生之紫外線激勵，放射可視光之螢光層 5 4 1，以各所定厚度加以形成。

如此地，顯示電極(第 1 及第 2 之電極)則於肋一體設置的 P D P 5 0 1 中，於第 1、第 2 之顯示電極 5 5 1 a、5 5 1 b 及(前面電極 5 1 1 側)位址電極 5 2 3，提供初期化放電、寫入放電及維持放電的消除脈衝、寫入脈衝及維持脈衝則以所定時間加以施加。

圖 2 7 A 及 2 7 B 係顯示更不同於設於先前所說明之對向電極型 P D P 或顯示電極排列於同一面之型式之 P D P、顯示電極設置於肋型式之 P D P，設置第 4 之電極的 P D P 的概略圖。

如圖 2 7 A 及 2 7 B 所示，P D P 6 0 1 係對可視光線之波長，以透明材質加以形成，於第 1 方向延出 5 斤定條數之第 1 電極(X 顯示電極) 6 1 3 a，與第 1 電極 6 1 3 a 平行排列之第 2 電極(Y 顯示電極) 6 1 3 b 及設於各電極更平行排列之插入電極(第 4 電極) 6 2 5 的前面基板 6 1 1 和於前面基板 6 1 1 以所定間隔對向之發光基板 6 3 1。然而，於兩基板間，主放電氣體之 X e 和放電控制氣體之 N e 則例如呈 X e 分壓為 1 5 % 地，將混

(請先閱讀背面之注意事項再為本頁)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明(42)

合之紫外線放電用之混合氣體 5 1 則以所定壓力 P 加以植入。又，面向第 1 電極 6 1 3 a、第 2 電極 6 1 3 b 及起動電極 6 2 5 之發光基板 6 3 1 側中，介電質層 6 1 5 又於包含 MgO，被覆該電極 6 1 3 a、6 1 3 b 及 6 2 5 的保護層 6 1 7 a、6 1 7 b 及 6 1 7 c。然而，保護層 6 1 7 a、6 1 7 b 及 6 1 7 c 係例如形成呈厚 100 nm 以上。又，介電質層 6 1 5 曝露之部分（未形成前面基板 6 1 1 之各電極 6 1 3 a、6 1 3 b 及 6 2 5 之範圍）係設置 UV 反射層 6 1 9。

於與發光基板 6 3 1 之前面基板 6 1 1 之對向之側面，於正交第 1 電極 6 1 3 a 和第 2 電極 6 1 3 b 及起動電極 6 2 5 的方向，延出所定條數，於各電極 6 1 3 a 及 6 1 3 b，先於施加所定電壓之放電，與起動電極 6 2 5 間，執行預備放電的同時，為畫像顯示之兩電極 6 1 3 a 和 6 1 3 b 的放電，形成為特定自植入於對向基板 6 3 1 和前面基板 6 1 1 間的混合氣體 5 1 產生紫外線的放電室 6 3 9 的位址電極 6 3 3。然而，位址電極 6 3 3 係例如與對向電極型 PDP 之對向電極（設於對向基板之電極）實質上呈同一構成者。

於如此附上第 4 電極的 PDP 6 0 1 中，於第 1 及第 2 之顯示電極 6 1 3 a、6 1 3 b 及位址電極 6 3 3，提供寫入放電及維持放電的消除脈衝、寫入脈衝及維持脈衝則以所定時間加以施加。然而，先於對各顯示電極之寫入放電之施加，於起動電極 6 2 5 和位址電極 6 3 3 間，當

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明(43)

然可執行預備放電及初期化放電。

圖 2 8、2 9 A 及 2 9 B 係顯示與先前所逆明形態之 P D P 不同之實施形態的概略圖。

如圖 2 8、2 9 A 及 2 9 B 所示，P D P 7 0 1 係對具有顯示面 7 1 1 a 之前面基板 7 1 1 而言，例如於 2 0 0 μ m 之間隔，於對向之發光基板 7 3 1 間，主放電氣體之 X e 和放電控制氣體之 N e 則例如呈 X e 分壓為 1 5 % 地，將混合之紫外線放電用之混合氣體 5 1 則以所定壓力 P 加以植入。

與前面基板 7 1 1 之發光基板 7 3 1 面對之側之面中，於 X 軸方向以所定間隔，排列複數條延出之顯示電極 7 1 3、與顯示電極 7 1 3 平行排列之補助電極 7 2 7。然而，於補助電極 7 2 7 之顯示面 7 1 1 a 側，設置經由黑色墨水等提供之掩罩構件 7 2 7 a。

顯示電極 7 1 3 及補助電極 7 2 7 係經由介電質層 7 1 5 加以被覆。然而，於介電質層 7 1 5 上，U V 反射層 7 1 9 及保護層 7 1 7 則被順序堆積，自於放電時所產生之離子，保護顯示電極 7 1 3 及補助電極 7 2 7。

發光基板 7 3 1 之對向電極 7 3 3 係可顯示彩色畫像之故，1 畫素中，R (紅) 顯示用、G (綠) 顯示用及 B (藍) 顯示用的 3 條，以所定間隔加以配置，經由介電質層 7 3 5，自自放電時所產生之離子加以保護。然而，延出各對向電極 7 3 3 之方向中，與各對向電極平行地，且以所定間隔加以排列，設置形成放電室 7 3 9 的複數間隔

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (44)

(助) 7 3 7 。

於放電室 7 3 9 內壁中，經由產生 X e 之紫外線所激勵放射可視光之螢光層 7 4 1 則於放電室 7 3 9 之內壁和螢光層 7 4 1 間，將螢光層 4 1 所產生之可視光，各形成向前面基板 7 1 1 加以反射之可視光反射層 7 4 3。然而，螢光層 7 4 1 係經由包含例如 M g O 和 M g F₂ 的螢光層保護層 7 4 5 加以被覆。

如此型式之 P D P 7 0 1 中，經由與圖 3 所示同樣之驅動電路，於顯示電極 7 1 3、補助電極 7 2 7 及對向電極 7 3 3，提供初期化放電、寫入放電及維持放電的消除脈衝、寫入脈衝及維持脈衝，以所定時間加以施加。然而，於圖 2 3 所示之顯示裝置 7 0 1 中，補助電極 7 2 7 係如周知之面放電型 P D P，與顯示電極 7 1 3 平行，即正交對向電極 7 3 3 地加以排列之故，如圖 2 5 B 所示，初期化放電（消除脈衝之放電）係提供於前面基板 7 1 1 之附近。由此，壁電荷係不呈 0，寫入脈衝之寫入開始（放電開始）及維持脈衝的維持放電則經由低電壓達成。

圖 3 0 係顯示與先前說明之形態的 P D P 不同之實施形態的概略圖。

如圖 3 0 所示，於 P D P 8 0 1，於與前面基板 8 1 1 之顯示面 8 1 1 a 相反側之面，排列向 X 軸方向延出之顯示電極 8 1 3、被覆顯示電極 8 1 3 和前面基板 8 1 1 的介電質層 8 1 5、於介電質層 8 1 5 內以所定間隔加以排列，沿 Y 軸方向延出之複數高阻抗體 8 2 9，被

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明(45)

覆高阻抗體 8 2 9 及介電質層 8 1 5 的 UV 反射層 8 1 9 及保護膜 8 1 7。然而，對向電極 8 3 1 係與已說明之對向電極型式 P D P (圖 2 A、2 2 或 2 5 等) 呈千實質上同一之構成。

高阻抗體 8 2 9 係於放電室 8 3 9，較肋 8 3 7，接近於對向電極 8 3 3 的位置中，自前面基板 8 1 1 之顯示面 8 1 1 a 方向視之的狀態下，重合設於放電室 8 3 9 內之螢光層 8 4 1 的 Y 軸方向之範圍加以定位。即，高阻抗體 8 2 9 係於自顯示面 8 1 1 a 側所視之狀態，被覆肋 8 3 7 之一部分地加以排列。

圖 3 0 所示型式之 P D P 8 0 1 係增大殘留於被覆顯示電極 8 1 3 的介電質層 8 1 5 的壁電荷 (表面電荷) 消失之時間，放電終了後，將一定時間，之前的放電狀態加以記憶者。

即，將經由壁電荷提供之電位差呈 V_w 、令施加於顯示電極 8 1 3 和對向電極 8 3 3 間的施加電壓呈 V_c ，將放電開始電壓呈 V_b 時，滿足

$$V_c + V_w \geq V_b, V_c < V_b \text{ 地}$$

經由設定各電壓，將殘留壁電荷之放電室點燈之時間，延長一定時間。

然而，蓄積於被覆顯示電極 8 1 3 的介電質層 8 1 5 的壁電荷之量係經由介電質層 8 1 5 之表面的擴散或荷電粒子的結合，經過時間的同時，為衰減之 V_w 有無法達到預定大小之情形之故，需提高設定。此時，可預料壁電荷

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(46)

之矽留時間即記憶體機能之寬裕會變大。

於另一方面，可將施加電壓 V_c 設定呈低。又可確保記憶體機能之寬裕，安定驅動控制。

圖 3 1 A 及 3 1 B 係顯示示於圖 3 0 之型式之 P D P 的變形例的概略圖。

如圖 3 1 A 及 3 1 B 所示，於 P D P 9 0 1，在於與前面基板 9 1 1 之顯示面 9 1 1 a 相反側之面，被覆向 X 軸方向（第 1 之方向）延出之顯示電極 9 1 3、被覆顯示電極 9 1 3 及前面基板 9 1 1 的介電質層 9 1 5，與挾著介電質層 9 1 5 之顯示電極 9 1 3 略平行（Z 軸方向）排列，且與顯示電極 9 1 3 供予略相等之寬度（Y 軸方向）的前面基板側帶型介電質 9 5 1、被覆帶狀介電質 9 5 1 及介電質層 9 1 5 的 UV 反射層 9 1 9 及保護膜 9 1 7 則依所定順序加以排列。

帶型介電質 9 5 1 之介電率係較構成介電質層 9 1 5 之介電質之介電率，較佳係設定呈 1 0 倍程度。即，帶型介電質 9 5 1 係較使用於介電質層 9 1 5 之介電質，由具有 1 0 倍程度之介電率的介電材料所構成。

又，於對向電極 9 3 1，向 Y 軸方向延出之對向電極 9 3 3，被覆對向電極 9 3 3 及對向電極 9 3 1 地設置之介電質層 9 3 5，與挾著介電質層 9 3 5 之顯示電極 9 3 3 略平行（Y 軸方向）排列，且與顯示電極 9 3 3 供予略相等之寬度（X 軸方向）的對向電極側帶型介電質 9 5 3。然而，對向基板側帶型介電質 9 5 3 係經由可視

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(47)

光反射層 9 4 3 或未圖示之保護膜加以被覆，於各放電室 9 3 9 內，經由螢光層 9 4 1 加以密閉。又，對向電極側帶型介電質 9 5 3 係較使用於介電質層 9 3 5 之介電質，由具有 1 0 倍程度之介電率的介電材料所構成。

於圖 3 1 A 及 3 1 B 所示形態之 P D P 9 0 1 中，介電率明顯不同之介電質臨界面，即於介電質層 9 1 5 和（前面基板側）帶狀介電質 9 5 1 及對向電極側帶型介電質 9 5 3 和介電質層介電質層 9 3 5 之臨界面，可容易激勵電荷之故，可使放電後之殘留壁電荷的大小 V_w 變大。由此，可使電極間施加電壓 V_c 變小。又，臨界面之電荷係不與氣體空間之荷電粒子結合之故，可令殘留電荷之殘留時間於所定範圍延長。

圖 3 2 A 及 3 2 B 係顯示如圖 3 0 所示形態之 P D P 之另外變形例的概略圖。

如圖 3 2 A 及 3 2 B 所示，於 P D P 1 0 0 1 中，於與前面基板 1 0 1 1 之顯示面 1 0 1 1 a 相反側之面，向 X 軸方向延出之對向電極 1 0 3 3，被覆對向電極 1 0 3 3 及對向電極 1 0 1 1 之介電質層 1 0 3 5，與挾著介電質層 1 0 3 5 之顯示電極 1 0 3 3 略平行排列，且與顯示電極 1 0 3 3 供予略相等之寬度（Y 軸方向）的複數之前面基板側補助電極 1 0 7 1、被覆補助電極 1 0 7 1 及介電質層 1 0 1 5 的 UV 反射層 1 0 1 9 及保護膜 1 0 1 7 加以排列。然而，對向電極 1 0 3 1 係與已說明之對向電極型式 P D P（圖 2 A、2 2 或 2 5 等）實

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明(48)

質上同一之構成。

根據此構成時，經由前面基板側補助電極 1071 產生預備放電之故，可將施加電壓設定為低。

圖 33 係顯示圖 30 所示形態之 PDP 之更為其他之變形例的概略圖。

如圖 33 所示，於 PDP 1101 中，於與前面基板 1111 之顯示面 1111a 相反側之面，設定向與向 X 軸方向延出之顯示電極 1113 正交之 Y 軸方向延出之高介電率部構件固定 1181，及被覆顯示電極 1113 和高介電率部構件固定 1181 和前面基板 1111 的介電質層 1115。然而，於介電質層 1115，依需要附加保護膜 1117 和 UV 反射層 1119。又，對向電極 1131 係與已說明之對向電極型式 PDP (圖 2A、22 或 25 等) 實質上同一之構成。

於圖 33 所示型式之 PDP 1101 中，包含高介電率部構件 1181 的前面基板 1111 之附近的電場會變強。由此，可將放電開始電壓設定為低。因此，與先前之其他例同樣地，可將電極間施加電壓 V_c 變小，或安定驅動控制。

圖 34A 及 34B 係示於圖 1、2A 及 2B、21、2A 及 22B、28、29A 及 29B、30、31A 及 31B、32A 及 32B 及 33 等所示種種形態之 PDP 的另外實施形態之例的概略圖。

如圖 34A 及 34B 所示，於 PDP 1201 中，於

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (49)

與前面基板 1 2 1 1 之顯示面 1 2 1 1 a 相反側之面，設定向與向 X 軸方向延出之顯示電極 1 2 1 3，被覆顯示電極 1 2 1 3 和基板 1 2 1 1 的介電質層 1 2 1 5。又，顯示電極 1 2 1 3 之寬度（Y 軸方向）係與介電質層 1 2 1 5 厚度（Z 軸方向）略相等大小地加以設定。即，顯示電極 1 2 1 3 之寬度係較先前說明之多型式之 P D P 被加以窄狹定義。然而，於介電質層 1 2 1 5 中，U V 反射層 1 2 1 9 及保護膜 1 2 1 7 以所定位置關係加以排列。

於對向電極 1 2 3 1，向 Y 軸方向延出之對向電極 1 2 3 3，被覆對向電極 1 2 3 3 及對向電極 1 2 3 1 地設置之介電質層 1 2 3 5，堆積呈所定厚度。然而，經由肋 1 2 3 7 分割之各放電室 1 2 3 9 之一部分的對向電極 1 2 3 1 的部分中，設置經由與使用於前面基板 1 2 1 1 的保護膜 1 2 1 7 的同一材質所提供之保護膜 1 2 5 5。又，對向電極 1 2 3 3 之寬度（X 軸方向）係設定呈與介電質層 1 2 3 5 之厚度（Z 軸方向）略相等之大小。即，對向電極 1 2 3 3 之寬度係較先前逆明之許多型式之 P D P 被狹窄地定義。

圖 3 4 A 及 3 4 B 所示之型式的 P D P 中，顯示電極 1 2 1 3 及對向電極 1 2 3 3 之寬度被狹窄形成之故，可減低前面基板 1 2 1 1 和對向電極 1 2 3 1 間之實效靜電容量。由此，可將要求於對向電極 1 2 3 1 和前面基板 1 2 1 1 間之靜電容量之充電及放電的突入電流的大小變

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (50)

小。因此，減低脈衝電壓施加時之突入電流的大小及消耗電力。

然而，圖 3 4 A 及 3 4 B 所示之 P D P 中，寫入圖像者係相當於向顯示電極之壁電荷之蓄積之故，提供要求之壁電荷電位差 V_w 的壁電荷量，係經由減少電壓面積之手法加以減低。因此，可縮短為蓄積壁電荷所需之放電維持時間。此結果，可使使用於畫像寫入的脈衝電壓之脈衝時間變短。此係例如伴隨高解析度化及大面積化，增大掃描線數（肋及放電室數）之時，有益於減低畫像之寫入時間。

然而，做為脈衝時間（脈衝寬度）之一例，既已說明地，包含脈衝之上升時間，設定略 2 盜以下。

又，將放電用混合氣體中之離子之漂移速度呈 v_d ，將前面基板 1 2 1 1 和對向電極 1 2 3 1 間之距離呈 l 時，將寫入脈衝或維持脈衝之脈衝間隔即供給下個脈衝的時間，呈至少 l / v_d 以上者為佳。因此，脈衝時間（脈衝寬度）係令負荷比呈 1 : 1 時，同樣地設定呈 l / v_d 。

圖 3 5 係例如使用圖 3 所示之驅動電路，於過灼所說明之各種形態的 P D P 中，於各畫素，說明將寫入畫像之寫入脈衝及消除顯示畫像之消除脈衝之例的概略圖。

於圖 3 5 所示之寫入序列中，做為寫入脈衝於前面基板施加負極性之（寫入）脈衝，於所定時間之間，將正極性及負極性之維持脈衝，於同基板交互供給顯示畫像，於 1 序列之終了時，於前述基板施加正極性之消除脈衝為特

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (51)

徵者。然而，於圖 3 5 所示寫入序列中，對向基板係呈接地者。

即，如圖 3 5 所示，將寫入脈衝呈負極性地，將寫入脈衝之大小（電壓）設定為低。由此，於每 1 次之寫入序列之終了時，經由施加消除脈衝，不需周知之顯示裝置廣為利用之全面點燈之行程，可排列各放電室之殘存電荷之初期狀態。又，經由使用消除脈衝，改善暗亮度及暗對比。

詳細而言，於先前說明之種種型式之 P D P 中，與前面基板之顯示面對向側之面，即於對向基板，面向於放電室側之面，則設置包含 Mg O 等之保護膜，又，對向基板之前面基板側之面，設置被覆包含 Mg O 等之保護膜和保護膜的螢光層，2 次電子放出係數大之 Mg O 位於前面之前面基板側，經由低電壓開始放電。即，例如比較於前面基板施加負極性之時，和於對向基板施加負極之時，於前面基板施加負極性之時，可令放電開始電壓降低。

然而，消除脈衝係排列全放電室之電荷之初期狀之之故，經由有效之全國點燈之影響，有益於改善下降暗亮度及暗對比的現象。

圖 3 6 係說明示於圖 3 5 之寫入及消除序列的另外實施形態的時間圖。

如圖 3 6 所示，本件申請之寫入序列中，做為寫入脈衝，於對向基板施加正極性之（寫入）脈衝，於所定時間之間，於前面基板供給正極性及負極性之交互維持脈衝，

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (52)

顯示畫像，於 1 序列終了時，於對向基板施加正極性之消除脈衝為特徵者。

根據圖 3 6 所示之驅動方法，將畫像為顯示使用之寫入脈衝和維持脈衝則分割呈前面基板及對向基板加以供稱，做為驅動器可減低需要之半導體元件之數。

然而，消除脈衝係於圖 3 5 中亦有說明，不需周知之顯示裝置廣為利用之全面點燈之行程，可排列各放電室之殘存電荷之初期狀態，而且，有利於改善暗亮度及暗對比。

圖 3 7 係說明使用圖 3 5 說明之畫像之寫入及消除之序列的其他例的時間圖。

於圖 3 7 所示序列中，做為寫入脈衝，於對向基板施加正極性之（寫入）脈衝，於前面基板及對向基板，於所定時間之間，持續供給正極性之維持脈衝，於 1 序列終了時，於前面基板施加負極性之消除脈衝為特徵者。

詳細而言，維持脈衝 V_s 係通常滿足

$$V_s + V_w \geq V_b, V_c < V_b$$

V_w ：壁電荷之大小

V_b ：放電開始電壓

V_c ：基板間電位差

加以設定，示於圖 3 7 之寫入序列特徵之消除脈衝 V_e 被施加之時，壁電荷 V_w 之大小呈「0」之故，做為接著要求之寫入脈衝 V_o 之大小，

變化為 $V_o = V_b$ 。

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (53)

爲此，施加消除脈衝 V_e 之後之滿足

$$V_s + V_w' < V_b$$

壁電荷 V_w' 被殘留地，需設定消除脈衝 V_e 之大小。

即，將消除脈衝 V_e 之極性經由呈負極性地，將接著要求之寫入脈衝 V_o ，低至

$$V_o = V_b - V_w'。$$

又，滿足此關係之時，不會損及各放電室之（壁電荷）的記憶體機能。

圖 3 8 係說明圖 3 5 至 3 7 所示適用寫入序列的寫入脈衝之一例的概略圖。

如圖 3 8 所示，寫入脈衝係於約 1 盜之第 1 脈衝上昇時間之間，經由第 1 上昇部至維持電壓 V_s 程度的大小，脈衝被提升，較第 1 脈衝上昇時間爲短之 100 ns 的第 2 脈衝上昇時間之期間，經由第 2 之上昇部，至放電開始電壓 V_b 上昇。

因此，如圖 3 8 所示，經由緩和脈衝波形之上昇（設置第 1 之上昇部），可使對於基板間之靜電容量的突入電流變小。然而，第 2 上昇部係；由可急速上昇之故，對於放電特性不會產生影響。

圖 3 9 係說明可適用示於圖 3 5 至 3 7 的寫入序列的寫入脈衝之一例概略圖。又，圖 4 0 係說明提供示於圖 3 9 之脈衝的脈衝生成電路之一例的概略圖。

如圖 3 9 所示，寫入脈衝係減低突入電流之大小，於放電開始之前，電壓則呈急遽上升之構成。

（請先閱讀背面之注意事項再爲本頁）

裝

訂

線

五、發明說明 (54)

詳細而言，如圖 4 0 所示，經由基板間靜電容量 C 和電路阻抗 R_0 及第 1 之開關 S 1 之內部阻抗 R_1 和電感 L_1 的直列振動，寫入脈衝則上昇。然而，電壓之變化以時間微分之 $d v / d t$ 的最大處，將開關 S 切換為第 2 之開關 S 2，將維持電壓以開關 S 2 之內部阻抗 R_2 及基板間靜電容量 C 和電路阻抗 R_0 加以分壓。然而此時，經由開關 S 1 提供之電壓 V_1 和開關 S 2 所分壓的電壓 V_2 ，定義呈 $V_1 = V_2$ 之關係。

即，如圖 4 0 所示經由使用脈衝生成電路，控制（寫入）脈衝之突入電流之大小，可提供上昇時間之短脈衝。然而，使用圖 4 0 所示之脈衝生成電路，可急峻設定寫入脈衝之放電開始前之上昇特性。又，由此，提升放電效率。

圖 4 1 係顯示示於圖 3 9 之寫入脈衝之其他例的概略圖。又，圖 4 2 係說明生成示於圖 4 1 之脈衝的脈衝生成電路之一例的概略圖。

如圖 4 1 所示，寫入脈衝係於上昇之時，抑制稍早時期之突入電流，於放電終了時之基板間靜電容量的下降（放電）時之放電特性呈緩慢形成。

詳細而言，如圖 4 2 所示，經由基板間靜電容量 C 和電路阻抗 R_0 及第 1 之開關 S 1 之內部阻抗 R_1 和電感 L_1 的直列振動，上昇寫入脈衝。又，維持電壓係以開關 S 3 之內部阻抗 R_3 及基板間靜電容量 C 和電路阻抗 R_0 加以分壓。然而，經由開關 S 2 之內部阻抗 R_2 及基板間

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (55)

靜電容量 C 和電路阻抗 R_o，藉由提供之直列振動，電壓被衰減。此例中，經由各開關提供之電壓 V₁、V₂ 及 V₃ 中，有 $2V_1 = 2V_2 = V_3$ 之關係。

即，經由使用圖 4 2 所示之脈衝生成電路，可急遽維持脈衝之上昇，可將下降趨緩，緩和放電時之放電特性。然而，圖 4 2 所示脈衝生成電路之充電及放電時之消耗電力 W 係以

$$W = (\pi V^2 / 8) \times \sqrt{(C/L)}$$

$$L = 4L1$$

加以供給之故，下降時之消耗電力係較上昇時，可減低 1 / 2。

圖 4 3 係顯示使用示於圖 4 2 之脈衝生成電路，可更減低消耗電力的寫入序列例的概略圖。

如圖 4 3 所示，寫入脈衝係於第 1 脈衝上昇時間 100 ns，經由第 1 之上昇部，上昇至第 1 之大小，於第 1 之脈衝上昇時間和同程度之第 2 脈衝上昇時間 100 ns 秒，經由第 2 之上升部上升至維持電壓。

即，如圖 4 3 所示，於開關 S₁ 及 S₂，構成第 1 及第 2 之上昇部，藉由開關 S₃ 上昇至維持電壓地，較圖 4 1 所示脈衝，更可減低消耗電力及突入電流。然而，示於圖 4 3 之脈衝係於示於圖 4 2 之脈衝生成電路中，經由取得

$$L_1 = L_2, V_2 = 2V_1$$

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (56)

而可易於獲得

圖 4 4 係顯示使用示於圖 4 2 之脈衝生成電路，可減低上昇時間的寫入序列之例的概略圖。

如圖 4 4 所示，寫入脈衝係於第 1 之脈衝上昇時間 115 ns，經由第 1 之上昇部，上升至第 1 之大小，以較第 2 上升時間為短之第 2 脈衝上昇時間 100 ns，由第 1 脈衝上昇部上昇至維持電壓。

即，如圖 4 4 所示，於開關 S 1 及 S 2，構成第 1 及第 2 之上昇部，藉由開關 S 3 上昇至維持電壓地，較圖 4 1 所示脈衝，以更短時間，上昇至維持電壓。然而，示於圖 4 4 之脈衝係於示於圖 4 2 之脈衝生成電路中，經由取得

$$3/4 L_1 = L_2, V_2 = 2 V_1$$

而可易於獲得。

由此，提升發光效率。

圖 4 5 係於示於圖 2 5 之面放電型之顯示裝置，為說明對於最適切之寫入脈衝及消除顯示畫像之消除脈衝的時間圖者。

如圖 4 5 所示，本案申請之寫入序列中，做為寫入脈衝，於位址電極施加正極性之（寫入）脈衝，於第 1 電極及第 2 電極，於所定時間之間，順序供給正極性之維持脈衝，顯示畫像為特徵者。然而，於位址電極中，於第 1 電極和第 2 電極施加維持脈衝之期間，施加所定大小，例如維持脈衝大小之 5% 至 45%，較佳為 20% 之大小的偏

（請先閱讀背面之注意事項再為本頁）

裝

訂

線

五、發明說明 (57)

壓電壓。

詳細而言，顯示電極設於前面基板之顯示裝置中，以 2 個電極間進行維持放電之時，於第 1 電極和位址電極及第 2 電極和位址電極間，產生電位差地，產生壁電荷之受予，因此呈不供附予之損失分之故，於位址電極，施加偏壓電壓，經由抑制第 1 電極和第 2 電極和位址電極間之電荷之受予，減少損失分，提升發光效率。

如圖 4 6 所示，於 P D P 1 3 0 1 中，於與前面基板 1 3 1 1 之顯示面 1 3 1 1 a 相反側之面，排列有向 x 軸方向延出之顯示電極 1 3 1 3、被覆顯示電極 1 3 1 3 和前面基板 1 3 1 1 的介電質層 1 3 1 5，及被覆介電質層 1 3 1 5 的 U V 反射層 1 3 1 9 及保護膜 1 3 1 7。然而，前面基板 1 3 1 1 係與已說明之對向電極型 P D P (圖 2 A、2 2 或 2 5 等) 實質上為同一之構成者。

發光基板 1 3 3 1 係具有第 1 及第 2 之玻璃基板 1 3 5 3 及 1 3 5 5。

與發光基板 1 3 3 1 之前面基板 1 3 1 1 對向側之面中，向與顯示電極 1 3 1 1 正交之方向 (Y 軸方向) 延出之對向電極 1 3 3 3 (R、G 及 B)，則根據要求 P D P 1 3 0 1 之解析度規定之間隔加以排列。然而，對向電極 1 3 3 3 係類似利用於圖 1、2 A 及 2 B 所示 P D P 1 的對向電極 3 3 的構成。

發光基板 1 3 3 1 之第 2 玻璃基板 1 3 5 5 之內側面中，形成介電質層 1 3 3 5。

(請先閱讀背面之注意事項再訂為本頁)

裝

訂

線

五、發明說明 (58)

又，於介電質層 1 3 3 5 中，堆積阻止經由放電電漿產生之紫外線到達對向電極 1 3 3 3 的保護膜 1 3 5 7。

於保護膜 1 3 5 7 之內側面，複數之肋 1 3 3 7 則以所定間隔，與對向電極 1 3 3 3 平行加以形成。然而，各肋 1 3 3 7 係與鄰接肋 1 3 3 7，構成放電室 1 3 3 9 (R、G、B)。

於第 2 之玻璃 1 3 5 5 之外側面中，排列螢光層 1 3 4 1 (R、G、B)。各螢光層 1 3 4 1 係經由反射可視光之可視光反射層 1 3 5 1 加以被覆，挾於第 1 之玻璃基板 1 3 5 3 和第 2 之玻璃基板 1 3 5 5 間。

根據此構成時，螢光層 1 3 4 1 (R、G、B) 係經由放電電漿隔離，經由 (螢光層 1 3 4 1) 放電，可防止受到損害。

圖 4 7 係說明圖 4 6 所示之 P D P 之外的實施形態的概略截面圖。

如圖 4 7 所示，於 P D P 1 4 0 1 中，於與前面基板 1 4 1 1 之顯示面 1 4 1 1 a 相反側之面，排列有向 x 軸方向 (第 1 方向) 延出之顯示電極 1 4 1 3、被覆顯示電極 1 4 1 3 和前面基板 1 4 1 1 的介電質層 1 4 1 5，及被覆介電質層 1 4 1 5 的 UV 反射層 1 4 1 9 及未圖示之保護膜 (與圖 2 所示相同) 依所定順序加以配置。

介電質層 1 4 1 5 中，複數之肋 1 4 3 7 則於與顯示電極 1 4 1 3 正交之方向，以所定間隔加以排列。

對向電極 1 4 3 1 係除了肋 1 4 3 7，與圖 4 6 所示

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

五、發明說明 (59)

之 P D P 1 3 0 1 實質上相等地構成。

根據此構成時，可容易形成肋 1 4 3 7。

如以上所說明，使用此發明之電漿顯示面板中，顯示面側之基板即於前面基板，設置將經由放電所產生紫外線，向設於對向基板的螢光體反射之紫外線反射膜，將放電氣體中之 X e 的分壓呈 1 5 % ~ 7 0 % 之範圍，將放電室內之螢光體之平均粒徑呈小粒徑地，可達低放電開始電壓之放電。

又，經由除去設於對向基板之放電室的電極上之螢光體的一部分，又將放電室之特定之範圍的螢光體厚度較所定厚度變薄地，下降放電開始電壓。

更且，於前面基板或對向基板設置補助電極地，可將放電室之初期化、寫入（壁電場之形成）、放電維持及要求消除之放電開始電壓降低設定。

更且，於各色成分產生光之放電室，抑制供予配合螢光體之發光特性的厚度之反射層地，於每色變化畫像之明亮度準位。

又更且，於產生對應於各色成分之光的放電室，由螢光體之種類補正不同之發光特性之故，於每螢光體之種類，經由供予特定之厚度，抑制於每色變化畫像之明亮的準位。

更且，將寫入脈衝或維持脈衝，呈電壓上昇至 2 階段的步驟狀波形，第 1 上昇部，第 1 維持部，第 2 上昇部，第 2 維持部及下降部所構成，減低起因於基板間之靜電容

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (60)

量的突入電流的大小。由此，可減少消耗電力。

又，更且將放電室放電室之壁面以可視光反射層加以被覆，將螢光體和顯示電極經由介電質保護膜加以保護地，於短期間，可抑制發光效率的下降。

結果，消耗電力儘管為少，發光效率仍高，而且每色成分之畫像明亮差為小，可得發光效率於短時間不會降低之 P D P。

因此，可提供發光效率及畫面亮度為高，相反地消耗電力為少，而且顯示畫像之明亮度均勻且壽命長之放電型平面顯示裝置。

如以上所說明，此發明係具有顯示面，透過光，自顯示面向外部射出之顯示基板，和於此顯示基板介由放電用氣體加以對向，對應與上述顯示面間之放電，產生光之背面基板，和設於前述顯示基板或前述背面基板之所定位置，供給放電用之電場的顯示電極，和設於前述顯示基板或前述背面基板之所定位置，與前述顯示電極共同地供給放電用之電場的對向電極，和設於前述顯示基板或前述背面基板之所定位置，與前述顯示電極、前述對向電極共同地供給放電用之電場的補助電極為特徵之放電型平面顯示裝置者。

又，此發明係於相互對向之顯示基板及對向基板間，主放電氣體和放電控制氣體，以主放電氣體之分壓呈 15% 以上的混合紫外線放電用之混合氣體於所定壓力加以注入，於至少一方之基板，將基板上之第 1 方向之位置特定

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (61)

可能之複數第 1 之電極和與第 1 方向正交之第 2 方向位置特定可能之複數第 2 之電極，和第 1 或第 2 之電極和同數之第 3 之電極以所定間隔加以排列的放電型平面顯示裝置中，使用蓄積於隔絕自上述放電用之混合氣體之各電極之介電質層的電荷，提供控制維持脈衝之放電可否的記憶體機為特徵之放電型平面顯示裝置。

又，此發明係於相互對向之顯示基板及對向基板間，主放電氣體和放電控制氣體，以主放電氣體之分壓呈 15% 以上的混合紫外線放電用之混合氣體於所定壓力加以注入，於至少一方之基板，將基板上之第 1 方向之位置特定可能之複數第 1 之電極和與第 1 方向正交之第 2 方向位置特定可能之複數第 2 之電極，和第 1 或第 2 之電極和同數之第 3 之電極以所定間隔加以排列的放電型平面顯示裝置中，具有將上述放電用氣體內之電場效果加強的電場強化構造的放電型平面顯示裝置。

又，此發明係具有顯示面，透過光，自顯示面向外部射出之顯示基板，和於此顯示基板介由放電用氣體加以對向，對應與上述顯示面間之放電，產生光之背面基板，和設於前述顯示基板或前述背面基板之所定位置，供給放電用之電場的顯示電極，和設於前述顯示基板或前述背面基板之所定位置，與前述顯示電極共同地供給放電用之電場的對向電極，和設於前述顯示基板或前述背面基板之所定位置，與前述顯示電極、前述對向電極共同地供給放電用之電場的補助電極，和設於前述顯示基板及前述背面基板

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(62)

，自上述放電用氣體隔絕各電極之介電質層，前述顯示電極之前述顯示基板之面方向寬度及前述對向電極之前述背面基板之面方向之寬度，係相等於設於各基板之前述介電質層之厚度，或為此以下為特徵的放電型平面顯示裝置。

又，此發明係配置呈矩陣狀，具有有關於放電可否之記憶機能的複數放電產生部，經由組合寫入脈衝、維持脈衝及消除脈衝之任意組合構成之電壓施加序列，控制前述放電產生部之初期化、對記憶體之寫入、放電維持及記憶消除動作的放電型平面顯示裝置中，經由包含至少消除脈衝之任意電壓施加序列，無需伴隨全面點燈初期化動作，可進行記憶體之寫入，放電維持及記憶消除動作的放電型平面顯示裝置。

又，此發明係配置呈矩陣狀，具有有關於放電可否之記憶機能的複數放電產生部，經由組合寫入脈衝、維持脈衝及消除脈衝之任意組合構成之電壓施加序列，控制前述放電產生部之初期化、對記憶體之寫入、放電維持及記憶消除動作的放電型平面顯示裝置中，寫入脈衝或維持脈衝係電壓呈2階段上昇之步驟狀波形，第1上昇部、第1維持部、第2上昇部、第2維持部及下降部所構成者為特徵之放電型平面顯示裝置。

又，此發明係配置呈矩陣狀，具有有關於放電可否之記憶機能的複數放電產生部，經由組合寫入脈衝、維持脈衝及消除脈衝之任意組合構成之電壓施加序列，控制前述放電產生部之初期化、對記憶體之寫入、放電維持及記憶

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (63)

消除動作的放電型平面顯示裝置中，前述寫入脈衝、前述維持脈衝及前述消除脈衝之脈衝波形係由上昇部、維持部及下降部所構成之矩形波形，前述上昇部係電路之電感或附加之電感元件 L，和顯示基板和對向基板間之靜電容量或附加性之靜電容量元件 C，和電路之阻抗或附加性之阻抗元件 R 所構成之 L C R 電路輸出之振動波形所構成，前述維持部係較自 L C R 電路輸出之振動波形之 $1/2$ 周期為短的周期之開關動作，和電路之阻抗或附加性阻抗元件 R 和靜電容量元件 C 之電源電壓之分擔所構成為特徵之顯示裝置。

又，此發明係配置呈矩陣狀，具有有關於放電可否之記憶機能的複數放電產生部，經由組合寫入脈衝、維持脈衝及消除脈衝之任意組合構成之電壓施加序列，控制前述放電產生部之初期化、對記憶體之寫入、放電維持及記憶消除動作的放電型平面顯示裝置中，主要具有利用畫像之顯示的第 1 及第 2 之電極，和與此第 1 之電極及第 2 之電極獨立地構成之第 3 電極，和與此等之電極獨立構成之位址電極，上述第 3 之電極和第 1、第 2 之電極或於上述位址電極間，進行初期化為特徵之放電型平面顯示裝置者。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：

放電型平面顯示裝置

使用此發明之放電電漿之平面顯示裝置係於相互對向之顯示基板及對向基板間，主放電氣體之氙，和放電控制氣體之氬，則例如呈氙之分壓為15%混合之紫外線放電用氣體，以所定壓力加以注入，於至少一方之基板，可特定基板上之第1方向之位置的複數之第1之電極，和可特定與第1之方向正交之第2之方向之位置的複數第2之電極，和與第1或第2之電極同數的第3之電極(補助電極)，以所定間隔加以排列者，可將放電產生部(基板間之畫素)之初期化、記憶體之寫入、放電維持及要求記憶消除動作之放電開始電壓設定為低者。

英文發明摘要(發明之名稱：

(請先閱讀背面之注意事項再填寫)

裝

訂

線

六、申請專利範圍

1. 一種使用放電電漿之平面型之顯示裝置，其特徵係包含
- 可透過可視光之第 1 之基板，
- 和對前述第 1 之基板，以所定之間隔對向配置之第 2 之基板，
- 和封入前述第 1 之基板和前述第 2 之基板間的放電用氣體，
- 和激勵前述放電用氣體，產生紫外線的激勵手段，
- 和根據前述紫外線，放出所定之可視光的光變換手段；
- 其中前述放電用氣體係根據前述激勵手段激發發光者。
2. 如申請專利範圍第 1 項之顯示裝置，其中，前述放電氣體係包含控制主放電氣體和放電的放電控制氣體，前述主放電氣體之分壓設定呈 15% 以上者。
3. 如申請專利範圍第 2 項之顯示裝置，其中，前述主放電氣體為包含氙，前述放電控制氣體為包含氬或氦之至少一者。
4. 如申請專利範圍第 3 項之顯示裝置，其中，前述放電用氣體之激元發光之波長為 172 nm 者。
5. 如申請專利範圍第 1 項之顯示裝置，其中，前述激勵手段係包含配置於前述第 1 之基板之對向前述 2 之基板側的第 1 電極，和配置於前述第 2 之基板之對向前述 1 之基板側的第 2 電極。
6. 如申請專利範圍第 5 項之顯示裝置，其中，前述光變換手段係包含配置於前述第 2 之基板之前述第 2 電極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

上的螢光體層者。

7. 如申請專利範圍第6項之顯示裝置，其中，於前述第2之基板和前述螢光體層間，配置反射前述可視光的可視光反射膜。

8. 如申請專利範圍第6項之顯示裝置，其中，前述螢光體層係畫分於產生紅、藍、及綠之前述可視光的範圍，於各色膜厚有所不同。

9. 如申請專利範圍第1項之顯示裝置，其中，前述第1之基板係包含透過前述可視光，反射前述紫外線的紫外線反射膜。

10. 如申請專利範圍第1項之顯示裝置，其中，前述激勵手段係包含對向配置於前述第1及第2之基板之各內側的主表面的位址電極及一對之放電電極。

11. 如申請專利範圍第1項之顯示裝置，其中，包含配置於前述第1或第2之基板的任一方之內側的主表面，形成激勵前述放電用氣體之激勵空間的複數間隔壁者。

12. 如申請專利範圍第11項之顯示裝置，其中，面向前述間隔壁之前述第1之基板的範圍中，形成黑色部分者。

13. 如申請專利範圍第11項之顯示裝置，其中，與前述第1之基板之前述間隔壁對應之範圍中，形成黑色濾光片者。

14. 如申請專利範圍第1項之顯示裝置，其中，將前述第1及第2之基板之前述間隙呈d，前述放電用氣體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

之壓力呈 p 時，滿足

$$p \cdot d \geq 7.5 \text{ (torr } \cdot \text{ cm)} .$$

15. 一種使用放電電漿之平面型之顯示裝置，其特徵係包含

可透過可視光之第 1 之基板，

和對前述第 1 之基板，以所定之間隔對向配置之第 2 之基板，

和封入前述第 1 之基板和前述第 2 之基板間的放電用氣體，

和配置對向於前述第 1 之基板之前述第 2 之基板側的前面電極，激勵前述放電用氣體，產生紫外線的激勵手段，

和根據前述紫外線，放出所定之可視光的光變換手段；

其中將前述前面電極之寬度呈 W ，前述第 1 及第 2 基板間之前述間隙呈 D 之時，滿足

$$0.5 \leq W / D \leq 2.4 .$$

16. 如申請專利範圍第 15 項之顯示裝置，其中，前述前面電極係，對於前述可視光，實質上以不透明之材料加以構成。

17. 如申請專利範圍第 15 項之顯示裝置，其中，前述前面電極係，對於前述可視光，電氣連接於實質上以透明之材料所成之第 2 前面電極。

18. 一種使用放電電漿之平面型之顯示裝置，其特徵係包含

可透過可視光之第 1 之基板，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

和對前述第 1 之基板，以所定之間隔對向配置之第 2 之基板，

和封入前述第 1 之基板和前述第 2 之基板間的放電用氣體，

和激勵前述放電用氣體，產生紫外線的激勵手段，

和配置於前述第 2 之基板上，根據前述紫外線，放出所定之可視光的光變換手段；

其中於前述第 1 之基板、或前述第 2 之基板和前述光變換手段間，具有反射前述紫外線的紫外線反射膜者。

19. 如申請專利範圍第 18 項之顯示裝置，其中，於前述第 2 基板和前述光變換手段間，配置反射前述可視光之可視光反射膜。

20. 如申請專利範圍第 18 項之顯示裝置，其中，前述激勵手段係包含配置於與前述第 1 之基板之前述 2 之基板對向側的第 1 電極，和配置於與前述第 2 之基板之前述第 1 基板對向側的第 2 電極。

21. 如申請專利範圍第 18 項之顯示裝置，其中，前述激勵手段係包含對向配置於前述第 1 及第 2 基板之各內側之主表面的位址電極及一對放電電極。

22. 如申請專利範圍第 18 項之顯示裝置，其中，前述紫外線反射膜係包含 Y F₃ 者。

23. 一種使用放電電漿之平面型之顯示裝置，其特徵係包含

可透過可視光之第 1 之基板，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

和對前述第 1 之基板，以所定之間隔對向配置之第 2 之基板，

和封入前述第 1 之基板和前述第 2 之基板間的放電用氣體，

和包含配置於對向於前述第 1 基板之前述第 2 基板側的第 1 電極，和配置於對向於前述第 2 基板之前述第 1 基板側的第 2 電極，激勵前述放電用氣體，產生紫外線的激勵手段，

和配置於前述第 2 之基板上，根據前述紫外線，放出所定之可視光的螢光體層，

其中，除去對應前述螢光體之前述第 2 電極的範圍之一部分，或膜厚較其他範圍為薄者。

24. 如申請專利範圍第 23 項之顯示裝置，其中，對應於前述第 2 電極之前述範圍的一部分，係前述第 1 電極和前述第 2 電極平面性重合之範圍者。

25. 如申請專利範圍第 24 項之顯示裝置，其中，較前述重合範圍，前述範圍之一部分為小者。

26. 一種使用放電電漿之平面型之顯示裝置，其特徵係包含

可透過可視光之第 1 之基板，

和對前述第 1 之基板，以所定之間隔對向配置之第 2 之基板，

和封入前述第 1 之基板和前述第 2 之基板間的放電用氣體，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

和包含配置於對向於前述第 1 基板之前述第 2 基板側的第 1 電極，和配置於對向於前述第 2 基板之前述第 1 基板側的第 2 電極，激勵前述放電用氣體，產生紫外線的激勵手段，

和配置於前述第 2 之基板上，根據前述紫外線，放出所定之可視光的光變換手段；

其中於前述第 1 之基板係包含配置於對應於前述第 1 電極範圍上的保護膜，和反射除去對應於前述第 1 電極的範圍配置之前述紫外線的紫外線反射層者。

27. 如申請專利範圍第 26 項之顯示裝置，其中，於前述第 1 電極和前述保護膜及前述紫外線反射層間，配置介電質層者。

28. 如申請專利範圍第 26 項之顯示裝置，其中，前述保護膜為包含 MgO。

29. 如申請專利範圍第 26 項之顯示裝置，其中，前述保護膜之膜厚係 100 nm 以上，1000 nm 以下者。

(請先閱讀背面之注意事項再填寫本頁)

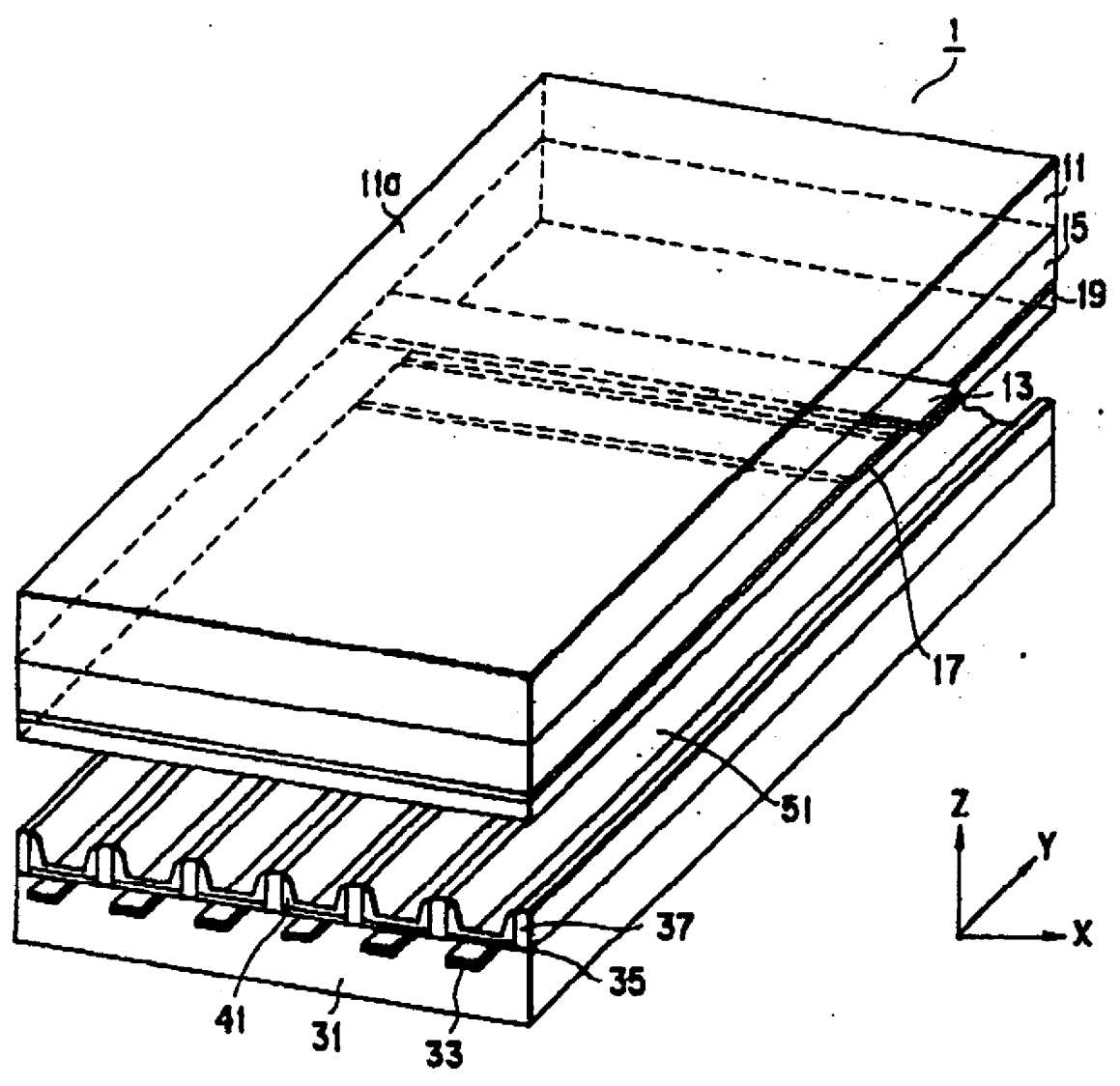
裝

訂

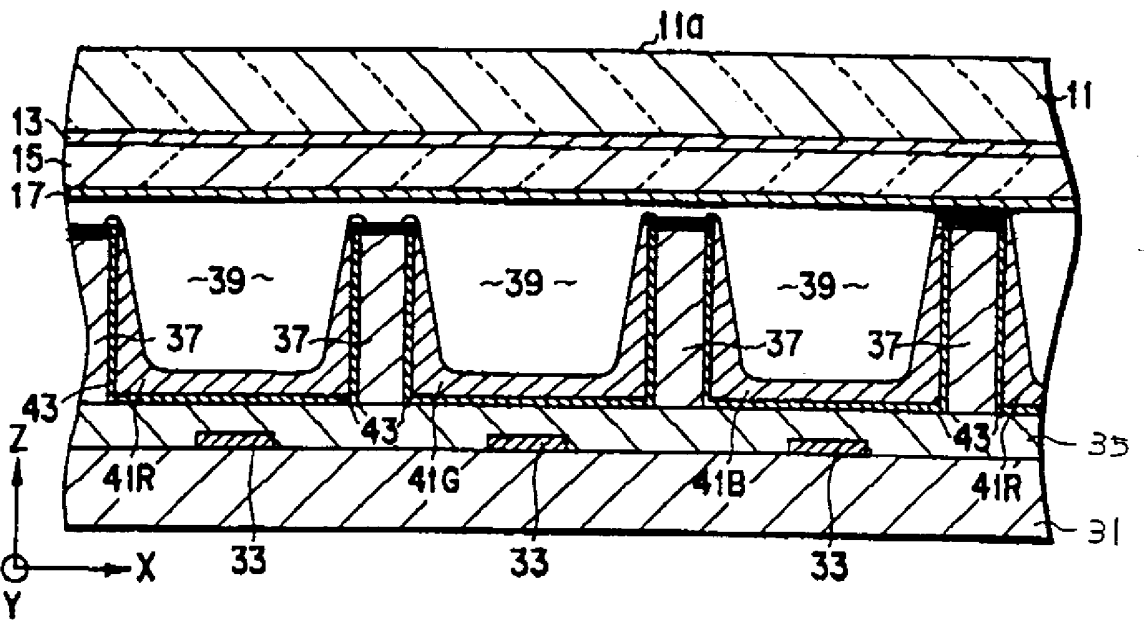
線

423006
423006

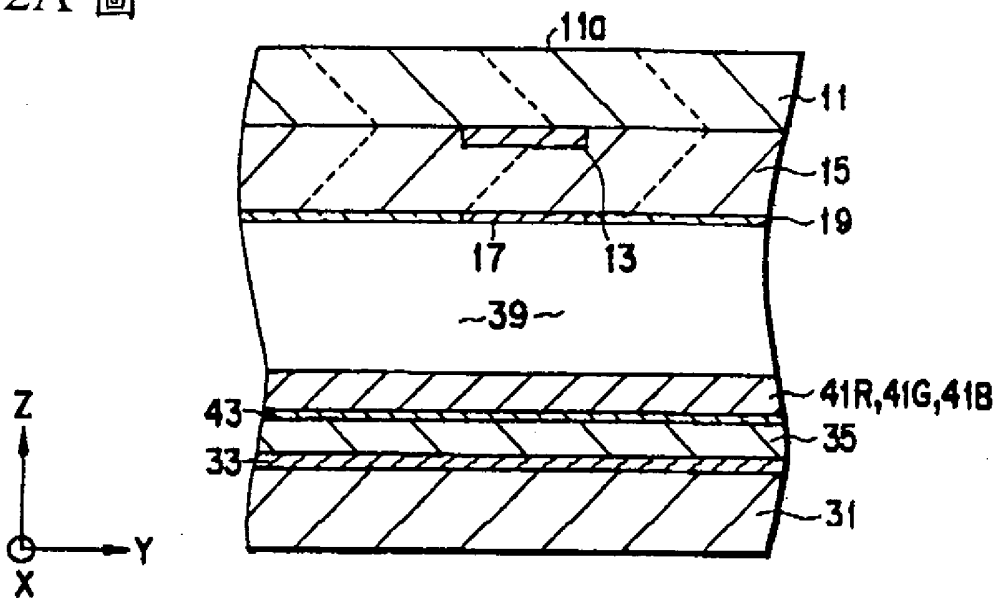
733655



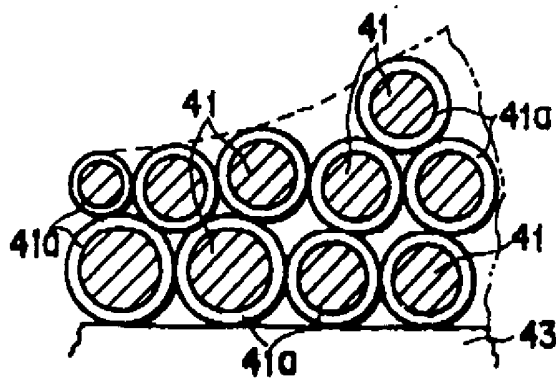
第 1 圖



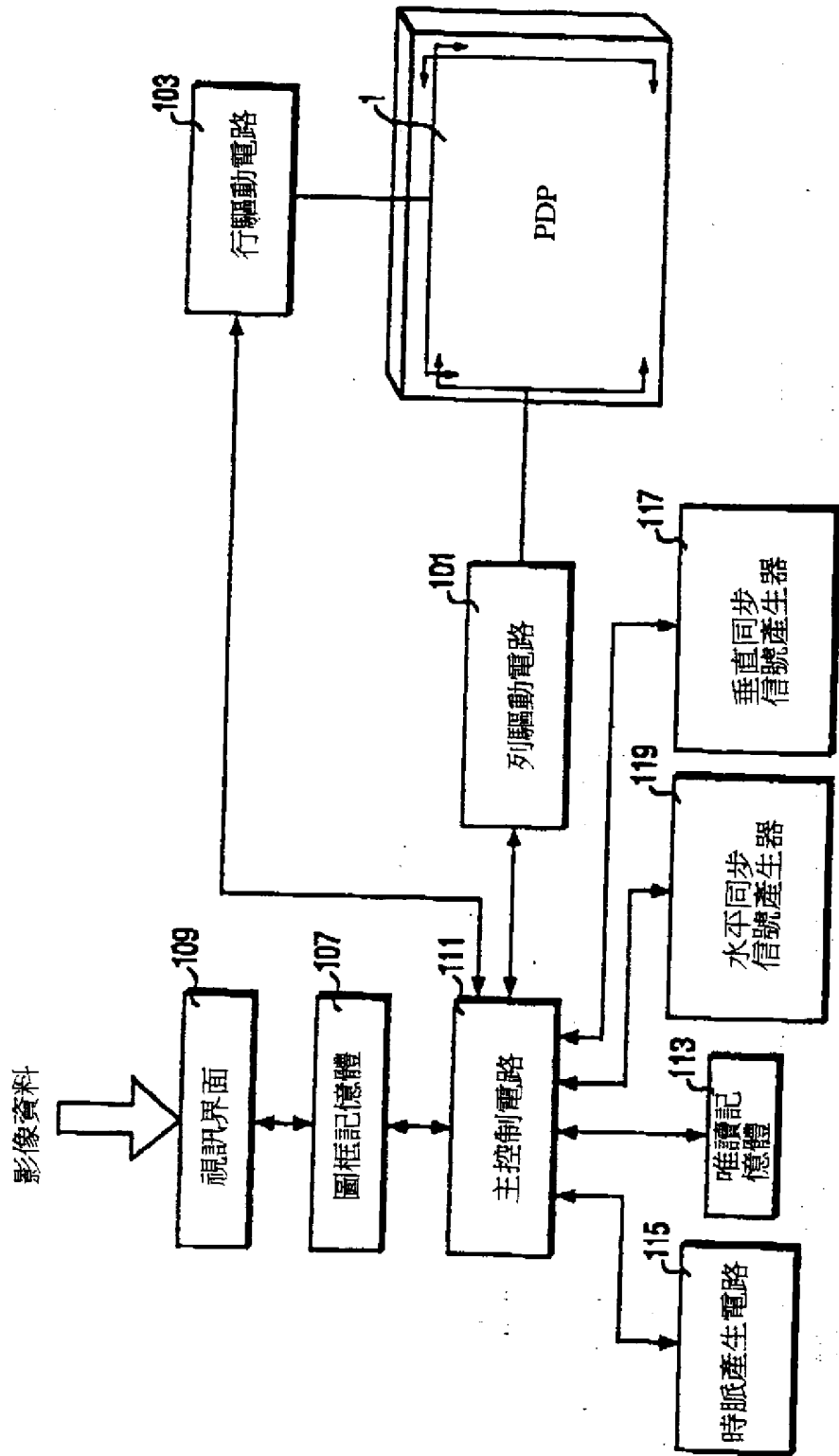
第 2A 圖



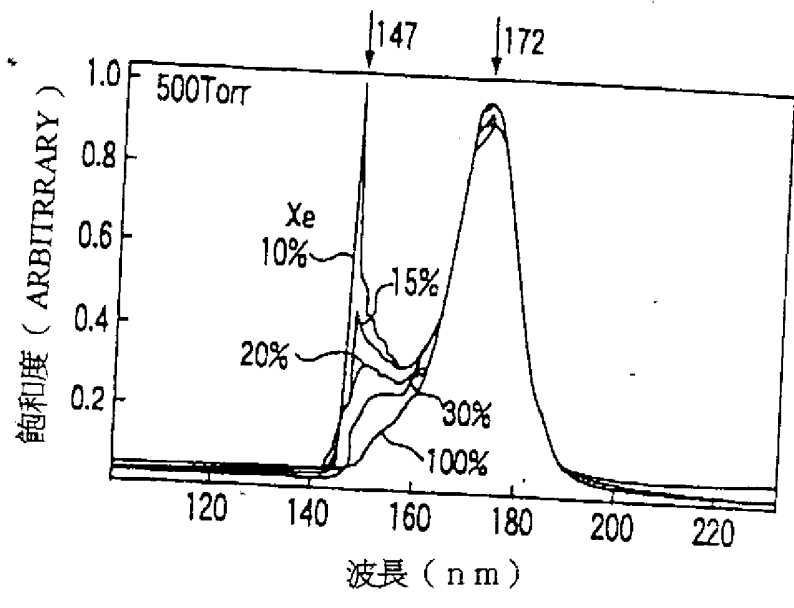
第 2B 圖



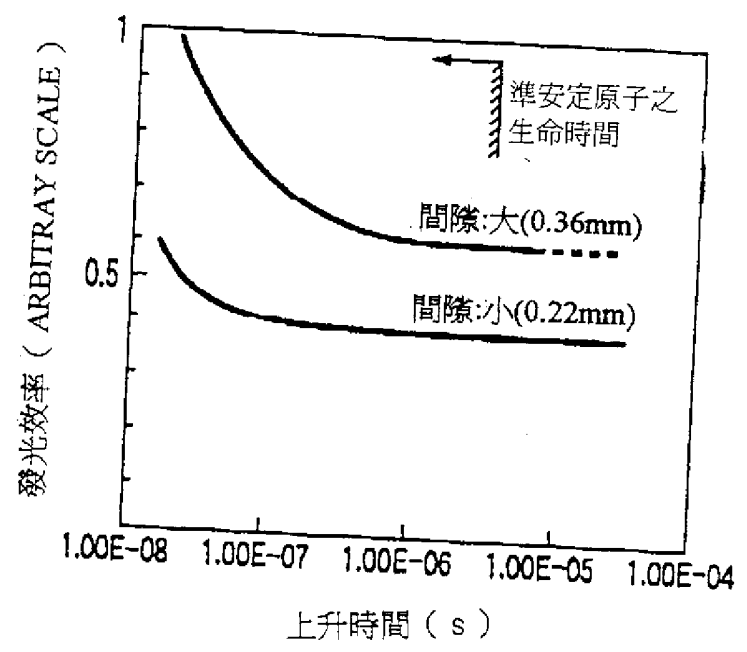
第 2C 圖



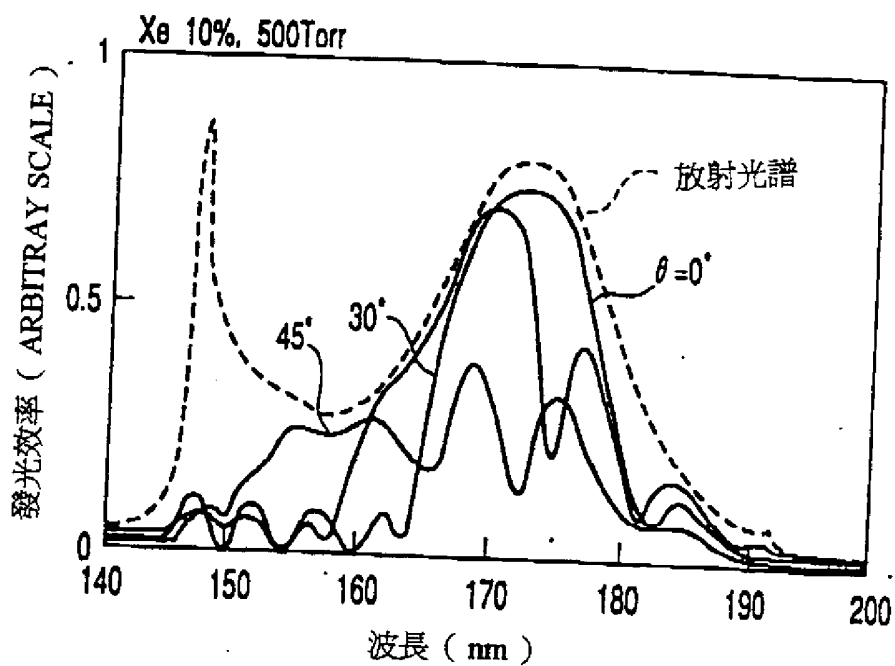
第 3 圖



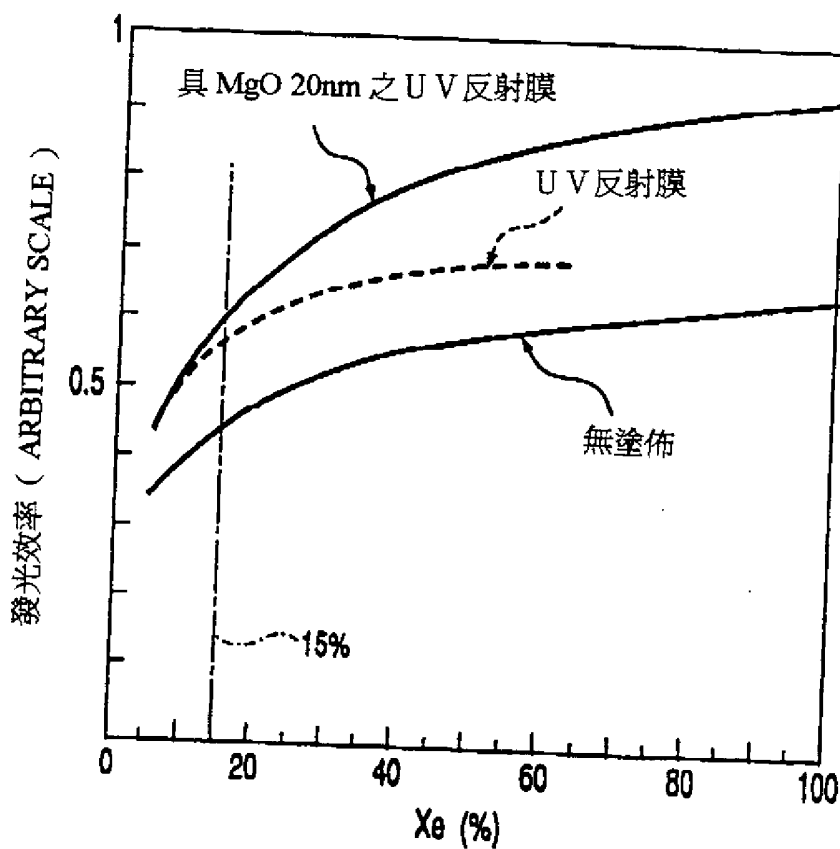
第 4 圖



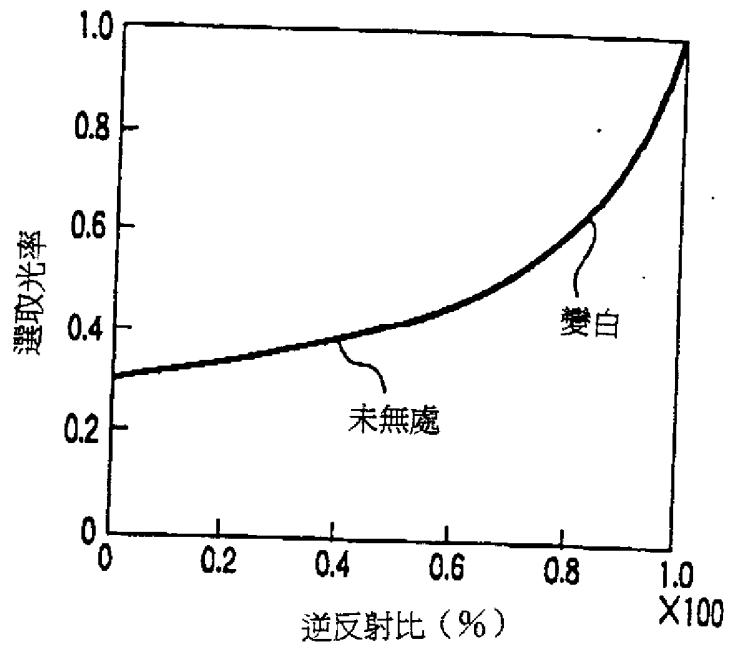
第 5 圖



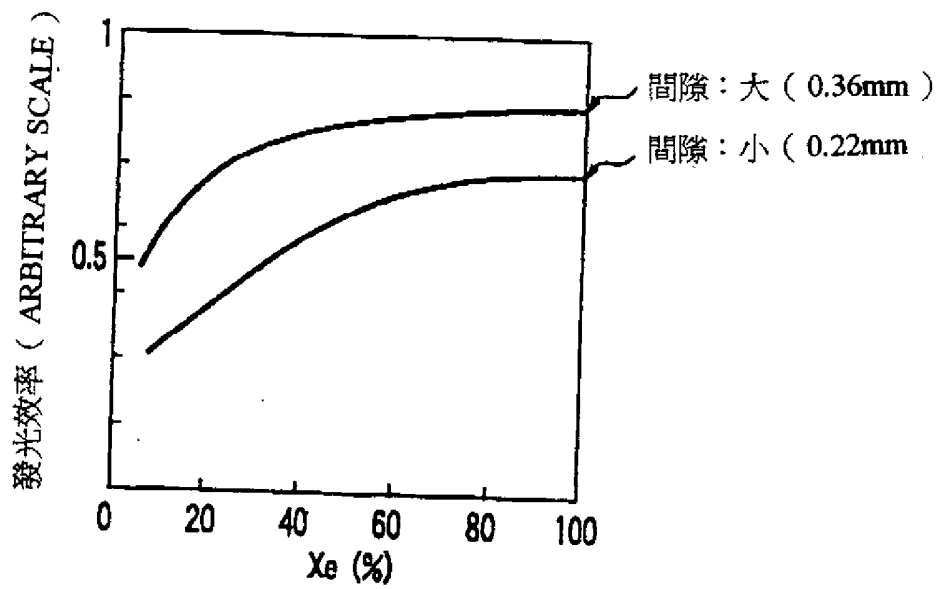
第 6 圖



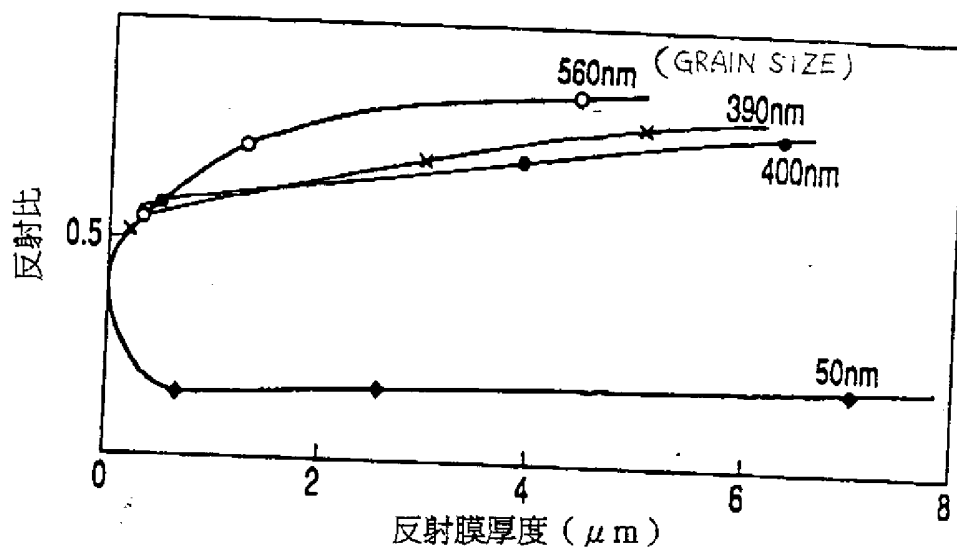
第 7 圖



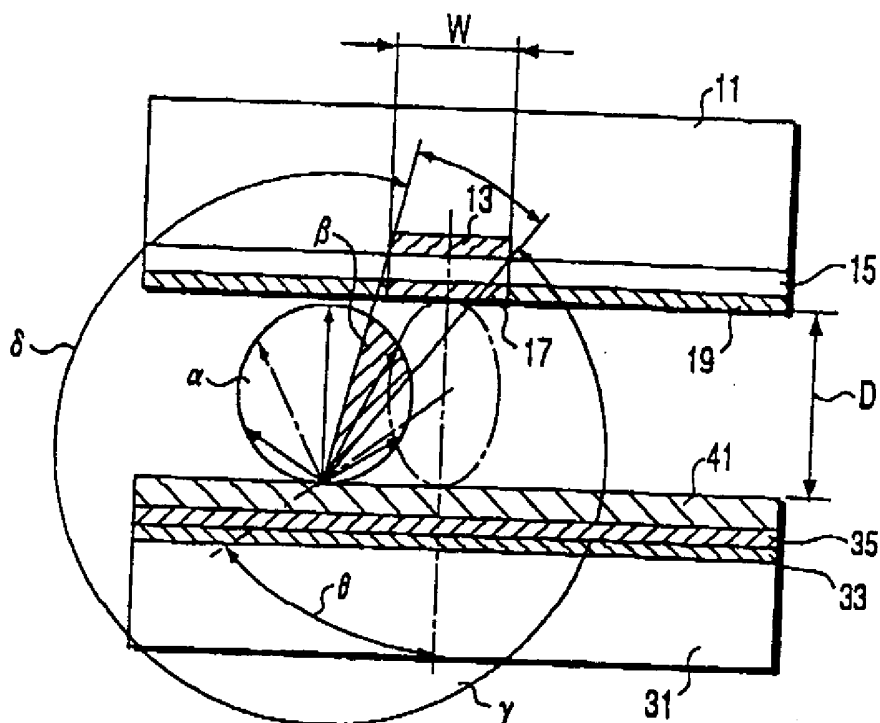
第 8 圖



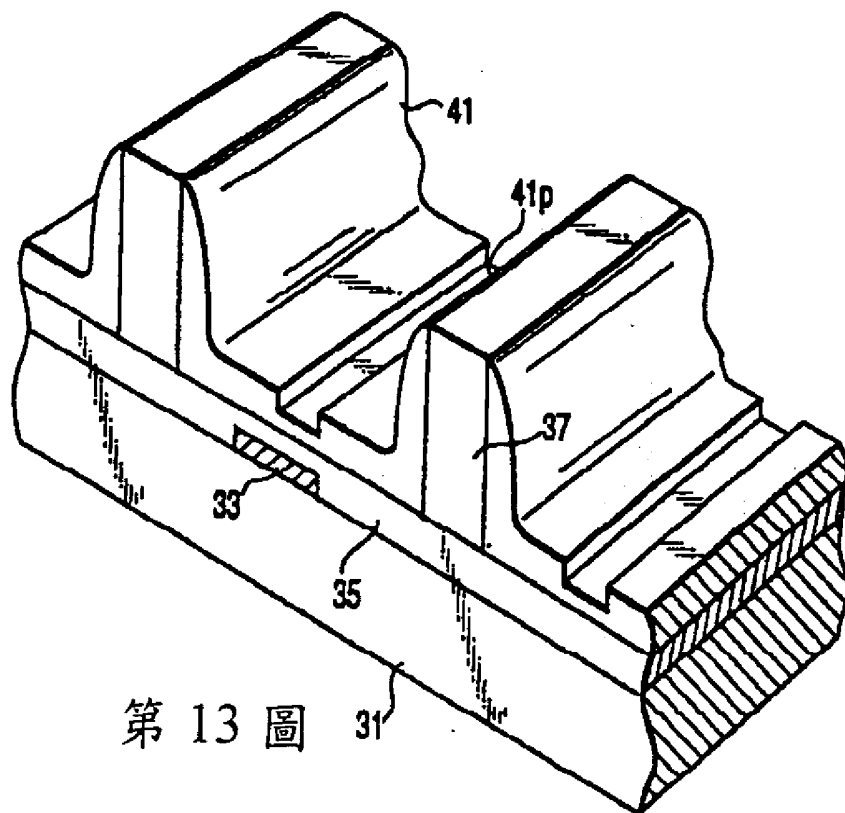
第 9 圖



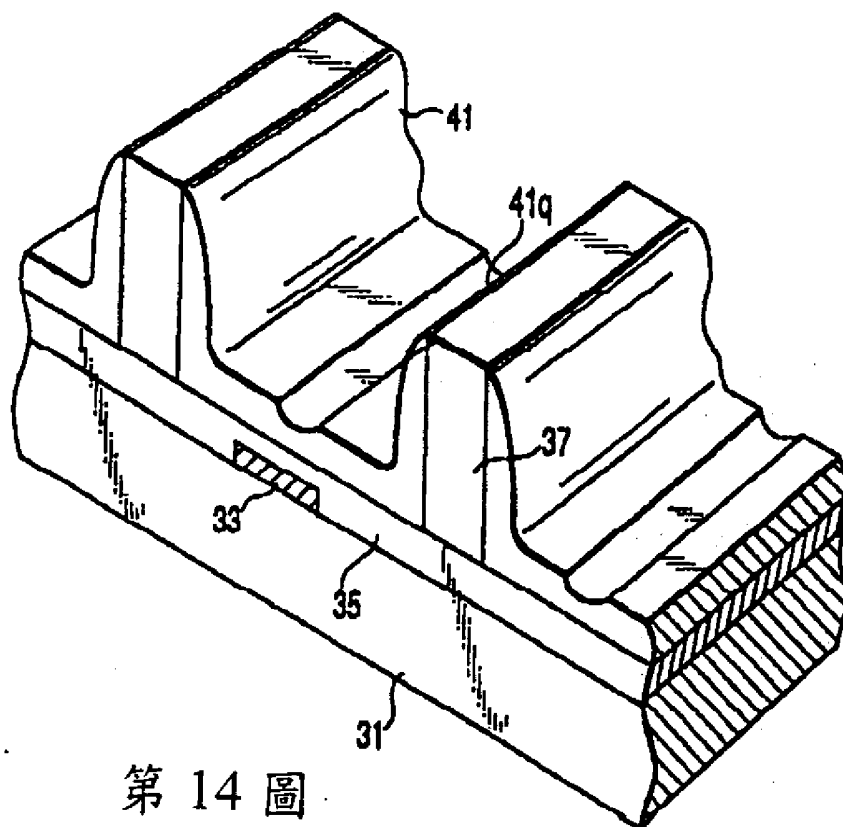
第 10 圖



第 11 圖

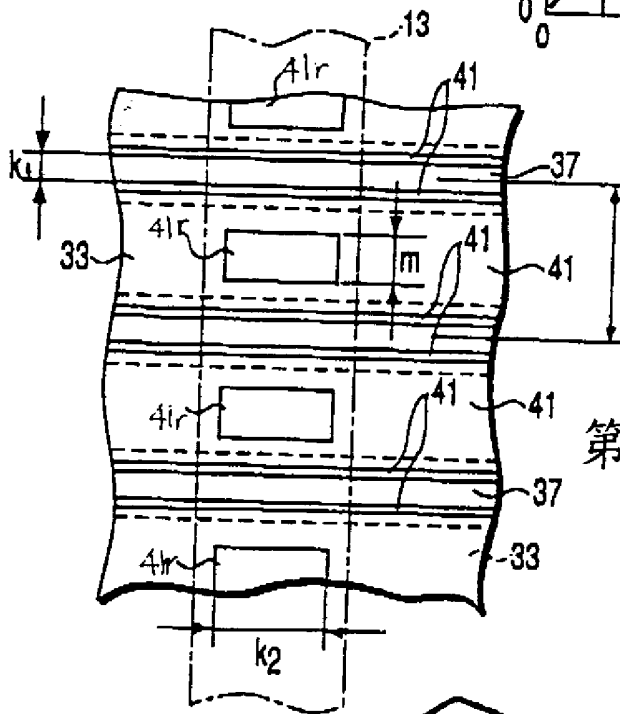
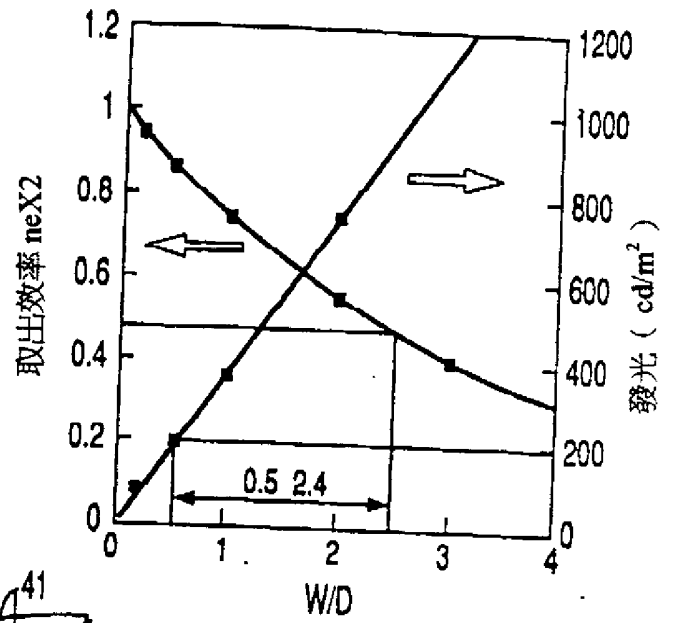


第 13 圖 31

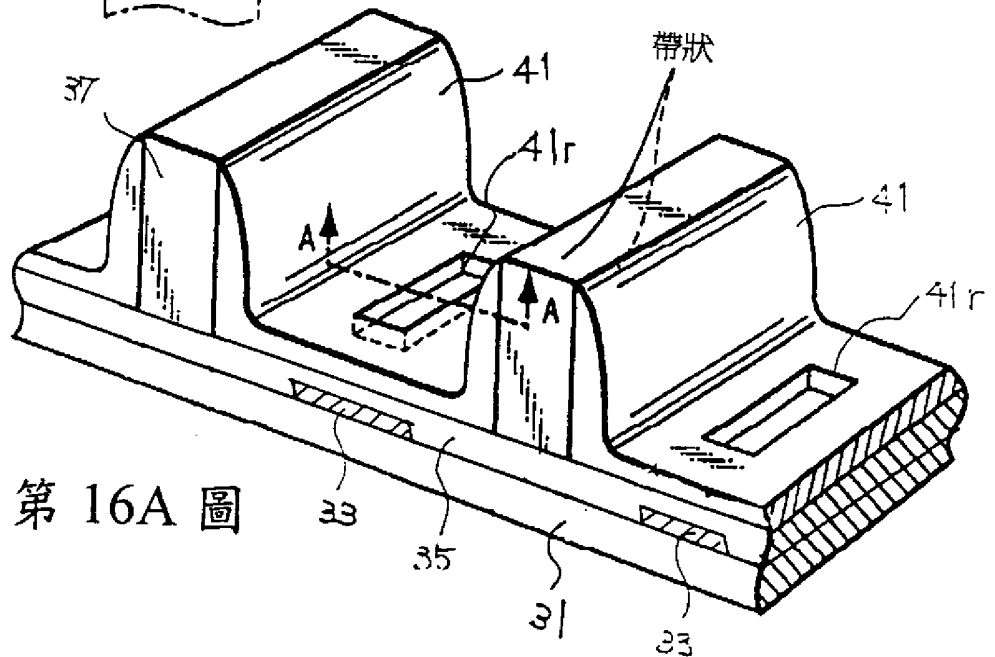


第 14 圖

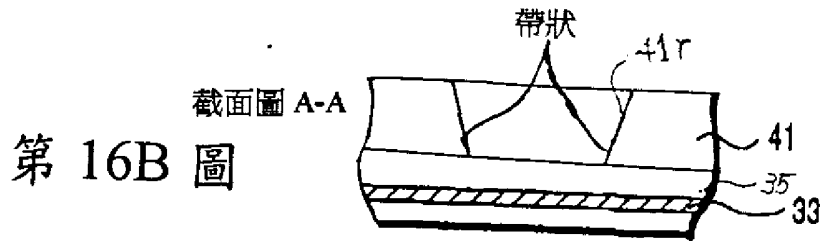
第 12 圖



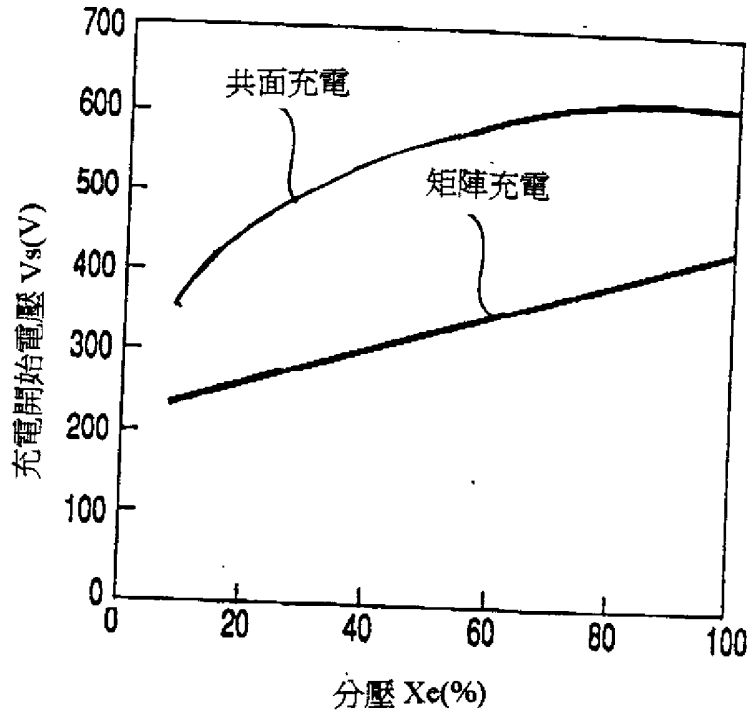
第 15 圖



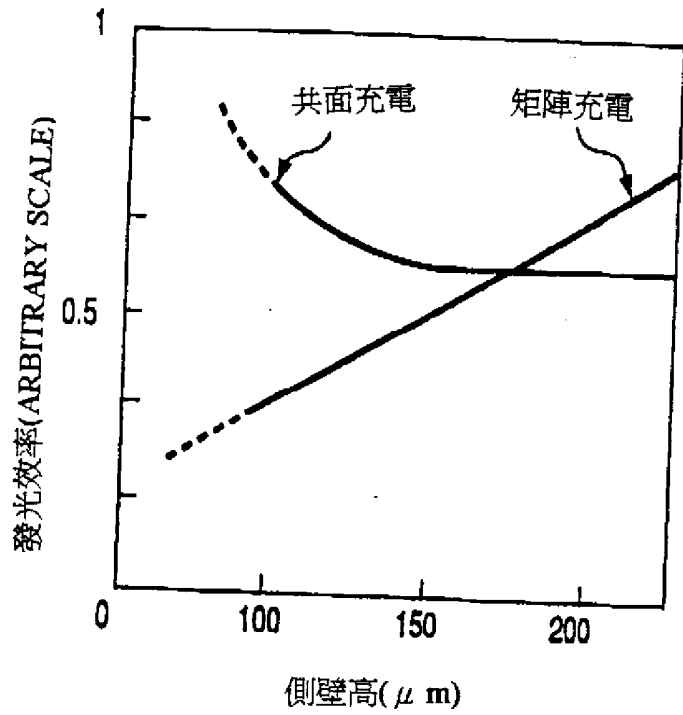
第 16A 圖

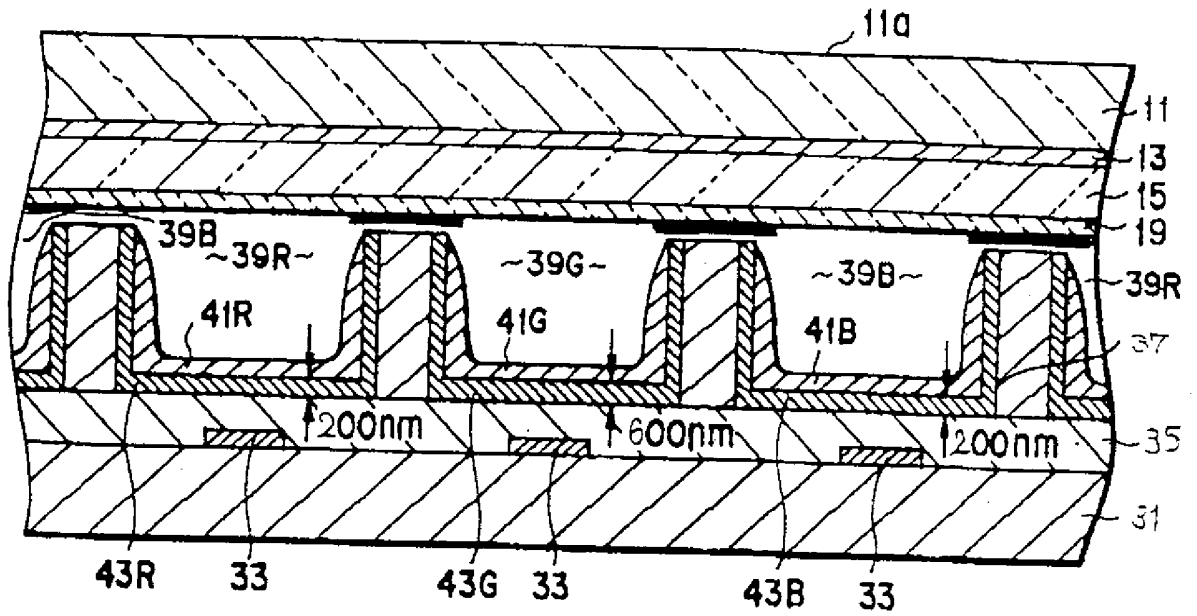


第 17 圖

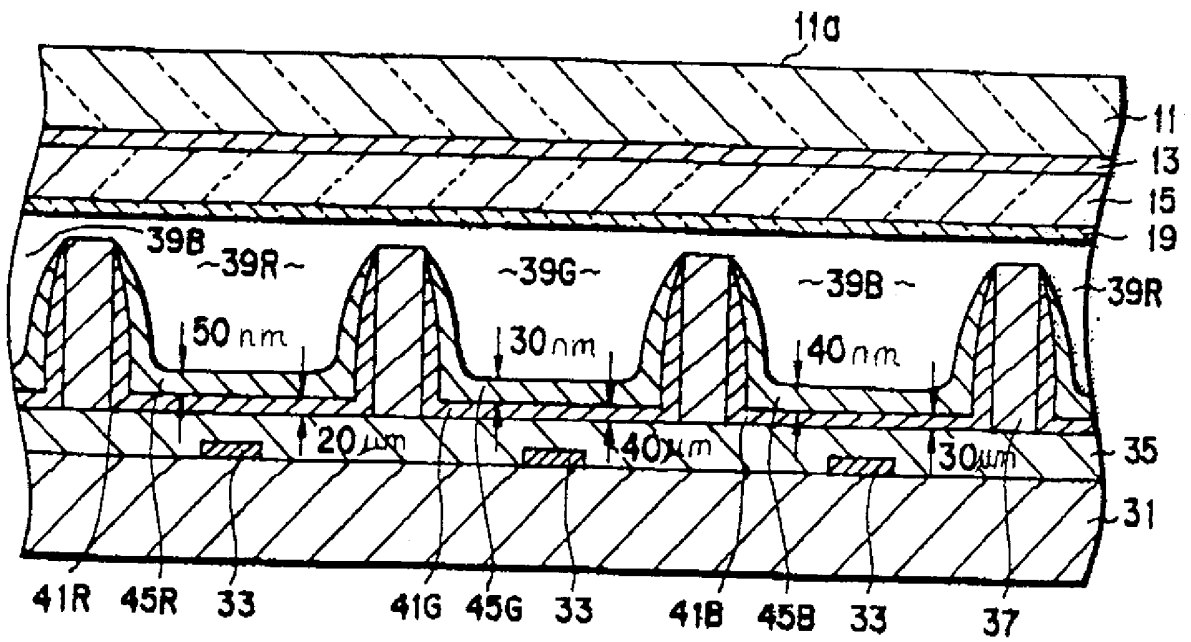


第 18 圖

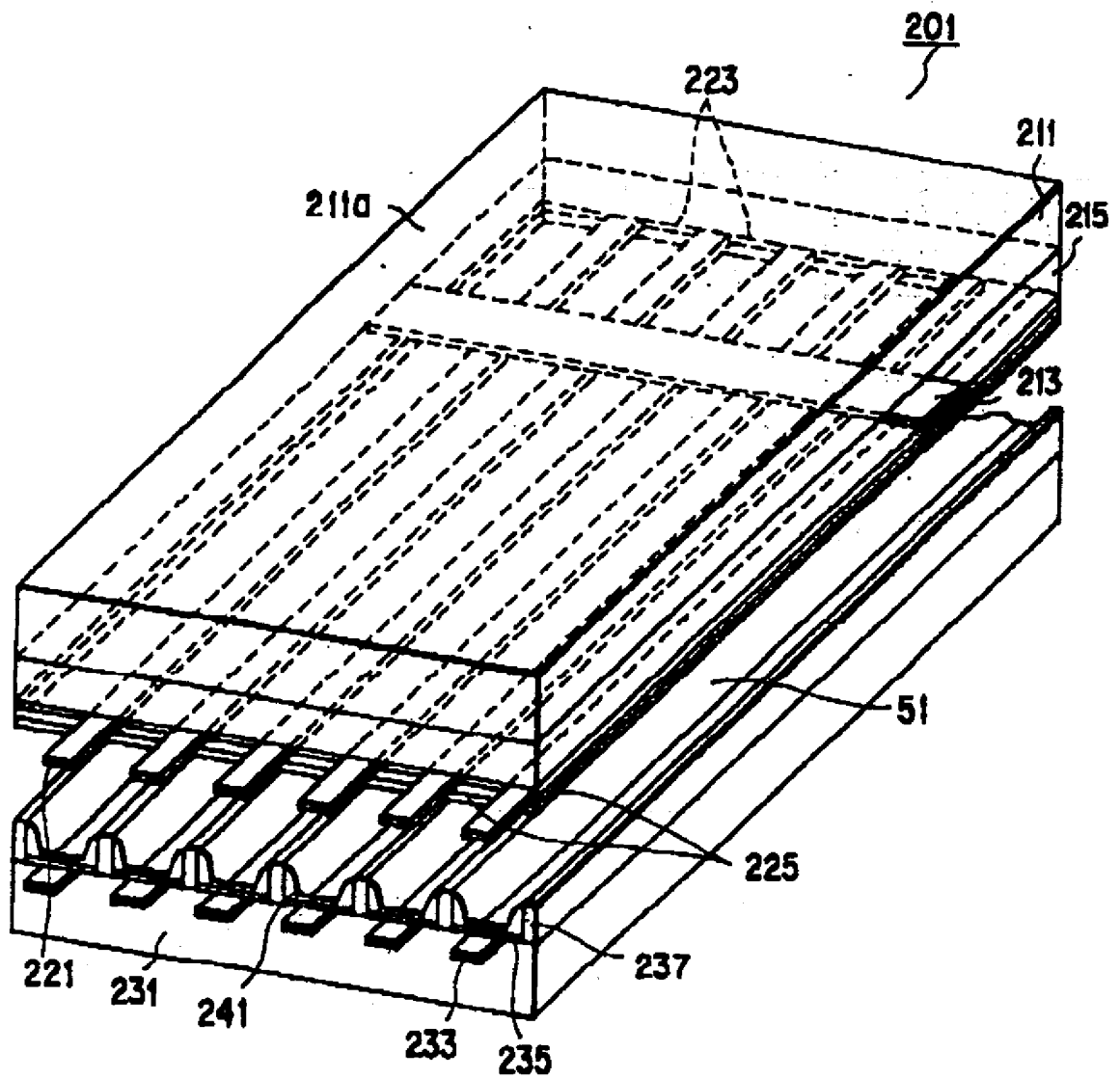




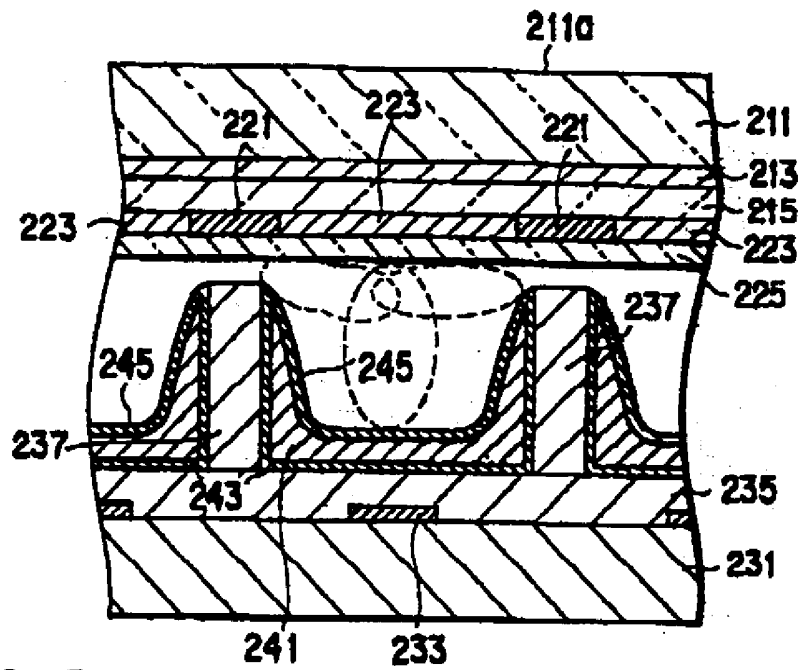
第 19 圖



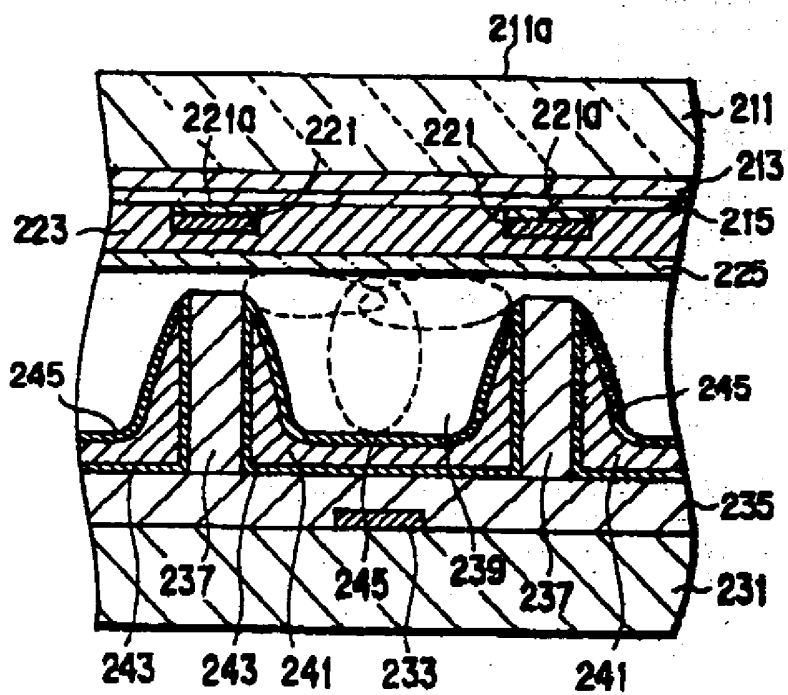
第 20 圖



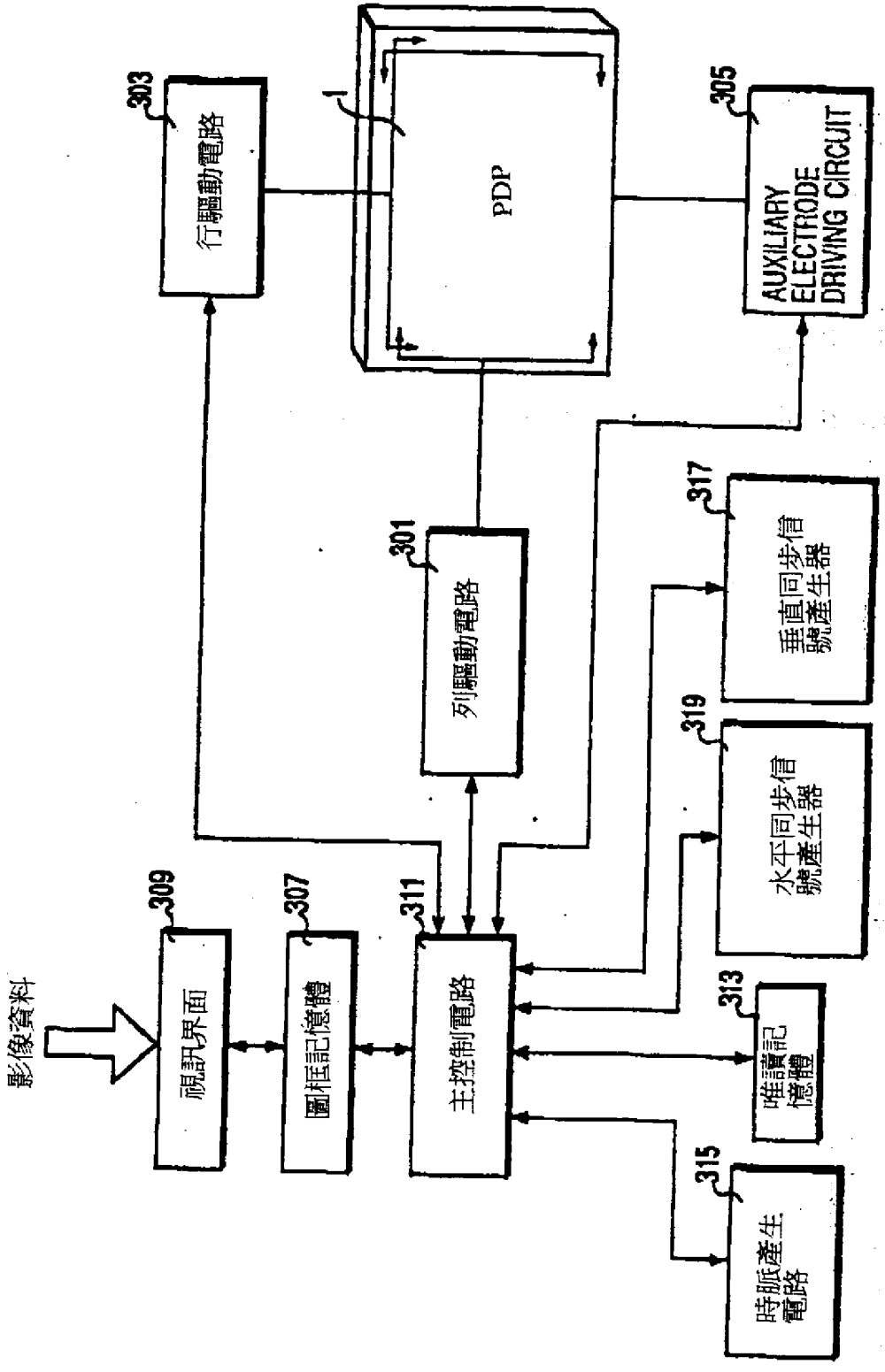
第 21 圖



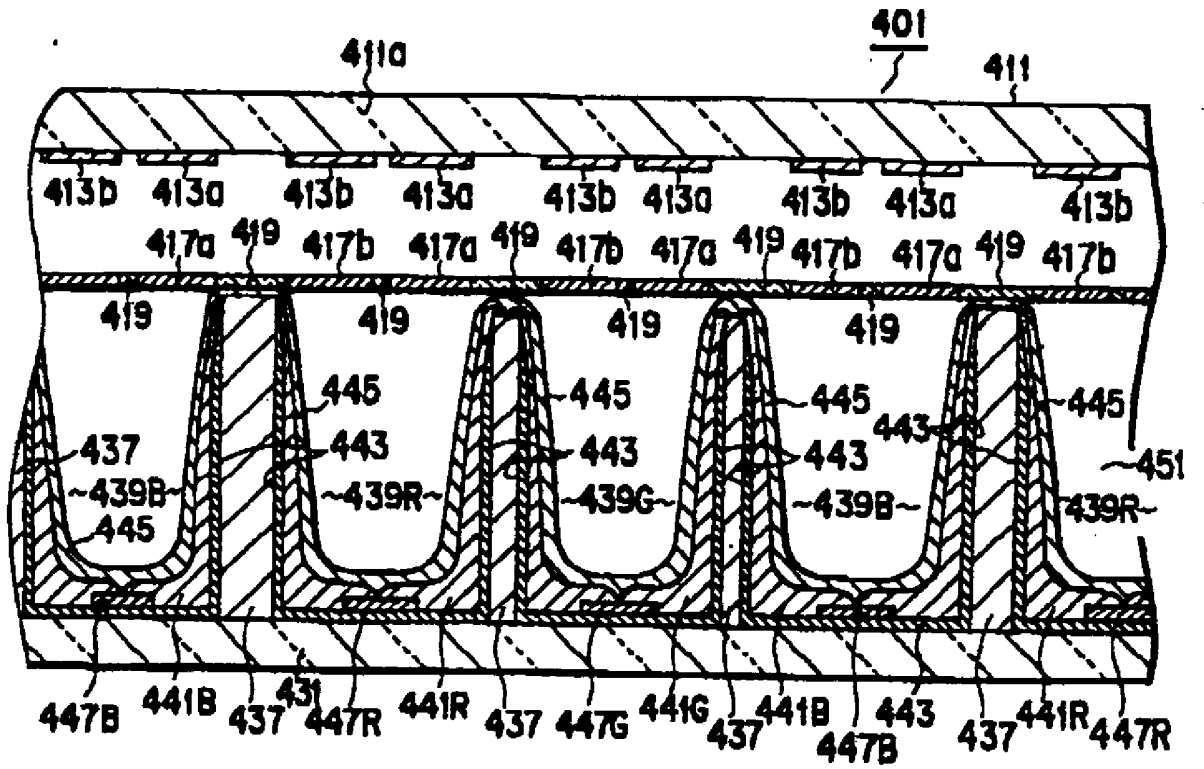
第 22 圖



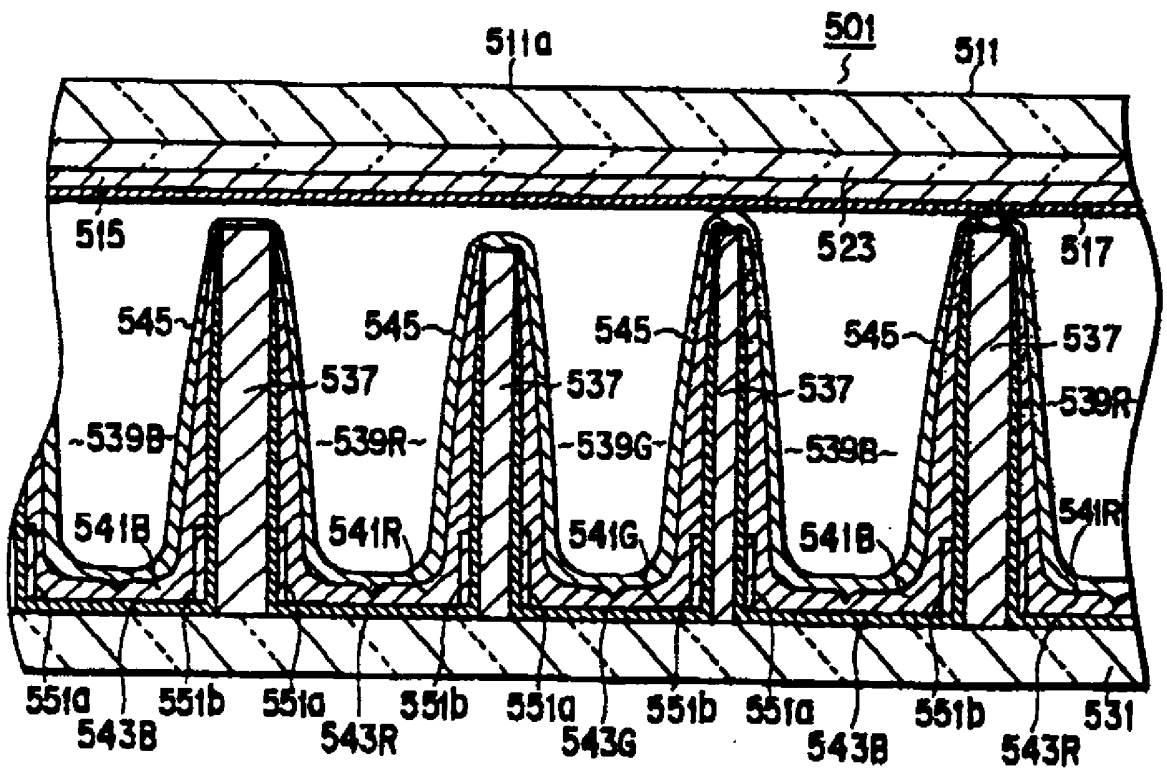
第 24 圖



第 23 圖

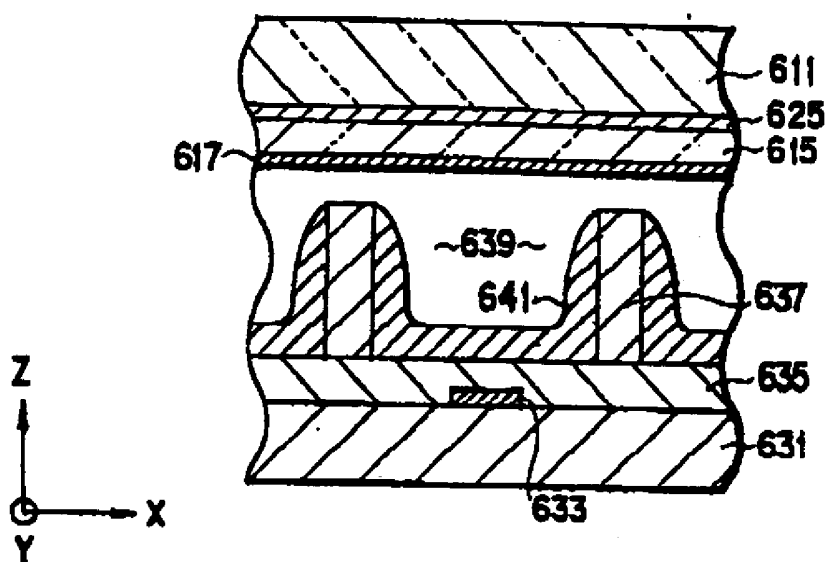


第 25 圖

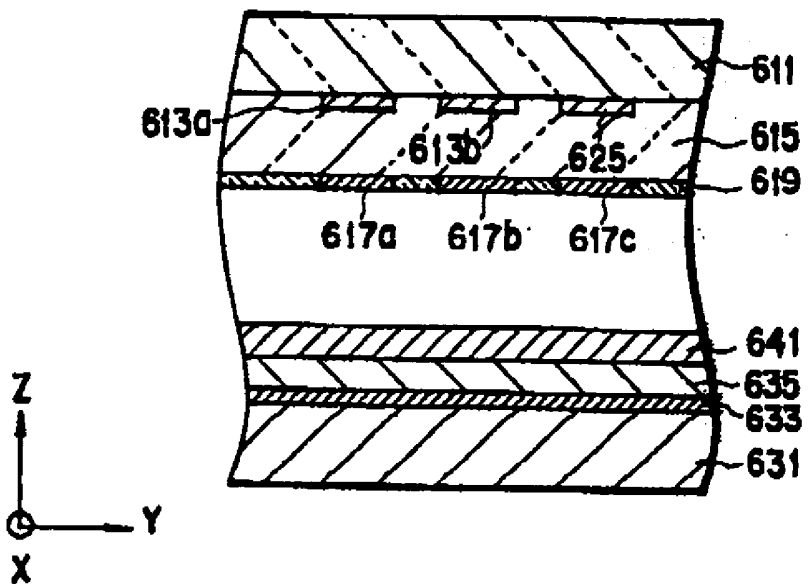


第 26 圖

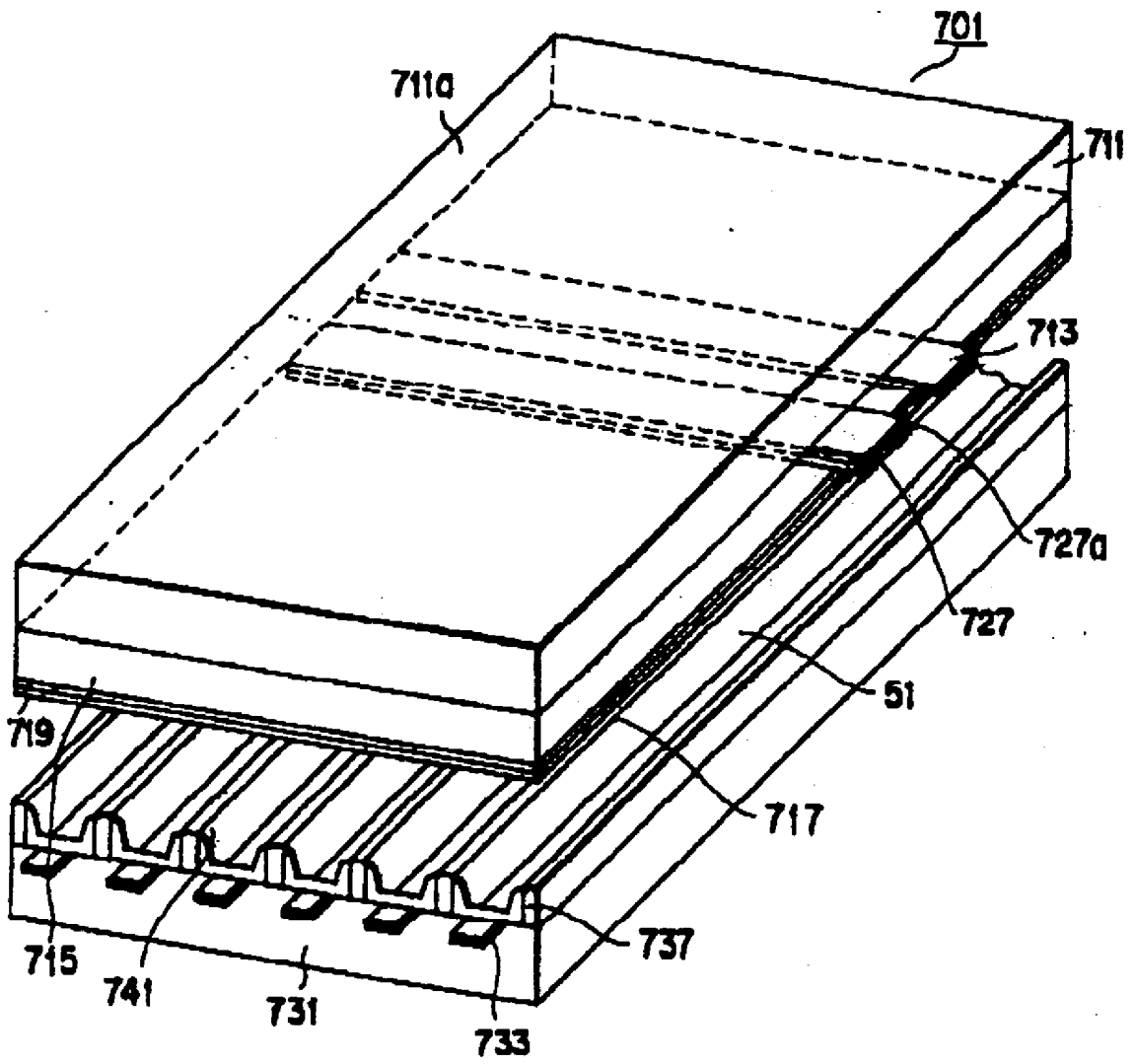
4230.06
4230.06



第 27A 圖

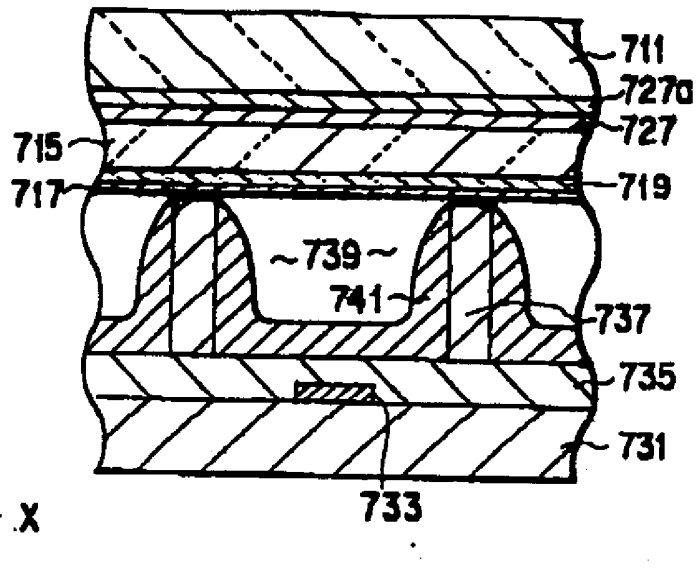


第 27B 圖

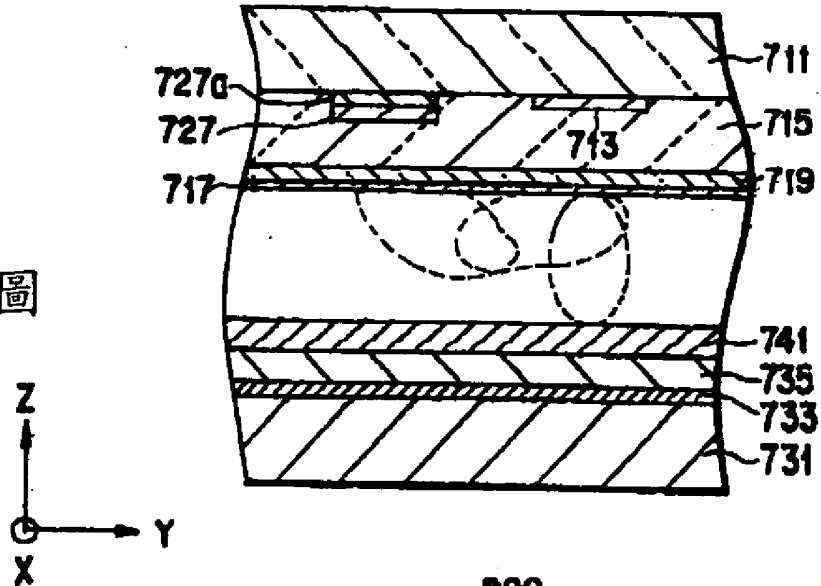


第 28 圖

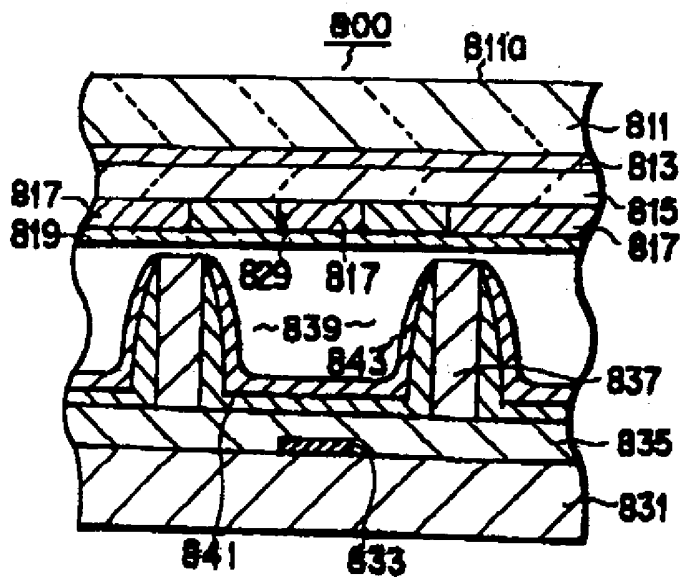
第 29A 圖

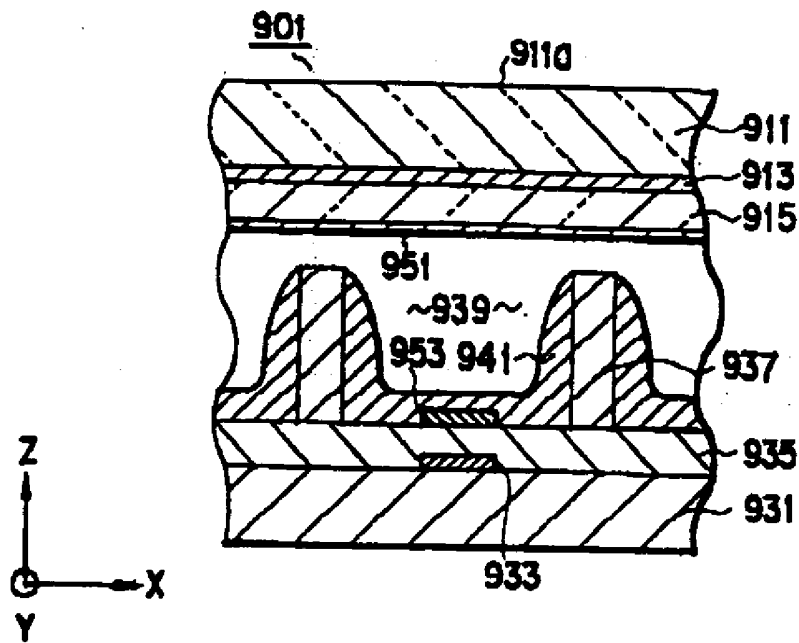


第 29B 圖

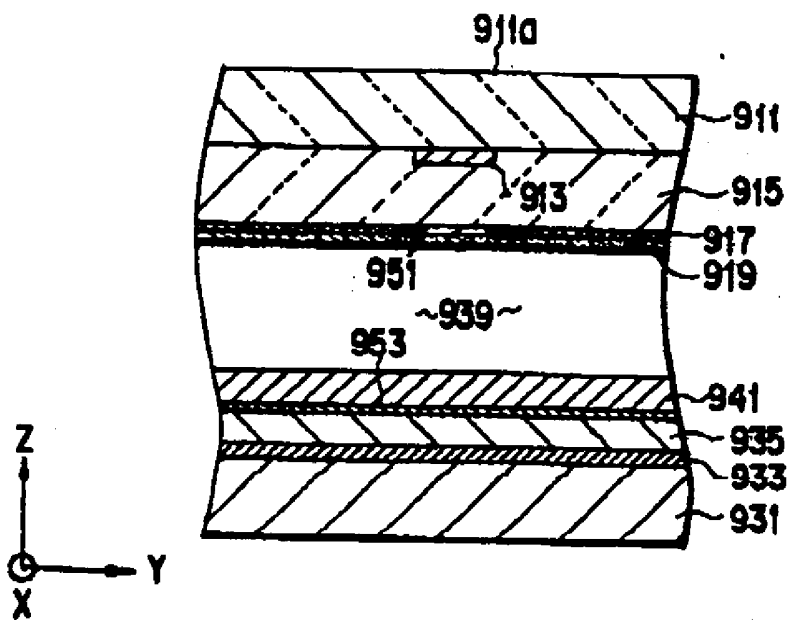


第 30 圖

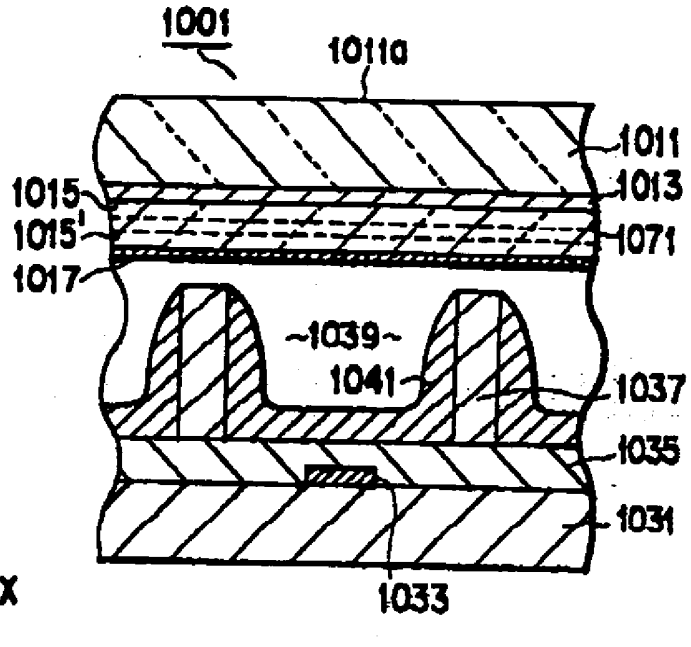




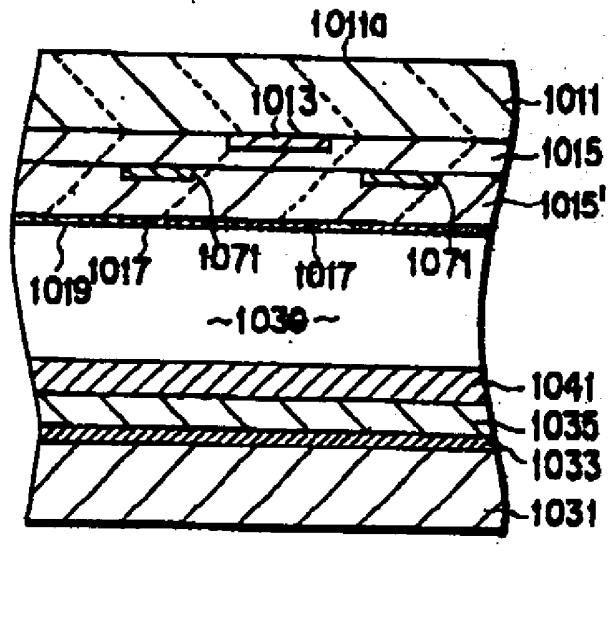
第 31A 圖



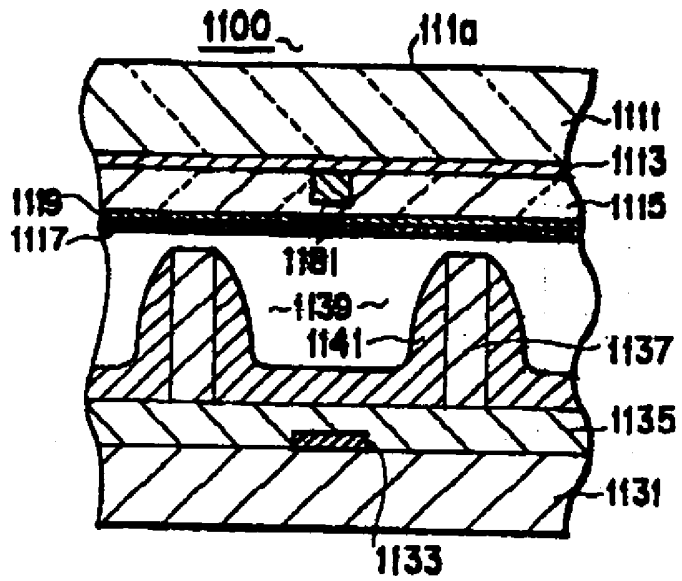
第 31B 圖



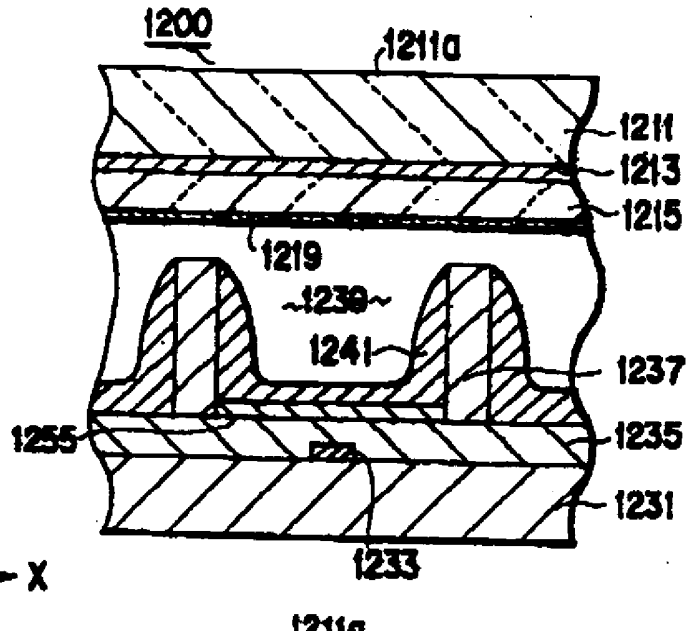
第 32A 圖



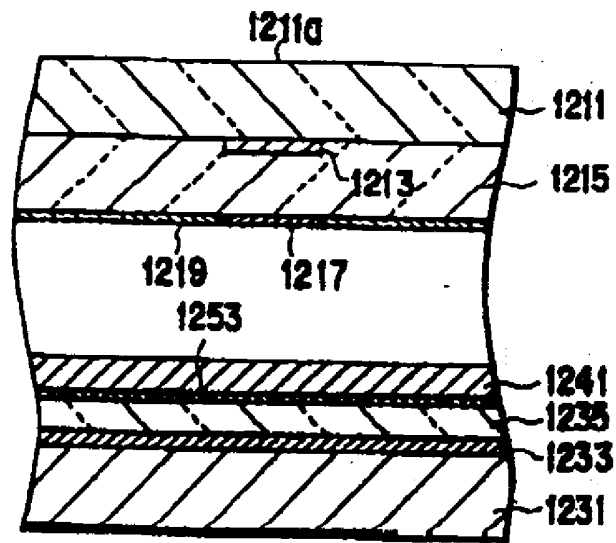
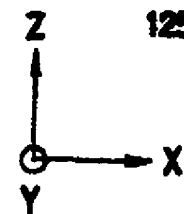
第 32B 圖



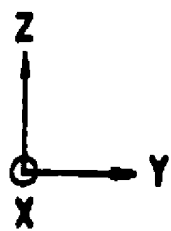
第 33 圖

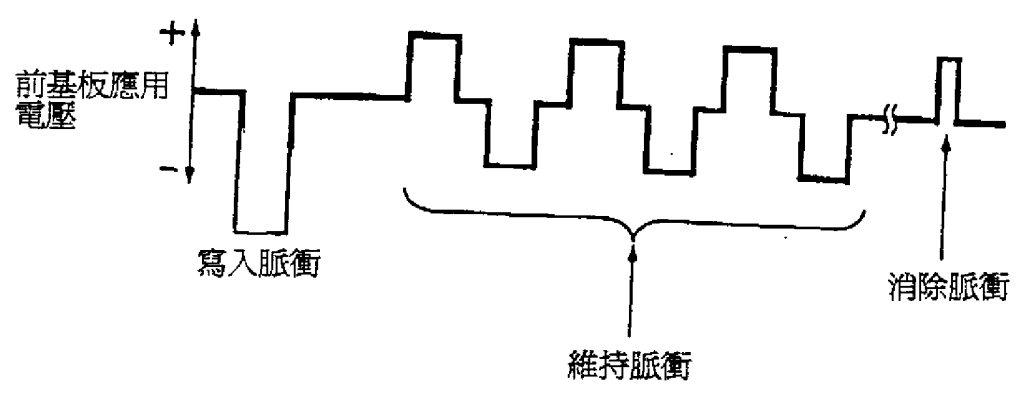


第 34A 圖

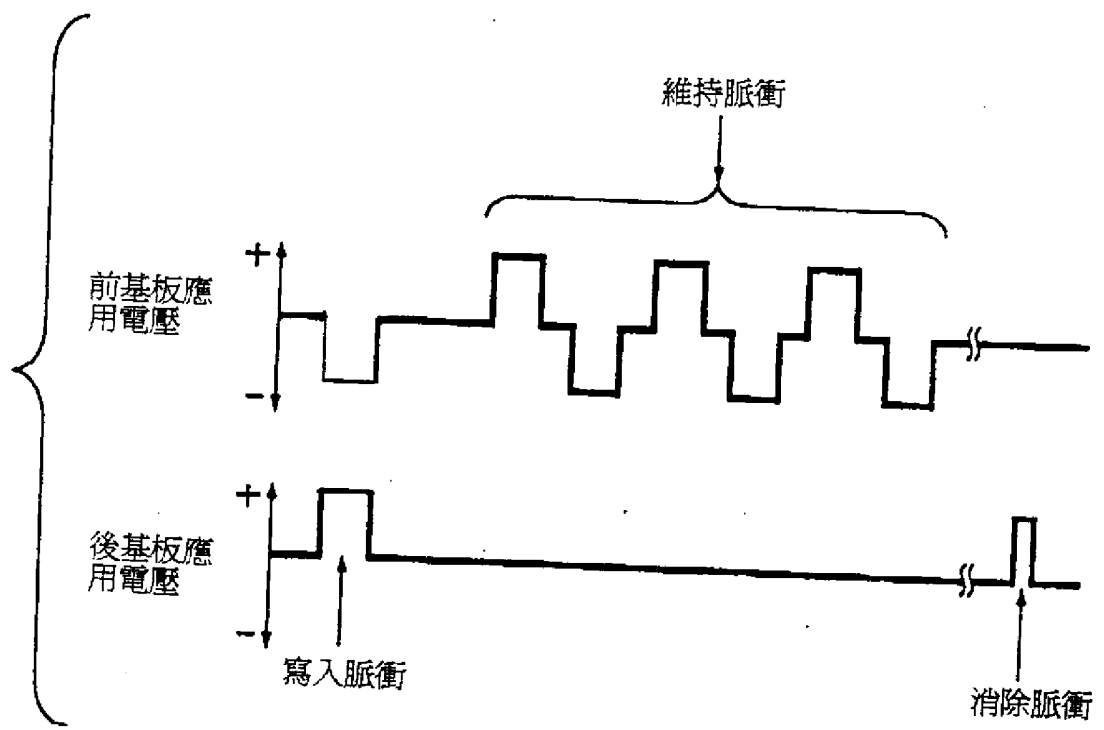


第 34B 圖

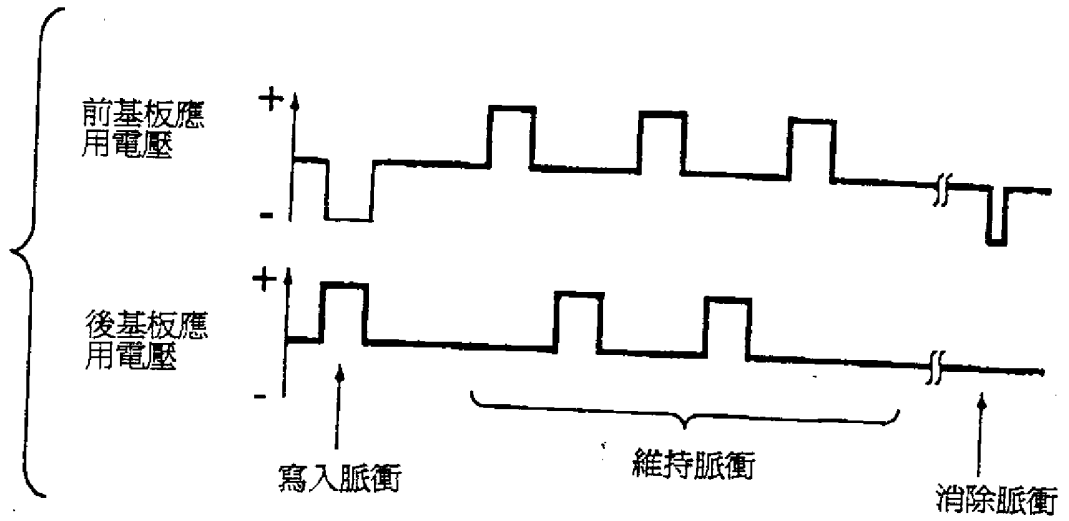




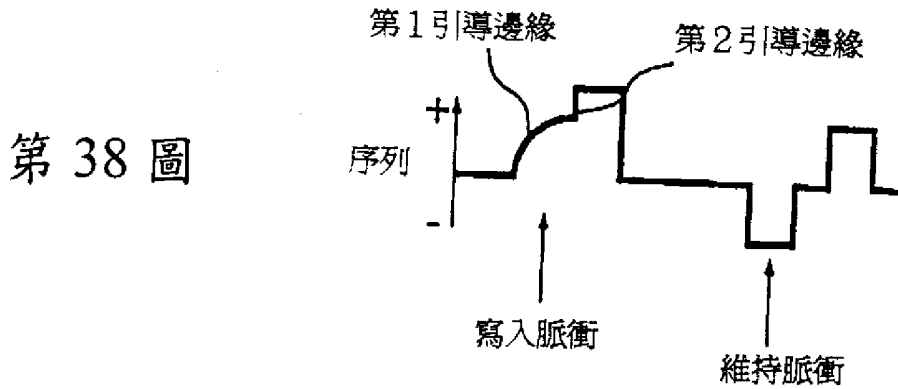
第 35 圖



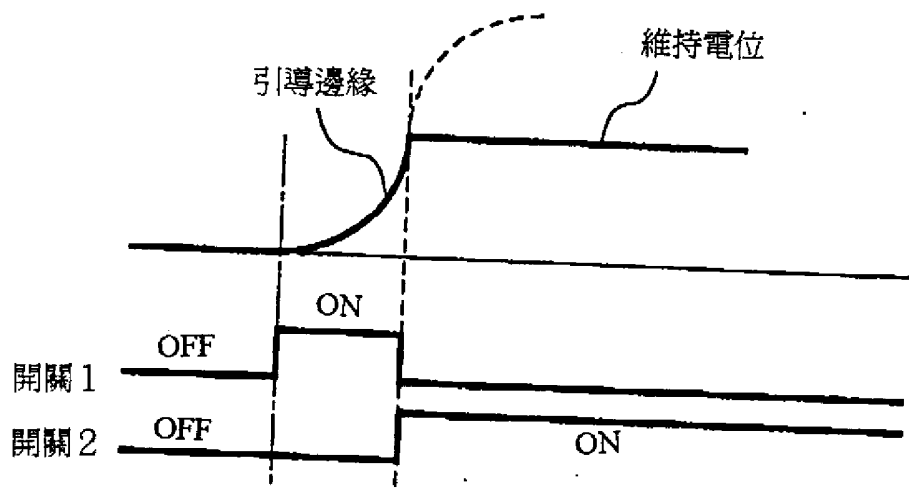
第 36 圖



第 37 圖

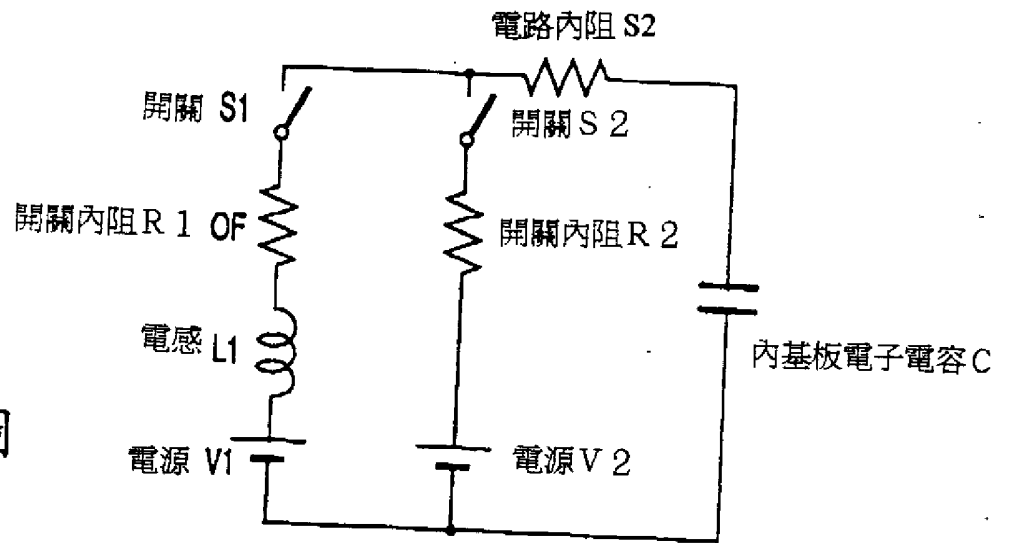


第 38 圖

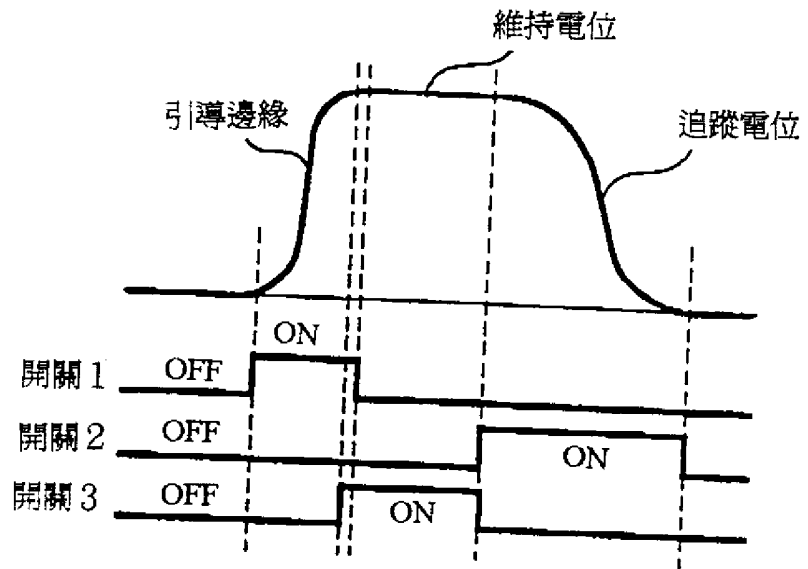


第 39 圖

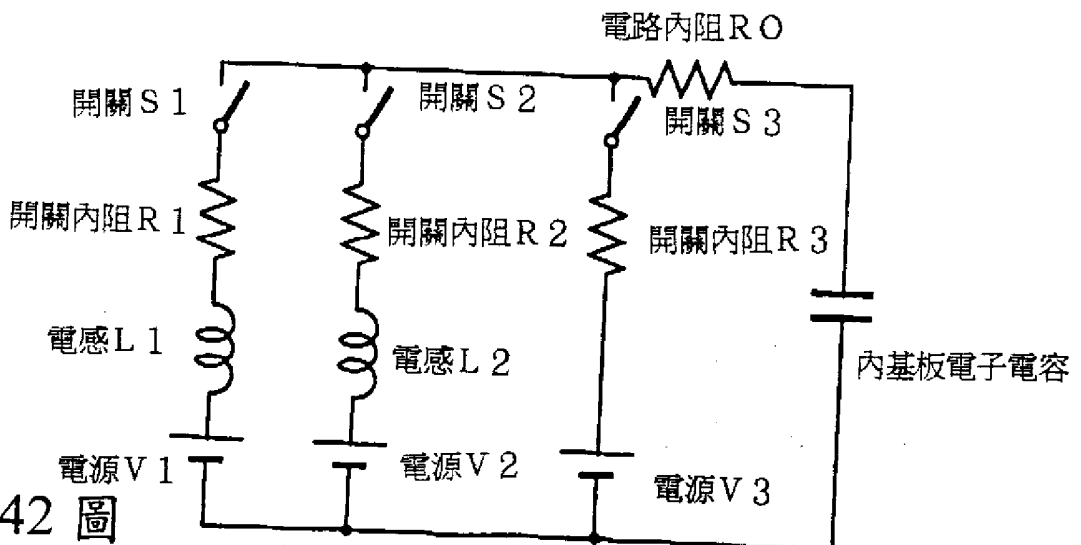
第 40 圖



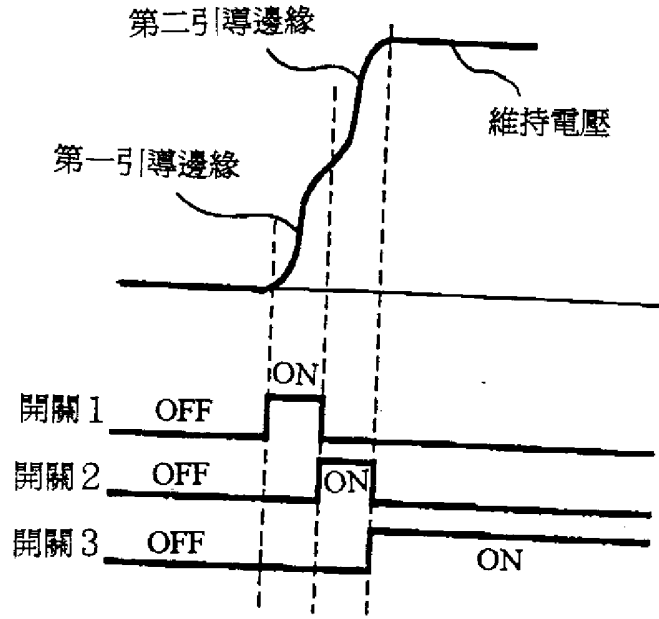
第 41 圖



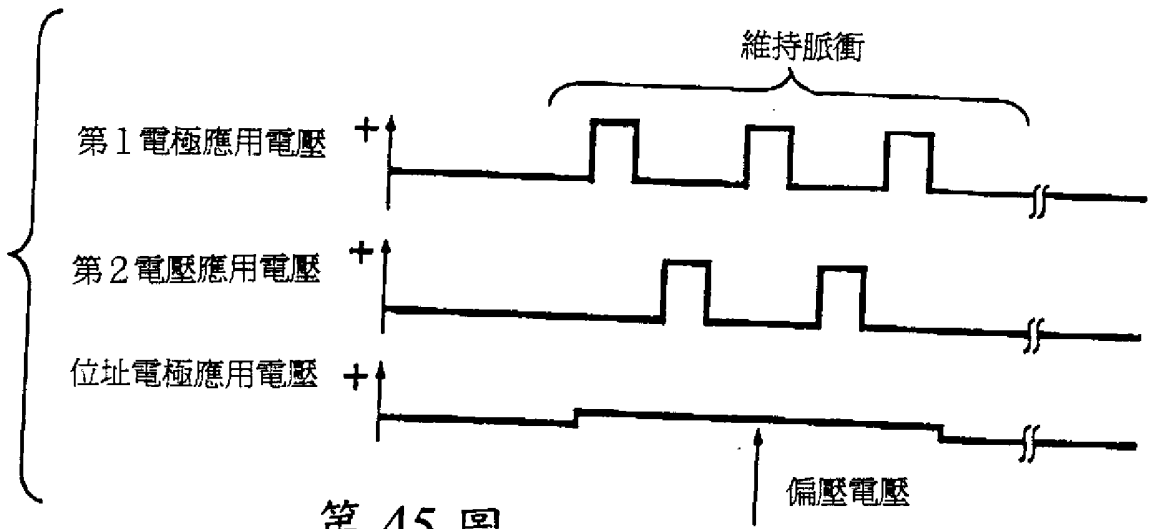
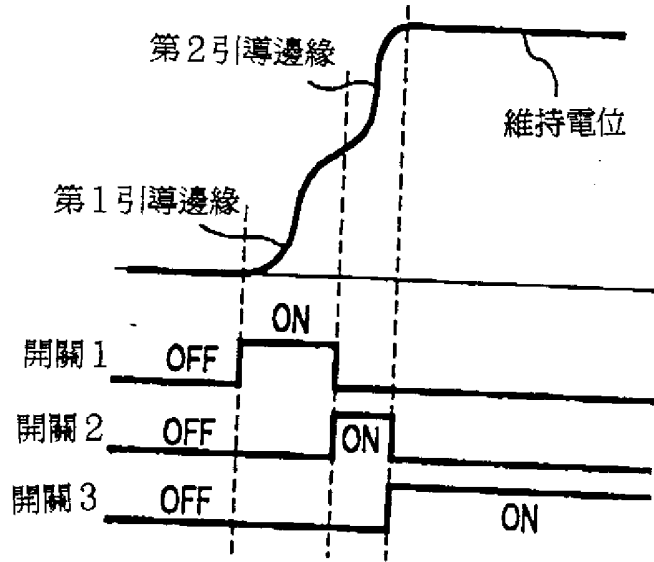
第 42 圖



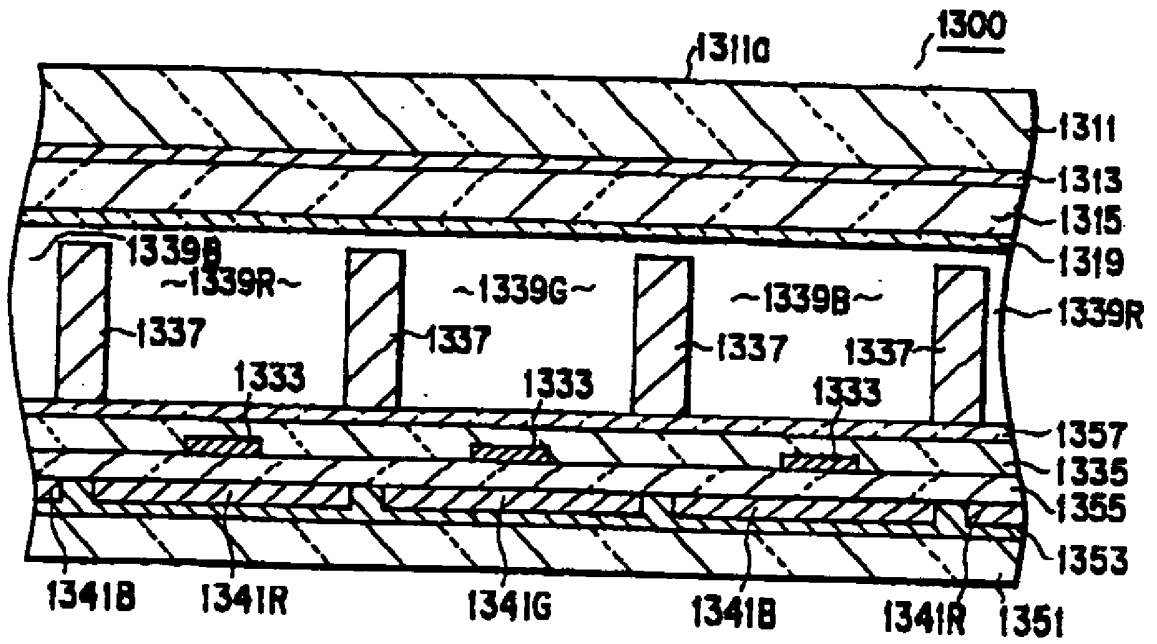
第 43 圖



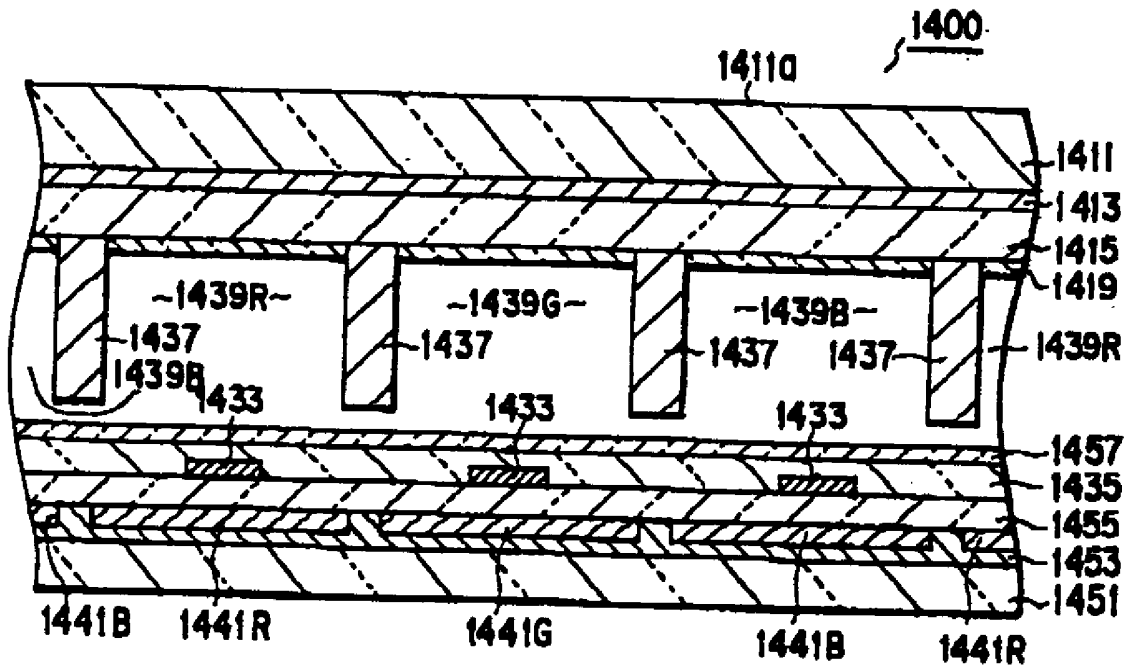
第 44 圖



第 45 圖



第 46 圖



第 47 圖