(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3646324号
(P3646324)
(45)発行日　平成17年5月11日(2005.5.11)　(24)登録日　平成17年2月18日(2005.2.18)

(51)Int.Cl.[7]　F I
H04N 5/225　H04N 5/225 D
H04N 5/232　H04N 5/232 Z

請求項の数 1　(全 9 頁)

(21)出願番号　特願平6-235119
(22)出願日　平成6年9月29日(1994.9.29)
(65)公開番号　特開平8-98094
(43)公開日　平成8年4月12日(1996.4.12)
審査請求日　平成13年9月26日(2001.9.26)

(73)特許権者　000002185
ソニー株式会社
東京都品川区北品川６丁目７番３５号
(74)代理人　100067736
弁理士　小池　晃
(74)代理人　100086335
弁理士　田村　榮一
(74)代理人　100096677
弁理士　伊賀　誠司
(72)発明者　大庭　裕二
東京都品川区北品川６丁目７番３５号　ソニー株式会社内

審査官　▲徳▼田　賢二

最終頁に続く

(54)【発明の名称】ビデオカメラ装置

(57)【特許請求の範囲】
【請求項１】
アスペクト比に関連する情報を有する固有情報メモリが設けられた撮像素子と、
上記撮像素子により生成される撮像信号を、当該撮像信号のアスペクト比と異なるアスペクト比の信号に変換するアスペクト比変換手段と、
上記撮像素子により生成される撮像信号のアスペクト比を、上記撮像素子に設けられた上記固有情報メモリから検出する検出手段と、
上記検出手段により検出されたアスペクト比と異なるアスペクト比の信号に撮像信号を変換する際に、上記アスペクト比変換手段の変換処理を制御する手段と
を備えることを特徴とするビデオカメラ装置。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
本発明はビデオカメラ装置に関し、特に撮像素子のアスペクト比に応じて、出画する画像のアスペクト比を可変設定可能なビデオカメラ装置に関する。
【０００２】
【従来の技術】
近年、ビデオカメラ装置は、画面の横幅：縦幅のアスペクト比４：３に応じた撮像信号を生成する撮像素子を用いて、アスペクト比４：３の画面に出画するＮＴＳＣ方式やＰＡＬ方式などの標準テレビジョン方式によるものが普及している。また、例えばＥＤＴＶ（Ex

tended Definition Television）方式のように１６：９のワイドアスペクト比の画像を取り扱う新たなテレビジョン方式が提案され、アスペクト比１６：９の撮像素子を用いてアスペクト比１６：９の臨場感のある画面を出画するビデオカメラ装置が実現され普及しつつある。

【０００３】

上記ビデオカメラ装置は、被写体の撮像により撮像信号を生成するＣＣＤイメージセンサを撮像素子とした用いるＣＣＤブロックと、このＣＣＤブロックから供給された撮像信号を出画するための画像処理ブロックとが備えられる。

【０００４】

このＣＣＤブロック、及び画像処理ブロックは、各々アスペクト比別に専用ブロックとして製造され、各アスペクト比毎に接続されて撮像及び出画を行っている。

【０００５】

【発明が解決しようとする課題】

ところで、アスペクト比１６：９のＣＣＤイメージセンサにより得られる画枠を、アスペクトコンバータを用いてアスペクト比４：３のＣＣＤイメージセンサにより得られる画枠に変換可能である。

【０００６】

このため、アスペクト比１６：９のＣＣＤイメージセンサが設けられたＣＣＤブロックを用いるビデオカメラ装置では、アスペクト比１６：９の画像処理ブロックによりアスペクト比１６：９の画像を出画したり、或いは上記画像処理ブロックに上記アスペクトコンバータを用いてアスペクト比４：３の画像を出画することが可能である。

【０００７】

しかし、ビデオカメラ装置は、アスペクト比１６：９、或いはアスペクト比４：３のいずれかの画像を出画するように予め設定されており、ＣＣＤブロックを差し替えて出画のアスペクト比を変更することが出来ないという問題点を生じていた。また、画像処理ブロックはアスペクト比毎に独立して製造して、画像処理ブロックの共通化が出来ない。このため製造工程が複雑化し、かつ画像処理ブロックのコストを高くするという問題点を生じていた。

【０００８】

本発明はこのような問題に鑑み、撮像素子のアスペクト比に応じて、出画するアスペクト比を可変設定して、該アスペクト比の画像を出画するビデオカメラ装置を提供することを目的とする。

【０００９】

【課題を解決するための手段】

本発明に係るビデオカメラ装置は、アスペクト比に関連する情報を有する固有情報メモリが設けられた撮像素子と、上記撮像素子により生成される撮像信号を、当該撮像信号のアスペクト比と異なるアスペクト比の信号に変換するアスペクト比変換手段と、上記撮像素子により生成される撮像信号のアスペクト比を、上記撮像素子に設けられた上記固有情報メモリから検出する検出手段と、上記検出手段により検出されたアスペクト比と異なるアスペクト比の信号に撮像信号を変換する際に、上記アスペクト比変換手段の変換処理を制御する手段とを備えることを特徴とする。

【００１０】

【作用】

以上の構成を備える本発明におけるビデオカメラ装置では、アスペクト比に関連する情報を有する固有情報メモリが設けられた撮像素子により生成される撮像信号のアスペクト比を、上記固有情報メモリから検出手段により検出し、上記検出手段により検出されたアスペクト比と異なるアスペクト比の信号に撮像信号を変換する際に、アスペクト比変換手段の変換処理を制御する。

【００１１】

【実施例】

以下、本発明の好ましい実施例について図面を参照しながら説明する。

【００１２】

本発明に係るビデオカメラ装置は、図１に示すように、被写体の撮像により撮像信号を生成するＣＣＤブロック１と、このＣＣＤブロック１から供給された撮像信号を出画するための画像処理ブロックとが備えられる。

【００１３】

上記ＣＣＤブロック１は、被写体からの光を光電変換してＲ、Ｇ、Ｂの撮像信号を生成するＣＣＤイメージセンサ１１と、このＣＣＤイメージセンサ１１の固有情報を示す固有信号、例えば画枠のアスペクト比の判定信号、ＮＴＳＣ、ＰＡＬ、ＥＤＴＶのいずれの方式用かを判定するための仕様判定信号、或いは欠陥画素の補正情報等が格納されるＥＰＲＯＭや汎用ＩＯ回路から構成される固有情報メモリ１２と、ＣＣＤイメージセンサ１１で生成された撮像信号を増幅するＰＡ回路１３とを有する。

【００１４】

画像処理ブロックは、ＣＣＤブロック１から供給された撮像信号のシェーデング補正や欠陥補正などを行うシェーデング手段２と、このシェーデング手段２から供給された撮像信号のアスペクト比を変換可能なアスペクトコンバータ３と、アスペクトコンバータ３から供給された撮像信号を出画するため画像処理する画像処理手段４と、ＣＣＤブロック１の固有情報メモリ１２に格納された固有信号に基づいてアスペクトコンバータ３のアスペクト比、画像処理手段４の処理パラメータ、及び画像処理手段４のＤ／Ａコンバータ２５のスイッチ３８の切換えを制御する画枠設定手段５とを有する。

【００１５】

シェーデング手段２は、ＣＣＤブロック１から供給された撮像信号を増幅する増幅回路１４と、この増幅回路１４から供給された撮像信号をＡ／Ｄ変換するＡ／Ｄコンバータ１５と、Ａ／Ｄコンバータ１５から供給された撮像信号のＲ、Ｇ、Ｂ信号の画面上でのシェーデングを補正するためのシェーデング回路１６と、このシェーデング回路１６から供給されたシェーデング補正信号をＤ／Ａ変換して上記増幅回路１４に供給するＤ／Ａコンバータ１７と、上記シェーデング回路１６によるシェーデングを補正するためのシェーデング補正信号が格納されるランダムアクセスメモリ（以下、ＲＡＭと称する。）１８と、Ａ／Ｄコンバータ１５から供給された撮像信号からＣＣＤイメージセンサ１１の経時劣化等による画素の欠陥を補正するための欠陥検出回路１９とを有する。

【００１６】

アスペクトコンバータ３は、図２に示すように上記シェーデング手段２から供給された撮像信号を時間軸変換するＦＩＦＯメモリ３１と、サンプリングレートを変換するＲＣＦ回路３２と、上記ＦＩＦＯメモリ３１、及びＲＣＦ回路３２を制御するコントロールＬＳＩ３３とを有する。

【００１７】

ＦＩＦＩメモリ３１は、アスペクト比１６：９の画枠の撮像信号をアスペクト比４：３に変換するために、撮像信号のサンプリングレート１８ＭＨｚで撮像信号をメモリセルに書込み、１８ＭＨｚの３／４倍の１３．５ＭＨｚで該メモリセルに書き込まれた撮像信号を読出すことにより、図３乃至図５に示すようにアスペクト比１６：９の画枠からアスペクト比４：３の画枠を切り出して、アスペクト比４：３の撮像信号を１３．５ＭＨｚのサンプリングレートで出力することで４／３倍の時間軸伸長処理を行う。上記アスペクト比１６：９の画枠からアスペクト比４：３の画枠を切り出す位置は、ＦＩＦＯ長を設定することにより指定される。

【００１８】

上記ＲＣＦ回路３２は、上記ＦＩＦＩメモリ３１においてアスペクト比１６：９の撮像信号をサンプリングレート１８ＭＨｚで書込み、サンプリングレート１３．５ＭＨｚで読出す時間軸変換処理を施して得られた撮像信号に対して、３：４の変換比率のサンプリングレート変換処理を行うことにより、サンプリングレート１８ＭＨｚの撮像信号を生成する。

【００１９】
このＲＣＦ回路３２は、フィルタ係数を出力レートで順次切り換えてフィルタリング処理を行うレートコンバータフィルタからなり、上記ＦＩＦＩメモリ３１により生成されたアスペクト比４：３の画枠の撮像信号すなわちサンプリングレート１３．５ＭＨｚの撮像信号に対して、正の整数ｎを例えば２として、４ｎ（＝８）倍オーバーサンプリングの後に１／３ｎ（＝１／６）ダウンサンプリングを行うことにより、３：４の変換比率のサンプリングレート変換処理を行い、サンプリングレート１８ＭＨｚでアスペクト比４：３の画枠の撮像信号を生成する。なお、フィルタ係数を出力レートで順次切り換えてフィルタリング処理を行うレートコンバータフィルタは、レジスタ前置型ＦＩＲフィルタやレジスタ後置型ＦＩＲフィルタにより構成される。

【００２０】
このように、本発明に係るアスペクトコンバータ３では、上記ＦＩＦＯメモリ３１において、アスペクト比１６：９の画像を示すサンプリングレート１８ＭＨｚの撮像信号に４／３倍の時間軸変換処理を施すことにより、図６に示すようにアスペクト比４：３の画像を示すサンプリングレート１３．５ＭＨｚの撮像信号を生成する。また、記ＲＣＦ回路３２において、上記サンプリングレート１３．５ＭＨｚの撮像信号に３：４の変換比率のサンプリングレート変換処理を施すことにより、図７に示すようにアスペクト比１６：９の画像を示すサンプリングレート１８ＭＨｚの撮像信号からアスペクト比４：３の画像を示すサンプリングレート１８ＭＨｚの撮像信号を生成することができる。

【００２１】
ここで、上記ＲＣＦ回路３２では、上記ＦＩＦＯメモリ３１により生成されたサンプリングレート１３．５ＭＨｚの撮像信号に対して、４ｎ倍オーバーサンプリングの後に１／３ｎダウンサンプリングを行うことにより、３：４の変換比率のサンプリングレート変換を行うことができる。

【００２２】
上記コントロールＬＳＩ３３は、ＦＩＦＯメモリ３１のメモリセルへの撮像信号の書込み／読出し時のサンプリングレートの切換え、及びＲＣＦ回路３２のフィルタ係数を出力レートに応じて切り換えを行う。

【００２３】
画像処理手段４は、アスペクトコンバータ３から供給された撮像信号の輝度に対する階調を線形とするリニアマトリックス回路２１と、このリニアマトリックス回路２１から供給された撮像信号をガンマ補正、黒レベル補正、及び白レベル補正するガンマ・ニー回路２２と、この補正された撮像信号のＲＧＢ信号をＹ、Ｒ－Ｙ、Ｂ－Ｙ信号に変換するマトリックス回路２３と、このＹ、Ｒ－Ｙ、Ｂ－Ｙ信号を画像信号に変換するエンコーダ回路２４と、このエンコーダ回路２４から供給される画像信号からサンプリング処理の際の疑似信号を除去しながらＤ／Ａ変換するＤ／Ａコンバータ２５と、上記エンコーダ回路２４から供給される画像信号を出画するために１８ＭＨｚで送出するレートコンバータ２６と、アスペクトコンバータ３から供給された撮像信号に基づき上記リニアマトリックス回路２１、及びガンマ・ニー回路２２の出力信号に補正信号を加算し、並びに該撮像信号のレートに合わせてレートコンバータ２６のレートを設定するための各々の処理パラメータを設定する画像エンハンス回路２７とを有する。

【００２４】
上記Ｄ／Ａコンバータ２５は、図８に示すようにエンコーダ回路２４から供給された画像信号をＤ／Ａ変換するＤ／Ａコンバータ３５と、上記Ｄ／Ａ変換された撮像信号の疑似信号をカットする第一、第二のフィルタ３６、３７と、上記第一のフィルタ３６、又は第二のフィルタ３７の出力信号を切換えて送出するスイッチ３８と、該出力信号を増幅するアンプ３９とを有する。

【００２５】
上記第一のフィルタ３６は、上記アスペクトコンバータ３により撮像信号の画枠をアスペクト比１６：９から４：３に変換した際のサンプリング処理による疑似信号をカットする

ため、図９に示すようにアスペクトコンバータ３のＦＩＦＯメモリの読出しレートの１３．５ＭＨｚ、及びこの１３．５ＭＨｚ以上の周波数で信号を抑制するように構成される。

【００２６】

第二のフィルタ３７は、アスペクトコンバータ３で変換を行わず、ＣＣＤブロック１で生成された撮像信号がレート周波数１８ＭＨｚで一定のまま画像処理手段４に供給された場合で、図１０に示すように３６ＭＨｚ以上の周波数で信号を抑制するように構成される。

【００２７】

上記画像エンハンス回路２７で設定する処理パラメータの補正信号は、例えば画像の輪郭を強調するためのデティール信号の水平方向及び垂直方向のレベルや、黒レベル及び白レベルのクリップや、ガンマ補正信号やニー信号等を補正するための補正係数を含む信号である。

【００２８】

上記画枠設定手段５は、ＣＣＤブロック１の固有情報メモリ１２の固有信号を検出し、この検出結果に基づいて上記アスペクトコンバータ３でアスペクト変換を行うか否かを設定することにより、アスペクトコンバータ３から出力される撮像信号のアスペクト比を設定し、及び上記画像処理手段４のＤ／Ａコンバータ２５のスイッチ３８の接続条件を選択することにより疑似信号のカットオフ周波数を設定し、並びに該画像処理手段４の画像エンハンス回路２７による処理パラメータの設定を指示する。

【００２９】

この画枠設定手段５には、画枠のアスペクト比を切換え操作させる操作手段６と、ビデオカメラ装置のＣＣＤブロック１、及び画像処理ブロックの初期設定が格納され電源の立ち上げの際に、この初期設定が読み込まれるセットアップカード７とが設けられる。

【００３０】

以上の構成によるビデオカメラ装置は、電源立ち上げの際に、画枠設定手段５によりＣＣＤブロック１に設けられた固有情報メモリ１２の固有信号からＣＣＤイメージセンサ１１のアスペクト比を判定し、アスペクト比４：３と判定された場合は、操作手段６によるアスペクト比の切換えをロックする。また、アスペクト比１６：９と判定された場合は、上記操作手段６の操作によりアスペクト比の切換えが可能となり、操作手段６によりアスペクト比を１６：９から４：３に切り換える操作をした際に、上記画枠設定手段５により上記切換え設定をするために、アスペクトコンバータ３でアスペクト変換をするように設定し、上記画像処理手段４のＤ／Ａコンバータ２５のスイッチ３８を第一のフィルタ３６に接続するように設定し、並びに該画像処理手段４の画像エンハンス回路２７による処理パラメータを上記切換え条件で設定するように指示する。その後、シェーデング手段２のＡ／Ｄコンバータ１５を介して上記ＣＣＤイメージセンサ１１から供給された撮像信号は、アスペクトコンバータ３で上記アスペクト変換がされ、このアスペクト変換された撮像信号は画像処理手段４で画像処理され、Ｄ／Ａコンバータ２５から画像信号として送出される。

【００３１】

また、画枠設定手段５によりアスペクト比１６：９と判定され、操作手段６によりアスペクト比を４：３から１６：９に切り換える操作をした場合は、上記画枠設定手段５により上記切換えを設定するために、アスペクトコンバータ３でアスペクト変換を行わないように設定し、上記画像処理手段４のＤ／Ａコンバータ２５のスイッチ３８を第二のフィルタ３７に接続するように設定し、並びに該画像処理手段４の画像エンハンス回路２７による処理パラメータを上記切換え条件で設定するように指示する。

【００３２】

また、ＣＣＤブロック１を差し替えた場合やＣＣＤブロック１を始めて取り付けた場合には、電源立ち上げの際に、画枠設定手段５によりＣＣＤブロック１に設けられた固有情報メモリ１２の固有信号からＣＣＤイメージセンサ１１のアスペクト比を判定し、アスペクト比４：３と判定された場合は、操作手段６によるアスペクト比の切換えをロックし、アスペクト比９：１６と判定された場合は、操作手段６の操作により設定されたアスペクト

比に従って、該画枠設定手段５によりアスペクトコンバータ３のアスペクト比、及び画像処理手段４のＤ／Ａコンバータ２５のスイッチ３８の接続状態を設定し、並びに該画像処理手段４の画像エンハンス回路２７に処理パラメータを設定するように指示する。

【００３３】

従って、本実施例に係るビデオカメラ装置は、アスペクト比１６：９の撮像素子を用いることによりアスペクト比１６：９から４：３、又はアスペクト比４：３から１６：９に容易に切換え可能とする。

【００３４】

また、画像処理ブロックをアスペクト比４：３及び１６：９のいずれも使用可能に共通化することにより、製造工程を簡易とし、画像処理ブロックで用いる部材を共通化してビデオカメラ装置の低コスト化を可能とする。

【００３５】

また、ビデオカメラ装置の製造者、及び使用者において、従来のアスペクト比４：３の画枠から、アスペクト比１６：９の画枠への移行を容易とする。

【００３６】

【発明の効果】

以上詳細に説明したように、本発明のビデオカメラ装置によれば、アスペクト比に関連する情報を有する固有情報メモリが設けられた撮像素子により生成される撮像信号のアスペクト比を、上記固有情報メモリから検出手段により検出し、アスペクト比変換手段の変換処理を制御することによって、上記検出手段により検出されたアスペクト比と異なるアスペクト比の信号に撮像信号を変換することができる。

【００３７】

このため、ビデオカメラ装置の製造者、及び使用者において、従来のアスペクト比４：３の画枠から、アスペクト比１６：９の画枠への移行が容易に行われるビデオカメラ装置の提供を可能とする。

【００３８】

また、アスペクト比１６：９の撮像素子を用いることによりアスペクト比１６：９から４：３、又はアスペクト比４：３から１６：９に容易に切換え可能なビデオカメラ装置の提供を可能とする。

【００３９】

また、画像処理ブロックをアスペクト比４：３及び１６：９のいずれも使用可能に共通化することにより、製造工程を簡易とし、画像処理ブロックで用いる部材を共通化してビデオカメラ装置の低コスト化を可能とする。

【図面の簡単な説明】

【図１】本発明に係るビデオカメラ装置の要部のブロック図である。

【図２】上記ビデオカメラ装置のアスペクトコンバータの要部のブロック図である。

【図３】上記アスペクトコンバータによる画枠の切り出しの様子を模式的に示す図である。

【図４】上記アスペクトコンバータにおける画枠の切り出しのタイミングを模式的に示す図である。

【図５】上記アスペクトコンバータにおける画枠の切り出しによる撮像信号を模式的に示す図である。

【図６】上記アスペクトコンバータのＦＩＦＯメモリにおける画枠の切り出しによる撮像信号の周波数帯域を模式的に示す図である。

【図７】上記アスペクトコンバータのＲＣＦ回路における画枠の切り出しによる撮像信号の周波数帯域を模式的に示す図である。

【図８】上記ビデオカメラ装置の画像処理手段のＤ／Ａコンバータのブロック図である。

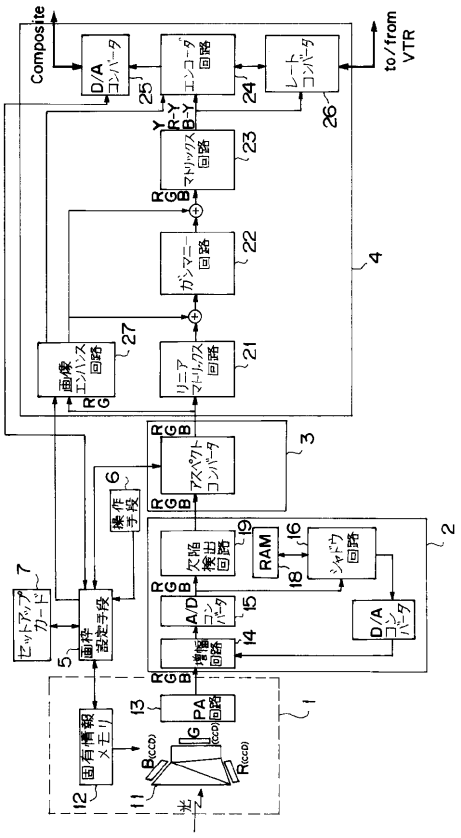
【図９】上記Ｄ／Ａコンバータにおける第一のフィルタの特性図である。

【図１０】上記Ｄ／Ａコンバータにおける第二のフィルタの特性図である。

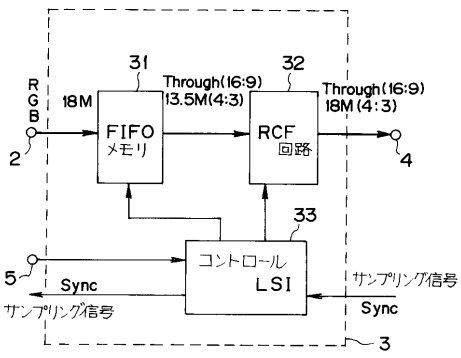
【符号の説明】

１　ＣＣＤブロック
３　アスペクトコンバータ
４　画像処理手段
５　画枠設定手段
１１　ＣＣＤイメージセンサ
１２　固有情報メモリ
１５　Ａ／Ｄコンバータ
２５　Ｄ／Ａコンバータ
２７　画像エンハンス回路
３１　ＦＩＦＯメモリ
３２　ＲＣＦ回路

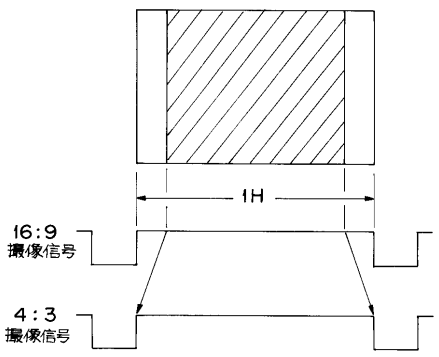
【図１】



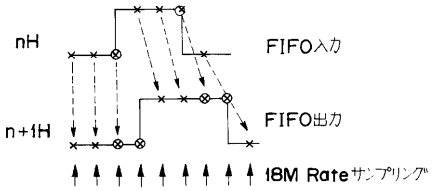
【図２】



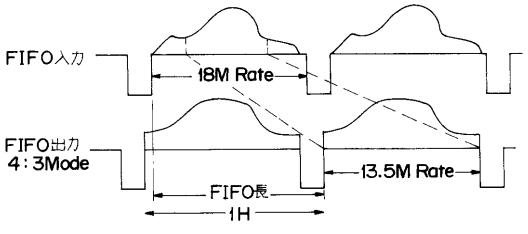
【図３】



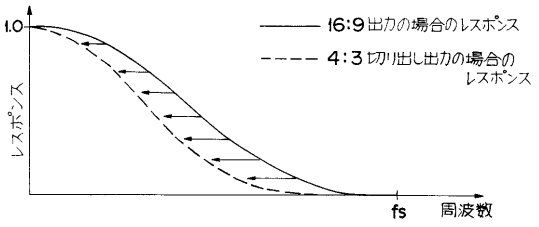
【図４】



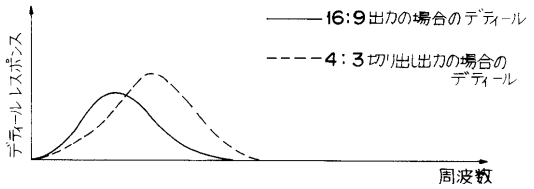
【図５】



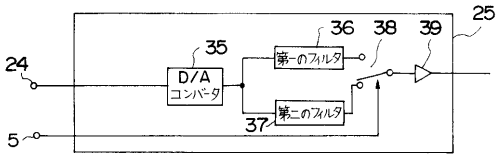
【図６】



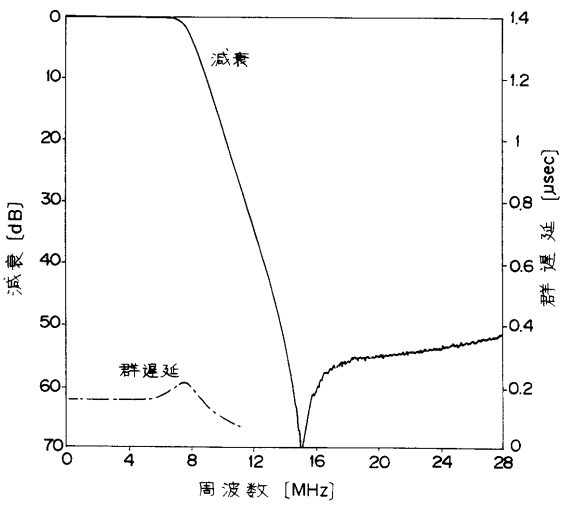
【図７】



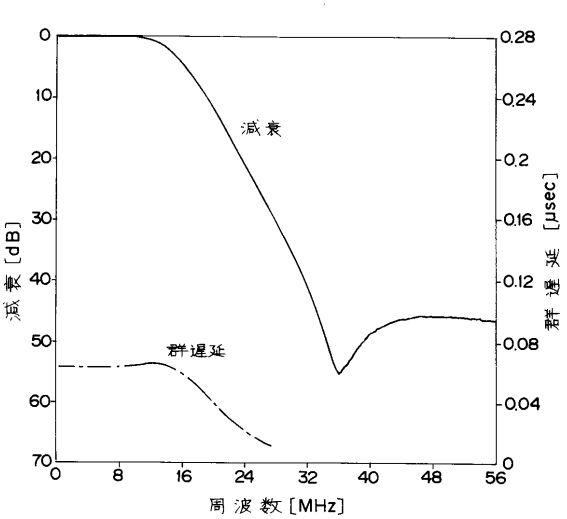
【図８】



【図９】



【図１０】



フロントページの続き

(56)参考文献 特開昭６４－０１７６２１（ＪＰ，Ａ）
特開平０５－２５２５３８（ＪＰ，Ａ）
特開平０６－２３７４０７（ＪＰ，Ａ）
特開平０４－３１６２８４（ＪＰ，Ａ）
特開平０４－３１６４１７（ＪＰ，Ａ）
特開平０５－０９１３７７（ＪＰ，Ａ）
特開平０５－０７５９１６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.^{7}，ＤＢ名)
H04N 5/225
H04N 5/232
H04N 5/335