(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년08월05일
(11) 등록번호 10-2007362
(24) 등록일자 2019년07월30일

(51) 국제특허분류(Int. Cl.)
H03K 17/041 (2006.01) *H03K 3/03* (2006.01)
(52) CPC특허분류
H03K 17/04106 (2013.01)
G05F 3/24 (2013.01)
(21) 출원번호 10-2018-0011932
(22) 출원일자 2018년01월31일
심사청구일자 2018년01월31일
(56) 선행기술조사문헌
KR101198309 B1
(뒷면에 계속)

전체 청구항 수 : 총 12 항

(73) 특허권자
창원대학교 산학협력단
경상남도 창원시 의창구 창원대학로 20(퇴촌동)
(72) 발명자
김영희
경남 창원시 성산구 외동반림로 219, 112동 1001호 (반림동, 현대아파트)
김문환
경상북도 영덕군 영덕읍 화개길 20-22
(74) 대리인
이철희, 고윤호

심사관 : 나병윤

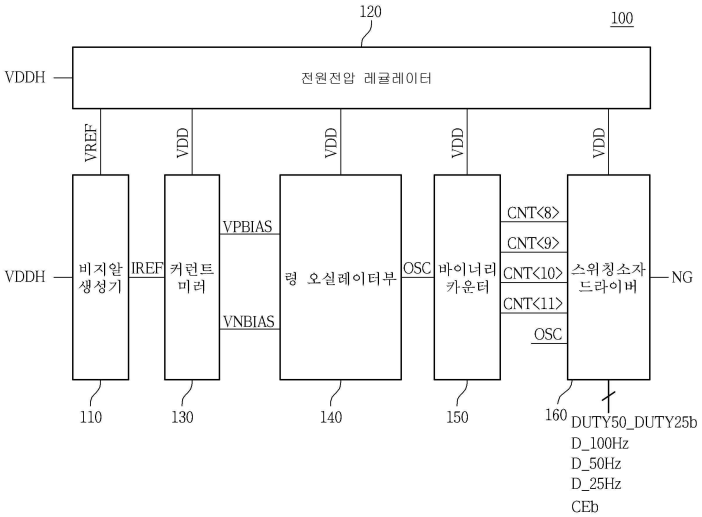
(54) 발명의 명칭 **음이온 발생기의 스위칭 소자 구동회로**

(57) 요 약

본 발명은 음이온 발생기의 스위칭 소자를 구동하는 스위칭 제어신호를 생성함에 있어서, 인쇄회로기판의 사이즈와 가격을 줄일 수 있도록 한 기술에 관한 것이다.

이러한 본 발명은 상기 링 오실레이터부(140)가 비교적 짧은 주기의 발진신호(OSC)를 출력하도록 설계하되, 바이너리 카운터(150)를 통해 발진신호(OSC)를 카운트하여 그에 따른 카운트신호 CNT[8], CNT[9], CNT[10], CNT[11]를 출력하도록 함으로써, 링 발진부 내의 딜레이 셀의 사이즈 증가 문제 및 그에 따른 인쇄회로기판의 레이아웃 면적 증가 문제가 해소된다.

대 표 도 - 도2



(52) CPC특허분류
G05F 3/267 (2013.01)
H03K 3/0315 (2013.01)

(56) 선행기술조사문헌
KR101584169 B1
JP2011035498 A
JP2012524426 A
JP08251001 A

공지예외적용 : 있음

명 세 서

청구범위

청구항 1

외부전원을 공급받아 기준전압과 기준전류를 출력하는 비지알 생성기;

상기 기준전압으로 상기 외부전원을 조절하여 정전압 형태의 전원전압을 생성하는 전원전압 레귤레이터;

상기 기준전류를 이용하여 정극성 바이어스전압과 부극성 바이어스전압을 생성하는 커런트 미러;

상기 정극성 바이어스전압과 상기 부극성 바이어스전압에 따른 주파수의 발진신호를 생성하는 링 오실레이터부;

상기 발진신호를 카운트하여 그에 따른 복수 개의 카운트신호를 출력하는 바이너리 카운터; 및

상기 복수 개의 카운트신호와 상기 발진신호를 이용하여 음이온 발생기의 스위칭 소자의 스위칭 동작을 제어하는 스위칭 제어신호를 출력하는 스위칭소자 드라이버;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 2

제1항에 있어서, 상기 커런트 미러는

상기 정극성 바이어스전압과 상기 부극성 바이어스전압을 미러 형태로 출력하는 전류 미러부;

상기 기준전류에 따라 상기 전류 미러부를 통해 출력되는 상기 정극성 바이어스전압과 상기 부극성 바이어스전압의 레벨을 제어하는 구동제어부; 및

제1,2튜닝코드에 따라 상기 전류 미러부에서 출력되는 상기 정극성 바이어스전압과 상기 부극성 바이어스전압을 튜닝하는 튜닝 제어부;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 3

제2항에 있어서, 상기 전류 미러부는

일측 단자가 전원전압에 공통으로 연결되고, 게이트가 상기 정극성 바이어스전압과 공통노드에 공통으로 연결된 제31피모스 트랜지스터 및 제32피모스 트랜지스터; 및

상기 제32피모스 트랜지스터의 타측 단자에 다이오드 결합되어 상기 부극성 바이어스전압을 출력하는 제31엔모스 트랜지스터;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 4

제2항에 있어서, 상기 구동 제어부는

타측 단자가 접지단자에 공통으로 연결되고 게이트가 공통으로 연결된 제32엔모스 트랜지스터 및 제33엔모스 트랜지스터를 구비하되,

상기 기준전류가 상기 제32엔모스 트랜지스터 및 제33엔모스 트랜지스터의 게이트 공통 연결노드 및 상기 제32엔모스 트랜지스터의 일측 단자에 공급되고, 상기 제33엔모스 트랜지스터의 일측 단자가 상기 커런트 미러의 공통노드에 연결된 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 5

제2항에 있어서, 상기 튜닝 제어부는

상기 커런트 미러의 공통노드와 접지단자 사이에 직렬 연결된 제34엔모스 트랜지스터 및 제35엔모스 트랜지스터; 및

상기 공통노드와 접지단자 사이에 직렬 연결된 제36엔모스 트랜지스터 및 제37엔모스 트랜지스터를 구비하되,

상기 제34엔모스 트랜지스터의 게이트에 제1튜닝코드가 연결되고,

상기 제35엔모스 트랜지스터의 게이트에 제2튜닝코드가 연결되며,

상기 제35엔모스 트랜지스터 및 제37엔모스 트랜지스터의 게이트에 상기 기준전류가 공통으로 공급되는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 6

제1항에 있어서, 상기 링 오실레이터부는

상기 정극성 바이어스전압에 따라 정극성 바이어스 전류를 출력하는 정극성 바이어스부;

상기 부극성 바이어스전압에 따라 부극성 전류를 출력하는 부극성 바이어스부; 및

상기 정극성 바이어스 전류와 부극성 바이어스 전류에 상응되게 상기 발진신호를 출력하는 발진신호 출력부;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 7

제6항에 있어서, 상기 정극성 바이어스부는

일측 단자가 전원전압에 공통으로 연결되고, 게이트가 상기 정극성 바이어스전압에 공통으로 연결된 제41 내지 제43피모스 트랜지스터를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 8

제6항에 있어서, 상기 부극성 바이어스부는

일측 단자가 접지단자에 공통으로 연결되고, 게이트가 상기 부극성 바이어스전압에 공통으로 연결된 제41 내지 제43엔모스 트랜지스터를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 9

제6항에 있어서, 상기 발진신호 출력부는

제41피모스 트랜지스터 및 제41엔모스 트랜지스터, 제42피모스 트랜지스터 및 제42엔모스 트랜지스터, 제43피모스 트랜지스터 및 제43엔모스 트랜지스터로부터 각각 바이어스 전류를 공급받는 이중 입력 구조를 갖는 3단의 링 오실레이터; 및

상기 링 오실레이터의 출력신호를 차동증폭하여 상기 발진신호를 출력하는 차동 증폭기;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 10

제1항에 있어서, 상기 바이너리 카운터는

직렬 연결된 복수 개의 D형 플립플롭을 포함하되, 첫 번째 단의 D형 플립플롭의 클럭신호로 상기 발진신호가 공

급되는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 11

제1항에 있어서, 상기 스위칭소자 드라이버는

듀티비 결정신호들과 각기 다른 상기 복수 개의 카운트신호들을 낸드조합하여 제1 내지 제3스위칭제어 인에이블신호를 각기 출력하는 제1스위칭제어 인에이블신호 출력부, 제2스위칭제어 인에이블신호 출력부 및 제3스위칭제어 인에이블신호 출력부;

디지털코드에 따라 상기 제1 내지 제3스위칭제어 인에이블신호 중에서 어느 하나를 선택하여 상기 스위칭 제어신호로 출력하는 스위칭제어 인에이블신호 선택부; 및

상기 스위칭제어 인에이블신호와 상기 발진신호를 이용하여 상기 스위칭 제어신호를 출력하는 스위칭 제어신호 출력부;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

청구항 12

제11항에 있어서, 상기 스위칭 제어신호 출력부는

상기 스위칭제어 인에이블신호와 상기 발진신호를 낸드조합하는 제10낸드게이트; 상기 제10낸드게이트의 출력신호를 반전시켜 상기 스위칭 제어신호로 출력하는 인버터; 및

디씨인에이블바신호에 의해 턴온되어 상기 스위칭 제어신호를 접지전압에 출력하는 제71엔모스 트랜지스터;를 포함하는 것을 특징으로 하는 음이온 발생기의 스위칭 소자 구동회로.

발명의 설명

기 술 분 야

[0001] 본 발명은 음이온 발생기의 스위칭 소자를 구동하는 기술에 관한 것으로, 특히 인쇄회로기판의 사이즈와 가격을 줄일 수 있도록 한 음이온 발생기의 스위칭 소자 구동회로에 관한 것이다.

배 경 기 술

[0002] 근래 들어, 사회 구조가 빠른 속도로 도시화되어 감에 따라 사람들은 대부분의 시간을 실내에서 보내고 있다. 이에 따라, 실내 환경이 사람들의 건강과 업무 효율에 많은 영향을 주고 있다. 최근 들어, 쾌적한 실내 공기질인 IAQ(Indoor Air Quality)를 제공하기 위해서 실내 공기질을 열악하게 만드는 오염물질을 분석하고 제어하여 공기질을 개선하기 위한 연구가 다양하고 활발하게 이루어지고 있다.

[0003] 음이온은 실내 공간에서 사람의 기분을 쾌적하게 하고 스트레스를 감소시켜 주는 기능이 있는 것으로 보고되고 있다. 이에 따라, 음이온을 생성하는 기술은 실내공기를 정화하여 실내 공기질을 개선하는 기술로 이용된다.

[0004] 도 1은 종래 기술에 의한 음이온 발생기의 블록도로서 이에 도시한 바와 같이 전압 레귤레이터(1), 제어부(2), 발진기(3), 반도체 스위칭 소자부(4) 및 압전 변압기(piezoelectric transformer)(5)를 포함한다.

[0005] 전압 레귤레이터(1)는 외부로부터 외부전원(예, VDDH : 4~20V)을 공급받아 전원전압(VDD : 5V)으로 변환하여 출력한다.

[0006] 제어부(2)는 상기 전원전압(VDD)에 의해 구동되어 목표로 하는 주파수가 발진되도록하기 위한 발진제어신호를 출력한다.

[0007] 발진기(3)는 상기 발진제어신호의 제어를 받아 상기 전원전압(VDD) 레벨의 발진신호를 생성한다.

[0008] 반도체 스위칭 소자부(4)는 상기 발진기(3)로부터 공급되는 발진신호에 의해 스위칭 동작하는 반도체 스위치들을 포함한다.

[0009] 압전 변압기(5)는 상기 반도체 스위칭 소자부(4)로부터 공급되는 펄스의 전압을 고전압으로 상승시켜 출력한다.

[0010] 침형의 금속 전극을 사용하는 코로나 전극 방전 방식의 음이온 발생기의 경우, 상기 압전 변압기(5)로부터 발생되는 고전압을 이용한 방전을 통해 이온을 생성(Ion Emission)한다.

[0011] 그런데, 이와 같은 코로나 전극 방전 방식의 음이온 발생기는 발진신호의 듀티비가 높으면 방전 전극에 불꽃(spark)이 발생되어 방전 전극이 마모되거나 오존 발생량이 증가되는 문제점이 있다.

[0012] 또한, 전압 레귤레이터와 연산증폭기를 구비한 발진기를 이용한 종래의 음이온 발생기는 구조적인 특징으로 인하여, 인쇄회로기판(PCB)의 사이즈가 커서 제품의 사이즈를 소형화 하는데 어려움이 있고 제품의 가격 상승을 유발하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0013] 본 발명이 해결하고자 하는 과제는 음이온 발생기의 스위칭 소자 구동회로를 구현함에 있어서, 링 오실레이터부에서 출력되는 발진 주기를 줄일 수 있도록 하여 인쇄회로기판의 사이즈와 제품의 가격을 줄일 수 있도록 하는데 있다.

과제의 해결 수단

[0014] 상기 기술적 과제를 이루기 위한 본 발명의 실시예에 따른 음이온 발생기의 스위칭 소자 구동회로는, 외부전원을 공급받아 기준전압과 기준전류를 출력하는 비지알 생성기; 상기 기준전압으로 상기 외부전원을 조절하여 정전압 형태의 전원전압을 생성하는 전원전압 레귤레이터; 상기 기준전류를 이용하여 정극성 바이어스전압과 부극성 바이어스전압을 생성하는 커런트 미러; 상기 정극성 바이어스전압과 상기 부극성 바이어스전압에 따른 주파수의 발진신호를 생성하는 링 오실레이터부; 상기 발진신호를 카운트하여 그에 따른 복수 개의 카운트신호를 출력하는 바이너리 카운터; 및 상기 복수 개의 카운트신호와 상기 발진신호를 이용하여 음이온 발생기의 스위칭 소자의 스위칭 동작을 제어하는 스위칭 제어신호를 출력하는 스위칭소자 드라이버;를 포함하는 것을 특징으로 한다.

발명의 효과

[0015] 본 발명은 링 오실레이터부가 비교적 짧은 주기의 발진신호를 출력하도록 설계하되, 그 바이너리 카운터를 통해 발진신호를 카운트하여 그에 따른 카운트신호들을 출력하도록 함으로써, 링 발진부 내의 딜레이 셀의 사이즈 증가 문제 및 그에 따른 인쇄회로기판의 레이아웃 면적 증가 문제가 해소되는 효과가 있다.

도면의 간단한 설명

[0016] 도 1은 종래 기술에 의한 음이온 발생기의 블록도.

도 2는 본 발명에 따른 음이온 발생기의 스위칭 소자 구동회로에 대한 블록도.

도 3은 커런트 미러의 실시예에 대한 상세 회로도.

도 4는 링 오실레이터부의 실시예에 대한 상세 회로도.

도 5는 링 오실레이터에 구비된 커런트 스타브드 딜레이 셀의 상세 회로도.

도 6은 바이너리 카운터의 구현예를 나타낸 상세 블록도.

도 7은 스위칭소자 드라이버의 실시예에 대한 상세 회로도.

도 8a 내지 도 8f는 디지털코드와 듀티비 결정신호에 따른 스위칭제어 인에이블신호의 변화를 보인 파형도.

발명을 실시하기 위한 구체적인 내용

[0017] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.

[0018] 도 2는 본 발명에 따른 음이온 발생기의 스위칭 소자 구동회로에 대한 블록도이다.

[0019] 도 2를 참조하면, 본 발명에 따른 음이온 발생기의 스위칭 소자 구동회로(100)는 비지알(BGR: Bandgap Reference) 생성기(Generator)(110), 전원전압 레귤레이터(120), 커런트 미러(Current Mirror)(130), 링 오실

레이터부(Ring Oscillator) (140), 바이너리 카운터(Binary Counter)(150) 및 스위칭소자 드라이버(160)를 포함한다.

[0020] 비지알 생성기(110)는 외부로부터 외부전원(예, VDDH : 12V)을 공급받아 기준전압(VREF)과 기준전류(IREF)를 출력한다.

[0021] 전원전압 레귤레이터(120)는 상기 비지알 생성기(110)로부터 공급되는 기준전압(VREF)으로 상기 외부전원(VDDH)을 조절(regulation)하여 정전압 형태의 전원전압(VDD, 예:5V)을 생성한다. 상기 전원전압(VDD)은 커런트 미러(130), 링 오실레이터부(140), 바이너리 카운터(150) 및 스위칭소자 드라이버(160)의 구동전원으로 공급된다.

[0022] 커런트 미러(130)는 상기 기준전류(IREF)를 이용하여 정극성(+) 바이어스전압(VPBIAS)과 부극성(-) 바이어스전압(VNBIAS)을 생성한다. 예를 들어, 커런트 미러(130)는 상기 기준전류(IREF)가 증가할수록 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)의 레벨을 증가시켜 출력한다.

[0023] 도 3은 커런트 미러(130)의 실시예에 대한 상세 회로도이다. 도 3을 참조하면, 커런트 미러(130)는 전류 미러부(131), 구동제어부(132) 및 튜닝 제어부(133)를 포함한다.

[0024] 전류 미러부(131)는 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)을 미러 형태로 출력한다.

[0025] 이를 위해 상기 전류 미러부(131)는 일측 단자(소스)가 전원전압(VDD)에 공통으로 연결되고, 게이트가 일측 출력단자인 정극성 바이어스전압(VPBIAS)과 커런트 미러(130)의 공통노드(CN)에 공통으로 연결된 피모스 트랜지스터(P 채널 MOS 트랜지스터)(MP31), (MP32) 및 상기 피모스 트랜지스터(MP32)의 타측 단자(드레인)에 다이오드 결합되어 상기 부극성 바이어스전압(VNBIAS)을 출력하는 엔모스 트랜지스터(N 채널 MOS 트랜지스터)(MN31)를 구비한다.

[0026] 구동제어부(132)는 상기 기준전류(IREF)에 따라 상기 전류 미러부(131)를 통해 출력되는 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)의 레벨을 제어하는 역할을 한다. 예를 들어, 상기 구동제어부(132)는 상기 기준전류(IREF)의 증가에 따라 상기 전류 미러부(131)를 통해 출력되는 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)의 레벨을 상승시키는 역할을 한다.

[0027] 이를 위해 구동제어부(132)는 타측 단자(소스)가 접지단자에 공통으로 연결되고, 게이트가 공통으로 연결된 엔모스 트랜지스터(MN32),(MN33)를 구비하되, 상기 기준전류(IREF)가 상기 엔모스 트랜지스터(MN32),(MN33)의 게이트 공통 연결노드 및 상기 엔모스 트랜지스터(MN32)의 일측 단자(드레인)에 연결되고, 상기 공통노드(CN)가 상기 엔모스 트랜지스터(MN33)의 일측 단자(드레인)에 연결된 구조를 갖는다.

[0028] 튜닝 제어부(133)는 튜닝코드 D<0>,D<1>에 따라 상기 전류 미러부(131)에서 출력되는 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)을 튜닝한다.

[0029] 이를 위해 상기 튜닝 제어부(133)는 상기 공통노드(CN)와 접지단자 사이에 직렬 연결된 엔모스 트랜지스터(MN34),(MN35) 및 상기 공통노드(CN)와 접지단자 사이에 직렬 연결된 또 다른 엔모스 트랜지스터(MN36),(MN37)를 구비하되, 상기 엔모스 트랜지스터(MN34)의 게이트에 상기 튜닝코드 D<0>가 연결되고, 상기 엔모스 트랜지스터(MN35)의 게이트에 상기 튜닝코드 D<1>가 연결되며, 상기 엔모스 트랜지스터(MN35),(MN37)의 게이트가 상기 기준전류(IREF)에 공통으로 연결된 구조를 갖는다.

[0030] 링 오실레이터부(140)는 상기 커런트 미러(130)로부터 공급되는 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)에 따른 주파수의 발진신호(OSC)를 출력한다. 예를 들어, 링 오실레이터부(140)는 상기 정극성 바이어스전압(VPBIAS)과 부극성 바이어스전압(VNBIAS)의 레벨이 증가할수록 높은 주파수의 발진신호(OSC)를 출력한다.

[0031] 도 4는 링 오실레이터부(140)의 실시예에 대한 상세 회로도이다. 도 4를 참조하면, 링 오실레이터부(140)는 정극성 바이어스부(141), 부극성 바이어스부(142) 및 발진신호 출력부(143)를 구비한다.

[0032] 정극성 바이어스부(141)는 정극성 바이어스전압(VPBIAS)에 따라 정극성 바이어스 전류를 출력한다. 이를 위해 정극성 바이어스부(141)는 일측 단자(소스)가 전원전압(VDD)에 공통으로 연결되고, 게이트가 정극성 바이어스전압(VPBIAS)에 공통으로 연결된 피모스 트랜지스터(MP41-MP43)를 구비한다.

[0033] 부극성 바이어스부(142)는 부극성 바이어스전압(VNBIAS)에 따라 부극성 전류를 출력한다. 이를 위해 부극성 바이어스부(142)는 일측 단자(소스)가 접지단자에 공통으로 연결되고, 게이트가 부극성 바이어스전압(VNBIAS)에

공통으로 연결된 엔모스 트랜지스터(MN41-MN43)를 구비한다.

[0034] 발진신호 출력부(143)는 상기 정극성 바이어스 전류와 부극성 바이어스 전류에 상응되게 발진신호(OSC)를 출력한다. 이를 위해 발진신호 출력부(143)는 상기 피모스 트랜지스터 및 엔모스 트랜지스터(MP41,MN41),(MP42,MN43),(MP43,MN43)로부터 각각 바이어스 전류를 공급받는 이중 입력(double ended) 구조를 갖는 3단의 링 오실레이터(143A-143C)와 상기 링 오실레이터(143C)의 출력신호를 차동증폭하여 발진신호(OSC)를 출력하는 차동 증폭기(143D)를 구비한다.

[0035] 상기 링 오실레이터부(140)를 상기와 같은 구조로 구현함으로써, 상기 전원전압 레귤레이터(120)와 상기 링 오실레이터부(140)를 원칩(One Chip)으로 구현할 수 있다.

[0036] 도 5는 상기 링 오실레이터(143A-143C)에 각기 구비된 커런트 스타브드 딜레이 셀(current starved delay cell)의 구현예를 보인 상세 회로도이다.

[0037] 바이너리 카운터(150)는 소정 비트(예: 12 bit)의 카운터를 구비하여, 상기 링 오실레이터부(140)에서 출력되는 발진신호(OSC)를 카운트하여 그에 따른 카운트신호 CNT[8], CNT[9], CNT[10], CNT[11]를 출력한다. 상기 카운트신호 CNT[8], CNT[9], CNT[10], CNT[11]의 주기는 특별하게 한정되지 않지만, 상기 바이너리 카운터(150)에서 출력되는 상기 발진신호(OSC)의 주기에 따라 설정될 수 있다.

[0038] 상기 링 오실레이터부(140)에서 출력되는 발진신호(OSC)의 주기는 10ms, 20ms, 40ms로서 비교적 긴 주기에 해당된다. 이에 따라, 도 4에서 딜레이 셀(delay cell)(MP41,143A,MN41),(MP43,143B,MN42),(MP43,143C,MN43)의 사이즈가 커지게 되고, 이에 의해 스위칭 소자 구동회로(100)가 장착되는 인쇄회로기판의 레이아웃 면적이 커지게 된다.

[0039] 이를 감안하여, 본 발명에서는 상기 링 오실레이터부(140)가 비교적 짧은 주기(예:10㎲)의 발진신호(OSC)를 출력하도록 설계하되, 상기 바이너리 카운터(150)를 통해 상기 발진신호(OSC)를 카운트하여 상기와 같은 카운트신호 CNT[8], CNT[9], CNT[10], CNT[11]를 출력하도록 하였다. 이와 같은 경우, 상기 카운트신호 CNT[8]의 주기는 5ms, 카운트신호 CNT[9]의 주기는 10ms, 카운트신호 CNT[10]의 주기는 20ms, 카운트신호 CNT[11]의 주기는 40ms로 설정될 수 있다. 이렇게 함으로써, 상기와 같은 딜레이 셀의 사이즈 증가 문제 및 그에 따른 인쇄회로기판의 레이아웃 면적 증가 문제가 해소된다.

[0040] 도 6은 상기 바이너리 카운터(150)의 구현예를 나타낸 상세 블록도이다. 도 6을 참조하면, 바이너리 카운터(150)는 직렬 연결된 복수 개의 D형 플립플롭(DFF1-DFF5)로 구현될 수 있다. 여기서, 첫 번째 단의 D형 플립플롭(DFF1)의 클럭신호로 상기 발진신호(OSC)가 공급된다.

[0041] 스위칭소자 드라이버(160)는 상기 바이너리 카운터부(150)로부터 공급되는 카운트신호 CNT[8], CNT[9], CNT[10], CNT[11]와 상기 링 오실레이터부(140)로부터 공급되는 발진신호(OSC)를 이용하여 음이온 발생기의 스위칭 소자(예: 엔모스 트랜지스터)의 스위칭 동작을 제어하는 엔모스 트랜지스터의 게이트신호인 스위칭 제어신호(NG)를 출력한다.

[0042] 도 7은 스위칭소자 드라이버(160)의 실시예에 대한 상세 회로도이다. 도 7을 참조하면, 스위칭소자 드라이버(160)는 제1 내지 제3 스위칭제어 인에이블신호 출력부(161A-161C), 스위칭제어 인에이블신호 선택부(162) 및 스위칭 제어신호 출력부(163)를 구비한다.

[0043] 제1스위칭제어 인에이블신호 출력부(161A)는 듀티비 결정신호(DUTY50), (DUTY25) 및 카운트신호(CNT[9]),(CNT[8])를 낸드조합하여 그에 따른 제1스위칭제어 인에이블신호(NG_EN1)를 출력한다.

[0044] 이를 위해 상기 제1스위칭제어 인에이블신호 출력부(161A)는 듀티비 결정신호(DUTY50)와 카운트신호(CNT[9])를 낸드조합하는 제1낸드게이트(ND1), 듀티비 결정신호(DUTY25)와 카운트신호(CNT[9]),(CNT[8])를 낸드조합하는 제2낸드게이트(ND2) 및, 상기 제1낸드게이트(ND1) 및 상기 제2낸드게이트(ND2)의 출력신호를 낸드조합하여 제1스위칭제어 인에이블신호(NG_EN1)를 출력하는 제3낸드게이트(ND3)를 구비한다.

[0045] 제2스위칭제어 인에이블신호 출력부(161B)는 듀티비 결정신호(DUTY50),(DUTY25) 및 카운트신호(CNT[10]),(CNT[9])를 낸드조합하여 그에 따른 제2스위칭제어 인에이블신호(NG_EN2)를 출력한다.

[0046] 이를 위해 상기 제2스위칭제어 인에이블신호 출력부(161B)는 듀티비 결정신호(DUTY50)와 카운트신호(CNT[10])를 낸드조합하는 제4낸드게이트(ND4), 듀티비 결정신호(DUTY25)와 카운트신호(CNT[10]),(CNT[9])를 낸드조합하는 제5낸드게이트(ND5) 및, 상기 제4낸드게이트(ND4) 및 상기 제5낸드게이트(ND5)의 출력신호를 낸드조합하여 제2

스위칭제어 인에이블신호(NG_EN2)를 출력하는 제6낸드게이트(ND6)를 구비한다.

[0047] 제3스위칭제어 인에이블신호 출력부(161C)는 듀티비 결정신호(DUTY50),(DUTY25) 및 카운트신호(CNT[11]),(CNT[10])를 낸드조합하여 그에 따른 제3스위칭제어 인에이블신호(NG_EN3)를 출력한다.

[0048] 이를 위해 상기 제3스위칭제어 인에이블신호 출력부(161C)는 듀티비 결정신호(DUTY50)와 카운트신호(CNT[11])를 낸드조합하는 제7낸드게이트(ND7), 듀티비 결정신호(DUTY25)와 카운트신호(CNT[11]),(CNT[10])를 낸드조합하는 제8낸드게이트(ND8) 및, 상기 제7낸드게이트(ND7) 및 상기 제8낸드게이트(ND8)의 출력신호를 낸드조합하여 제3스위칭제어 인에이블신호(NG_EN3)를 출력하는 제9낸드게이트(ND9)를 구비한다.

[0049] 스위칭제어 인에이블신호 선택부(162)는 디지털코드에 따라 상기 제1 내지 제3스위칭제어 인에이블신호(NG_EN1-NG_EN3) 중에서 어느 하나를 선택하여 상기 스위칭 제어신호(NG_EN)로 출력한다.

[0050] 이를 위해 상기 스위칭제어 인에이블신호 선택부(162)는 디지털코드(D_100Hz), (Db_100Hz)에 따라 상기 제1스위칭제어 인에이블신호(NG_EN1)를 선택하여 스위칭제어 인에이블신호(NG_EN)로 출력하는 제1전송게이트(TR1), 디지털코드(D_50Hz), (Db_50Hz)에 따라 상기 제2스위칭제어 인에이블신호(NG_EN2)를 선택하여 상기 스위칭제어 인에이블신호(NG_EN)로 출력하는 제2전송게이트(TR2) 및 디지털코드(D_25Hz),(Db_25Hz)에 따라 상기 제3스위칭제어 인에이블신호(NG_EN3)를 선택하여 상기 스위칭제어 인에이블신호(NG_EN)로 출력하는 제3전송게이트(TR3)를 구비한다.

[0051] 스위칭 제어신호 출력부(163)는 상기 스위칭제어 인에이블신호(NG_EN)와 상기 발진신호(OSC)를 이용하여 상기 스위칭 제어신호(NG)를 출력한다.

[0052] 이를 위해 상기 스위칭 제어신호 출력부(163)는 상기 스위칭제어 인에이블신호(NG_EN)와 상기 발진신호(OSC)를 낸드조합하는 제10낸드게이트(ND10), 상기 제10낸드게이트(ND10)의 출력신호를 반전시켜 상기 스위칭 제어신호(NG)로 출력하는 인버터(I1) 및 디씨인에이블바신호(DC_ENb)에 의해 턴온되어 상기 스위칭 제어신호(NG)를 접지전압에 연결하는 엔모스 트랜지스터(MN71)를 구비한다.

[0053] 다음의 표는 디지털 코드 D[1:0]에 따른 3-상태 링 오실레이터(143A-143C)의 바이어스 전류와 발진(Oscillation) 주기를 시뮬레이션한 결과를 나타낸 것이다. 다음의 표에서와 같이 바이어스 전류가 증가하면 발진 주기가 줄어드는 것을 알 수 있다.

[0054]

D[1]	D[0]	바이어스 전류	Oscillation 주기
0	0	1.95μA	22μs
0	1	3.91μA	10.6μs
1	0	5.85μA	6.8μs
1	1	7.8μA	5μs

[0055] 한편, 도 8a 내지 도 8f는 상기 스위칭제어 인에이블신호(NG_EN)의 발진 주파수를 결정해 주는 디지털 코드(D_100Hz),(D_50Hz),(D_25Hz)와 듀티비를 결정해 주는 듀티비 결정신호(DUTY50),(DUTY25)에 따라 그 스위칭제어 인에이블신호(NG_EN)가 어떻게 변화되는지를 나타낸 것이다. 여기서, 상기 스위칭제어 인에이블신호(NG_EN)와 발진신호(OSC)의 앤드 조합에 의해 생성되는 스위칭 제어신호(NG)가 스위칭제어 인에이블신호(NG_EN)의 구간 동안 발진신호(OSC)에 따라 발진하는 것을 알 수 있다.

[0056] 이상에서 본 발명의 바람직한 실시예에 대하여 상세히 설명하였지만, 본 발명의 권리범위가 이에 한정되는 것이 아니라 다음의 청구범위에서 정의하는 본 발명의 기본 개념을 바탕으로 보다 다양한 실시예로 구현될 수 있으며, 이러한 실시예들 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

[0057] 100 : 스위칭 소자 구동회로 110 : 비지알 생성기

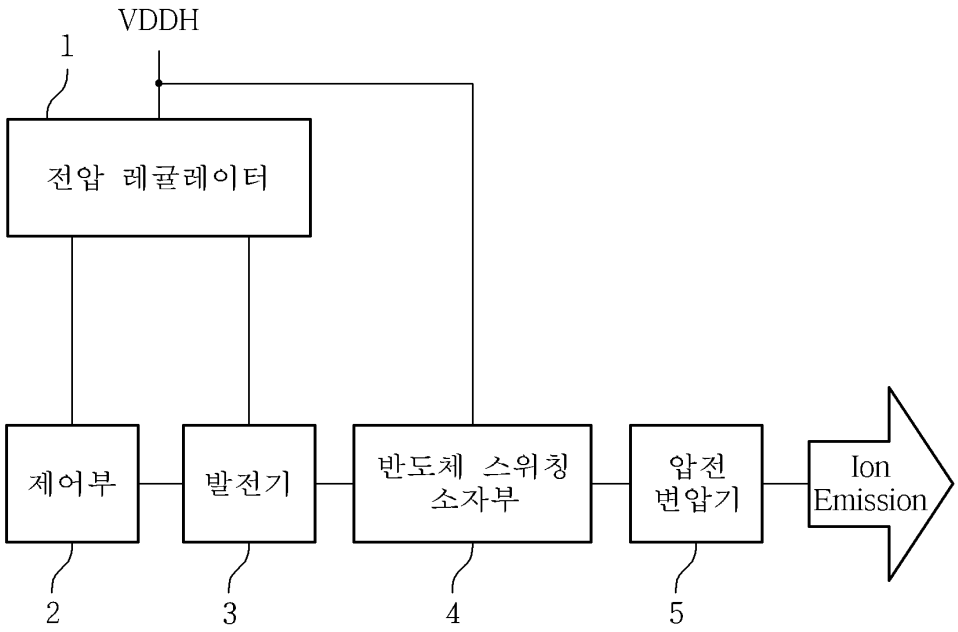
120 : 전원전압 레귤레이터 130 : 커런트 미러

140 : 링 오실레이터부 150 : 바이너리 카운터

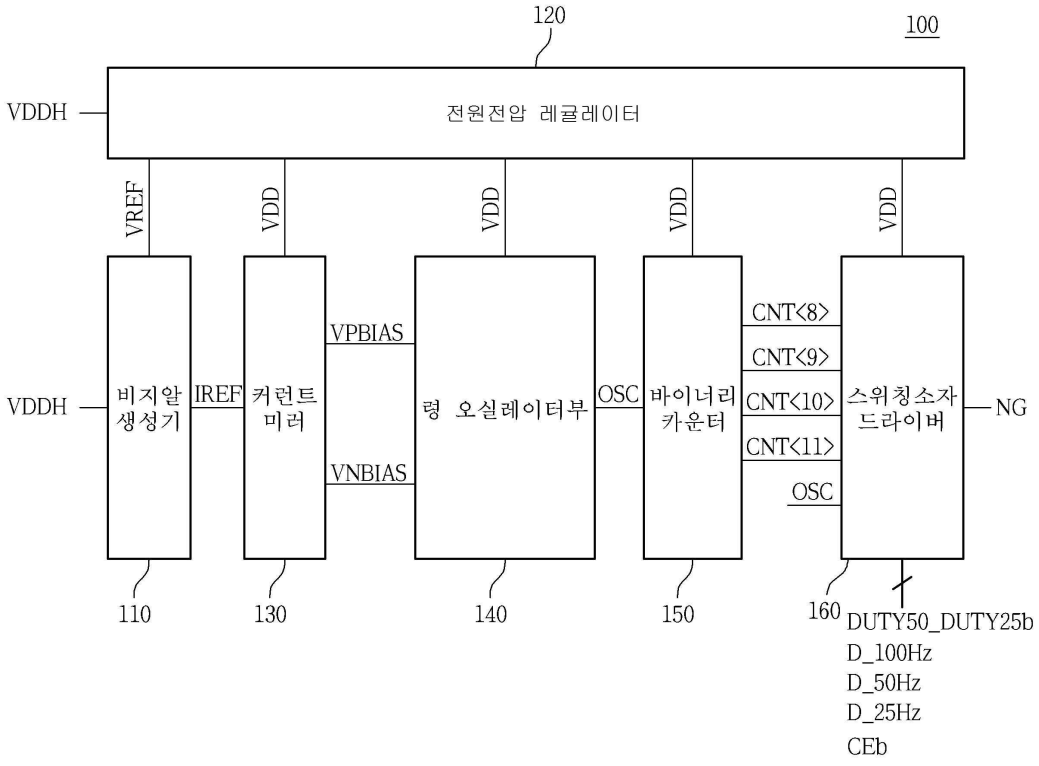
160 : 스위칭소자 드라이버

도면

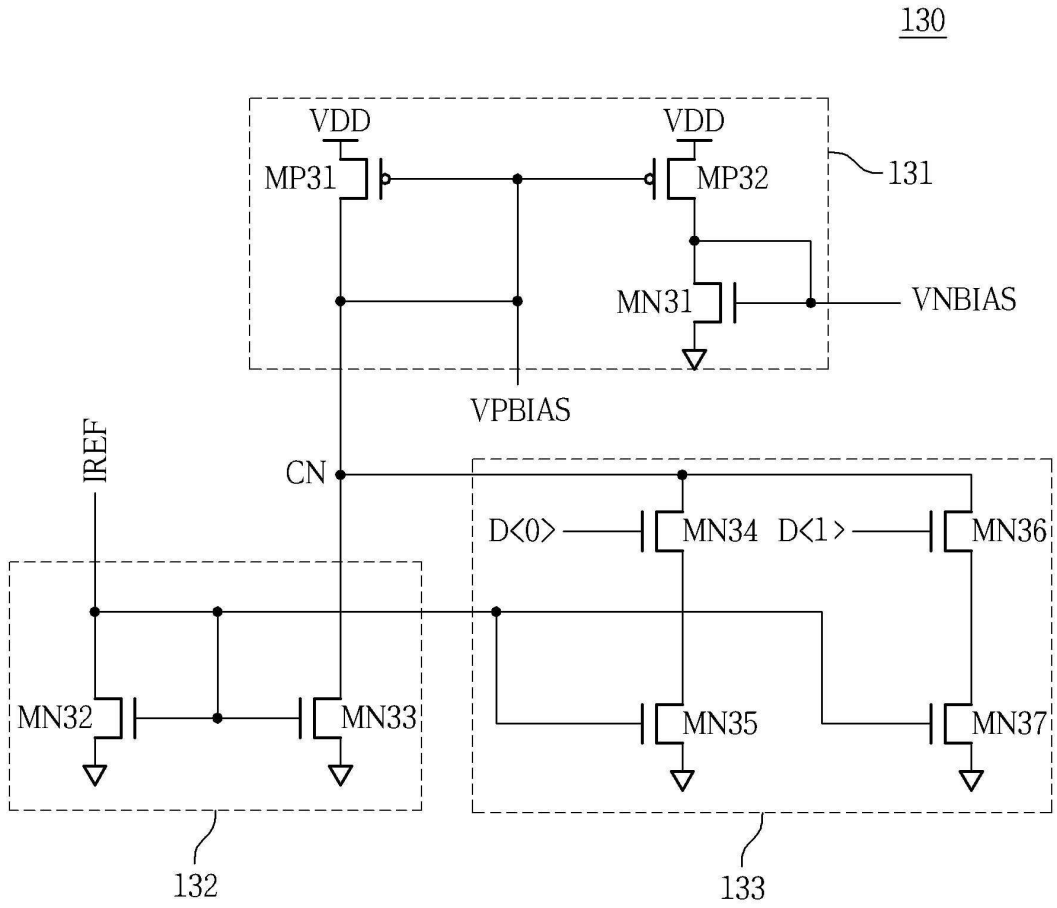
도면1



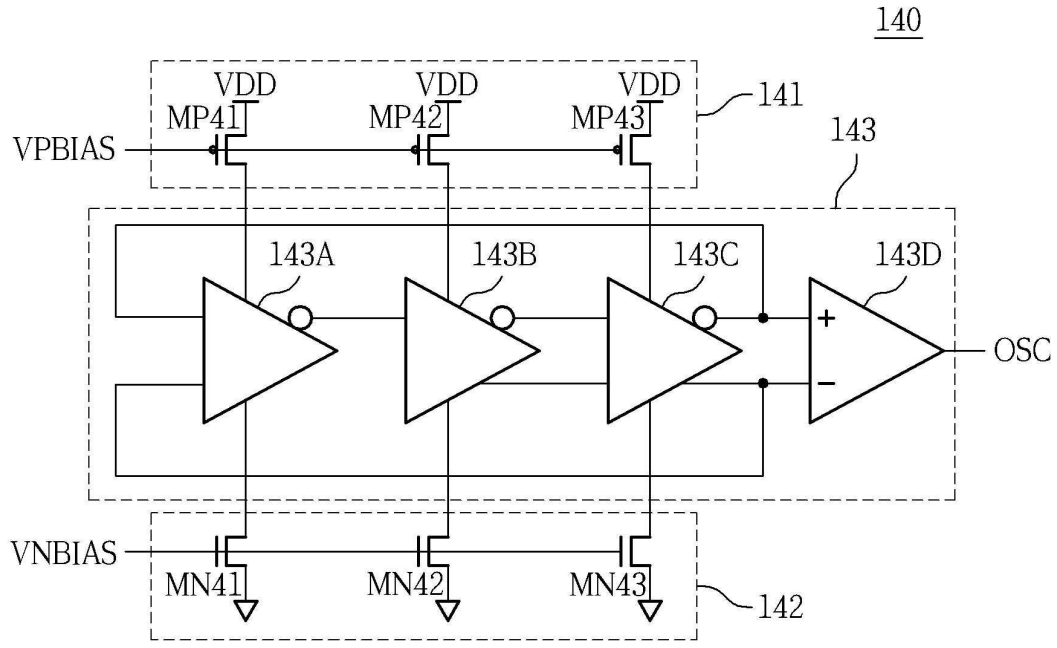
도면2



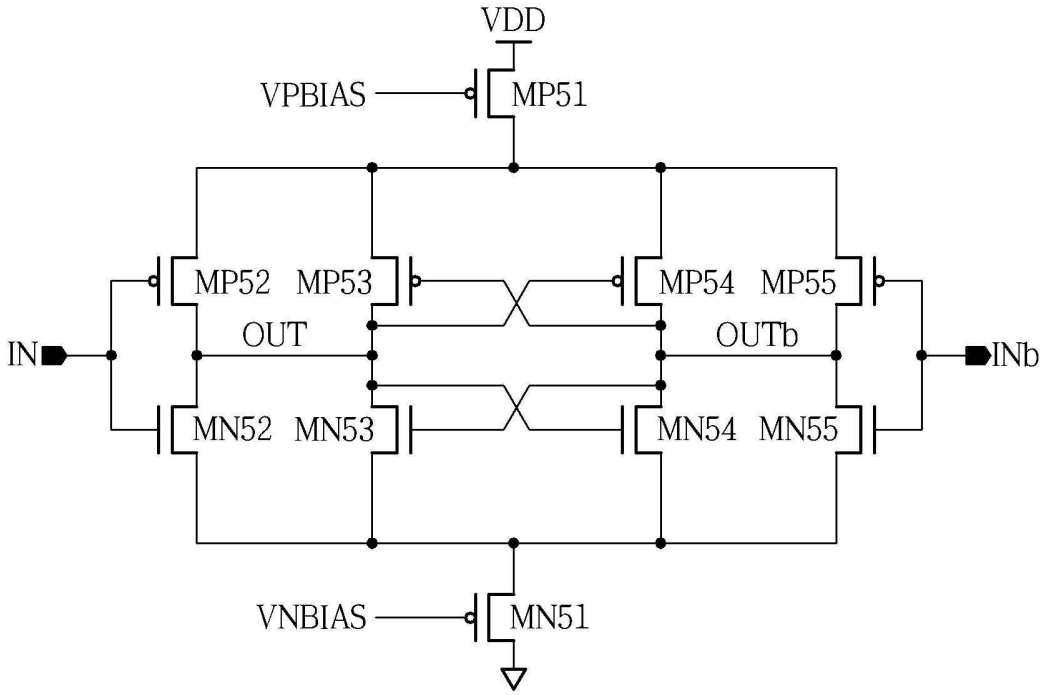
도면3


130
VDD
VDD
MP31
MP32
131
MN31
VNBIAS
VPBIAS
IREF
CN
D<0>
MN34
D<1>
MN36
MN32
MN33
MN35
MN37
132
133

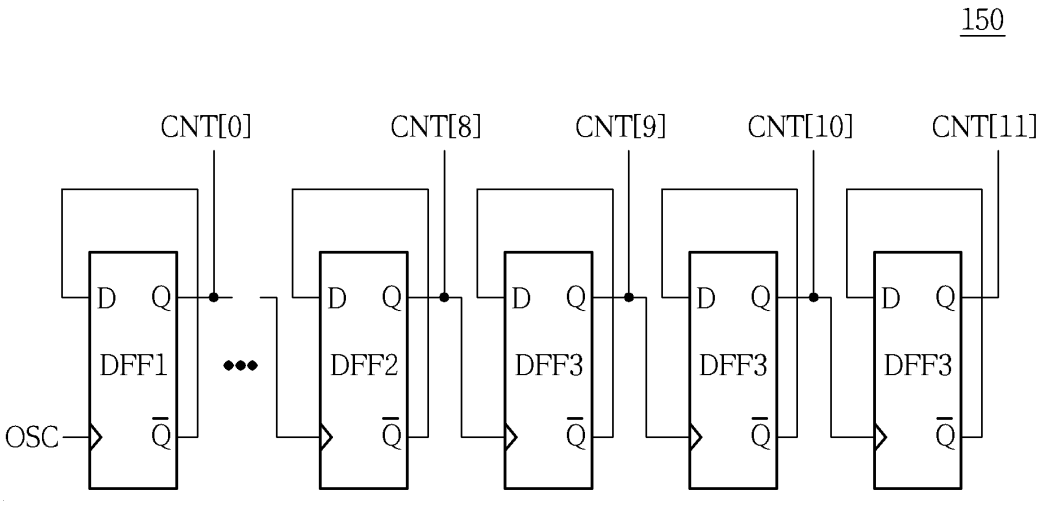
도면4


140
VDD
VDD
VDD
MP41
MP42
MP43
141
143
VPBIAS
143A
143B
143C
143D
OSC
VNBIAS
MN41
MN42
MN43
142

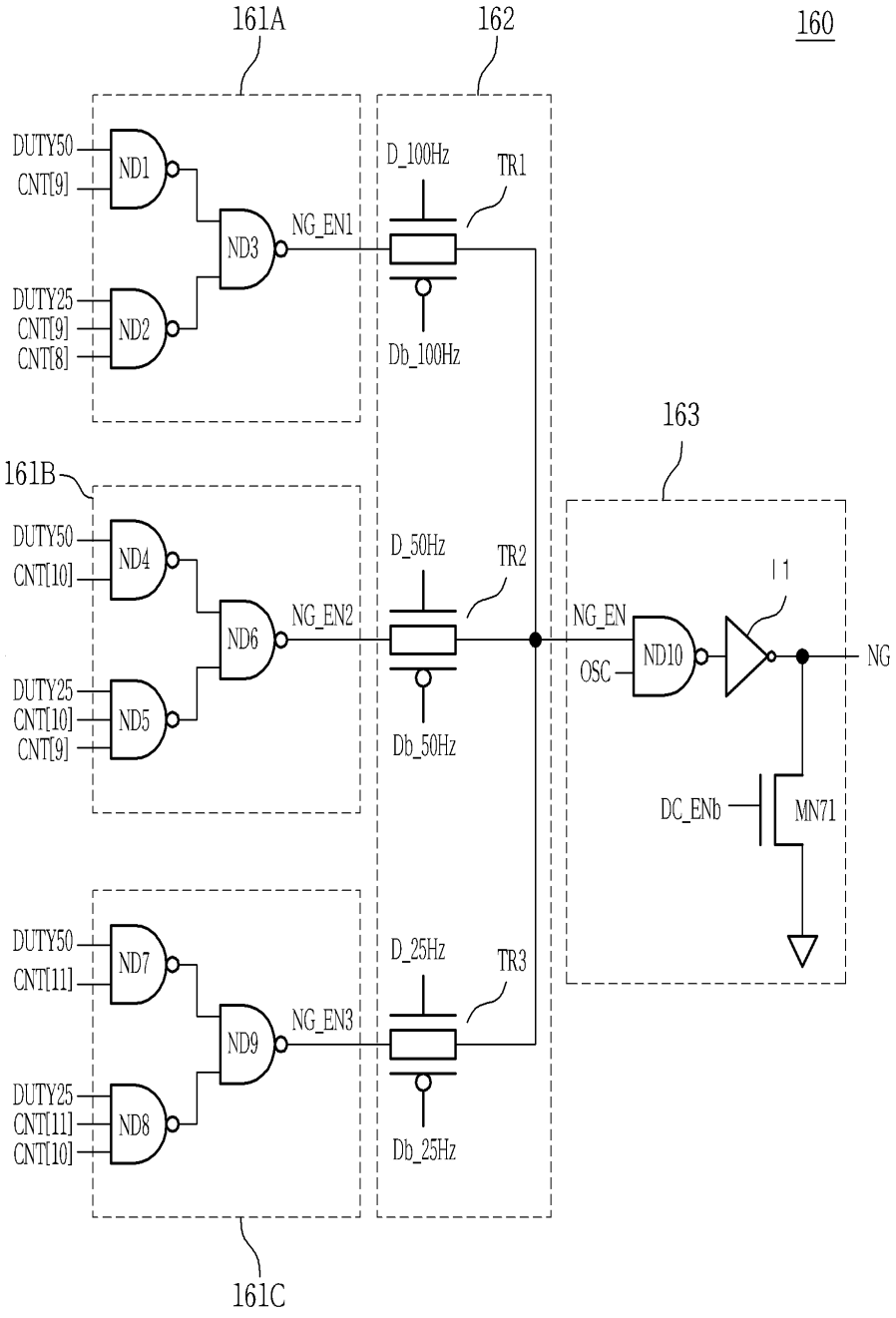
도면5


VDD
VPBIAS
MP51
MP52
MP53
MP54
MP55
OUT
OUTb
IN
INb
MN52
MN53
MN54
MN55
VNBIAS
MN51

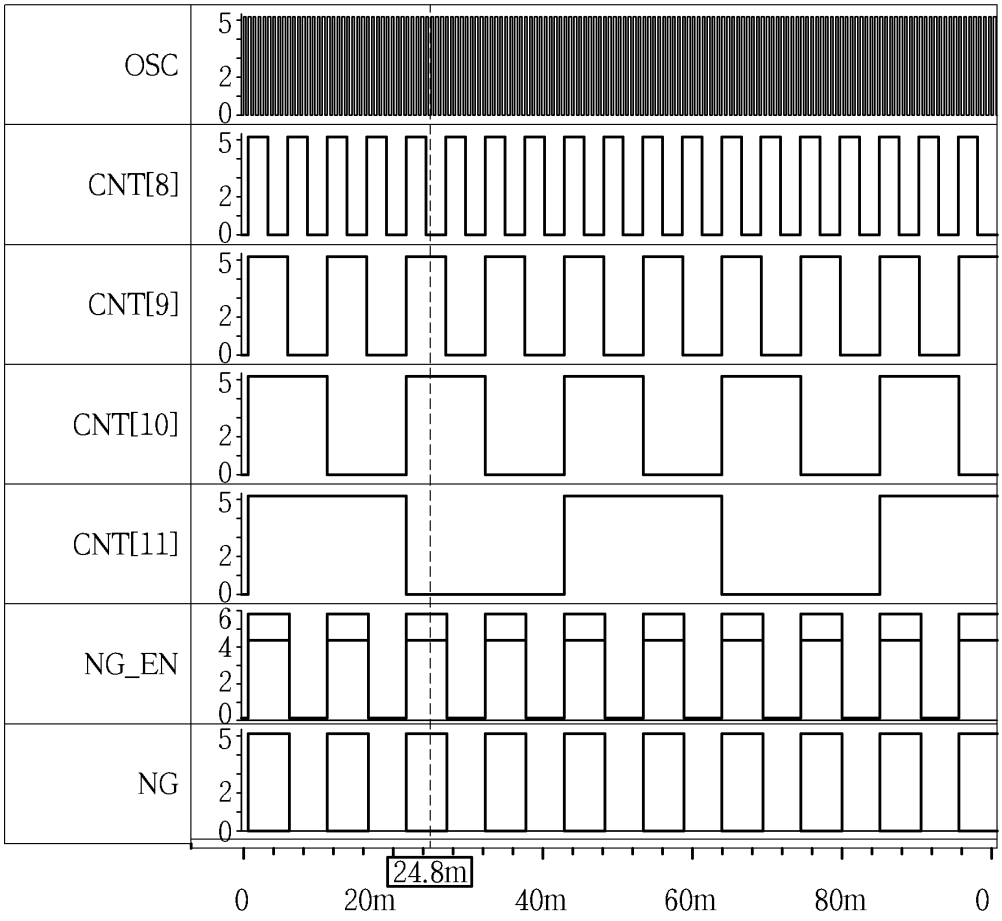
도면6


150
CNT[0]
CNT[8]
CNT[9]
CNT[10]
CNT[11]
D
Q
DFF1
DFF2
DFF3
DFF3
DFF3
OSC
Q̄

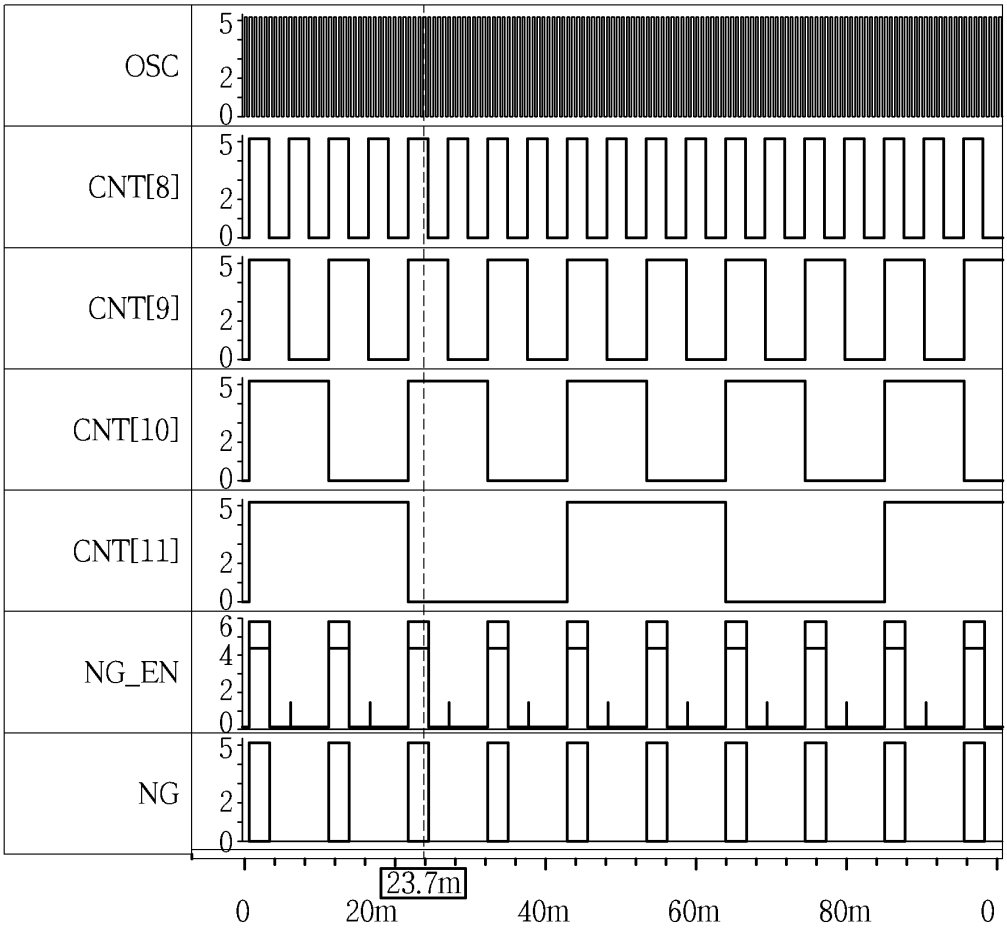
도면7


161A
162
160
DUTY50
CNT[9]
ND1
ND3
NG_EN1
DUTY25
CNT[9]
CNT[8]
ND2
D_100Hz
TR1
Db_100Hz
163
161B
DUTY50
CNT[10]
ND4
ND6
NG_EN2
DUTY25
CNT[10]
CNT[9]
ND5
D_50Hz
TR2
Db_50Hz
I1
NG_EN
OSC
ND10
NG
DC_ENb
MN71
DUTY50
CNT[11]
ND7
ND9
NG_EN3
DUTY25
CNT[11]
CNT[10]
ND8
D_25Hz
TR3
Db_25Hz
161C

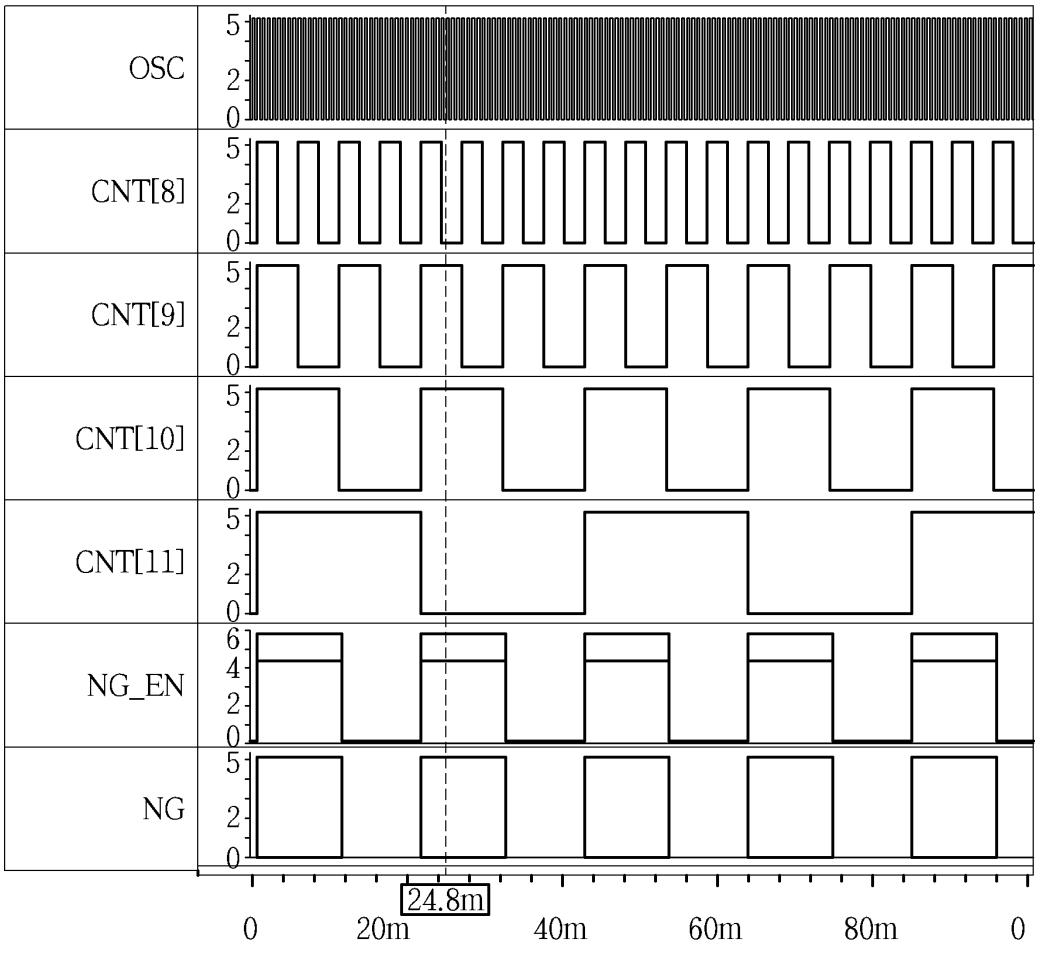
도면8a


OSC
CNT[8]
CNT[9]
CNT[10]
CNT[11]
NG_EN
NG
5
2
0
6
4
24.8m
0
20m
40m
60m
80m
0

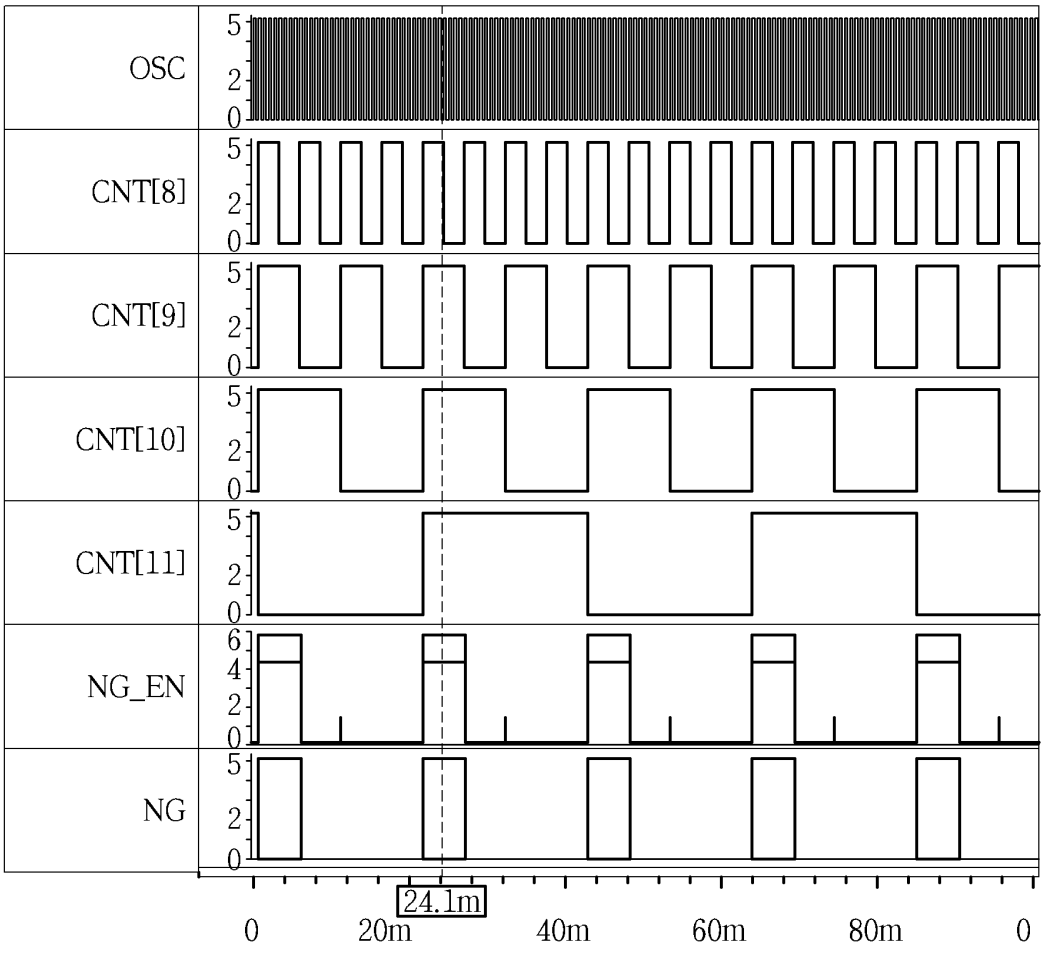
도면8b


OSC
CNT[8]
CNT[9]
CNT[10]
CNT[11]
NG_EN
NG
5
2
0
6
4
23.7m
0
20m
40m
60m
80m
0

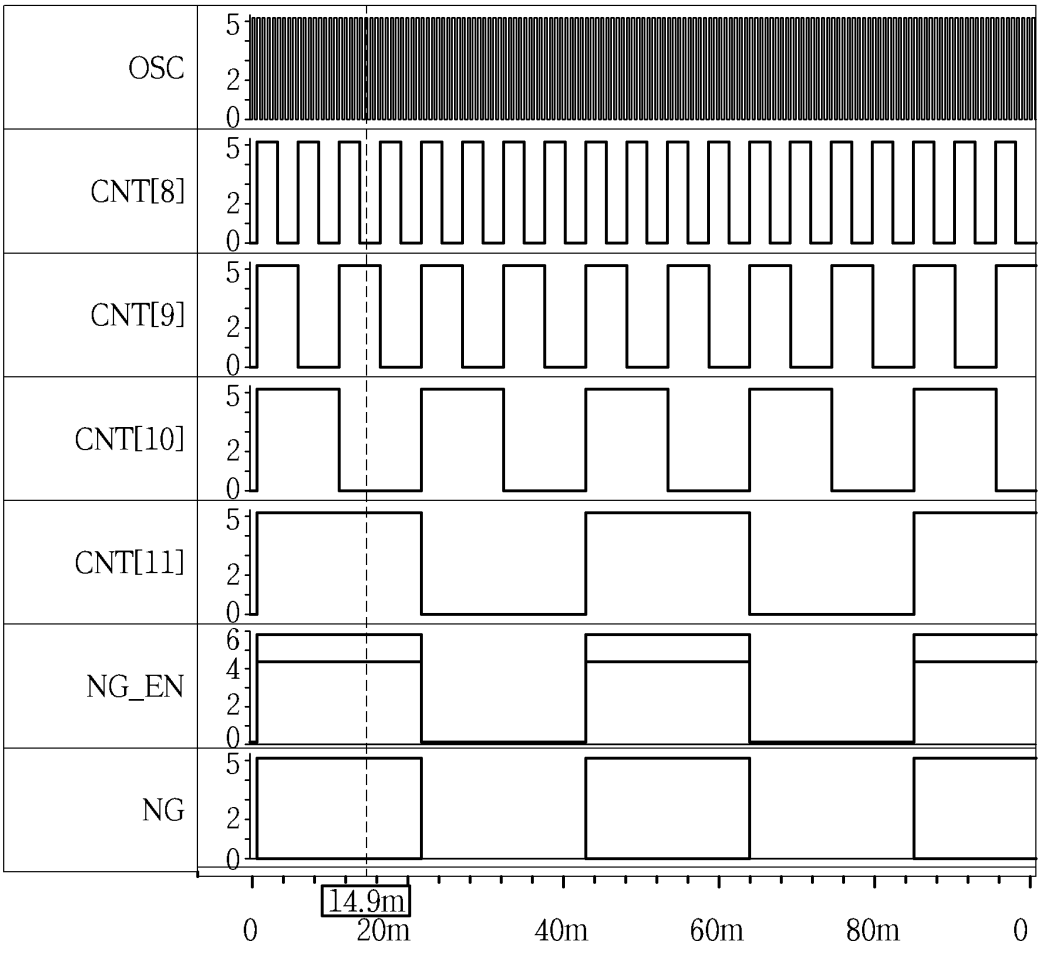
도면8c


OSC
CNT[8]
CNT[9]
CNT[10]
CNT[11]
NG_EN
NG
5
2
0
6
4
24.8m
0
20m
40m
60m
80m
0

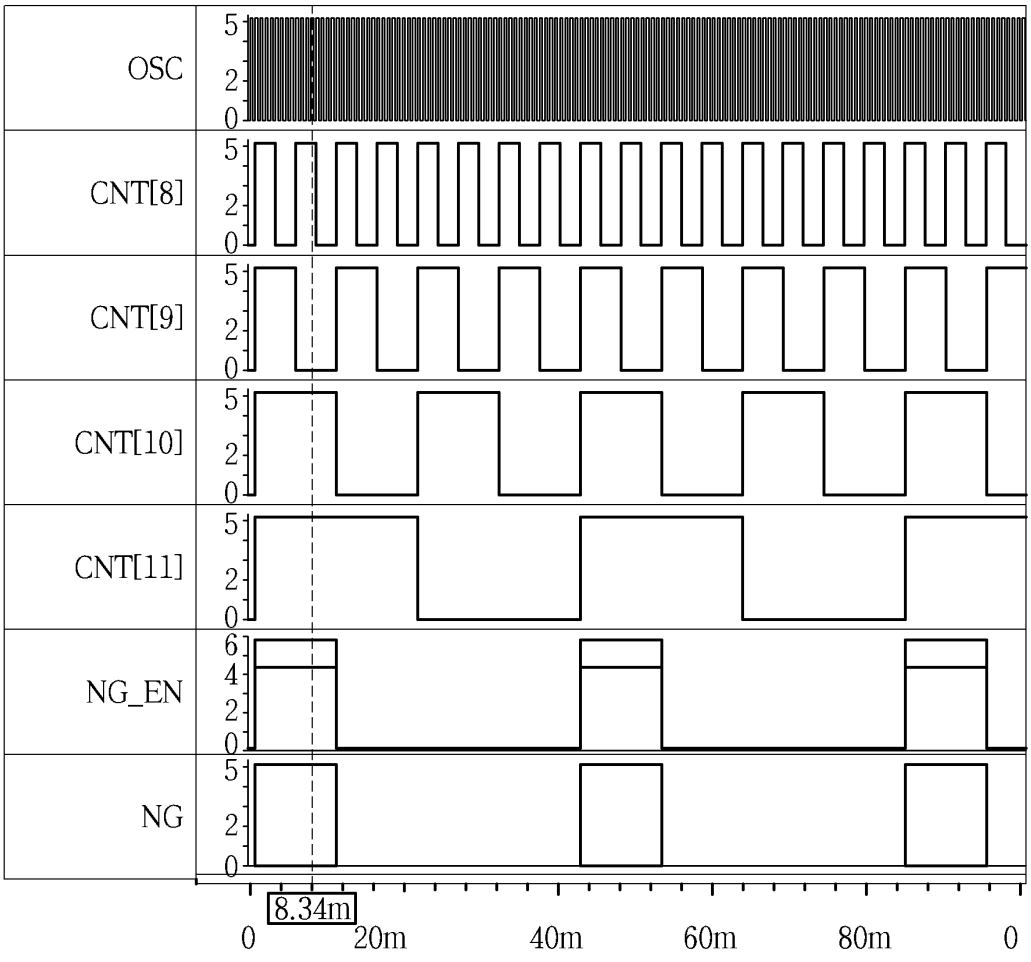
도면8d


OSC
CNT[8]
CNT[9]
CNT[10]
CNT[11]
NG_EN
NG
5
2
0
6
4
24.1m
0
20m
40m
60m
80m
0

도면8e


OSC
CNT[8]
CNT[9]
CNT[10]
CNT[11]
NG_EN
NG
5
2
0
6
4
14.9m
0
20m
40m
60m
80m
0

도면8f


OSC
CNT[8]
CNT[9]
CNT[10]
CNT[11]
NG_EN
NG
5
2
0
6
4
8.34m
0
20m
40m
60m
80m
0