



Patent dodatkowy
do patentu nr _____

Zgłoszono: 23.12.77 (P. 203296)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.07.79

Opis patentowy opublikowano: 10.10.1983

Int. Cl.⁸

H02P 13/18

H02M 5/16

Twórcy wynalazku: Gustaw Przywara, Ryszard Jaworski, Krzysztof Duszczyk, Andrzej Ruda, Włodzimierz Koczara, Mikołaj Patejuk

Uprawniony z patentu: Politechnika Warszawska, Warszawa (Polska)

Układ sterowania tyrystorów bezpośredniego przemiennika częstotliwości

1

Dziedzina techniki. Przedmiotem wynalazku jest układ sterowania tyrystorów bezpośredniego przemiennika częstotliwości, stosowany zwłaszcza w prostownikach sterowanych służących do zasilania silników prądu stałego i przemiennego.

Stan techniki. Znany jest układ sterowania tyrystorów, tyrystorowego układu nawrotnego prądu stałego, który stosowany jest również jako jednofazowy bezpośredni przemiennik częstotliwości. Bezpośredni przemiennik częstotliwości składa się z dwóch prostowników sterowanych, połączonych odwrotnie równolegle. Do wspólnych wyjść tych prostowników dołączony jest odbiornik jednofazowy. Każdy z tyrystorów obu prostowników posiada układ wyzwalań składający się z układu synchronizującego, generatora przebiegu пилоkształtnego, komparatora porównującego przebieg пилоkształtny z sygnałem sterującym otrzymanym z układu sterowania kątem wyzwalań tyrystorów i wzmacniacza mocy połączonych szeregowo. Układ synchronizujący połączony jest poprzez transformator z fazą zasilającą sterowany tyrystor, zaś wzmacniacz mocy jest połączony z zaciskami bramka-katoda tyrystora.

W przypadku zasilania odbiornika trójfazowego, do każdej fazy tego odbiornika przyłączony jest identyczny bezpośredni przemiennik jednofazowy, przy czym jednofazowe przemienniki częstotliwości sterowane są z wspólnego zadajnika częstotliwości.

2

Wadą układu sterowania tyrystorów bezpośredniego przemiennika częstotliwości jest duża ilość generatorów przebiegu пилоkształtnego, odpowiadająca ilości sterowanych tyrystorów. Ponadto każdy generator wymaga strojenia w celu uzyskania powtarzalności kąta wyzwalań tyrystorów prostownika sterowanego.

Istota wynalazku. Układ według wynalazku, wyróżnia się tym, że pierwsze, drugie i trzecie wejścia, pierwszego, drugiego, n-tego logicznego układu rozdzielającego impulsy zapłonowe są połączone z wyjściami trzech komparatorów pierwszego prostownika sterowanego oraz wyjściami trzech komparatorów drugiego prostownika sterowanego i wyjściami trzech komparatorów n-tego prostownika sterowanego.

Pierwsze wejścia każdego z logicznych układów są połączone z wyjściami pierwszych komparatorów pierwszego, drugiego i n-tego prostownika sterowanego, zaś drugie wejścia każdego z logicznych układów są połączone z wyjściami drugich komparatorów, pierwszego, drugiego i n-tego prostownika sterowanego, a trzecie wejścia każdego z logicznych układów są połączone z wyjściami trzecich komparatorów pierwszego, drugiego i n-tego prostownika sterowanego.

Czwarte wejścia każdego z logicznych układów rozdzielających impulsy zapłonowe, są połączone z pierwszym wyjściem układu synchronizacji z którego podawane są sygnały logiczne o czasie

trwania określającym przedział sterowania tyrystorów połączonych anodą do pierwszej fazy w każdym prostowniku sterowanym, a piąte wejścia każdego logicznego układu rozdzielającego impulsy zapłonowe, są połączone z drugim wyjściem układu synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych katodą do pierwszej fazy w każdym prostowniku sterowanym, zaś szóste wejścia każdego logicznego układu rozdzielającego impulsy zapłonowe, są połączone z trzecim wyjściem układu synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych anodą do drugiej fazy w każdym prostowniku sterowanym, a siódme wejścia każdego logicznego układu rozdzielającego impulsy zapłonowe, są połączone z czwartym wyjściem układu synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych katodą do drugiej fazy w każdym prostowniku sterowanym, zaś ósme wejścia każdego logicznego układu rozdzielającego impulsy zapłonowe, są połączone z piątym wyjściem układu synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych anodą z trzecią fazą w każdym prostowniku sterowanym, a dziewiąte wejścia każdego logicznego układu rozdzielającego impulsy zapłonowe, są połączone z szóstym wyjściem układu synchronizacji, z którego są podawane sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych katodą do trzeciej fazy w każdym prostowniku sterowanym.

Pierwsze wejścia pierwszych komparatorów każdego z prostowników sterowanych połączone są z wyjściem pierwszego generatora przebiegów piłokształtnych, zaś pierwsze wejścia drugich komparatorów każdego z prostowników sterowanych połączone są z wyjściem drugiego generatora przebiegów piłokształtnych, a pierwsze wejścia trzecich komparatorów każdego z prostowników sterowanych połączone są z wyjściem trzeciego generatora przebiegów piłokształtnych.

Pierwszy, drugi i trzeci generator przebiegów piłokształtnych, połączone są poprzez transformatory przyłączone do pierwszej, drugiej i trzeciej fazy sieci zasilającej, a ponadto drugie wejścia trzech komparatorów pierwszego prostownika sterowanego, oraz trzech komparatorów drugiego prostownika sterowanego i trzech komparatorów n-tego prostownika sterowanego są ze sobą zwarte i połączone z wyjściami pierwszego, drugiego, n-tego układu sterującego kątem wyzwalania tyrystorów pierwszego, drugiego, n-tego prostownika sterowanego.

Korzystne skutki techniczne wynalazku. Zgodnie z wynalazkiem układ zapewnia zmniejszenie liczby generatorów piłokształtnych, a ponadto pozwala na uzyskanie lepszej powtarzalności kąta wyzwalania tyrystorów dzięki wytwarzaniu w tym samym komparatorze impulsów zapłonowych dla

dwóch tyrystorów przyłączonych do tej samej fazy sieci zasilającej.

Objaśnienie rysunku. Przedmiot wynalazku jest uwidoczniiony w przykładzie wykonania na rysunku, na którym fig. 1, przedstawia schemat blokowy układu sterowania tyrystorów bezpośrednio przemiennika częstotliwości, a fig. 2 — przebiegi chwilowych wartości napięć w wybranych punktach układu.

Przykład wykonania. Jak uwidoczniiono na fig. 1 rysunku zaciski bramka-katoda tyrystorów każdego prostownika $PS_1, PS_2, \dots, PS_n$ sterowanego, połączone są z wyjściami logicznych układów $LUR_1, LUR_2, \dots, LUR_n$ rozdzielających impulsy zapłonowe. Zaciski bramka-katoda tyrystorów połączonych anodą do fazy R , trójfazowej sieci zasilającej, połączone są do wyjść 10, z których podawane są impulsy zapłonowe pierwszy i drugi. Zaciski bramka-katoda tyrystorów połączonych anodą do fazy S połączone są do wyjść 12, z których podawane są impulsy trzeci i czwarty. Zaciski bramka-katoda tyrystorów połączonych anodą do fazy T połączone są do wyjść 14, z których podawane są impulsy piąty i szósty. Zaciski bramka-katoda tyrystorów połączonych katodą do fazy R , połączone są do wyjść 11, z których podawane są impulsy czwarty i piąty. Zaciski bramka-katoda tyrystorów połączonych katodą do fazy S połączone są do wyjść 13, z których podawane są impulsy szósty i pierwszy. Zaciski bramka-katoda tyrystorów połączonych katodą do fazy T , połączone są do wyjść 15, z których podawane są impulsy drugi i trzeci.

Pierwsze trzy wejścia 1, 2, 3 każdego logicznego układu $LUR_1, LUR_2, \dots, LUR_n$ rozdzielającego impulsy zapłonowe połączone są do wyjść 3 komparatorów $K_{11}, K_{12}, K_{13}, K_{21}, K_{22}, K_{23} \dots K_{n1}, K_{n2}, K_{n3}$, przy czym wejście 1 połączone są z wyjściami 3, komparatorów $K_{11}, K_{21}, \dots, K_{n1}$, wytwarzających pierwszy i czwarty impuls, zaś wejścia 2 połączone są z wyjściami 3 komparatorów $K_{12}, K_{22} \dots K_{n2}$, wytwarzających drugi i piąty impuls, a wejścia 3 są połączone z wyjściami 3 komparatorów $K_{13}, K_{23}, \dots, K_{n3}$, wytwarzających trzeci i szósty impuls.

Pozostałe wejścia 4, 5, 6, 7, 8, 9, każdego logicznego układu $LUR_1, LUR_2, \dots, LUR_n$, rozdzielającego impulsy zapłonowe połączone są do wyjść 1, 2, 3, 4, 5, 6 układu US synchronizacji, z których podawane są logiczne sygnały o czasie trwania określającym przedział sterowania tyrystorów każdego prostownika sterowanego. Pierwsze wejście 1 komparatorów $K_{11}, K_{21}, \dots, K_{n1}$ połączone są z wyjściem 1 generatora GP_1 przebiegów piłokształtnych, zaś pierwsze wejście 1 komparatorów $K_{12}, K_{22}, \dots, K_{n2}$ połączone są z wyjściem 1 generatora GP_2 przebiegów piłokształtnych, a wejścia 1 komparatorów $K_{13}, K_{23}, \dots, K_{n3}$ połączone są z wyjściem 1 generatora GP_3 przebiegów piłokształtnych. Drugie wejście 2 każdego z trzech komparatorów $K_{11}, \dots, K_{13}, K_{21}, \dots, K_{23}, \dots, K_{n1}, \dots, K_{n3}$, są ze sobą zwarte i połączone z wyjściami 1 układów $S_1, S_2, \dots, S_n$ sterujących kątem wyzwalania tyrystorów.

Generatory przebiegów piłokształtnych $GP_1,$

GP2, GP3 są połączone poprzez transformatory przyłączone do faz **R, S, T** trójfazowej sieci zasilającej.

Prostowniki sterowane **PS1** i **PS2** połączone odwrotnie równolegle i przyłączone do odbiornika **Z** tworzą jedną fazę bezpośredniego przemiennika częstotliwości.

Na figurze 2 rysunku przedstawione są przebiegi czasowe napięć w wybranych punktach układu. Przebiegi **a, b, c, d, e, f** przedstawiają napięcie na wyjściach 1, 2, 3, 4, 5, 6 układu **US** synchronizacji. Na wyjściach 1 generatorów **GP1, GP3** przebiegów piłokształtnych występują napięcia **g** i **i**, a na wyjściach 3 komparatorów **K11** i **K13** napięcia **h** i **j**. Przebieg **k** przedstawia iloczyn logicznych sygnałów występujących na wejściach 3 i 9 logicznego układu **LUR1** rozdzielającego impulsy zapłonowe. Napięcie na wyjściu 10 tego układu pokazuje przebieg **m**. Sygnał **Ua1** zaznaczony na przebiegach **g** i **i** przedstawia napięcie występujące na wyjściu 1 układu **S1** sterowania kątem wyzwalania tyrystorów. Przebieg **l** pokazuje wybrane impulsy podawane do tyrystora połączonego katodą z fazą **T**.

Układ działa w sposób niżej opisany. Na wyjściu 1 układu **US** synchronizacji występuje sygnał o wartości logicznej „1” w tych przedziałach czasu, w których tyrystory połączone anodami do fazy **R** są spolaryzowane napięciami faz sieci zasilającej prostowniki **PS1, PS2 ... PSn**, sterowane, w kierunku przewodzenia, a na wyjściu 2 układu **US** synchronizacji występuje sygnał o wartości logicznej „1” w tych przedziałach czasu, w których spolaryzowane w kierunku przewodzenia są tyrystory połączone katodą do fazy **R**. Analogicznie sygnały o wartościach logicznych „1” występują na wyjściach 3, 4, 5, 6 układu **US** synchronizacji, gdy spolaryzowane są w kierunku przewodzenia tyrystory połączone odpowiednio, anodą z fazą **S**, katodą z fazą **S**, anodą z fazą **T**, katodą z fazą **T**.

Na wyjściu 1 generatora **GP1** piłokształtnego występuje monotonicznie malejący sygnał o przebiegu **g**, powtarzany z częstotliwością dwa razy większą od częstotliwości sieci zasilającej, w tych przedziałach czasu, w których występują sygnały o wartościach logicznych „1” na wyjściach 1 i 2 układu **US** synchronizacji. Sygnał ten doprowadzony do wejścia 1 komparatora **K11** porównywany jest z sygnałem sterującym **Ua1** otrzymanym z układu **S1** sterowania kątem wyzwalania tyrystorów, doprowadzonym do wejścia 2 komparatora **K11**. Sygnał **h** występujący na wyjściu 3 komparatora **K11**, przyjmuje dwie wartości logiczne i jest równy wartości logicznej „0”, gdy wartość sygnału na wejściu 1 jest większa od wartości sygnału na wejściu 2 oraz jest równy wartości logicznej „1” gdy wartość sygnału na wejściu 1, jest mniejsza od wartości sygnału na wejściu 2. Narastające zbocze sygnału wyjściowego komparatora **K11** określa moment zapłonu tyrystorów prostownika **PS1** sterowanego, połączonych z fazą **R** i występuje w chwili zrównania się wartości sygnałów na wejściach 1 i 2 komparatora **K11**.

W analogiczny sposób działają komparatory **K12**

i **K13** porównując sygnał **Ua1** z sygnałami wyjściowymi generatorów **GP2** i **GP3** piłokształtnych wytwarzającymi na swych wyjściach sygnały o identycznych parametrach jak generator **GP1**, w przedziałach czasu zgodnych z sygnałami występującymi odpowiednio na wyjściach 3 i 4 oraz 5 i 6, układu **US** synchronizacji.

Przez wymnożenie sygnału wyjściowego komparatora **K11** przez sygnały występujące na wyjściach 1 i 2 układu **US** synchronizacji w logicznym układzie **LUR1** rozdzielającym, następuje rozdział impulsów sygnału wyjściowego komparatora **K11** na dwa tory, osobno dla tyrystora połączonego anodą z fazą **R** — przebieg **k**, osobno dla tyrystora połączonego katodą do fazy **R**.

W podobny sposób rozdzielane są na osobne tory impulsy sygnałów wyjściowych komparatorów **K12** i **K13**. Przebieg **l** pokazuje wybrane impulsy przeznaczone dla tyrystora połączonego katodą z fazą **T**.

Rozdzielane impulsy są następnie sumowane parami dla każdego dwu kolejno po sobie wchodzących do pracy tyrystorów, i tak dla połączonego anodą z fazą **R** i katodą z fazą **T**, dla połączonego katodą z fazą **T** i anodą z fazą **S**, dla połączonego anodą z fazą **S** i katodą z fazą **R**, dla połączonego katodą z fazą **R** i anodą z fazą **T**, dla połączonego anodą z fazą **T** i katodą z fazą **S** oraz dla połączonego katodą z fazą **S** i anodą z fazą **R**.

Sygnały wypadkowe wynikające z sumowania występują kolejno na wyjściach 10 i 15, 12, 11, 14 i 13 logicznego układu **LUR1**, przy czym przebieg **m** pokazuje sygnał wyjściowy na wyjściu 10 tego układu.

Działanie komparatorów **K21, K22, K23 ... Kn1, Kn2, Kn3** i logicznych układów **LUR2 ... LURn** rozdzielających przynależnych do pozostałych prostowników **PS2 ... PSn** sterowanych działających jednocześnie z prostownikiem **PS1** jest identyczne.

Zastrzeżenie patentowe

Układ sterowania tyrystorów bezpośredniego przemiennika częstotliwości, zasilanego z sieci trójfazowej, zawierający układ synchronizujący, generatory przebiegów piłokształtnych, powtarzanych dwukrotnie w ciągu każdego okresu prądu przemiennego sieci zasilającej, komparatory porównujące przebieg piłokształtny z sygnałem sterującym otrzymanym z układu sterowania kątem wyzwalania tyrystorów oraz logiczne układy rozdzielające impulsy zapłonowe dla każdego prostownika sterowanego w każdym okresie prądu przemiennego sieci zasilającej sześć kolejno po sobie występujących w różnych odstępach czasu impulsów zapłonowych tyrystorów prostownika sterowanego, których wyjścia są połączone z zaciskami bramka-katoda tyrystorów prostowników sterowanych, znamienny tym, że pierwsze, drugie i trzecie wejścia (1, 2, 3) pierwszego drugiego, n-tego logicznego układu (**LUR1, LUR2, ... LURn**) rozdzielającego impulsy zapłonowe są połączone z wyjściami (3) trzech komparatorów

(K11, K12, K13) pierwszego prostownika (PS1) sterowanego oraz wyjściami (3) trzech komparatorów (K21, K22, K23) drugiego prostownika (PS2) sterowanego i wyjściami (3) trzech komparatorów (Kn1, Kn2, ... Kn3) n-tego prostownika (PSn) sterowanego, przy czym pierwsze wejścia (1) są połączone z wyjściami (3) pierwszych komparatorów (K11, K21, ... Kn1) pierwszego prostownika (PS1) sterowanego, drugiego prostownika (PS2) sterowanego i n-tego prostownika (PSn) sterowanego, zaś drugie wejścia (2) są połączone z wyjściami (3) drugich komparatorów (K12, K22, ... Kn2) pierwszego prostownika (PS1) sterowanego, drugiego prostownika (PS2) sterowanego i n-tego prostownika (PSn) sterowanego, a trzecie wejścia (3) są połączone z wyjściami (3) trzecich komparatorów (K13, K23, ... Kn3) pierwszego prostownika (PS1) sterowanego, drugiego prostownika (PS2) sterowanego i n-tego prostownika (PSn) sterowanego, natomiast czwarte wejścia (4) każdego logicznego układu (LUR1, LUR2, ..., LURn) rozdzielającego impulsy zapłonowe, są połączone z pierwszym wyjściem (1) układu (US) synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych anodą do pierwszej fazy (R) w każdym prostowniku (PS1, PS2, ..., PSn) sterowanym, a piąte wejścia (5) każdego logicznego układu (LUR1, LUR2, ..., LURn) rozdzielającego impulsy zapłonowe, są połączone z drugim wyjściem (2) układu (US) synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych katodą do pierwszej fazy (R) w każdym prostowniku (PS1, PS2, ..., PSn) sterowanym, zaś szóste wejścia (6) każdego logicznego układu (LUR1, LUR2, ..., LURn) rozdzielającego impulsy zapłonowe, są połączone z trzecim wyjściem (3) układu (US) synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych anodą do drugiej fazy (S) w każdym prostowniku (PS1, PS2, ..., PSn) sterowanym, a siódme wejście (7) każdego logicznego układu (LUR1, LUR2, ..., LURn) rozdzielającego impulsy zapłonowe, są połączone z czwartym wyjściem (4) układu (US) synchronizacji, z którego podawane

są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych katodą do drugiej fazy (S) w każdym prostowniku (PS1, PS2, ..., PSn) sterowanym, zaś ósme (8) wejścia każdego logicznego układu (LUR1, LUR2, ..., LURn) rozdzielającego impulsy zapłonowe, są połączone z piątym wyjściem (5) układu (US) synchronizacji, z którego podawane są sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych anodą z trzecią fazą (T) w każdym prostowniku (PS1, PS2, ..., PSn) sterowanym, a dziewiąte (9) wejścia każdego logicznego układu (LUR1, LUR2, ..., LURn) rozdzielającego impulsy zapłonowe, są połączone z szóstym wyjściem (6) układu (US) synchronizacji, z którego są podawane sygnały logiczne o czasie trwania określającym przedział sterowania tyrystorów połączonych katodą do trzeciej fazy (T) w każdym prostowniku (PS1, PS2, ..., PSn) sterowanym a jednocześnie pierwsze wejścia (1) pierwszych komparatorów (K11, K21, ..., Kn1) każdego z prostowników (PS1, PS2, ..., PSn) sterowanych połączone są z wyjściem (1) pierwszego generatora (GP1) przebiegów piłokształtnych, zaś pierwsze wejścia (1) drugich komparatorów (K12, K22, ..., Kn2) każdego z prostowników (PS1, PS2, ..., PSn) sterowanych połączone są z wyjściem (1) drugiego generatora (GP2) przebiegów piłokształtnych, a pierwsze wejścia (1) trzecich komparatorów (K13, K23, ..., Kn3) każdego z prostowników (PS1, PS2, ..., PSn) sterowanych połączone są z wyjściami (1) trzeciego generatora (GP3) przebiegów piłokształtnych, przy czym pierwszy, drugi i trzeci generator (GP1, GP2, GP3) połączone są poprzez transformatory przyłączone do pierwszej, drugiej i trzeciej fazy (R, S, T) sieci zasilającej, a ponadto drugie wejścia (2) trzech komparatorów (K11, K12, K13) pierwszego prostownika (PS1) sterowanego, oraz trzech komparatorów (K21, K22, K23) drugiego prostownika (PS2) sterowanego i trzech komparatorów (Kn1, Kn2, Kn3) n-tego prostownika (PSn) sterowanego, są ze sobą zwarte i połączone z wyjściami (1) pierwszego, drugiego, n-tego układu (S1, S2, ..., Sn) sterującego kątem wyzwalania tyrystorów pierwszego, drugiego, n-tego prostownika (PS1, PS2, ..., PSn) sterującego.

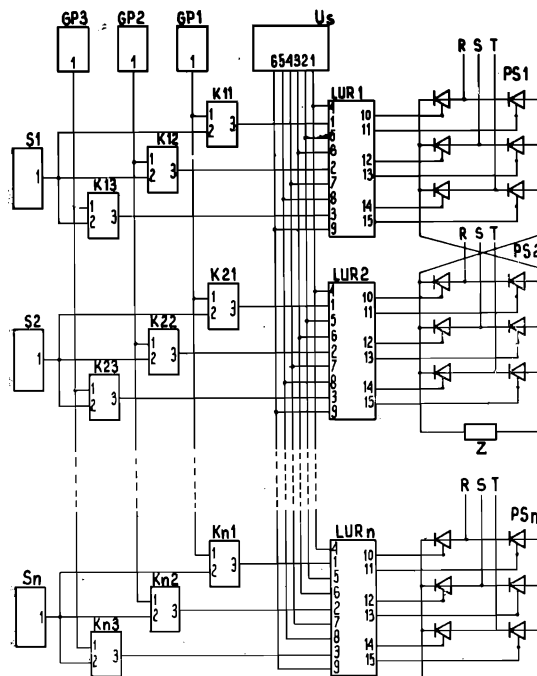


Fig.1

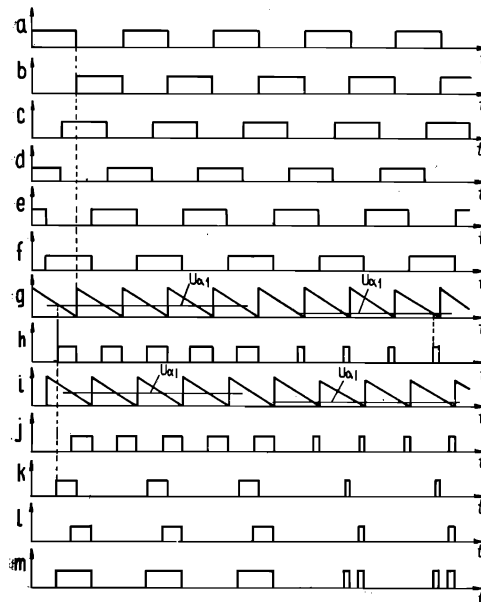


Fig.2