



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년07월11일
(11) 등록번호 10-1164702
(24) 등록일자 2012년07월04일

(51) 국제특허분류(Int. Cl.)
H01L 33/04 (2010.01)
(21) 출원번호 10-2007-7015506
(22) 출원일자(국제) 2005년10월28일
심사청구일자 2010년10월25일
(85) 번역문제출일자 2007년07월06일
(65) 공개번호 10-2007-0093093
(43) 공개일자 2007년09월17일
(86) 국제출원번호 PCT/US2005/039100
(87) 국제공개번호 WO 2006/062615
국제공개일자 2006년06월15일
(30) 우선권주장
11/009,218 2004년12월09일 미국(US)
(56) 선행기술조사문헌
US04527179 A
US05889295 A
US20040061102 A1

(73) 특허권자
쓰리엠 이노베이티브 프로퍼티즈 컴파니
미국 55133-3427 미네소타주 세인트 폴 피.오.박스 33427 쓰리엠 센터
(72) 발명자
밀러, 토마스 제이.
미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427쓰리엠 센터
하스, 마이클 에이.
미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427쓰리엠 센터
(74) 대리인
김영, 양영준

전체 청구항 수 : 총 6 항

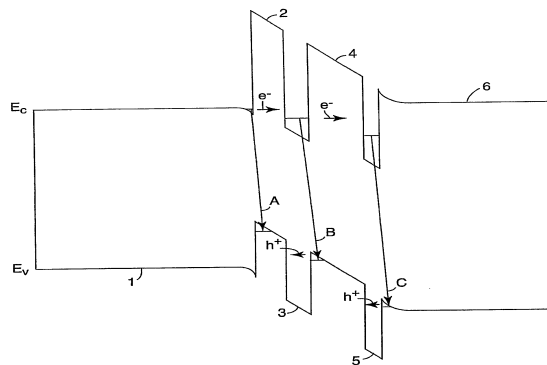
심사관 : 진수영

(54) 발명의 명칭 LED

(57) 요약

2개 이상의 광-방출 제II형 인터페이스를 포함하며, 상기 제II형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상, 또는 더욱 전형적으로는 10% 이상 차이가 있고 상기 제II형 인터페이스 중 적어도 1개가 pn 접합부 내에 있는 것인 LED가 제공된다. 대안적으로는, 2개 이상의 광-방출 제II형 인터페이스를 포함하며, 상기 제II형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상, 또는 더욱 전형적으로는 10% 이상 차이가 있는 것인 LED가 제공된다. 제II형 인터페이스는 전자 양자우물이되 정공 양자우물은 아닌 층에서부터의 인터페이스, 정공 양자우물이되 전자 양자우물은 아닌 층까지의 인터페이스; 및 두 조건을 동시에 만족시키는 인터페이스를 포함할 수 있다. 제II형 인터페이스는 pn 또는 pin 접합부 내에 있거나, 또는 pn 또는 pin 접합부 내에 있지 않을 수 있다. 후자의 경우, 제II형 인터페이스로부터의 방출은 바로 근처의 광원에 의해 광펌핑될 수 있다. LED는 백색광 또는 준-백색광 LED일 수 있다. 또한, 본 발명에 따르는 반도체 소자를 포함하는 그래픽 디스플레이 소자 및 조명 소자가 제공된다.

대표도 - 도1



특허청구의 범위

청구항 1

2개 이상의 광-방출 제Ⅱ형 인터페이스(Type Ⅱ interface)를 포함하며, 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상 차이가 있고, 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 2개 각이 Ⅱ-VI족 화합물들 사이의 인터페이스이며 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 1개가 pn 접합부 내에 있는 것인 LED.

청구항 2

제 1 항에 있어서, 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 2개의 전이에너지가 10% 이상 차이가 있는 것인 LED.

청구항 3

제 1 항에 있어서, 상기 2개 이상의 제Ⅱ형 인터페이스 중 제 1 제Ⅱ형 인터페이스가 황색, 녹색, 청색 또는 자색 파장 가시광에 상응하는 제 1 전이에너지를 갖고, 상기 2개 이상의 제Ⅱ형 인터페이스 중 제 2 제Ⅱ형 인터페이스가 적색, 주황색 또는 황색 파장 가시광에 상응하는 제 2 전이에너지를 갖는 것인 LED.

청구항 4

2개 이상의 가시-광-방출 제Ⅱ형 인터페이스를 포함하며, 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상 차이가 있고, 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 1개가 pn 접합부 내에 있는 것인 LED.

청구항 5

제 4 항에 있어서, 상기 2개 이상의 제Ⅱ형 인터페이스 중 적어도 1개가 Ⅱ-VI족 화합물들 사이의 인터페이스인 LED.

청구항 6

제 4 항에 있어서, 녹색, 청색 또는 자색 파장 가시광을 방출할 수 있는 LED를 추가로 포함하며, 상기 2개 이상의 제Ⅱ형 인터페이스 중 제 1 제Ⅱ형 인터페이스가 주황색, 황색 또는 녹색 파장 가시광에 상응하는 제 1 전이에너지를 갖고, 상기 2개 이상의 제Ⅱ형 인터페이스 중 제 2 제Ⅱ형 인터페이스가 적색, 주황색 또는 황색 파장 가시광에 상응하는 제 2 전이에너지를 갖는 것인 LED.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

명세서

기술분야

[0001] 본 발명은 전형적으로는 전자 양자우물(quantum well)과 정공 양자우물 사이에, 전이에너지가 상이한 다중 제 II형 인터페이스(Type II interface)를 포함하는 LED 및 광발광성 소자에 관한 것이다.

배경기술

[0002] 발광다이오드(LED)는 전류가 양극과 음극 사이를 통과할 때 광을 방출하는 고체-상태의 반도체 소자이다. 통상적인 LED는 단일 pn 접합부를 함유한다. pn 접합부는 중간 비-도핑 영역을 포함할 수 있고, 이러한 유형의 pn 접합부는 pin 접합부로서 지칭될 수도 있다. 비-발광 반도체 다이오드와 마찬가지로, 통상적인 LED는 하나의 방향, 즉 전자가 n-영역으로부터 p-영역으로 이동하는 방향으로 훨씬 더 용이하게 전류를 통과시킨다. 전류가 LED를 통해 "정방향"으로 통과하는 경우, n-영역으로부터 유래된 전자는 p-영역으로부터 유래된 정공과 재조합(recombination)하여, 광의 광자를 발생시킨다. 통상적인 LED에 의해 방출된 광은 외관상으로는 단색광이어서, 즉 단일의 좁은 파장 대역에서 발생된다. 방출된 광의 파장은 전자-정공쌍 재조합과 연관된 에너지에 상응한다. 가장 단순한 경우, 이러한 에너지는 재조합이 일어나는 반도체의 대역간격에너지(band gap energy)와 비슷하다.

[0003] 통상적인 LED는, pn 접합부에, 높은 농도의 전자와 정공 둘 다를 포획함으로써 광-발생 재조합을 촉진시키는 하나 이상의 전자/정공 양자우물을 추가로 함유할 수 있다.

[0004] 여러 연구원들은 백색광, 또는 인간 눈의 3색 지각력에 의해 백색으로 보이는 광을 방출하는 LED 소자를 제조하려는 시도를 해 왔다.

[0005] 몇몇 연구원들은 제I형 방출에 의해 상이한 파장에서 광을 방출하도록 의도된 다중 전자/정공 양자우물을 pn 접합부 내에 갖는 LED의 디자인 또는 제품을 보고하였다. 하기 문헌은 이러한 기술과 관련될 수 있다: 미국 특허 제 5,851,905 호; 미국특허 제 6,303,404 호; 미국특허 제 6,504,171 호; 미국특허 제 6,734,467 호; 문헌[Damilano 등, Monolithic White Light Emitting Diodes Based on InGaN/GaN Multiple-Quantum Wells, Jpn. J. Appl. Phys. Vol. 40(2001) pp. L918-L920]; 문헌[Yamada 등, Phosphor Free High-Luminous-Efficiency White Light-Emitting Diodes Composed of InGaN Multi-Quantum Well, Jpn. J. Appl. Phys. Vol. 41(2002)

pp. L246-L248]; 문헌[Dalmaso 등, Injection Dependence of the Electroluminescence Spectra of Phosphor Free GaN-Based White Light Emitting Diodes, phys. stat. sol. (a) 192, No. 1, 139-143(2003)].

[0006] 몇몇 연구원들은, 단일 소자 내에서, 상이한 파장에서 독립적으로 광을 방출하도록 의도된, 2개의 통상적인 LED가 조합된 LED 소자의 디자인 또는 제품을 보고하였다. 하기 문헌은 이러한 기술과 관련될 수 있다: 미국 특허 제 5,851,905 호; 미국특허 제 6,734,467 호; 미국특허공개 제 2002/0041148 A1 호; 미국특허공개 제 2002/0134989 A1 호; 및 문헌[Luo 등, Patterned three-color ZnCdSe/ZnCdMgSe quantum-well structures for integrated full-color and white light emitters, App. Phys. Letters, vol. 77, no. 26, pp. 4259-4261(2000)].

[0007] 몇몇 연구원들은 LED 요소에 의해 방출된 광의 일부를 흡수하고 보다 긴 파장의 광을 재-방출하도록 의도된, 통상적인 LED 요소와 화학적 인광재료, 예를 들면 이트륨 알루미늄 가넷(YAG)이 조합된 LED 소자의 디자인 또는 제품을 보고하였다. 미국특허 제 5,998,925 호 및 미국특허 제 6,734,467 호는 이러한 기술과 관련될 수 있다.

[0008] 몇몇 연구원들은 LED 요소에 의해 방출된 광의 일부를 흡수하고 보다 긴 파장의 광을 재-방출하도록 의도된, 기재 내에 형광 중심을 생성하도록 I, Al, Cl, Br, Ga 또는 In으로 n-도핑된 ZnSe 기재 상에서 성장한 LED의 디자인 또는 제품을 보고하였다. 미국특허출원 제 6,337,536 호 및 일본특허출원공개 제 2004-072047 호는 이러한 기술과 관련될 수 있다.

[0009] 몇몇 연구원들은 제II형 인터페이스를 포함하는 LED의 디자인 또는 제품을 보고하였다. 미국특허 제 6,147,365 호; 미국특허 제 6,265,734 호; 미국특허 제 6,372,536 호; 및 문헌[Reuscher 등, ZnSe/BeTe type-II LEDs emitting between 640 and 515 nm, J. Crystal Growth 214/215, pp. 1071-1074 (2000)]은 이러한 기술과 관련될 수 있다.

[0010] 발명의 요약

[0011] 요약하자면, 본 발명은 2개 이상의 제II형 인터페이스를 포함하며, 상기 제II형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상, 또는 더욱 전형적으로는 10% 이상 차이가 있고 상기 제II형 인터페이스 중 적어도 1개가 pn 접합부 내에 있는 것인 LED를 제공한다. 다른 실시양태에서, 2개 이상의 광-방출 제II형 인터페이스를 포함하며, 상기 제II형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상, 또는 더욱 전형적으로는 10% 이상 차이가 있는 것인 LED가 제공된다. 이러한 실시양태에서, 제II형 인터페이스는 pn 접합부 내에 있거나, 또는 pn 접합부 내에 있지 않을 수 있다. 후자의 경우, 제II형 인터페이스로부터의 방출은 바로 근처의 광원에 의해 광범핑될 수 있다. 한 실시양태에서, 제II형 인터페이스는 전자 양자우물이되 정공 양자우물은 아닌 층과의 인터페이스, 정공 양자우물이되 전자 양자우물은 아닌 층과의 인터페이스, 또는 두 조건을 동시에 만족시키는 인터페이스를 포함할 수 있다.

[0012] 일부 실시양태에서, 제II형 인터페이스는, 황색, 녹색, 청색 또는 자색 파장 가시광에 상응하는 제 1 전이에너지를 가지는 제 1 제II형 인터페이스, 및 적색, 주황색 또는 황색 파장 가시광에 상응하는 제 2 전이에너지를 가지는 제 2 제II형 인터페이스를 포함할 수 있다. 일부 실시양태에서, 제II형 인터페이스는, 주황색, 황색 또는 녹색 파장 가시광에 상응하는 제 1 전이에너지를 가지는 제 1 제II형 인터페이스, 및 적색, 주황색 또는 황색 파장 가시광에 상응하는 제 2 전이에너지를 가지는 제 2 제II형 인터페이스를 포함할 수 있고, LED는 제II형 인터페이스로부터의 방출을 임의적으로 광범핑하는, 녹색, 청색 또는 자색 파장 가시광을 방출할 수 있는 LED를 추가로 포함할 수 있다.

[0013] 또다른 양태에서, 본 발명은 본 발명에 따르는 LED를 포함하는 그래픽 디스플레이 소자를 제공한다.

[0014] 또다른 양태에서, 본 발명은 본 발명에 따르는 LED를 포함하는 조명 소자를 제공한다.

[0015] 본원에서, 반도체 소자 내 층들의 적층과 관련하여, "바로 인접하여 위치한"이란 중간층 없이 그 다음 차례로 위치함을 의미하고, "근접하게 위치한"이란 몇 개의 중간층을 두고 그 다음 차례로 위치함을 의미하고, "둘러싸는"이란 전 및 후의 차례에 위치함을 의미한다.

[0016] "전이에너지"란 전자-정공 재조합 에너지(recombination energy)를 의미한다.

[0017] "격자-정합(lattice-matched)"이란, 기재 상의 에피택셜(epitaxial) 필름과 같은 2가지의 결정질 재료에 있어서, 단리된 각 재료가 격자상수를 갖는데, 이러한 격자상수들이 실질적으로 동일하고, 전형적으로는 서로 0.2% 이하로 상이하고, 더욱 전형적으로는 서로 0.1% 이하로 상이하고, 가장 전형적으로는 서로 0.01% 이하로

상이함을 의미한다.

[0018] "유이격자정합(pseudomorphic)"이란, 에피택셜 필름 및 기재와 같은, 주어진 두께의 제 1 결정층과 제 2 결정층에 있어서, 단리된 각 층이 격자상수를 갖는데, 이러한 격자상수들이 주어진 두께의 제 1 층이 실질적으로 어긋남(misfit) 결함 없이 층의 평면 내에서 제 2 층의 격자간 거리를 수용할 수 있도록 충분히 유사함을 의미한다.

[0019] n-도핑된 반도체 영역과 p-도핑된 반도체 영역을 포함하는 본원에서 기술된 본 발명의 임의의 실시양태의 경우, n-도핑이 p-도핑으로 대체되거나 그 반대인 추가의 실시양태도 본원에서 개시되는 것으로 간주되어야 한다는 것을 이해해야 한다.

[0020] 용어 "양자우물"이 본원에서 언급될 때, 단일 양자우물이 제공되거나, 또는 실행가능하다면, 전형적으로 유사한 성질을 공유하는 다중 양자우물이 제공될 수 있다는 것을 이해해야 한다.

[0021] 다색광, 광대역광, 백색광 또는 준-백색광을 방출할 수 있는 LED 소자를 제공한다는 것이 본 발명의 특정 실시양태의 이점이다.

발명의 상세한 설명

[0024] 본 발명은 2개 이상의 제II형 인터페이스를 포함하며, 상기 제II형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상, 또는 더욱 전형적으로는 10% 이상 차이가 있고 상기 제II형 인터페이스 중 적어도 1개가 pn 접합부 내에 있는 것인 LED를 제공한다. 다른 실시양태에서, 2개 이상의 광-방출 제II형 인터페이스를 포함하며, 상기 제II형 인터페이스 중 적어도 2개의 전이에너지가 5% 이상, 또는 더욱 전형적으로는 10% 이상 차이가 있는 것인 LED가 제공된다. 이러한 한 실시양태에서, 제II형 인터페이스는 pn 접합부 내에 위치한다. 이러한 다른 실시양태에서, 제II형 인터페이스는 pn 접합부 내에 위치하지 않는다. 후자의 경우, 제II형 인터페이스로부터의 방출은 바로 근처의 광원, 예컨대 LED에 의해 광펌핑될 수 있다. 본 발명에 따르는 LED의 일부 실시양태에서, 제II형 인터페이스는 전자 양자우물이되 정공 양자우물은 아닌 층과의 인터페이스, 정공 양자우물이되 전자 양자우물은 아닌 층과의 인터페이스, 또는 두 조건을 동시에 만족시키는 인터페이스를 포함할 수 있다.

[0025] 용어 "제I형 인터페이스(Type I interface)" 및 "제II형 인터페이스(Type II interface)"는 전자가 반도체 소자 내에서 정공과 재조합하기 쉬운 특정 구조를 나타낸다. 제I형 및 제II형 인터페이스는 2개의 상이한 반도체 또는 반도체 합금 사이의 접합부에 생성된다. 제I형 또는 제II형 인터페이스는 양자우물 및 인접하여 위치한 층들 사이의 접합부에 생성될 수 있지만, 양자우물은 제I형 또는 제II형 인터페이스를 형성하는데 필수적인 것은 아니다.

[0026] 제I형 인터페이스(Type I interface)는, 제 1 반도체의 전도대역에너지가 바로 인접하여 위치한 제 2 반도체의 전도대역에너지보다 낮고 제 1 반도체의 가전자대역에너지는 제 2 반도체의 가전자대역에너지보다 높은 것이다. 전자는 이의 더 낮은 전도대역에너지로 인해 제 1 반도체 내에 집합하는 경향이 있고, 정공은 이의 더 높은 가전자대역에너지로 인해 제 1 반도체 내에 집합하는 경향이 있으므로, 전자 및 정공은 제 1 반도체 내에서 재조합하기 쉽다. 양자우물은, 전자 양자우물 (둘러싸인 반도체보다 낮은 전도대역에너지) 및 정공 양자우물 (둘러싸인 반도체보다 높은 가전자대역에너지) 둘 다 제I형 인터페이스를 나타내는 것이다.

[0027] 제II형 인터페이스(Type II interface)는, 제 1 반도체의 전도대역에너지가 바로 인접하여 위치한 제 2 반도체의 전도대역에너지보다 낮고 제 1 반도체의 가전자대역에너지도 제 2 반도체의 가전자대역에너지보다 낮은 것이다. 전자는 제 1 반도체와 제 2 반도체 사이의 접합부에 근접한 제 1 반도체 내에 집합하는 경향이 있고, 정공은 동일한 접합부에 근접한 제 2 반도체 내에 집합하는 경향이 있다. 따라서, 전자 및 정공은 접합부에 교차하여 재조합하기 쉽다. 전자 축적으로 전도성이 된, 더 낮은 전도대역에너지를 가지는 제 1 반도체는 전형적으로 소자의 n-영역 측면 위에 위치할 것이고, 정공 축적으로 전도성이 된, 더 높은 가전자대역에너지를 가지는 제 2 반도체는 전형적으로 소자의 p-영역 측면 위에 위치할 것이다. 제II형 인터페이스는 전자 양자우물 (둘러싸인 반도체보다 낮은 전도대역에너지)과 둘러싸인 반도체 사이의 접합부, 또는 정공 양자우물 (둘러싸인 반도체보다 높은 가전자대역에너지)과 둘러싸인 반도체 사이의 접합부에 존재할 수 있거나; 또는 전자 양자우물과 정공 양자우물 사이의 접합부에 존재할 수 있다.

[0028] 본 발명에 따르는 반도체 소자는 IV족 원소, 예를 들면 Si 또는 Ge(광-방출층 이외의 층), III-V 화합물, 예를 들면 InAs, AlAs, GaAs, InP, AlP, GaP, InSb, AlSb, GaSb 및 이것들의 합금, II-VI 화합물, 예를 들면 ZnSe, CdSe, BeSe, MgSe, ZnTe, CdTe, BeTe, MgTe, ZnS, CdS, BeS, MgS 및 이것들의 합금, 또는 상기 임의의

화합물들의 합금을 포함하는 임의의 적합한 반도체로 이루어질 수 있다. 적당한 경우, 반도체는 임의의 적합한 방법 또는 임의의 적합한 도판트의 혼입에 의해 n-도핑 또는 p-도핑될 수 있다.

[0029] 본 발명에 따르는 반도체 소자는 기재를 포함할 수 있다. 임의의 적합한 기재가 본 발명의 실시에서 사용될 수 있다. 전형적인 기재 재료는 Si, Ge, GaAs, InP, 사파이어, SiC 및 ZnSe를 포함한다. 가장 전형적으로는, 기재는 GaAs이다. 기재는 n-도핑되거나 p-도핑되거나 또는 반-절연될 수 있으며, 이는 임의의 적합한 방법 또는 임의의 적합한 도판트의 혼입에 의해 달성될 수 있다. 대안적으로는, 본 발명에 따르는 반도체 소자는 기재를 포함하지 않을 수 있다. 한 실시양태에서, 본 발명에 따르는 반도체 소자는 기재 상에서 형성된 후에 기재로부터 분리될 수 있다.

[0030] 본 발명의 한 실시양태에서, 반도체 소자의 성분의 다양한 층의 조성은 하기 내용에 비추어 선택된다. 각 층은 전형적으로, 층에 대해 주어진 두께에서 기재에 대해 유이격자정합되거나 기재에 격자-정합될 것이다. 대안적으로는, 각 층은 바로 인접하여 위치한 층들에 유이격자정합되거나 격자-정합될 수 있다. 양자우물층의 재료 및 두께는 전형적으로, 바로 인접하여 위치한 층들 사이의 제II형 인터페이스를 제공하도록 선택되며, 이는 인터페이스로부터 방출된 광의 파장에 상응할 것이다. 각 양자우물층의 두께는 양자우물 내 양자화에너지의 양을 결정할 것이며, 이는 제II형 인터페이스의 전이에너지를 증가시킬 것이다. 전형적으로, 양자우물층의 두께는 1 nm 내지 100 nm, 더욱 전형적으로는 2 nm 내지 35 nm이다. 전형적으로, 양자화에너지는 대역 간격에너지만을 근거로 예측된 것보다 20 내지 50 nm의 파장이 감소된다. 유이격자정합층들 간의 격자상수들의 불완전한 정합으로부터 초래된 변형을 비롯하여 방출층 내의 변형은 전이에너지를 변화시킬 수도 있다. 제II형 인터페이스에 대한 전이에너지는 한 층의 전도대역에너지 및 인접하여 위치한 층의 가전자대역에너지 사이에 차이가 나기 때문에, 양자우물층 두께 및 인접하여 위치한 층의 합금 조성을 조절함으로써 전이에너지를 변환시킬 수 있다. pn 접합부를 구성하는 층을 비롯한, 양자우물을 포함하지 않는 반도체 소자의 추가의 n-도핑되거나 p-도핑되거나 또는 비-도핑된 (내인성) 층을 포함하는 재료는 전형적으로 LED에 의해 발생된 광에 투명하도록 선택된다. 이들 추가 층의 두께는 전형적으로 양자우물에 대한 것보다 훨씬 큰, 전형적으로는 50 nm 이상 내지 100 μ m 이하이다.

[0031] 변형되거나 변형되지 않은 포텐셜우물 또는 양자우물의 전이에너지의 계산 기술은 해당 분야, 예를 들면 문헌 [Herbert Kroemer, Quantum Mechanics for Engineering, Materials Science and Applied Physics(Prentice Hall, Englewood Cliffs, New Jersey, 1994), pp 54-63] 및 문헌[Zory, ed., Quantum Well Lasers(Academic Press, San Diego, California, 1993), pp.72-79]에 공지되어 있다.

[0032] 적외선, 가시광 및 자외선 대역 내의 파장을 비롯하여 임의의 적합한 방출 파장이 선택될 수 있다. 본 발명의 한 실시양태에서, 방출 파장은, 소자에 의해 방출된 광의 복소 출력이 백색, 준-백색, 파스텔색, 마젠타, 시안 등을 포함하는, 2, 3 또는 그 이상의 단색광원의 조합에 의해 발생될 수 있는 임의의 색을 생성하도록 선택된다. 또다른 실시양태에서, 본 발명에 따르는 LED는 소자가 작동 중이라는 것을 보여주는 지표로서 비-가시 적외선 또는 자외선 파장 및 가시광 파장에서 광을 방출한다.

[0033] 도 1은 본 발명의 한 실시양태에 따르는 구조물 내 반도체의 전도 대역 및 가전자 대역을 나타내는 대역 도면이다. 전도대역에너지 및 가전자대역에너지는 소자가 "평탄 대역" 상태를 벗어나 바이어스되도록 구조물에 전압을 인가함으로써 변경되는 것으로 나타났다. 본 발명의 한 실시양태에서, 전형적인 작동 전압은 3 V이다. 양자화 효과를 입증하는 양자우물 내 전자 및 정공 에너지 수준이 또한 제시된다. 층 두께는 축적으로 도시되지 않았다. 표 I은 이러한 실시양태에서 층들(1 내지 6)의 조성 및 이러한 조성에 대한 대역간격에너지(E_g)를 보여준다.

표 I

층	조성	대역간격에너지 (E_g)
1	ZnSe	2.7 eV
2	BeTe	2.8 eV
3	Be _{0.08} Mg _{0.12} Zn _{0.8} Se	2.9 eV
4	BeTe	2.8 eV
5	Be _{0.17} Mg _{0.33} Zn _{0.5} Se	3.2 eV
6	BeTe	2.8 eV

[0034]

[0035] 층(2 내지 5)은 각각, 양자 크기 효과에 의해 전자-정공쌍 전이에너지, 및 따라서 방출된 광자 에너지를 증가

시키기에 충분히 얇다. 층(3 및 5)은 전자 양자우물이되 정공 양자우물은 아닌 층을 나타낸다. 층(2 및 4)은 정공 양자우물이되 전자 양자우물은 아닌 층을 나타낸다. A, B 및 C는 층 두께 및 합금 조성에 의해 변환되어 각각 적색, 녹색 및 청색 파장에서 광자를 방출하는, 제Ⅱ형 인터페이스를 통과하는 제Ⅱ형 전이를 나타낸다. 전자 터널은 층(1)로부터 층(2 및 4)를 통해 층(3 및 5)에 도달한다. 정공 터널은 층(6)으로부터 층(5 및 3)을 통해 층(4 및 2)에 도달한다. 각 층의 조성 및 두께는 요망하는 방출 파장을 고려하여 선택된다. 또한, 인터페이스 A, B 및 C로부터의 방출의 적절한 균형은 각 층에서 터널 속도 대 재조합 속도를 균형을 이루게 하여 다시 층 조성 및 두께를 선택함으로써 달성된다.

[0036] 본 발명의 한 실시양태에서, 층들(1 내지 6)은 제시되지 않는 pn 접합부 내에 위치하며, 층(6)은 p-영역으로 배향되고 층(1)은 n-영역으로 배향된다. 보다 구체적으로는, 중간 비-도핑된 ("내인성" 도핑) 층은 n-도핑된 층과 p-도핑된 층 사이에 삽입되기 때문에, pn 접합부는 전형적으로는 pin 접합부이다. 제시되지 않는 전기적 접촉층은 전류를 pn 접합부에 공급하기 위한 경로를 제공한다. 전기적 접촉층은 전기를 전도하며, 전형적으로는 전도성 금속으로 이루어져 있다.

[0037] 본 발명의 또다른 실시양태에서, 층들(1 내지 6)은 pn 접합부 내에 있지 않지만, 대신에 바로 근처의 광원, 전형적으로는 LED에 의해 광범핑된다. 가장 전형적으로는, LED는 동일 구조물의 부분이다. 전형적으로는, LED는 제Ⅱ형 인터페이스의 임의의 전이에너지보다 짧은 파장, 가장 전형적으로는, 녹색, 청색 또는 자색 파장에서 광을 방출한다. 이러한 실시양태에서, 추가의 흡수층은 바로 근처의 광원으로부터 방출된 광자를 흡수하기 위해 첨가될 수 있다. 흡수층은 제Ⅱ형 인터페이스를 형성하는 층들에 바로 인접하여 위치하거나 근접하게 위치한다. 흡수층은 전형적으로는 바로 근처의 광원으로부터 방출된 광자의 에너지와 제Ⅱ형 인터페이스의 전이에너지 사이의 중간 정도인 대역간격에너지를 갖는다. 전형적 흡수층 내 광자의 흡수에 의해 발생된 전자-정공쌍은 제Ⅱ형 인터페이스 내 광자의 방출과 더불어 재조합된다. 추가의 관련 개시내용은 미국 특허출원 제 11/009241 호 [변호사 일람 번호 60253US002]에서 발견될 수 있다.

[0038] 본 발명에 따르는 반도체 소자는 전도성, 반도체성 또는 부도성 재료의 추가의 층을 포함할 수 있다. 전류를 LED의 pn 접합부에 공급하기 위한 경로를 제공하기 위해, 전기적 접촉층을 첨가할 수 있다. pn 접합부에 공급된 전류가 또한 pn 접합부 내에 위치하지 않는 양자우물 또는 제Ⅱ형 인터페이스를 통과하도록 또는 전류가 pn 접합부 내에 위치하지 않는 양자우물 또는 제Ⅱ형 인터페이스를 통과하지 않도록, 전기적 접촉층을 배치할 수 있다. 소자에 의해 방출된 광 내의 광 파장의 균형을 변경 또는 수정하기 위해, 광 필터링층을 첨가할 수 있다. 휘도 및 효율을 개선하기 위해서, 거울 또는 반사기를 포함하는 층을 LED 요소 후방, 예컨대 기재와 LED 요소 사이, 기재, 및 기재 내 또는 기재를 포함하는 LED 요소 후방, 또는 기재의 제거 후 LED 후방에 첨가할 수 있다.

[0039] 본 발명에 따르는 반도체 소자는 능동적 또는 수동적 성분, 예를 들면 레지스터, 다이오드, 제너 다이오드, 통상적인 LED, 커패시터, 트랜지스터, 양극형 트랜지스터, FET 트랜지스터, MOSFET 트랜지스터, 절연 게이트 양극형 트랜지스터, 포토트랜지스터, 광검출기, SCR, 사이리스터(thyristor), 트라이악(triac), 전압조정기 및 기타 회로 요소를 포함하는 추가의 반도체 요소를 포함할 수 있다. 본 발명에 따르는 반도체 소자는 집적 회로를 포함할 수 있다. 본 발명에 따르는 반도체 소자는 디스플레이 패널 또는 조명 패널을 포함할 수 있다.

[0040] 본 발명에 따르는 층 구조물은, 분자빔 에피택시(MBE), 화학적 증착, 액상 에피택시 및 증기상 에피택시를 포함할 수 있는 임의의 적합한 방법에 의해 제조될 수 있다.

[0041] 본 발명에 따르는 반도체 소자는, 대형 또는 소형 스크린 비디오 모니터, 컴퓨터 모니터 또는 디스플레이, 텔레비전, 전화기 또는 전화기 디스플레이, 개인휴대단말기(PDA) 또는 개인휴대단말기 디스플레이, 무선호출기 또는 무선호출기 디스플레이, 계산기 또는 계산기 디스플레이, 게임 또는 게임 디스플레이, 완구 또는 완구 디스플레이, 대형 또는 소형 기기 또는 대형 또는 소형 기기 디스플레이, 자동차 계기판 또는 자동차 계기판 디스플레이, 자동차 내장 또는 자동차 내장 디스플레이, 선박 계기판 또는 선박 계기판 디스플레이, 선박 내장 또는 선박 내장 디스플레이, 항공기 계기판 또는 항공기 계기판 디스플레이, 항공기 내장 또는 항공기 내장 디스플레이, 교통통제설비 또는 교통통제설비 디스플레이, 광고 디스플레이, 광고판 등과 같은 그래픽 디스플레이 소자의 성분 또는 중요 성분일 수 있다.

[0042] 본 발명에 따르는 반도체 소자는 액정 디스플레이(LCD) 또는 유사한 디스플레이의 성분 또는 중요 성분으로서, 이러한 디스플레이의 배광(backlight)으로서 사용될 수 있다. 한 실시양태에서, 본 발명에 따르는 반도체 소자에 의해 방출된 색을 LCD 디스플레이의 색필터에 정합시킴으로써, 본 발명에 따르는 반도체 소

자를 액정 디스플레이를 위한 배광으로서 사용할 수 있도록 특수하게 적응시킨다.

[0043] 본 발명에 따르는 반도체 소자는 자유설치형 또는 불박이형 조명 설비 또는 램프, 조경용 또는 건축용 조명 설비, 휴대용 또는 차량장착용 램프, 자동차 전조등 또는 후미등, 자동차 내장 조명 설비, 자동차 또는 비-자동차 신호발생 장치, 도로 조명 장치, 교통통제 신호발생 장치, 선박 램프 또는 신호발생 장치 또는 내장 조명 설비, 항공기 램프 또는 신호발생 장치 또는 내장 조명 설비, 대형 또는 소형 기기 또는 대형 또는 소형 기기 램프 등과 같은 조명 소자의 성분 또는 중요 성분; 또는 적외선, 가시광선 또는 자외선의 공급원으로서 사용되는 임의의 소자 또는 성분일 수 있다.

[0044] 해당 분야의 숙련자라면, 본 발명의 범주 및 원리에서 벗어나지 않는 본 발명의 다양한 개조양태 및 변경양태를 명백하게 알게 될 것이며, 본 발명은 본원에서 설명된 예시적인 실시양태에만 부당하게 국한되지 않아야 함을 이해해야 한다.

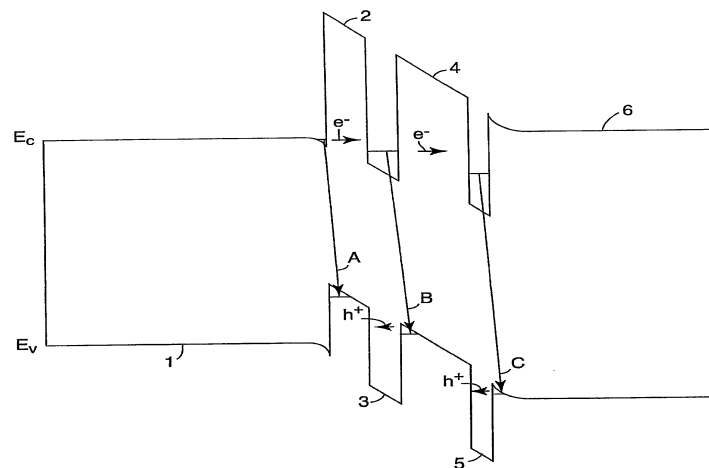
도면의 간단한 설명

[0022] 도 1은 본 발명의 한 실시양태에 따르는 구조물 내 반도체의 전도 및 가전자 대역의 대역 도면이다. 대역 도면은 "평탄 대역(flat-band)" 상태를 벗어나 바이어스된 소자를 보여준다. 층 두께는 축척으로 도시되지 않았다.

[0023] 도 2는 다양한 II-VI 이성분 화합물 및 이것들의 합금에 대한 격자상수 및 대역간격에너지를 나타내는 그래프이다.

도면

도면1



도면2

