(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 112088431 A
(43)申请公布日 2020.12.15

(21)申请号 201880093100.X
(22)申请日 2018.05.31
(30)优先权数据
15/968,359 2018.05.01 US
(85)PCT国际申请进入国家阶段日
2020.11.02
(86)PCT国际申请的申请数据
PCT/US2018/035480 2018.05.31
(87)PCT国际申请的公布数据
WO2019/212576 EN 2019.11.07
(71)申请人 脸谱科技有限责任公司
地址 美国加利福尼亚州
(72)发明人 大卫·玛斯奥贝尔
斯蒂芬·吕特根
(74)专利代理机构 北京安信方达知识产权代理有限公司 11262
代理人 张瑞 杨明钊
(51)Int.Cl.
H01L 27/15(2006.01)
H01L 33/40(2006.01)
H01L 33/00(2006.01)
H01L 33/62(2006.01)
H01L 33/60(2006.01)
H01L 33/14(2006.01)

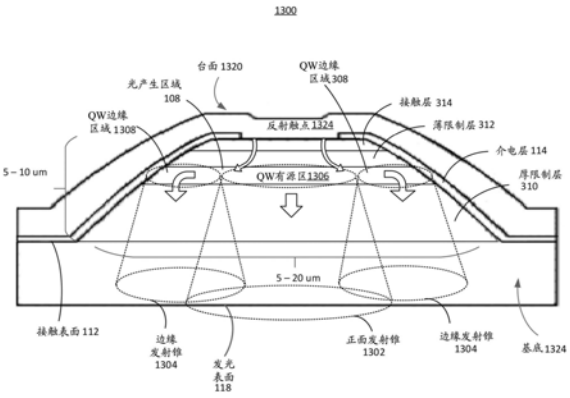
权利要求书5页 说明书15页 附图21页

(54)发明名称

微米尺寸的发光二极管设计

(57)摘要

一种发光二极管(LED)包括外延结构,该外延结构限定了基底和基底上的台面。基底限定了LED的发光表面,并包括电流扩散层。台面包括厚限制层、在厚限制层上发射光的光产生区域、在光产生区域上的薄限制层以及在薄限制层上的接触层,该接触层限定台面的顶部。反射触点在接触层上,以反射从光产生区域发射的光的一部分,反射光在台面处被准直,并通过基底被导向发光表面。在一些实施例中,外延结构生长在不透明的衬底上。衬底被移除,或者用于形成延伸反射器以准直光。



CN 112088431 A

1.一种发光二极管(LED),包括:

外延结构,其限定:

限定微LED的发光表面的基底,所述基底包括具有第一类型掺杂的电流扩散层;和

所述基底上的台面,所述台面包括:

具有所述第一类型掺杂的第一限制层,

在所述第一限制层上用以发射光的光产生区域,

所述光产生区域上的第二限制层,其具有与所述第一类型掺杂相反的第二类型掺杂,以及

在所述第二限制层上、具有所述第二类型掺杂的接触层,所述接触层限定所述台面的顶部,所述第二限制层和所述接触层比所述第一限制层薄;和

所述接触层上的反射触点,其用于将从所述光产生区域发射的光的一部分反射到所述发光表面。

2.根据权利要求1所述的LED,其中:

所述第一类型掺杂是n型掺杂,并且所述第二类型掺杂是p型掺杂;或者

所述第一类型掺杂是p型掺杂,并且所述第二类型掺杂是n型掺杂。

3.根据权利要求1所述的LED,其中:

所述基底还包括在所述电流扩散层上、具有所述第一类型掺杂的蚀刻停止层,所述第一限制层在所述蚀刻停止层上;和

所述微LED还包括所述蚀刻停止层上的第二触点。

4.根据权利要求1所述的LED,其中,所述微LED还包括:

所述电流扩散层上的第二触点;

所述反射触点上的第一凸块;和

所述第二触点上的第二凸块。

5.根据权利要求1所述的LED,其中,所述基底还包括限定所述发光表面、具有所述第一类型掺杂的蚀刻停止层,所述电流扩散层在所述蚀刻停止层上。

6.根据权利要求1所述的LED,其中:

所述第一限制层比所述电流扩散层厚;和

所述电流扩散层比所述光产生区域厚。

7.根据权利要求1所述的LED,其中,所述台面形成为以下之一:

抛物面形状,所述台面的顶部限定了截顶;

圆柱形状,所述台面的顶部限定了截顶;

圆锥形状,所述台面的顶部限定了截顶;或者

垂直台面形状。

8.根据权利要求1所述的LED,还包括形成在所述基底中的延伸反射器,以反射和准直被引导穿过所述基底的光的一部分。

9.根据权利要求8所述的LED,其中,所述延伸反射器包括围绕所述基底中的所述发光表面的发光区域限定的多个气隙或反射填充材料。

10.根据权利要求1所述的LED,还包括衬底,所述外延结构形成在所述衬底上。

11.根据权利要求10所述的LED,其中,所述衬底对于所述光是不透明的,并且包括允许

光在所述发光表面处透射的孔。

12.根据权利要求10所述的LED,其中,所述衬底包括延伸衬底反射器,以反射和准直透射穿过所述发光表面的光的一部分。

13.根据权利要求12所述的LED,其中,所述延伸衬底反射器包括在所述衬底中限定的孔的表面上的反射材料。

14.根据权利要求13所述的LED,其中,所述延伸衬底反射器的孔包括抛物面形状或倾斜形状之一。

15.根据权利要求1所述的LED,其中,所述台面的高度在1um和400um之间,并且宽度在30um和1500um之间。

16.根据权利要求1所述的LED,其中:

所述接触层和所述第二限制层形成第二包层,所述第二包层小于580nm;和

所述电流扩散层和所述第一限制层形成第一包层的至少一部分,所述第一包层大于2um。

17.根据权利要求16所述的LED,其中:

所述第二包层在55nm和580nm之间;和

所述第一包层在2um和12um之间。

18.根据权利要求1所述的LED,其中,所述光产生区域位于所述台面的抛物面焦点处。

19.根据权利要求1所述的LED,其中,所述光产生区域位于由所述反射触点反射的光的波腹处。

20.根据权利要求1所述的LED,其中:

所述光包括红光或红外光;

所述台面包括所述基底处的直径小于10μm的抛物面形状;和

所述第二限制层和所述接触层总体上小于300nm。

21.一种制造发光二极管(LED)的方法,包括:

在衬底上生长外延结构,所述外延结构包括具有第一类型掺杂的电流扩散层、具有所述第一类型掺杂的第一限制层、具有与所述第一类型掺杂相反的第二类型掺杂的第二限制层、在所述第一限制层和所述第二限制层之间的光产生区域、以及具有所述第二类型掺杂的接触层,所述第二限制层和所述接触层比所述第一限制层薄;

在所述外延结构中形成基底和所述基底上的台面,所述基底限定微LED的发光表面并包括所述电流扩散层;所述台面包括所述第二限制层、所述光产生区域和限定所述台面的顶部的所述接触层;和

在所述接触层上形成反射触点,以将从所述光产生区域发射的光的一部分反射到所述发光表面。

22.根据权利要求21所述的方法,其中:

第一类型掺杂是n型掺杂,并且所述第二类型掺杂是p型掺杂;或者

所述第一类型掺杂是p型掺杂,并且所述第二类型掺杂是n型掺杂。

23.根据权利要求21所述的方法,还包括将所述衬底与所述外延结构分离以暴露所述发光表面。

24.根据权利要求21所述的方法,其中,所述光产生区域包括位于所述台面的抛物面焦

点处的量子阱。

25.根据权利要求21所述的方法,其中,所述光产生区域包括位于由所述反射触点反射的光的波腹处的量子阱。

26.根据权利要求21所述的方法,其中:

所述光包括红光或红外光;

所述台面包括直径小于10μm的抛物面形状;和

所述第二限制层和所述接触层总体上小于300nm。

27.一种发光二极管(LED),包括:

外延结构,其限定:

限定微LED的发光表面的基底,所述基底包括具有第一类型掺杂的电流扩散层;和

所述基底上的台面,所述台面包括:

具有所述第一类型掺杂的第一限制层,

在所述第一限制层上用以发射光的光产生区域,

所述光产生区域上的第二限制层,其具有与所述第一类型掺杂相反的第二类型掺杂,以及

在所述第二限制层上、具有所述第二类型掺杂的接触层,所述接触层限定所述台面的顶部,所述第二限制层和所述接触层比所述第一限制层薄;和

所述接触层上的反射触点,其用于将从所述光产生区域发射的光的一部分反射到所述发光表面。

28.根据权利要求27所述的LED,其中:

所述第一类型掺杂是n型掺杂,并且所述第二类型掺杂是p型掺杂;或者

所述第一类型掺杂是p型掺杂,并且所述第二类型掺杂是n型掺杂。

29.根据权利要求27或28所述的LED,其中:

所述基底还包括在所述电流扩散层上、具有所述第一类型掺杂的蚀刻停止层,所述第一限制层在所述蚀刻停止层上;和

所述微LED还包括所述蚀刻停止层上的第二触点。

30.根据权利要求27至29中任一项所述的LED,其中,所述微LED还包括:

所述电流扩散层上的第二触点;

所述反射触点上的第一凸块;和

所述第二触点上的第二凸块。

31.根据权利要求27至30中任一项所述的LED,其中,所述基底还包括限定所述发光表面、具有所述第一类型掺杂的蚀刻停止层,所述电流扩散层在所述蚀刻停止层上。

32.根据权利要求27至31中任一项所述的LED,其中:

所述第一限制层比所述电流扩散层厚;和

所述电流扩散层比所述光产生区域厚。

33.根据权利要求27至32中任一项所述的LED,其中,所述台面形成为以下之一:

抛物面形状,所述台面的顶部限定了截顶;

圆柱形状,所述台面的顶部限定了截顶;

圆锥形状,所述台面的顶部限定了截顶;或者

垂直台面形状;和/或

其中,所述台面的高度在1um和400um之间,并且宽度在30um和1500um之间。

34.根据权利要求27至33中任一项所述的LED,还包括形成在所述基底中的延伸反射器,以反射和准直被引导穿过所述基底的光的一部分;

可选地,其中所述延伸反射器包括围绕所述基底中的所述发光表面的发光区域限定的多个气隙或反射填充材料。

35.根据权利要求27至34中任一项所述的LED,还包括衬底,所述外延结构形成在所述衬底上;

可选地,其中所述衬底对于所述光是不透明的,并且包括允许光在所述发光表面处透射的孔;和/或

可选地,其中所述衬底包括延伸衬底反射器,以反射和准直透射穿过所述发光表面的光的一部分;

可选地,其中所述延伸衬底反射器包括在所述衬底中限定的孔的表面上的反射材料;

可选地,其中所述延伸衬底反射器的孔包括抛物面形状或倾斜形状之一。

36.根据权利要求27至35中任一项所述的LED,其中:

所述接触层和所述第二限制层形成第二包层,所述第二包层小于580nm;和

所述电流扩散层和所述第一限制层形成第一包层的至少一部分,所述第一包层大于2um;

可选地,其中:

所述第二包层在55nm和580nm之间;和

所述第一包层在2um和12um之间。

37.根据权利要求27至36中任一项所述的LED,其中,所述光产生区域位于所述台面的抛物面焦点处;和/或

其中,所述光产生区域位于由所述反射触点反射的光的波腹处;和/或

其中:

所述光包括红光或红外光;

所述台面包括所述基底处的直径小于10μm的抛物面形状;和

所述第二限制层和所述接触层总体上小于300nm。

38.一种制造发光二极管(LED)的方法,包括:

在衬底上生长外延结构,所述外延结构包括具有第一类型掺杂的电流扩散层、具有所述第一类型掺杂的第一限制层、具有与所述第一类型掺杂相反的第二类型掺杂的第二限制层、在所述第一限制层和所述第二限制层之间的光产生区域、以及具有所述第二类型掺杂的接触层,所述第二限制层和所述接触层比所述第一限制层薄;

在所述外延结构中形成基底和所述基底上的台面,所述基底限定微LED的发光表面并包括所述电流扩散层;所述台面包括所述第二限制层、所述光产生区域和限定所述台面的顶部的所述接触层;和

在所述接触层上形成反射触点,以将从所述光产生区域发射的光的一部分反射到所述发光表面。

39.根据权利要求38所述的方法,其中:

第一类型掺杂是n型掺杂,并且所述第二类型掺杂是p型掺杂;或者

所述第一类型掺杂是p型掺杂,并且所述第二类型掺杂是n型掺杂。

40.根据权利要求38或39所述的方法,还包括将所述衬底与所述外延结构分离以暴露所述发光表面。

41.根据权利要求38至40中任一项所述的方法,其中,所述光产生区域包括位于所述台面的抛物面焦点处的量子阱;和/或

其中,所述光产生区域包括位于由所述反射触点反射的光的波腹处的量子阱;和/或

其中:

所述光包括红光或红外光;

所述台面包括直径小于10μm的抛物面形状;和

所述第二限制层和所述接触层总体上小于300nm。

微米尺寸的发光二极管设计

[0001] 背景

[0002] 发光二极管(LED)的效率通常取决于波长(绿色能隙(green gap))、结温(junction temperature)Tj和电流密度。小型(迷你/微型)LED的一个优点是良好的内部3D散热(例如,直径小于60μm)和低Tj。这解释了为什么小型LED在更高的电流密度下具有更高的效率并且具有更长的器件寿命。对于甚至更小的μLED(例如<10μm)的应用(如在更低的驱动电流(例如1nA-1μA)下的增强现实(AR)的2D显示中或在更高的驱动电流(例如1μA-300μA)下的1D扫描中的应用),在不同的电流密度和μLED尺寸下有不同的损耗机制。对于使用低电流密度(例如,小于1uA/mm^2)的μLED,效率可以小于5%。相比之下,更大功率的LED可以以高达60%的效率工作,并且在超过0.35A/cm^2的中等电流密度下工作。可以通过以下操作来改善μLED操作:减少外延结构中的非辐射复合(non-radiative recombination)和蚀刻台面小平面(mesa facet)处的表面复合损耗,以及当在低(2D显示)或非常高(1D阵列)电流密度下操作时提高光提取效率(LEE)。

[0003] 概述

[0004] 实施例涉及LED,例如在低或高电流密度下具有高LEE的μLED。一种LED包括外延结构,该外延结构限定了基底(base)和基底上的台面。基底限定了微LED的发光表面,并包括电流扩散层。该台面包括厚限制层(confinement layer)、在厚限制层上发射光的光产生区域(例如,包括多量子阱(MQW))、在光产生区域上的薄限制层、以及在薄限制层上的接触层,该接触层限定了台面的顶部。反射触点位于接触层上,以反射来自光产生区域的反向发射光的一部分。来自光产生区域的横向行进光在台面小平面和反射触点(或其他反射器层)处被反射(在抛物面台面处反射90°),并穿过基底(作为准直光束,例如对于抛物面形或圆锥形反射器类型)被导向发光表面。

[0005] 一些实施例涉及通过在衬底上生长外延结构来制造LED。外延结构包括电流扩散层、厚限制层、薄限制层、在厚限制层和薄限制层之间的光产生区域,以及接触层。在外延结构中形成基底和基底上的台面。基底限定了LED的发光表面,并包括电流扩散层。台面包括薄限制层、光产生区域和限定台面顶部的接触层。在接触层上形成反射触点,以反射从光产生区域发射的光的一部分,反射光在台面处被准直,并穿过基底被导向发光表面。

[0006] 根据本发明的实施例在涉及发光二极管(LED)和方法的所附权利要求中被具体公开,其中在一个权利要求类别(例如方法)中提到的任何特征也可以在另一个权利要求类别(例如LED、系统、存储介质和计算机程序产品)中被要求保护。在所附权利要求中的从属性或往回引用仅为了形式原因而被选择。然而,也可以要求保护由对任何前面权利要求的有意往回引用(特别是多项引用)而产生的任何主题,使得权利要求及其特征的任何组合被公开并可被要求保护,而不考虑在所附权利要求中选择的从属性。可以被要求保护的主题不仅包括如在所附权利要求中阐述的特征的组合,而且还包括在权利要求中的特征的任何其他组合,其中,在权利要求中提到的每个特征可以与在权利要求中的任何其他特征或其他特征的组合相结合。此外,本文描述或描绘的实施例和特征中的任一个可以在单独的权利要求中和/或以与本文描述或描绘的任何实施例或特征的任何组合或以与所附权利要求的

任何特征的任何组合被要求保护。

[0007] 在根据本发明的实施例中,一种发光二极管(LED)可以包括:

[0008] 外延结构,其限定:

[0009] 限定微LED的发光表面的基底,该基底包括具有第一类型掺杂的电流扩散层;和

[0010] 基底上的台面,该台面包括:

[0011] 具有第一类型掺杂的第一限制层,

[0012] 在第一限制层上用以发射光的光产生区域,

[0013] 光产生区域上的第二限制层,其具有与第一类型掺杂相反的第二类型掺杂,以及

[0014] 在第二限制层上、具有第二类型掺杂的接触层,该接触层限定台面的顶部,第二限制层和接触层比第一限制层薄;和

[0015] 接触层上的反射触点,用于将从光产生区域发射的光的一部分反射到发光表面。

[0016] 第一类型掺杂可以是n型掺杂,并且第二类型掺杂可以是p型掺杂。

[0017] 第一类型掺杂可以是p型掺杂,并且第二类型掺杂可以是n型掺杂。

[0018] 基底可以包括在电流扩散层上、具有第一类型掺杂的蚀刻停止层,第一限制层在蚀刻停止层上;和

[0019] 微LED可以包括蚀刻停止层上的第二触点。

[0020] 微LED可以包括:

[0021] 电流扩散层上的第二触点;

[0022] 反射触点上的第一凸块(bump);和

[0023] 第二触点上的第二凸块。

[0024] 基底可以包括限定发光表面、具有第一类型掺杂的蚀刻停止层,电流扩散层可以在蚀刻停止层上。

[0025] 第一限制层可以比电流扩散层厚。

[0026] 电流扩散层可以比光产生区域厚。

[0027] 台面可以形成为以下之一:

[0028] 抛物面形状,台面的顶部限定了截顶;

[0029] 圆柱形状,台面的顶部限定了截顶;

[0030] 圆锥形状,台面的顶部限定了截顶;或者

[0031] 垂直台面形状。

[0032] 在根据本发明的实施例中,LED可以包括形成在基底中的延伸反射器(extended reflector),以反射和准直被引导穿过基底的光的一部分。

[0033] 延伸反射器可以包括围绕基底中的发光表面的发光区域限定的多个气隙或反射填充材料。

[0034] 在根据本发明的实施例中,LED可以包括衬底,外延结构可以形成在衬底上。

[0035] 衬底可以是不透光的,并且可以包括允许光在发光表面处透射的孔。

[0036] 衬底可以包括延伸衬底反射器,以反射和准直透射穿过发光表面的光的一部分。

[0037] 延伸衬底反射器可以包括在衬底中限定的孔的表面上的反射材料。

[0038] 延伸衬底反射器的孔可以包括抛物面形状或倾斜形状之一。

[0039] 台面的高度可以在1um和400um之间,并且宽度可以在30um和1500um之间。

[0040] 接触层和第二限制层可以形成第二包层(cladding),第二包层小于580nm。

[0041] 电流扩散层和第一限制层可以形成第一包层的至少一部分,第一包层大于2um。

[0042] 第二包层可以在55nm和580nm之间。

[0043] 第一包层可以在2um和12um之间。

[0044] 光产生区域可以位于台面的抛物面焦点处。

[0045] 光产生区域可以位于由反射触点反射的光的波腹(antinode)处。

[0046] 光可以包括红光或红外光。

[0047] 台面可包括基底处的直径小于10μm的抛物面形状。

[0048] 第二限制层和接触层总体上可以小于300nm。

[0049] 在根据本发明的实施例中,一种用于制造发光二极管(LED)的方法,可以包括:

[0050] 在衬底上生长外延结构,该外延结构包括具有第一类型掺杂的电流扩散层、具有第一类型掺杂的第一限制层、具有与第一类型掺杂相反的第二类型掺杂的第二限制层、在第一限制层和第二限制层之间的光产生区域、以及具有第二类型掺杂的接触层,第二限制层和接触层比第一限制层薄;

[0051] 在外延结构中形成基底和基底上的台面,基底限定微LED的发光表面并包括电流扩散层;台面包括第二限制层、光产生区域和限定台面顶部的接触层;和

[0052] 在接触层上形成反射触点,以将从光产生区域发射的光的一部分反射到发光表面。

[0053] 第一类型掺杂可以是n型掺杂,并且第二类型掺杂可以是p型掺杂。

[0054] 第一类型掺杂可以是p型掺杂,并且第二类型掺杂可以是n型掺杂。

[0055] 在根据本发明的实施例中,一种方法可以包括将衬底与外延结构分离以暴露发光表面。

[0056] 光产生区域可以包括位于台面抛物面焦点处的量子阱。

[0057] 光产生区域可以包括位于由反射触点反射的光的波腹处的量子阱。

[0058] 光可以包括红光或红外光。

[0059] 台面可以包括直径小于10μm的抛物面形状。

[0060] 第二限制层和接触层总体上可以小于300nm。

[0061] 附图简述

[0062] 图1是根据一个实施例的微LED(μLED)的截面图。

[0063] 图2是根据一个实施例的制造μLED的过程的流程图。

[0064] 图3A至图3E示出了根据一个实施例的半导体结构和由该半导体结构制造的μLED。

[0065] 图4A、图4B和图4C分别示出了根据一个实施例的包括外延结构中限定的延伸反射器的μLED的横截面侧视图、俯视图和仰视图。

[0066] 图5是根据一个实施例的制造具有衬底孔的μLED的过程的流程图。

[0067] 图6是根据一个实施例的包括衬底孔的μLED的截面图。

[0068] 图7是根据一个实施例的制造具有延伸衬底反射器的μLED的过程的流程图。

[0069] 图8A和图8B是根据一个实施例的包括延伸衬底反射器的μLED的截面图。

[0070] 图9A、图9B和图9C分别示出了根据一个实施例的包括延伸衬底反射器的μLED的横截面侧视图、俯视图和仰视图。

[0071] 图10是根据一个实施例的示例μLED的截面图。

[0072] 图11是根据一个实施例的示例μLED的截面图。

[0073] 图12A、图12B、图12C和图12D是根据一些实施例的用于形成μLED的半导体结构。

[0074] 图13是根据一个实施例的μLED台面的截面图。

[0075] 图14是根据一个实施例的应变和非应变量子阱的带隙图。

[0076] 图15是示出根据一些实施例的量子阱相对于μLED的电场的位置的传输矩阵模拟(Transfer-Matrix-Simulation)的曲线图。

[0077] 详细描述

[0078] 实施例涉及在其上生长外延结构的不透明衬底(例如,用于红色LED的砷化镓(GaAs)衬底)上制造微LED。外延结构可以在基底上限定台面。基底包括位于台面顶部的薄限制层、光产生区域(例如,多量子阱、量子点、量子线、纳米线或纳米鳍壁(nano-fin-wall))以及位于台面底部的厚限制层。反射触点位于台面上,以反射从光产生区域发射的光的一部分,反射光在台面处被准直,并穿过基底被导向发光表面。台面可以被蚀刻成各种形状(例如具有截顶的抛物面形状、具有截顶的圆锥形状或具有截顶的圆柱形状),以便于反射光的准直。在形成μLED之后,可以移除衬底以暴露发光表面。

[0079] 本文所述的微LED、“μLED”或“MicroLED”是指具有小的有效发光面积的特定类型的发光二极管,例如直径在0.2μm-10μm之间、在10μm-100μm之间或在100μm-2000μm之间。在一个示例中,对于μLED的抛物面形、圆锥形或超抛物面形头顶轮廓(top head profile),直径包括2.5μm-30μm的矩形或圆形直径。

[0080] 示例微LED综述

[0081] 图1是根据一个实施例的微LED 100(以下称为“μLED”)的横截面示意图。μLED 100可以包括半导体结构,该半导体结构包括厚包层104、薄包层106以及在厚包层104和薄包层106之间的光产生区域108。μLED 100还包括半导体结构上的介电层110、介电层114上的p触点112和厚包层104上的n触点116。半导体结构例如通过蚀刻工艺成形为台面120和台面120的基底124。光产生区域108是包括在台面120的结构中的有效光产生区域。有效光产生区域可以包括量子阱、量子点、量子线、纳米线或纳米鳍壁。台面120可以包括限定在与μLED 100的发光表面118相对的一侧上的截顶。在一些实施例中,包括厚包层104、光产生区域108和薄包层106的半导体结构限定了在衬底上生长的外延结构。薄包层106和厚包层104包括不同掺杂的半导体材料层。例如,薄包层106可以包括p掺杂半导体材料层,并且厚包层104可以包括n掺杂半导体材料层。

[0082] 在另一个示例中,薄包层106可以包括n掺杂半导体材料层,并且厚包层104可以包括p掺杂半导体材料层。这里,p触点112是n触点,并且n触点116是p触点。

[0083] 如果μLED 100的半导体结构生长在诸如不透明衬底的衬底上,则可以移除衬底以露出发光表面118。在另一个示例中,移除衬底的一部分以形成抛物面光反射器,该抛物面光反射器进一步准直从发光表面118透射的光。

[0084] 台面120可以包括各种形状(例如具有截顶的抛物面形状),以形成μLED 100内产生的光122的反射外壳。在其他实施例中,台面120可以包括具有截顶的圆柱形状,或者具有截顶的圆锥形状。箭头示出了从光产生区域108发射的光122如何以足以使光逸出μLED器件100的角度(即,在全内反射的临界角内)从p触点112和台面120的内壁向发光表面118反射。

p触点112和n触点116将μLED 100连接到例如包括用于μLED 100的控制电路的显示衬底。n触点形成在基底124处，基底124由与发光表面118相对的厚包层104的表面限定。

[0085] μLED 100可以包括由光产生区域108限定的有效发光区域。μLED 100定向化(directionalize)来自光产生区域108的光输出，并增加光输出的亮度水平。特别地，台面120和p触点112导致来自光产生区域108的光122的反射，以形成从发光表面118射出的准直或类准直光束(quasi-collimated light beam)。

[0086] 可以通过在晶圆(wafer)处理步骤期间蚀刻到半导体结构(包括厚包层104、光产生区域108和薄包层106)中来形成台面120。蚀刻导致光产生区域108在台面120的结构中，并且在距p触点112的特定距离处，以促进光122的准直。产生的光122的一部分在台面120处被反射，以形成从发光表面118发射的类准直光束。在一些实施例中，台面120的高度在10um和400um之间，并且宽度在30um和400um之间。在一些实施例中，台面120的高度在0.5um和10um之间，并且宽度在1um和30um之间。在一些实施例中，台面120具有3um的宽度。

[0087] 移除衬底的μLED制造

[0088] 图2是根据一个实施例的用于制造μLED的过程200的流程图。过程200可以被执行以制造μLED，其中(例如，对于由μLED发射的光，例如由在GaAs衬底上制造的红色LED发射的光)生长衬底是不透明的，并且被移除以暴露外延结构的发光表面。不透明衬底的一些示例包括用于红色LED的砷化镓(GaAs)衬底，或者用于硅基氮化镓(Gan)蓝色和绿色LED的硅(Si)衬底。

[0089] 根据一个实施例，参照图3A、图3B、图3D和图3E讨论过程200，这些图示出了μLED 300的制造。在一些实施例中，在移除衬底之后，在μLED的发光表面的发光区域周围的外延结构中限定延伸反射器，以准直光。根据一个实施例，还参考图4A、图4B和图4C讨论了过程200，图4A、图4B和图4C分别示出了包括外延结构中限定的延伸反射器的μLED 400的横截面侧视图、俯视图和仰视图。

[0090] 形成210包括衬底和衬底上的外延结构的半导体结构300。半导体结构300是被蚀刻以形成诸如μLED 100的LED的台面的初始结构。在一些实施例中，衬底可以是不透明衬底，例如砷化镓(GaAs)衬底。外延结构可以包括生长在衬底上的半导体层，例如μLED 100的厚包层104、光产生区域108和薄包层106。如下面更详细讨论的，衬底或衬底的一部分可以被移除以暴露μLED 100的发光面118。可以使用诸如分子束外延(MBE,PAMBE)或金属有机化学气相沉积(MOCVD)的技术来生长外延结构。

[0091] 图3A是根据一个实施例的μLED 100的半导体结构300的横截面。对于不同颜色的μLED(例如红色、红外、绿色、蓝色或紫外μLED)，半导体结构300可以具有各种示例厚度和材料的层。半导体结构300包括衬底302和外延结构320，外延结构320包括衬底302上限定n型半导体层的厚包层104、厚包层104上的光产生区域108和光产生区域108上限定p型半导体层的薄包层106。

[0092] 衬底302可以是n型衬底。对于红色μLED或红外μLED，衬底302可以是GaAs衬底。GaAs衬底对于小于830纳米(nm)的波长是不透明的，并且对于大于850nm的波长是透明的。衬底302可以包括晶体结构，并且可以被切片(例如，偏离<111>平面六度)以促进衬底302表面上的外延生长。在一些实施例中，不同方向上的取向在0°和20°之间，例如朝向<111>或<110>偏离15°。对于紫外(例如，AlGaN基)或蓝绿(InGaN基)彩色μLED，衬底302可以是透明衬

底，例如碳化硅(SiC)、蓝宝石、氮化镓或诸如硅(Si)的吸收衬底。

[0093] 厚包层104包括半导体结构300的n型层。厚包层104可以包括蚀刻停止层(“ESL”)304、电流扩散层306、ESL 308和厚限制层310等层。ESL 304可以生长在衬底304上、电流扩散层306可以生长在ESL 304上、ESL 308可以生长在电流扩散层306上、以及厚限制层310可以生长在ESL 308上。

[0094] 在一些实施例中，ESL 304具有厚度T1、电流扩散层306具有厚度T2、ESL 308具有厚度T3、并且厚限制层310具有厚度T4。在一些实施例中，T1在50nm和400nm之间，例如20nm-100nm。T2在50nm和6000nm之间，例如500nm-2000nm。T3在50nm和400nm之间，例如20nm-100nm。T4在100nm和6000nm之间，例如300nm-1000nm。这些层以及本文讨论的其他层的厚度可以(例如由于制造公差或其他参数调整)变化。

[0095] 红色μLED或红外μLED的示例材料和掺杂浓度将在下面详细讨论。ESL 304可以是磷化铟镓(GaInP)半导体蚀刻停止层，具有在$0.3\times10^{18}cm^{-3}$和$9\times10^{18}cm^{-3}$之间(例如$1\times10^{18}cm^{-3}$)的n型硅(Si)掺杂浓度。ESL 304可用于选择性移除GaAs衬底302，以暴露μLED 100的发光表面118。例如，ESL 304可以用于选择性地移除衬底302的一部分，以暴露发光表面118的发光区域，并在衬底302中形成抛物面光反射器。在一些实施例中，例如当衬底302被完全移除时，ESL 304可以被省略。这里，电流扩散层306可以生长在衬底302上，而不是ESL 304上。

[0096] 电流扩散层306可以是磷化铟铝(AlInP)半导体层，具有在$0.5\times10^{18}cm^{-3}$和$10\times10^{18}cm^{-3}$之间(例如$1\times10^{18}cm^{-3}$-$5\times10^{18}cm^{-3}$)的n型Si或碲(Te)掺杂浓度。AlInP可以是由$Al_{0.51}In_{0.49}P$定义的磷化铝和磷化铟的固溶体(选择In含量用于较厚层以接近晶格匹配的GaAs衬底生长，从而获得更高的材料质量)。电流扩散层306是厚的残余(例如2um)n材料层，以增强μLED 100中的电流扩散。

[0097] ESL 308可以是磷化镓铟(GaInP)半导体蚀刻停止层，具有$5\times10^{18}cm^{-3}$的n型硅(Si)掺杂浓度。ESL 308可用于从薄包层106到厚包层104的选择性蚀刻，以形成台面120和基底124。(例如，如果ESL 308被省略或蚀刻掉)n触点116可以形成在ESL 306或电流扩散层304上。在一些实施例中，可以省略ESL 308，并且厚限制层310生长在电流扩散层306上。

[0098] 厚限制层310可以是具有n型Si或Te掺杂的$Al_{0.51}In_{0.49}P$半导体层。在另一个示例中，厚限制层310可以是具有n型Si或Te掺杂的砷化铝镓(AlGaAs)半导体层。厚限制层310为光产生区域108提供势垒材料，以将电子/空穴限制在光产生区域108中，并且可以是不同材料(如AlGaAs、AlInP等)的组合。

[0099] 光产生区域108可以包括多个量子阱，例如三到十个量子阱。光产生区域108可以包括$Ga_{0.41}In_{0.59}P/(Al_{0.50}Ga_{0.50})_{0.51}In_{0.49}P$异质结构。例如，光产生区域108可以包括拉伸应变$Ga_{0.41}In_{0.59}P$量子阱(或晶格匹配AlGaInP)，每个量子阱具有5nm至10nm之间的宽度。阱被限定在$(Al_{0.50}Ga_{0.50})_{0.51}In_{0.49}P$势垒之间，每个势垒具有5nm至10nm之间的宽度。$Ga_{0.41}In_{0.59}P$阱的带隙比$(Al_{0.50}Ga_{0.50})_{0.51}In_{0.49}P$势垒的带隙窄。在一些实施例中，光产生区域108的厚度T5在0.05um和0.2um之间。

[0100] 薄包层106包括半导体结构300的p型层。薄包层106包括薄限制层312和接触层314。薄限制层312可以是具有p型镁(Mg)掺杂的$Al_{0.51}In_{0.49}P$半导体层。在另一个示例中，薄限制层312可以是具有p型锌(Zn)或碳(C)掺杂的AlGaAs。像厚限制层310一样，薄限制层314

为光产生区域108提供势垒材料，以将电子限制在光产生区域108中。然而，薄限制层314(例如，约250nm)比厚限制层310(例如，约6um)薄，以提供薄的p侧包层106，用于台面120(例如，抛物面反射器)处的光束准直。

[0101] 对于具有抛物面台面形状的小型μLED(例如，小于1um的Epi(外延)，特别是对于红色和IR-LED)，实现非常薄的p侧包层是可取的，但很难实现高性能。典型的平面红外或红色/黄色高功率LED的p侧厚度要大得多。外延设计中非常薄的p侧使用载流子限制的细致优化，以减少电子到p侧的损失，并实现高IQE＝90％，如果可能的话。

[0102] 在一些实施例中，薄限制层312的厚度为T6，并且接触层的厚度为T7。T6在5nm-50nm之间(红色:GaP或AlGaAs触点+窗口层，通过HVPE厚度可达20μm)，典型的为10nm-100nm，例如20nm。T7的厚度在50nm-2000nm之间，典型地为50nm-300nm，例如200nm。

[0103] 接触层314为半导体结构300提供了到p触点112(例如，包括氧化铟锡(ITO)或金属)的界面。接触层314可以是具有p型掺杂的透明磷化镓(GaP)层。接触层314和薄限制层414的组合导致厚度小于300nm(典型地为150nm-400nm)的薄包层106。相比之下，厚包层104的厚度超过1um，例如在2um和12um之间。

[0104] 在图3的示例中，厚包层104是生长在衬底302上的“底部”包层，并且薄包层106是生长在厚包层104和光产生区域108上的“顶部”包层。在将台面120蚀刻到半导体结构300中之后，薄包层106限定了包括台面120的截顶的μLED 100的侧面，并且厚包层104限定了包括发光表面118的μLED 100的侧面。如下面结合图12A至图12D更详细讨论的，在一些实施例中，形成在衬底上的底部包层可以是薄包层，并且形成在底部包层上的顶部包层可以是厚包层。顶部包层可包括如本文针对厚包层104所讨论的特征，并且底部包层可包括如本文针对薄包层106所讨论的特征。从半导体结构移除衬底，然后从包括薄底部包层的一侧蚀刻半导体结构以形成台面，并且包括厚顶部包层的一侧限定发光表面。在一些实施例中，薄包层包括n型层，而厚包层包括p型层。

[0105] 回到图2，将外延结构320从薄包层106蚀刻220到ESL 308或电流扩散层304，以在外延结构320中形成台面120和基底124。例如，诸如电感耦合等离子体(ICP)蚀刻的干法蚀刻工艺可用于形成台面120和基底124。ICP蚀刻可用于通过改变参数提供可控的各向同性或各向异性蚀刻，以形成台面120和基底124的形状，例如具有或不具有截顶的抛物面形状、超抛物面形状、圆柱形状或圆锥形状。在一些实施例中，ESL 304处的原位铝(Al)或(P)等离子体荧光信号在台面120和基底124的ICP蚀刻期间提供蚀刻深度控制。

[0106] 参考图3B，薄包层106的接触层314使用正光刻胶掩模322在半导体结构300的要形成台面120的区域上被图案化。控制蚀刻工艺以蚀刻限定台面120形状的台面120的倾斜侧壁。对于要形成基底124的半导体结构300的未被光刻胶掩模保护的区域，执行从薄包层106的接触层314的蚀刻，直到到达厚包层104，特别是厚包层104的ESL 308。在半导体结构300不包括ESL 308的实施例中，可以执行蚀刻直到达到电流扩散层306或期望的设计深度。在2009年10月6日发布的题为“Micro-leds”的第7,598,148号美国专利中讨论了关于使用蚀刻工艺在半导体结构中形成台面的附加细节，该专利通过引用以其整体结合于此。

[0107] 在台面120上形成230介电层114和p触点112，并且在基底124上形成230n触点116。参考图3C，可以移除掩模322，并且可以在蚀刻到半导体衬底300中的台面120上形成介电层114(例如，+金属)。p触点112形成在介电层114上。p触点112可以延伸穿过介电层114，以接

触薄包层106的接触层314的一部分。在一些实施例中，p触点包括ITO/金属或金属叠层(stack)。

[0108] 在一些实施例中，可以(例如通过电镀)在n触点116或p触点112的顶部形成凸块，但是在触点112、116的凸块之间存在间隙(例如，填充空气或电绝缘材料)，以避免电短路。

[0109] 在一些实施例中，n触点116可以在发光表面118上、在蚀刻停止层304上、或者在电流扩散层306的局部凹陷部分上。

[0110] 衬底302与外延结构320分离240，以暴露外延结构320的发光表面118。参考图3C，可以使用ESL 304的湿法蚀刻、干法蚀刻或激光加热(例如，激光剥离(LLO)或烧蚀)将衬底302与外延结构320分离。例如，ESL 304可以包括使用$HCl:H_3PO_4$(3:1)蚀刻的GaInP。在其他实施例中，可以通过在第一步骤中研磨和/或在第二步骤中选择性湿法蚀刻衬底302来部分地移除衬底302。在一些实施例中，蚀刻可以包括用于GaAs、InP或Si衬底的湿法蚀刻，或者用于蓝宝石衬底的电感耦合等离子体(ICP)蚀刻、反应离子蚀刻(RIE)或激光剥离(LLO)。例如，衬底302可以包括使用$H_3PO_4:H_2O_2$:去离子H_2O(3:1:25)以高选择性来选择性蚀刻的GaAs。ESL 304可以用于防止外延结构的蚀刻，或者可以从半导体结构300中省略。

[0111] 在一些实施例中，半导体结构包括μLED阵列。例如在蚀刻台面120之后和移除衬底302之前，可以使用ICP蚀刻或激光划片将μLED单个化(singulate)成单个的晶片(die)。

[0112] 在一些实施例中，在台面120的侧表面上形成钝化层324。钝化层324可以包括保护材料(例如氧化物)，以保护台面120免受损坏。

[0113] 可以在台面120下方的外延结构320的基底124中形成250延伸反射器，以将来自光产生区域108的光朝向发光表面118的发光区域330反射和准直。参照图3D，延伸反射器326由围绕发光表面118的发光区域328限定的、选择性蚀刻的孔形成，并且从基底124的顶部(例如，台面120的底部)延伸到发光表面118。延伸反射器326包括与基底部124的层不同的折射率和台面/反射器蚀刻轮廓，以反射从光产生区域108发射的光328，并另外准直光328。来自光产生区域108的光328可以在台面120的顶部被反射，在那里被准直，然后在发光区域330处透射出发光表面118之前被延伸反射器326进一步准直。在一些实施例中，延伸反射器326通过注入折射率低于基底124的周围材料的材料而形成。在一些实施例中，延伸反射器326由通过凹槽蚀刻形成在基底124中的空气间隙限定。在一些实施例中，可以将折射率低于基底124的周围材料的反射填充材料填充到空气间隙中，以限定延伸反射器326。在一些实施例中，省略了延伸反射器328的形成。

[0114] 图4A、图4B和图4C分别是根据一个实施例的包括延伸反射器326的μLED 400的截面图、俯视图和仰视图。上面关于μLED 100的讨论可以适用于μLED 400。例如，μLED 400包括抛物面台面120，而不是μLED 100的圆柱形台面120，当在外延结构320中限定台面120时，可以通过控制ICP蚀刻(可选的多蚀刻步骤和抗蚀剂层)来形成抛物面台面120。在n触点166上形成导电材料以形成延伸部(通常是电镀凸块AuSn、AuIn等)，其将n触点116与p触点112对准。可以有厚的n触点116，或者具有较厚导电金属凸块的n触点，以与p触点112对准。这允许μLED 400平坦地放置在显示衬底上，背面112上的n触点和p触点面向显示衬底，而不需要正面或背面上的任何引线键合(wire bond)，并且电键合到显示衬底。显示衬底可以包括控制电路(CMOS背板)，该控制电路通过经由p触点112和n触点116提供信号来控制μLED 400。参考图4C，示出了μLED 400的底侧，延伸反射器326可以由围绕发光表面118的发光区域330

形成的反射材料的间隔开的部分限定。

[0115] 用于在片测试(On-Wafer Testing)的带衬底孔的μLED

[0116] 图5是根据一个实施例的用于制造具有衬底孔的μLED的过程500的流程图。不是移除整个不透明衬底以暴露μLED的发光表面,而是可以移除覆盖μLED或μLED阵列的发光表面上的发光区域的衬底的一部分以限定衬底孔,从而允许光从发光区域透射。减薄(低至50μm-150μm)的衬底保持附着在μLED上,以提供机械稳定的载体,例如用于μLED的在片测试。参照图6讨论过程500,图6示出了根据一个实施例的包括衬底孔602的μLED 600。

[0117] 制造510μLED,该μLED包括具有衬底和限定发光表面的外延结构的半导体结构。例如,如上面参考图2详细描述的,可以使用通过形成230介电层和p触点的蚀刻210的工艺来制造LED。

[0118] 移除520衬底的一部分,以形成透射从发光表面的发光区域发射的光的孔。参照图6,μLED 600包括形成在衬底302中的衬底孔602。可以使用到蚀刻停止层304的GaAs衬底的选择性湿法蚀刻来移除衬底302的部分。衬底孔602暴露发光表面330的发光区域330。在一些实施例中,在衬底302的其他(例如,无源、非发光)区域移除衬底材料。衬底302未被移除的部分用作μLED 600的机械稳定载体支撑。

[0119] 使用衬底的剩余部分作为机械稳定载体来测试530μLED的光发射,其中在测试中,从μLED发射的光从发光区域透射穿过衬底孔602。例如,通过p触点112和n触点116向μLED提供信号,以使μLED发射光,该光被光学传感器捕获以测试μLED的光学特性。具有衬底孔602的衬底302提供了μLED的在片测试。在一些实施例中,如过程500中所讨论的,在1D或2D阵列中制造μLED,并(在单个化(singulation)之前或之后)使用在片测试来测试μLED。通过测试的μLED被选择用于拾取并放置在显示衬底(或中间载体衬底)上,而未通过测试的μLED不被选择用于放置在显示衬底上。因此,在片测试可以用于避免在制造过程中拾取和放置具有缺陷的μLED。一个像素多个μLED可以补偿单个μLED的缺陷。

[0120] 在一些实施例中,在片测试之后移除衬底。在其他实施例中,衬底保持附着到μLED的外延结构,并且附着有衬底的μLED被拾取并放置在显示衬底上,因为来自μLED的光从衬底孔发射。

[0121] 具有延伸衬底反射器的μLED

[0122] 图7是根据一个实施例的用于制造具有延伸衬底反射器的μLED的过程700的流程图。μLED可以包括形成在衬底中的延伸衬底反射器。例如,可以在衬底中蚀刻出具有形成反射器的形状的孔,例如用于对从μLED发射的光进行光束整形的延伸抛物面(例如,对于窄/聚焦光束)或倾斜(例如,对于更宽的朗伯光束)反射镜。参考图8A和图8B讨论了过程700,图8A和图8B分别示出了根据一个实施例的包括延伸衬底反射器802的μLED 800和μLED 850。还参考图9A、图9B和图9C讨论了过程700,图9A、图9B和图9C分别示出了根据一个实施例的包括延伸衬底反射器的μLED 900的横截面侧视图、俯视图和仰视图。

[0123] 制造710μLED,该μLED包括具有衬底和限定发光表面的外延结构的半导体结构。例如,如上面参考图2详细描述的,可以使用通过形成230介电层和p触点的蚀刻210的工艺来制造LED。

[0124] 移除720衬底的一部分,以在衬底中形成光反射器形状,以准直从发光表面的发光区域发射的光。例如,可以移除衬底的一部分以暴露发光表面的发光区域,并形成光反射器

形状。可以使用对GaAs衬底的选择性湿法蚀刻至蚀刻停止层304来移除衬底302的该部分，以限定光反射器形状。适于准直光的示例形状可以包括延伸的抛物面或倾斜形状。

[0125] 在限定光反射器形状的衬底表面上形成730反射材料，以准直从发光表面透射的光。参考图8A，μLED 800包括形成在衬底302中的延伸衬底反射器802。延伸衬底反射器802具有抛物面光反射器形状，并且在衬底反射器802的表面上包括反射材料804。反射材料804对于从发光表面118发射的光是反射性的，并且便于光的准直。在一些实施例中，反射材料804在光吸收衬底(例如，用于红色μLED的GaAs)的壁上包括光反射涂层，例如氮化硅(SiN)或氧化硅(SiO)和反射金属(如用于紫外(UV)或可见光的银(Ag)、铝(al)，以及用于红色+红外(IR)光的金(Au))。

[0126] 参考图8B，μLED 850还包括形成在衬底302中的延伸衬底反射器802。μLED 850还具有抛物面台面804。μLED 100的光产生区域108发射光828。一些光向台面804发射，在那里被准直并向发光区域330反射。光828从发光区域330透射。入射到延伸衬底反射器802的反射材料804上的透射光828的一部分被反射并被准直为μLED 850的输出光。

[0127] 图9A、图9B和图9C分别是根据一个实施例的包括延伸衬底反射器802的μLED 900的截面图、俯视图和仰视图。μLED 900包括具有圆锥形状的台面902，该台面902具有截顶，以在台面902中提供倾斜的反射器。如上所述，当在外延结构320中限定台面时，可以通过控制ICP蚀刻来形成台面902的形状。参照图9C，限定在衬底302中的延伸衬底反射器802包括反射材料804，该反射材料804在发光区域330周围形成反射表面。在一些实施例中，延伸衬底反射器具有一些其他形状，例如倾斜形状，而不是针对延伸衬底反射器802示出的抛物面形状。

[0128] μLED的其他示例

[0129] 图10是根据一个实施例的μLED 1000。μLED 1000具有形成在电流扩散层306上的厚限制层310。省略了如图3C所示的ESL 308，并且当制造半导体结构时，厚限制层310在电流扩散层306上。为了形成台面1002和基底1004，蚀刻半导体结构。因为没有ESL 308，所以可以使用定时蚀刻来进行深度控制。n触点116形成在电流扩散层306上，而不是ESL 308上。

[0130] 在该示例中，μLED 1000具有有截顶的抛物面形状，但是也可以使用其他光准直结构或形状。

[0131] 图11是根据一个实施例的μLED 1100。μLED 1100具有台面1102，台面1102具有有截顶的圆锥形状。台面1102包括倾斜的反射器台面侧壁，以提高光提取效率和比具有抛物面形状的台面更宽的光束发散/视角(例如，对于二维显示应用)。

[0132] 在各种实施例中，移除了衬底的μLED可以包括延伸反射器。在其他实施例中，如本文所讨论的，衬底附接到μLED的发光表面118，在衬底中形成一个或更多个孔，以便于在片测试或提供延伸衬底反射器。

[0133] μLED的顶侧或底侧制造

[0134] 如过程200中所讨论的，可以通过在衬底上形成外延层来制造μLED，外延结构包括衬底上的厚包层、厚包层上的光产生区域以及光产生区域上的薄包层。然后蚀刻与衬底相对的薄包层侧上的外延结构，以形成台面和基底。然后可以移除衬底。在其他实施例中，薄包层在衬底上，光产生区域在薄包层上，并且厚包层在光产生区域上。在外延结构形成之后移除衬底，然后从移除了衬底的薄包层侧将台面和基底蚀刻到外延结构中。如过程200中所

讨论的，用于形成μLED的半导体结构300包括p型薄包层和n型厚包层。在其他实施例中，薄包层是n型的，并且厚包层是p型的。

[0135] 图12A、图12B、图12C和图12D分别是可用于形成μLED的半导体结构1200、1220、1240和1260的横截面。参照图12A，半导体结构1200包括衬底302、衬底302上的n型底部厚包层1204、n型底部厚包层1204上的光产生区域108以及光产生区域108上的p型顶部薄包层1206。参照图12B，半导体结构1220包括衬底302、衬底302上的p型底部厚包层1208、p型底部厚包层1204上的光产生区域108以及光产生区域108上的n型顶部薄包层1206。可以从顶部薄包层蚀刻半导体结构1200和1220以形成台面。衬底302可以在台面形成期间保持附着。

[0136] 参照图12C，半导体结构1240包括衬底302、衬底302上的n型底部薄包层1212、n型底部薄包层1212上的光产生区域108以及光产生区域108上的p型顶部厚包层1214。参照图12D，半导体结构1260包括衬底302、衬底302上的p型底部薄包层1216、p型底部薄包层1216上的光产生区域108以及光产生区域108上的n型顶部厚包层1218。可以移除衬底302，并且可以从底部薄包层蚀刻半导体结构1200和1220以形成台面。

[0137] 多量子阱结构

[0138] 图13是根据一个实施例的μLED 1300的截面图。μLED 1300包括台面1320和基底1324。台面1320的高度在5um和10um之间，并且宽度在5um和20um之间。在台面1320中，光产生区域108包括限定在光产生区域108中心处的量子阱(QW)有源区(active region)1306，以及限定在有源区1306外部至台面1320外边缘的QW边缘区域1308。QW有源区1306发射直射光的正面发射锥(front emission cone)1302，并且边缘区域1308发射间接光的边缘发射锥1304。

[0139] 光产生区域108可以在多个方向上发射光，其中一部分光向上发射穿过薄限制层132和接触层314，在台面1320的顶部被反射触点1324(例如，n型或p型触点，取决于薄限制层132和接触层314的掺杂)反射，向下穿过薄限制层132和接触层314，并穿过基底1324从μLED 1300发射。另一部分光穿过厚限制层和基底1324向下发射，用于从μLED 1300发射。

[0140] 反射触点1324是反射器金属镜(metal mirror)，并且可以包括钯(Pd)、铂(Pt)、镍(Ni)、银(Ag)或金(Au)的薄层以提高反射率。在一些实施例中，Ag用于紫外、蓝色、绿色和红色μLED 1300，并且Ag或金(Au)可以用于红外μLED 1300，以实现对发射波长的光的高金属反射率和低吸收。例如，蓝色μLED可以包括Ag镜或Pd镜，Ag镜比Pd镜反射率高20％-30％。

[0141] 可以以各种方式优化光产生区域108中的量子阱的结构和位置，以提高提取效率、电流限制以及减少非辐射吸收和横向光再吸收等。

[0142] 在一些实施例中，光产生区域108位于台面1320处反射的光的电场的波腹中(例如，离开反射触点1324)，以从正面光发射锥1302内的相长光干涉提供更高的光提取效率。台面1320内的光产生区域108的位置以及相对于反射触点1324的位置可以被设置成减少从背面反射触点1324反射回来的光和朝向发光表面118发射的光之间的相消干涉并增加这两种光之间的相长干涉。在一些实施例中，量子阱位于台面1320的抛物面焦点处。在一些实施例中，量子阱可以使用腔效应(例如尺寸小于1um的薄腔)。

[0143] 在一些实施例中，μLED 1300在介电层114的顶部具有反射金属层(pn区域中的电隔离)。反射金属层可以不同于反射触点1324的金属层，例如具有改善的粘附和反射特性的金属叠层。

[0144] 在一些实施例中,反射器层(通常是介电层+金属)沉积在台面小平面和顶部平坦区域上,以反射较高LEE的另一部分光。基于在台面1320处反射的光的边缘发射锥1304通常被优化用于窄光束轮廓,该窄光束轮廓具有比典型的朗伯型高功率LED或具有平面、垂直台面形状和HWHM>±60°的光束轮廓的小型LED/μLED小得多的光束发散度(5°-30°,<60°)。抛物面或圆锥形μLED的窄光束轮廓有利于更有效地将光耦合到光学和移动应用(如AR)中。

[0145] 图15是示出根据一些实施例的量子阱1502相对于μLED的电场1504的位置的传输矩阵模拟的曲线图1500。上图示出了标记与背侧上的Ag镜1506距离很近的量子阱1502的各个位置的折射率。在同一标度上的是下图中所示的光波或电场1504。每个层界面都用一条短的黑色垂直线来标记。薄QW 1502的边界由这些彼此靠近的黑线中的两条来标记。三个QW 1502中的中心的那个位于波腹1508处。两个周围的QW 1502被薄的QB势垒层分开,仍然靠近驻波的波腹1508的顶部。在QW 1502内部发射、向背面传播并在Ag镜1506处反射的光与直接发射到正面的光相长干涉。

[0146] 在一些实施例中,光产生区域108包括具有单量子阱(SWQ)、双量子阱(DQW)或三量子阱(TQW)-epi设计的量子阱,用于在较低电流(例如,小于1uA)下的高峰值内部量子效率(IQE)。在一些实施例中,量子阱可以包括用于垂直和横向限制具有较小宽度(例如,直径小于5um)的μLED的量子点。量子点可以通过寄生表面复合来抑制载流子向经蚀刻的台面表面的横向扩散。几个量子阱上的垂直电流扩散和不均匀载流子传输被减少。

[0147] 在一些实施例中,QW有源区1306中的量子阱具有低位错密度(dislocation density)和低杂质能级(impurity level)。例如,对于异质外延(如硅上氮化镓(GaN-on-Si)),量子阱可以包括小于$3\times10^{8}cm^{-2}$的穿透位错密度(TDD),并且对于同质外延(如氮化镓上氮化镓(GaN-on-GaN)),TD小于$3\times10^{7}cm^{-2}$。量子阱还可以包括低杂质能级(例如,氧、碳等,浓度小于$10^{17}cm^{-2}$)。这样,对于μLED 1300,光产生区域108在低电流(例如,1nA到1uA)下对于高峰值IQE具有低的非辐射吸收(A*N)。

[0148] 在一些实施例中,光产生区域108中的较低缺陷密度是使用较低缺陷水平的改进的缓冲层(buffer)生长(蓝宝石上的氮化镓异质外延):1)临界成核温度,2)晶体生长的缓慢恢复和生长速率,其中微晶之间的边界充当缺陷源,以及3)较高生长温度T下的聚结层(coalescence layer),来实现的。较厚的聚结层和缓冲层提高了穿透位错密度(TDD≥$1\times10^{8}cm^{2}$),但也可能导致较高的应变和晶圆弯曲。额外的SiN微掩模层(SiN-micromasking layer)可以进一步提高TDD,因为随后中断了GaN缓冲层的生长和GaN作为新的聚结层的恢复。这些技术能够将缺陷密度从$1\times10^{10}cm^{2}$降低到$1\times10^{8}cm^{2}$。利用ELO生长或在类似GaN的衬底的块体(bulk)上(例如,HVPE),较低的TDD是可能的,其中TDD在$1\times10^{4}cm^{2}$和$1\times10^{7}cm^{2}$之间。

[0149] 在一些实施例中,光产生区域108包括在μLED 1300的MQW有源区1306外部限定的QW边缘区域1308处的量子阱混合。例如,QW边缘区域1308可以包括无应变量子阱和应变量子阱。无应变量子阱包括带隙Eg,而应变量子阱包括更高的带隙Eg">Eg,以在μLED 1300的QW有源区1306中提供横向载流子局域化,并有助于减少在QW边缘区域1308处朝向台面1320的边缘的横向载流子损耗和寄生表面复合。这样,减少了光产生区域108中的横向光再吸收。

[0150] 在一些实施例中,QW边缘区域1308处的量子阱包括应变量子阱,以提供相对于具

有带隙Eg的QW有源区1306中的无应变量子阱的带隙到更大Eg”的应变诱导转变(strain induced shift)。应变的台面边缘效应可以在小于2um到3um的数量级。例如,μLED 1300可以是使用拉伸应变量子阱设计的红色μLED,例如相对于无应变晶格匹配InGaP或AlGaInP量子阱,具有更少的In的GaInP或AlGaInP。QW边缘区域1308中较高的Eg”>Eg导致在μLED 1300内部的QW有源区1306中的横向载流子局域化,并降低了QW边缘区域1308中的横向载流子损耗和寄生表面复合。

[0151] 图14是根据一个实施例的量子阱的带隙图1400。带隙图包括拉伸和压缩应变量子阱的带隙,以及无应变量子阱的带隙。拉伸应变量子阱的带隙由Eg'<Eg定义,无应变量子阱的带隙由Eg定义,压缩应变量子阱的带隙由Eg”>Eg定义。Vhh指重空穴的价带,Vhl指轻空穴的价带。VΔo是指计算对于不同应变空穴迁移所需的价带分裂(split off valence band)。

[0152] AlGaInP QW通常用于红色LED。在一些实施例中,可以使用高拉伸应变GaInP QW。由于GaInP-QW在经蚀刻的台面小平面处的部分弛豫,应变拉伸较小,导致台面小平面处的小环中的较高的带隙。应变在经软蚀刻的台面小平面处释放,而不会产生新的晶体缺陷。

[0153] 在一些实施例中,μLED 1300是红色LED,其在光产生区域108中具有优化的量子阱位置,用于高正面发射。红色μLED可以在光的电场中每个波腹包括一组三个或更少的量子阱,用于量子阱中发射的光与反射触点1324的背面反射光的相长干涉。为了在较低电流下获得较高的内部量子效率,可以通过设计较少的量子阱和/或较薄的量子阱来实现电流密度的有利增加。在一些实施例中,红色μLED包括银(Ag)反射触点1324。光产生区域108可以包括波腹中的TQW,其到反射触点1324的光学距离为523nm,而没有表面粗糙化。在另一个示例中,光产生区域108可以在波腹中包括三个SQW,到反射触点1324的光学距离为543nm,而没有表面粗糙化。光学距离是距离(d)和材料属性(例如折射率(n))的函数。

[0154] 在一些实施例中,红色μLED的光提取效率随着薄包层(例如,p侧)厚度减小到小于400nm而提高。对于TQW,到反射触点的光学距离可以是365nm。对于SQW,到反射触点的光学距离可以是385nm。

[0155] 在一些实施例中,μLED 1300是绿色LED,其在光产生区域108中具有优化的量子阱位置,用于高正面发射。反射触点1324可以包括银(Ag)镜。光产生区域108可以在波腹中包括三个SQW或TQW,到反射触点1324的光学距离为134nm,而没有表面粗糙化。

[0156] 在一些实施例中,μLED 1300是蓝色LED,其在光产生区域108中具有优化的量子阱位置,用于高正面发射。反射触点1324可以包括Ag。在一些实施例中,蓝色LED的光产生区域108可以包括在波腹中的七个等间距的量子阱,其到反射触点1324的光学距离为75nm,而没有表面粗糙化。这导致发射光的相长干涉和44度正面发射锥1302中更高的外部量子效率(EQE)。然而,其他的层设计可以提供更优化的效率。如果光产生区域108包括表面粗糙化,则可以相应地调整到反射触点1324的距离或其他参数。

[0157] 在一些实施例中,用于蓝色LED的光产生区域108可以包括在波腹中的三个TQW,其到反射触点1324的距离为99nm,而没有表面粗糙化。这导致发射光的相长干涉和25度正面发射锥1302中的更高EQE。在非常靠近背面的光波波腹中,QW的位置可以取决于光的波长和外延设计中半导体材料的相应折射率。

[0158] 在一些实施例中,蓝色LED的光产生区域108可以包括在波腹中的SQW,其到反射触

点1324的光学距离为111nm，而没有表面粗糙化。这导致发射光的相长干涉和25度正面发射锥1302中的更高EQE。

[0159] 低电流密度和高电流密度

[0160] μLED的设计可以因所需的电流密度而异。对于低电流密度(例如，2DμLED显示架构)，1至3个量子阱可用于蓝色或绿色μLED，并且1至5个量子阱可用于红色μLED。此外，可以使用大的量子阱厚度。例如，绿色μLED可以包括2.2nm和3.2nm之间的量子阱厚度，蓝色μLED可以包括2.5nm和4.5nm之间的量子阱厚度(例如，3.5nm用于最高效率)，以及红色μLED可以包括用于最高效率的8nm和15nm之间的量子阱厚度(例如，最小化电流密度和Auger损耗)。

[0161] 对于高电流密度(例如，1DμLED显示架构的亮度或电流需要比2D架构高1000倍)，3至7个量子阱可用于绿色或蓝色μLED，并且6至30个量子阱可用于红色μLED。此外，可以使用比低电流密度薄的量子阱厚度。例如，绿色μLED可以包括1.5nm和2.5nm之间的量子阱厚度(例如，用于最高效率并且最小化更高的电流密度下的蓝移(blue-shift))。蓝色μLED可以包括1.8nm和2.8nm之间(例如，2.3nm)的量子阱厚度，以最小化更高的电流密度下的蓝移，并通过更少的表面复合实现更短的载流子寿命。红色μLED可以包括5nm和15nm之间的量子阱厚度用于最高效率。对于高电流密度，小型红色μLED没有波长上移。

[0162] 在一些实施例中，(例如，620nm)红色μLED可以包括拉伸应变InGaP量子阱，而不是AlGaInP量子阱。在一些实施例中，红色μLED包括拉伸应变InGaP量子阱和压缩应变AlGaInP量子势垒。

[0163] 红外μLED

[0164] 红外μLED(例如，在λ＝940nm处)可以包括位于距GaAs衬底302顶面约300nm处的中心量子阱。红外μLED可以包括没有拉伸应变GaAsP量子势垒的有源区，用于压缩应变InGaAs量子阱的应变补偿。外延结构320可以在GaAs衬底302上、在<100>中不取向偏离地生长。

[0165] 红外μLED可以进一步包括包含AlGaAs的限制层310、312(例如，铝含量X＝40％)。针对相长光干涉校正AlGaAs层的厚度。异质界面由20nm层分级，以降低载流子的势垒，实现最低的正向电压和最高的电光转化效率(pwe)。

[0166] 量子阱可以被定位成实现来自背面镜(如作为导电p-金属镜的银(Ag))的垂直反射光的相长光干涉。多个量子阱可以被分组在由反射镜反射的光的电场的波腹中。此外，可以选择外延结构中各层的光学层厚度(n*d)，以实现从有源区中的MQW发射的和从背面反射器(例如导电的p侧Ag/Au金属镜)反射回来的光的相长光干涉。

[0167] 电流扩散层306可以包括n掺杂GaAs。在不移除或仅移除部分n-GaAs衬底302的情况下，厚n掺杂GaAs电流扩散层306可能由于940nm光发射的自由载流子吸收而导致更高的光学损耗。因此，n-AlGaAs电流扩散层306或未掺杂的nid-GaAs衬底302可以是一种选择，并且与IRμLED的芯片设计对准。

[0168] 在一些实施例中，通过使用拉伸应变GaAsP层作为用于应变补偿的量子势垒，可以实现多个压缩应变InGaAs量子阱的改进的材料质量。

[0169] 在一些实施例中，在<100>GaAs衬底上压缩应变InGaAs量子阱与拉伸应变GaAs量子势垒的的交替(例如，精确取向<±0.25°偏离)允许生长具有优异材料和光学特性的高达50个MQW。GaAsP势垒层中的P含量针对InGaAs量子阱中良好的电子和空穴限制进行了优化。计算GaAsP势垒层厚度以补偿InGaAs量子阱的压缩应变。

[0170] GaAs衬底302的表面和晶体取向对高应变InGaAs/GaAsP MQW的材料生长有影响。在晶圆表面偏离(100)GaAs方向的情况下,晶体表面可能导致单原子表面台阶处的台阶聚并(step bunching)。具有高输出功率和性能的改进设计的IR μLED使用与QW数量无关的高应变InGaAsQW的生长,以在更高电流密度和更少QW的情况下最小化非辐射Auger损耗。

[0171] 在一些实施例中,使用应变补偿(例如,压缩应变InGaAs QW和拉伸应变GaAsP量子势垒),具有更高输出功率(>2倍)的红外μLED可以用高达非常高的电流密度的8-20倍MQW来实现。相比之下,由于材料质量和性能的原因,输出940nm光的单侧压缩应变InGaAs MQW LED往往被限制在3-5个QW。

[0172] 在一些实施例中,红色或红外μLED包括非常薄的包层106(例如,p侧)和抛物面台面。传统的大平面红色高功率LED芯片具有更厚的p侧,以在有源区提供更好的电子阻挡和限制。例如,对于小的抛物面台面(例如,直径小于10um),薄包层可以小于300nm。QW位置也应当与抛物面台面形状设计相匹配。例如,量子阱可以位于台面的抛物面焦点处,或者位于被反射触点反射的光的波腹处。厚电流扩散层对于来自发光区域的光是透明的(T>80%)。

[0173] 为了说明的目的提出了本公开的实施例的前述描述;它并不旨在是无遗漏的或将专利权利限制到所公开的精确形式。相关领域中的技术人员可以认识到,按照上面的公开,许多修改和变化是可能的。

[0174] 在说明书中使用的语言主要出于可读性和指导性的目的而被选择,并且它可以不被选择来描绘或限制发明的主题。因此,意图是本专利权利的范围不受该详细描述限制,而是受在基于此的申请上所发布的任何权利要求限制。因此,实施方案的公开内容意图对本专利权利的范围是说明性的,而不是限制性的,在所附的权利要求中阐述了本专利权利的范围。

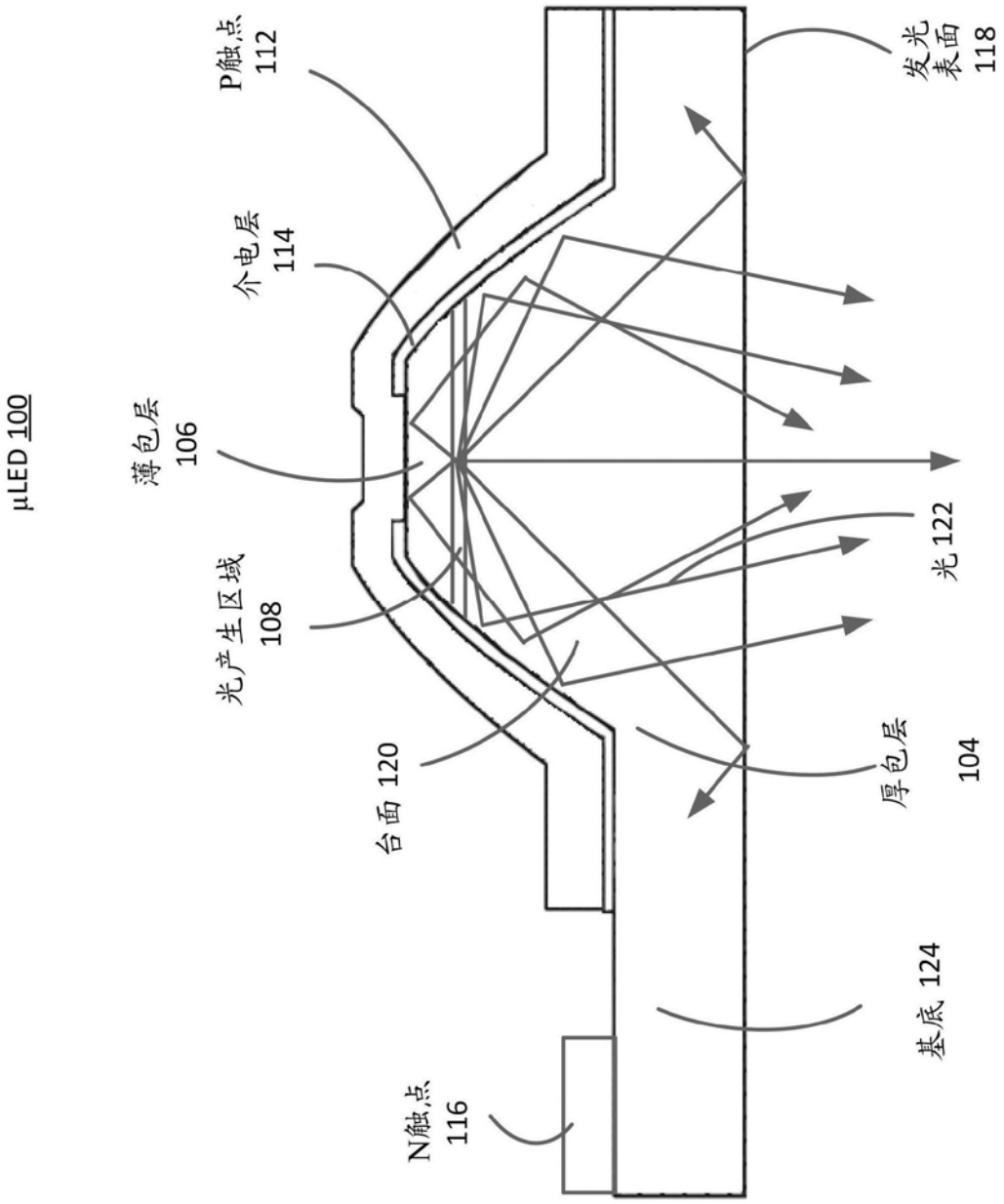

μLED 100
薄包层 106
光产生区域 108
介电层 114
P触点 112
发光表面 118
光 122
台面 120
厚包层 104
基底 124
N触点 116

图1

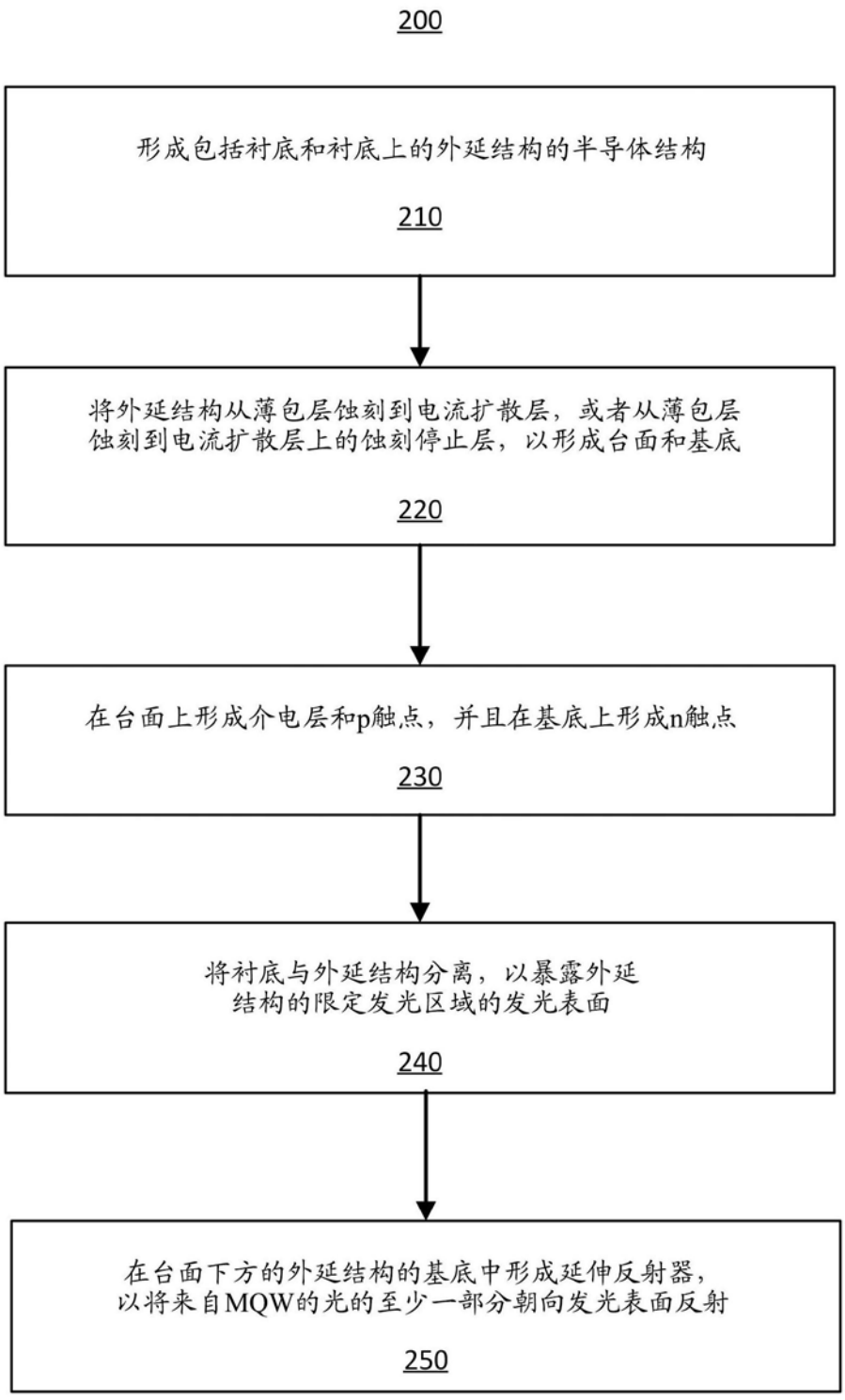

200
形成包括衬底和衬底上的外延结构的半导体结构
210
将外延结构从薄包层蚀刻到电流扩散层，或者从薄包层蚀刻到电流扩散层上的蚀刻停止层，以形成台面和基底
220
在台面上形成介电层和p触点，并且在基底上形成n触点
230
将衬底与外延结构分离，以暴露外延结构的限定发光区域的发光表面
240
在台面下方的外延结构的基底中形成延伸反射器，以将来自MQW的光的至少一部分朝向发光表面反射
250

图2

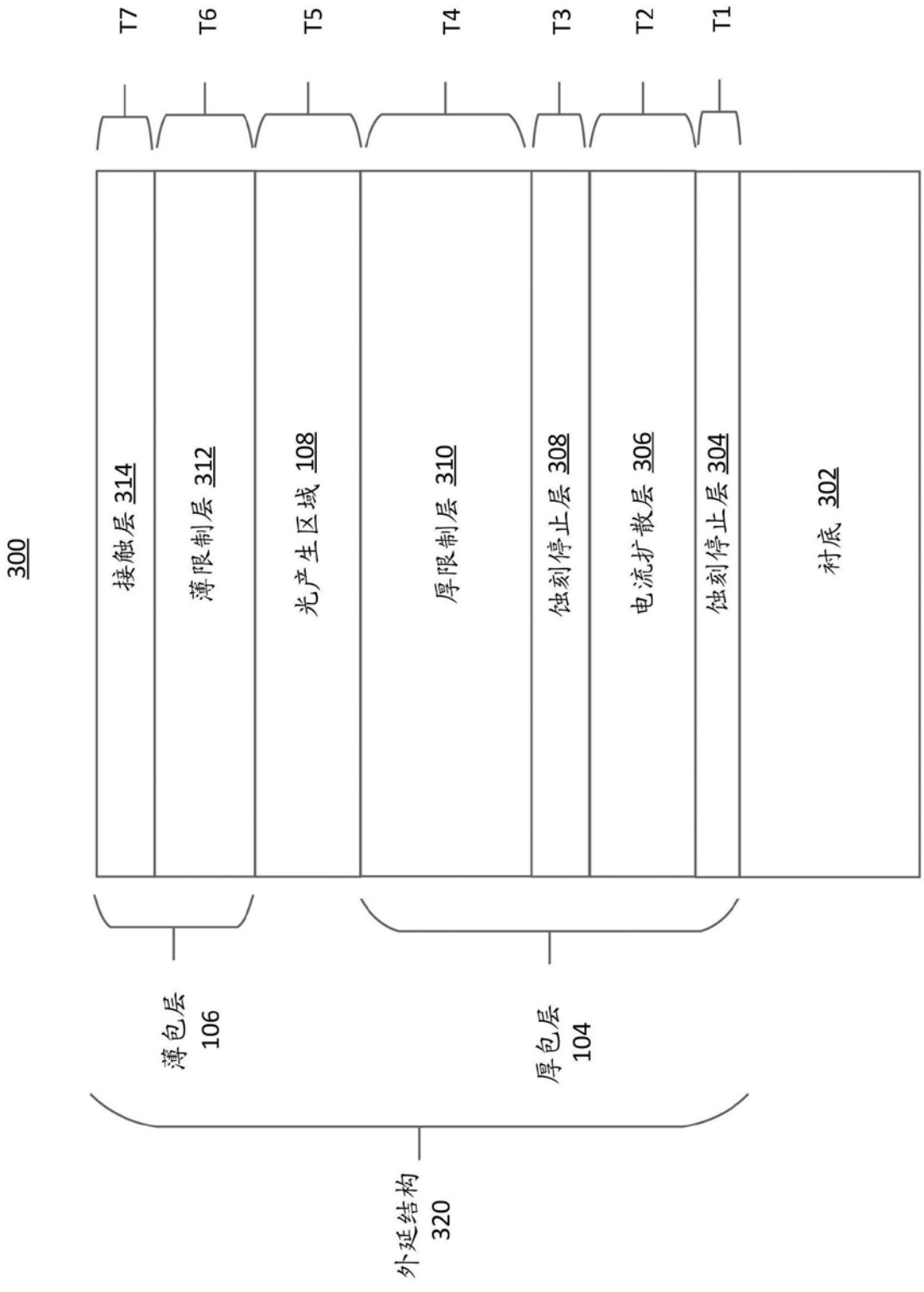

300
T7
T6
T5
T4
T3
T2
T1
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
衬底 302
薄包层 106
厚包层 104
外延结构 320

图3A

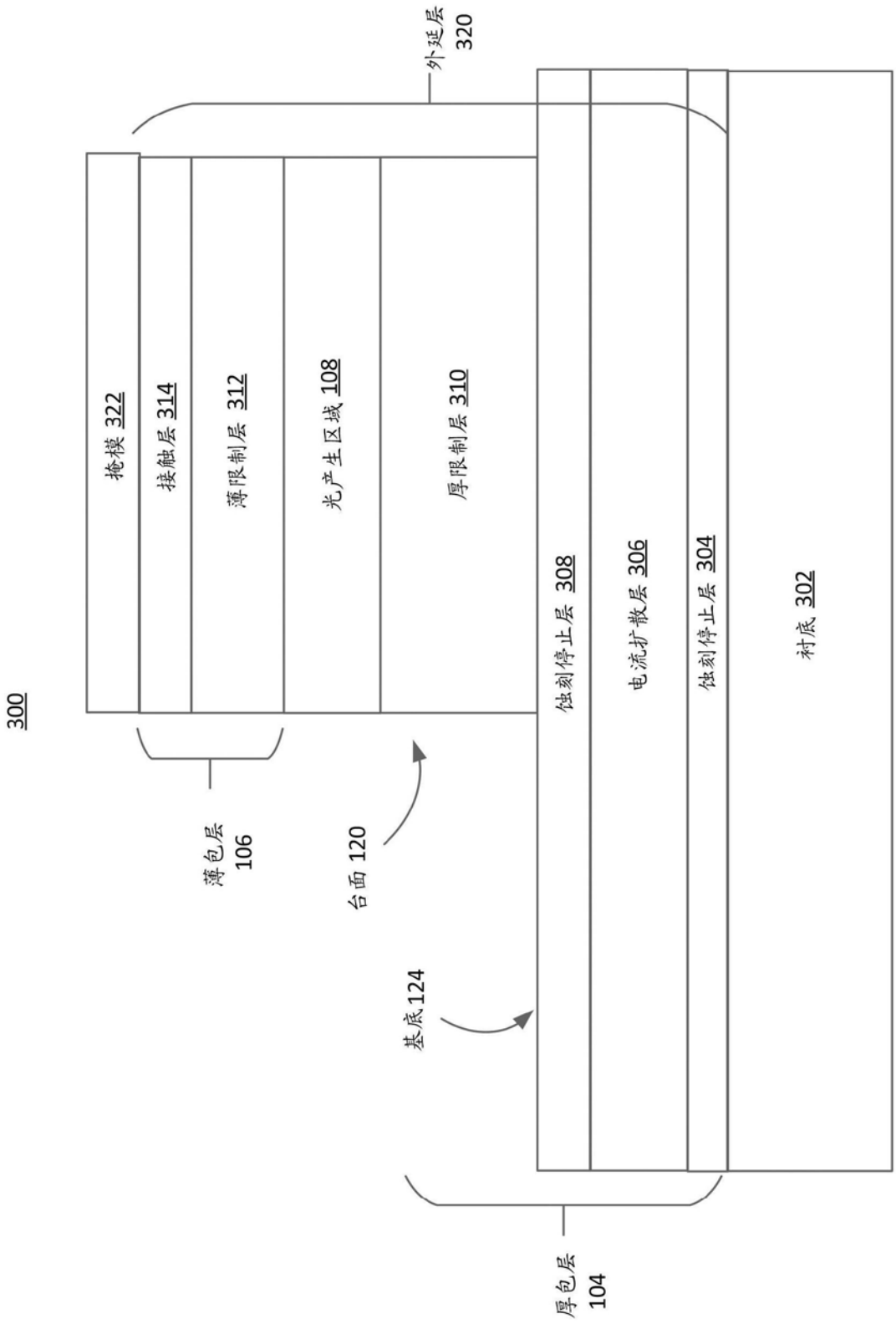

300
掩模 322
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
外延层 320
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
衬底 302
薄包层 106
台面 120
基底 124
厚包层 104

图3B

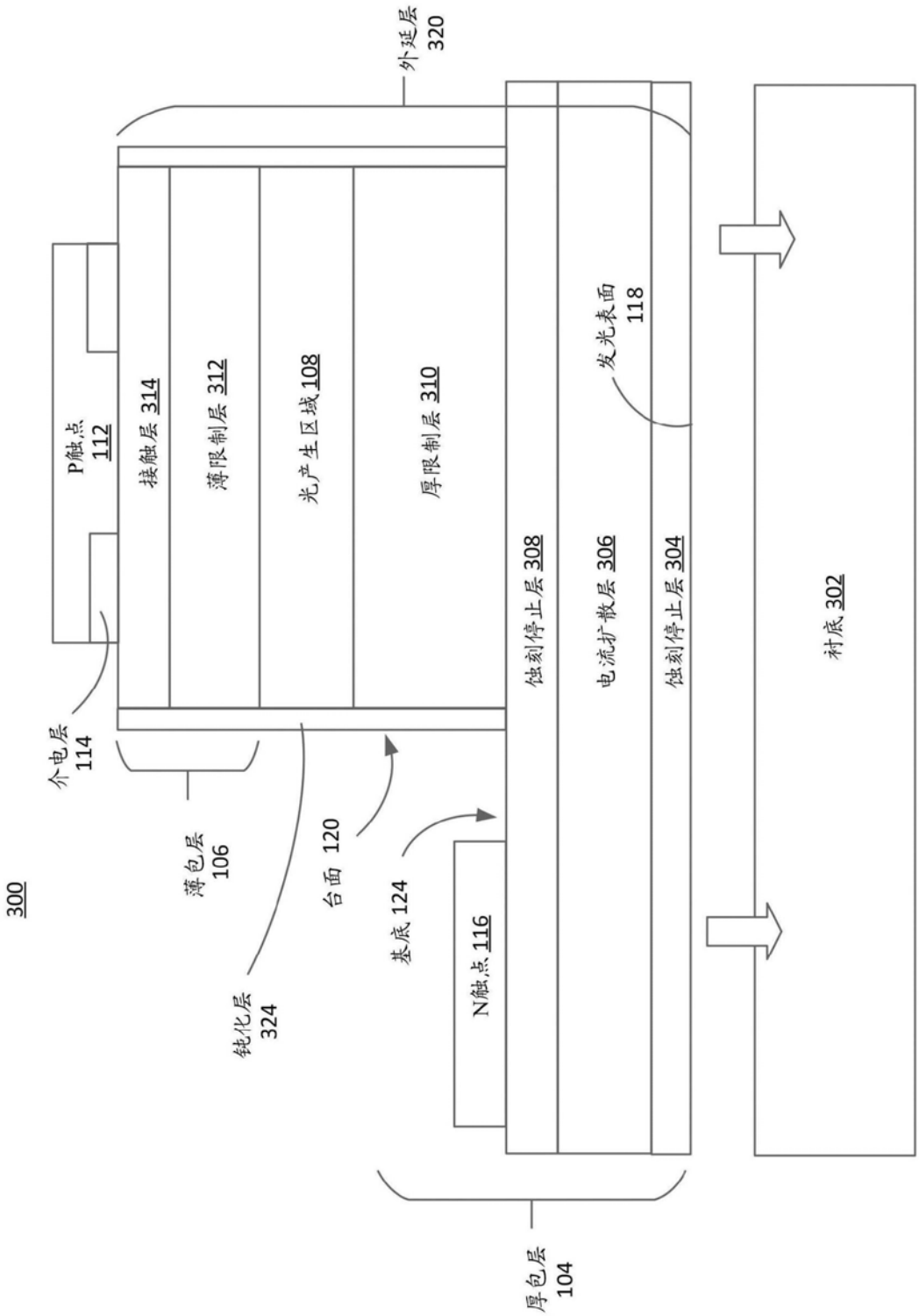

外延层 320
P触点 112
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
发光表面 118
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
衬底 302
介电层 114
薄包层 106
台面 120
基底 124
N触点 116
钝化层 324
300
厚包层 104

图3C

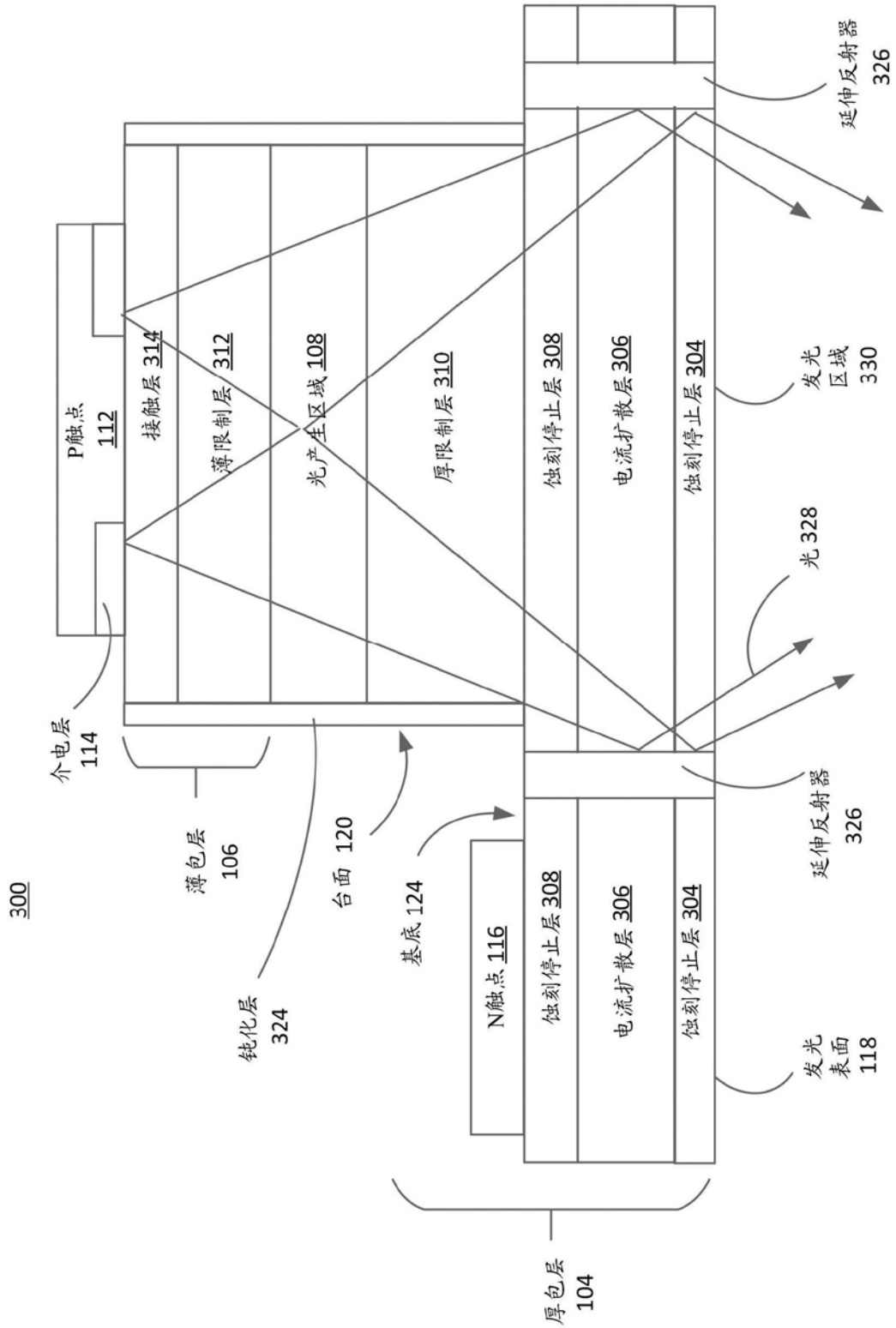

300
介电层 114
P触点 112
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
延伸反射器 326
发光区域 330
光 328
薄包层 106
台面 120
基底 124
N触点 116
钝化层 324
发光表面 118
厚包层 104

图3D

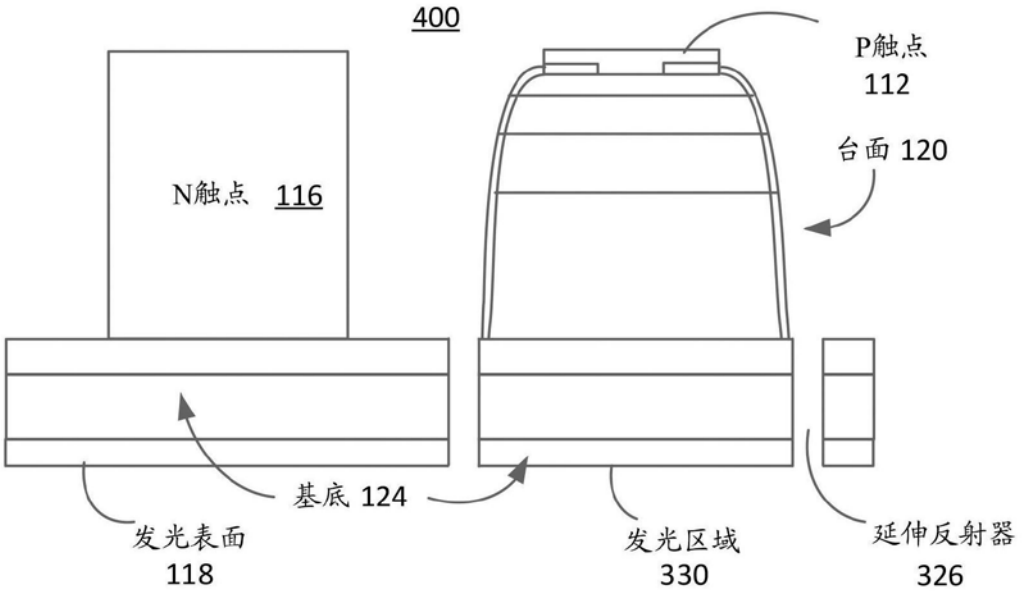

400
P触点
112
台面 120
N触点 116
基底 124
发光表面
118
发光区域
330
延伸反射器
326

图4A

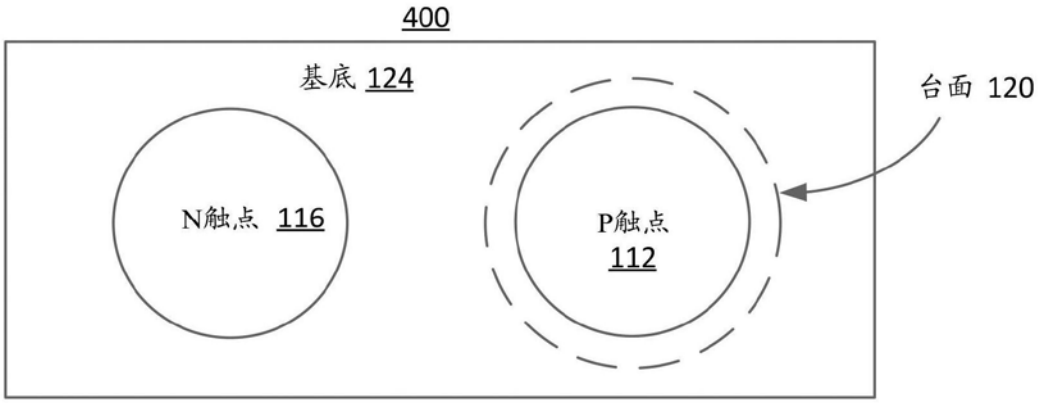

400
基底 124
台面 120
N触点 116
P触点
112

图4B

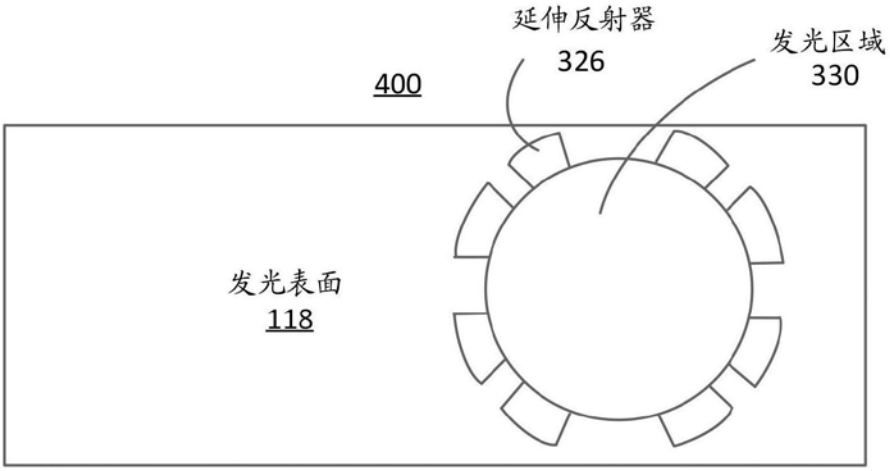

延伸反射器
326
发光区域
330
400
发光表面
118

图4C

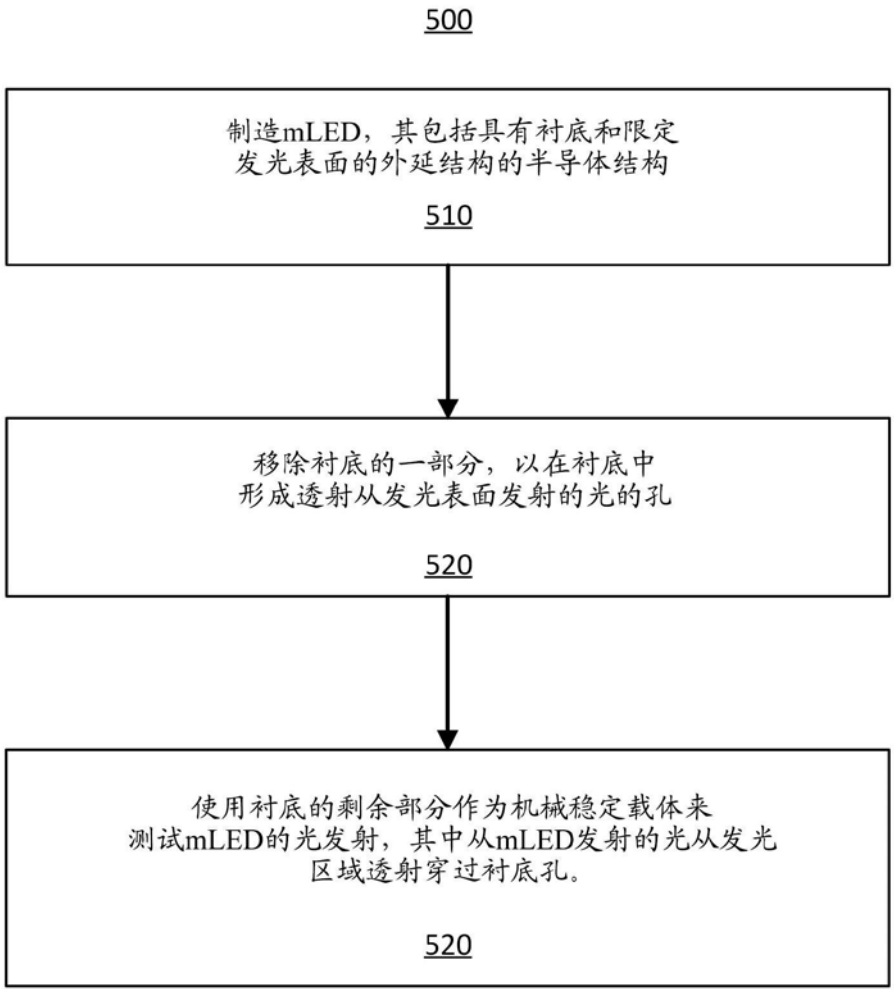

500
制造mLED，其包括具有衬底和限定
发光表面的外延结构的半导体结构
510
移除衬底的一部分，以在衬底中
形成透射从发光表面发射的光的孔
520
使用衬底的剩余部分作为机械稳定载体来
测试mLED的光发射，其中从mLED发射的光从发光
区域透射穿过衬底孔。
520

图5

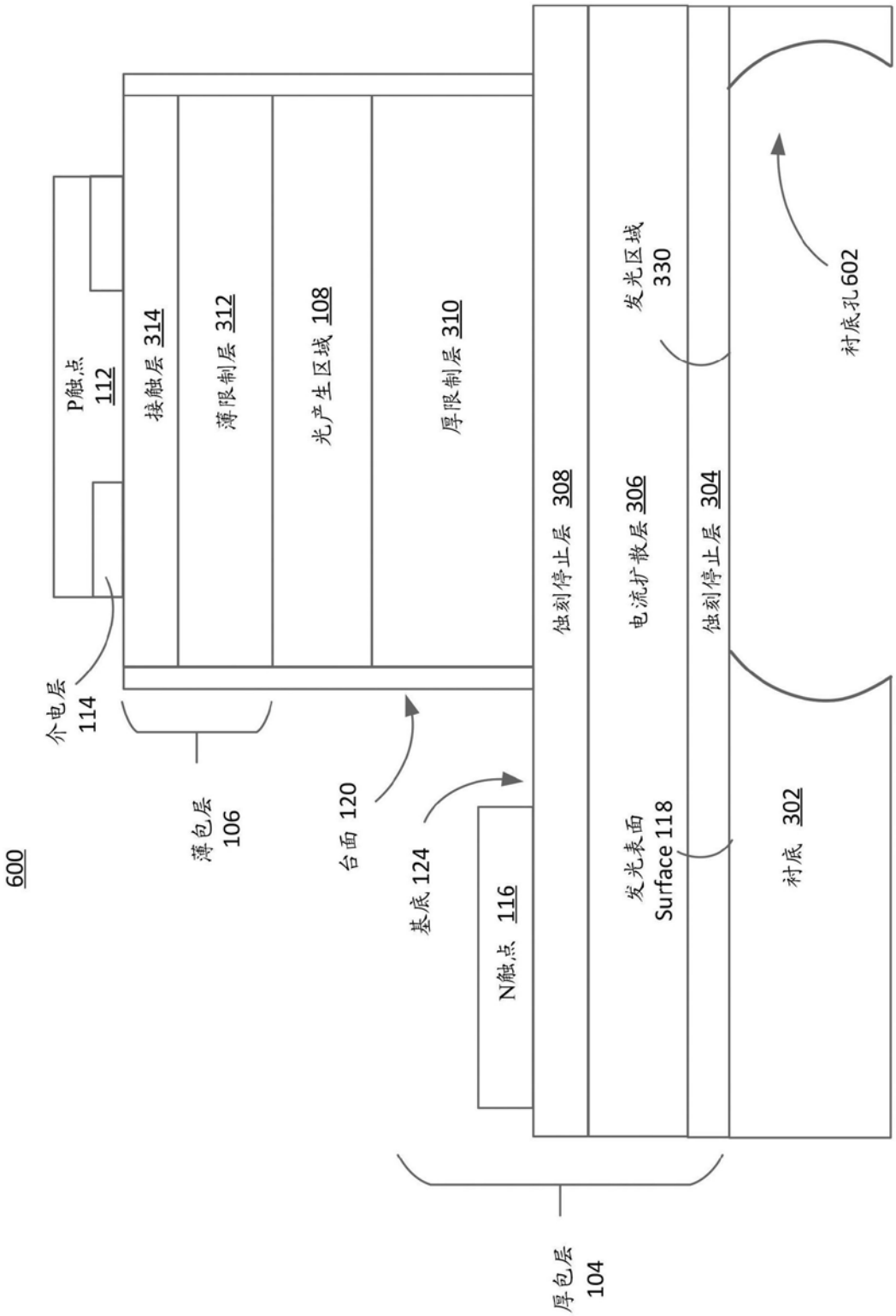

600
介电层 114
P触点 112
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
发光区域 330
衬底孔602
薄包层 106
台面 120
基底 124
N触点 116
发光表面 Surface 118
衬底 302
厚包层 104

图6

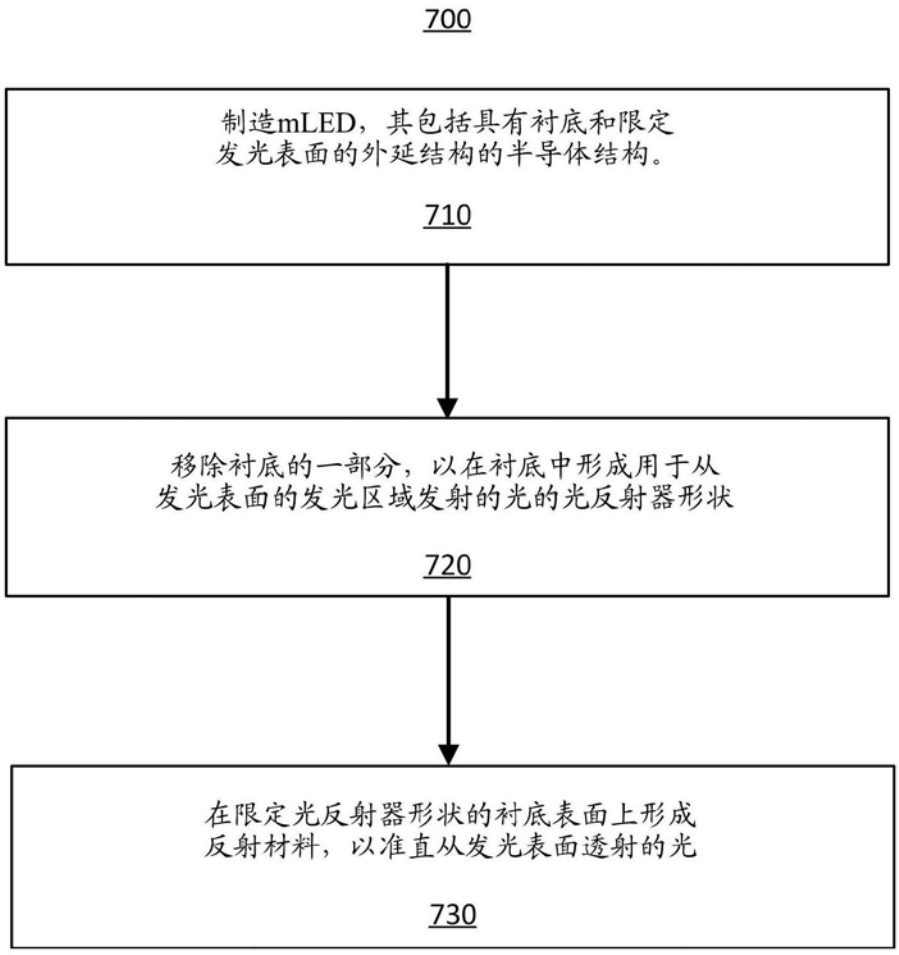

700
制造mLED，其包括具有衬底和限定发光表面的外延结构的半导体结构。
710
移除衬底的一部分，以在衬底中形成用于从发光表面的发光区域发射的光的光反射器形状
720
在限定光反射器形状的衬底表面上形成反射材料，以准直从发光表面透射的光
730

图7

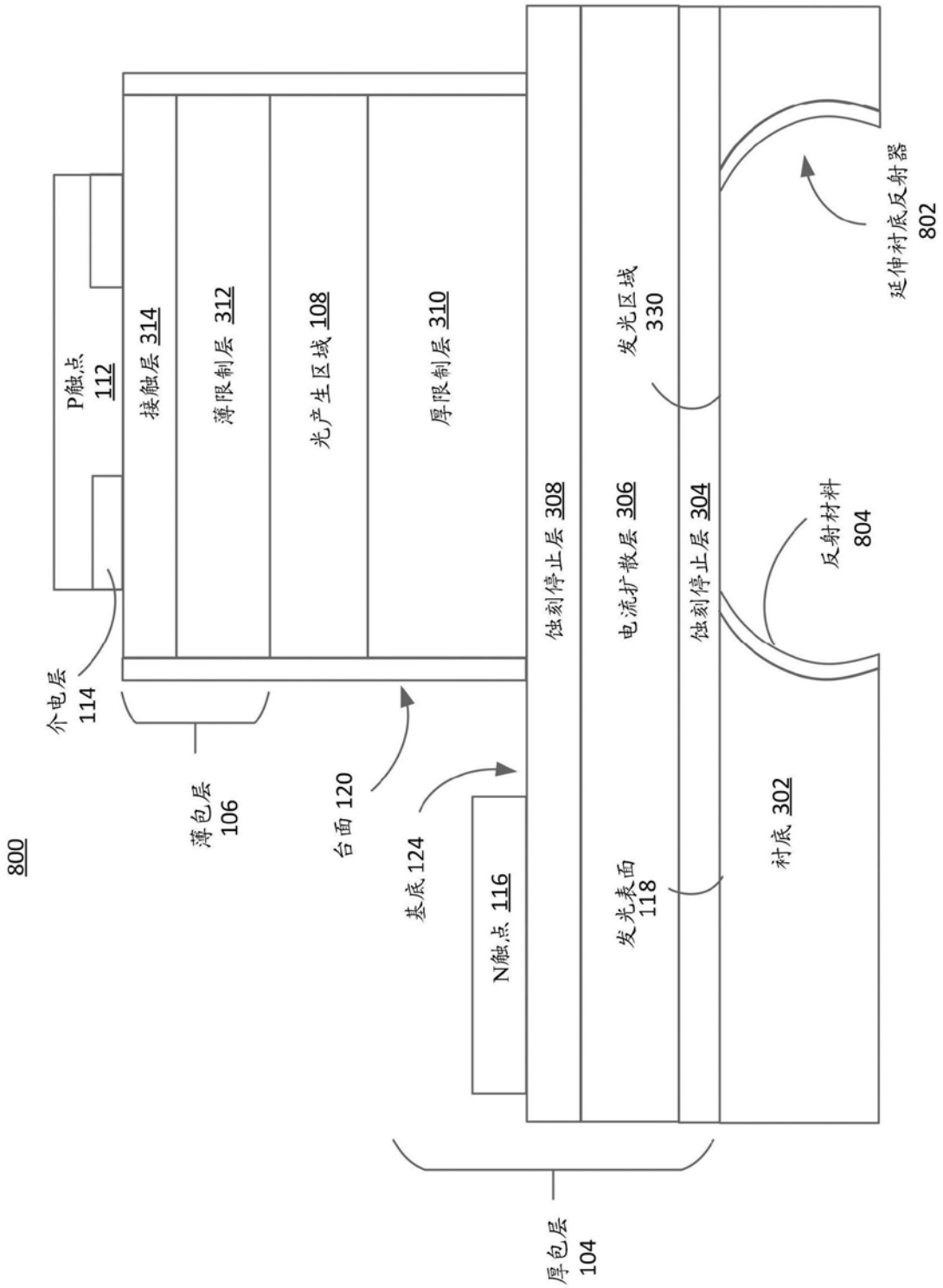

800
介电层 114
P触点 112
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
薄包层 106
台面 120
基底 124
N触点 116
厚包层 104
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
发光表面 118
发光区域 330
衬底 302
反射材料 804
延伸衬底反射器 802

图8A

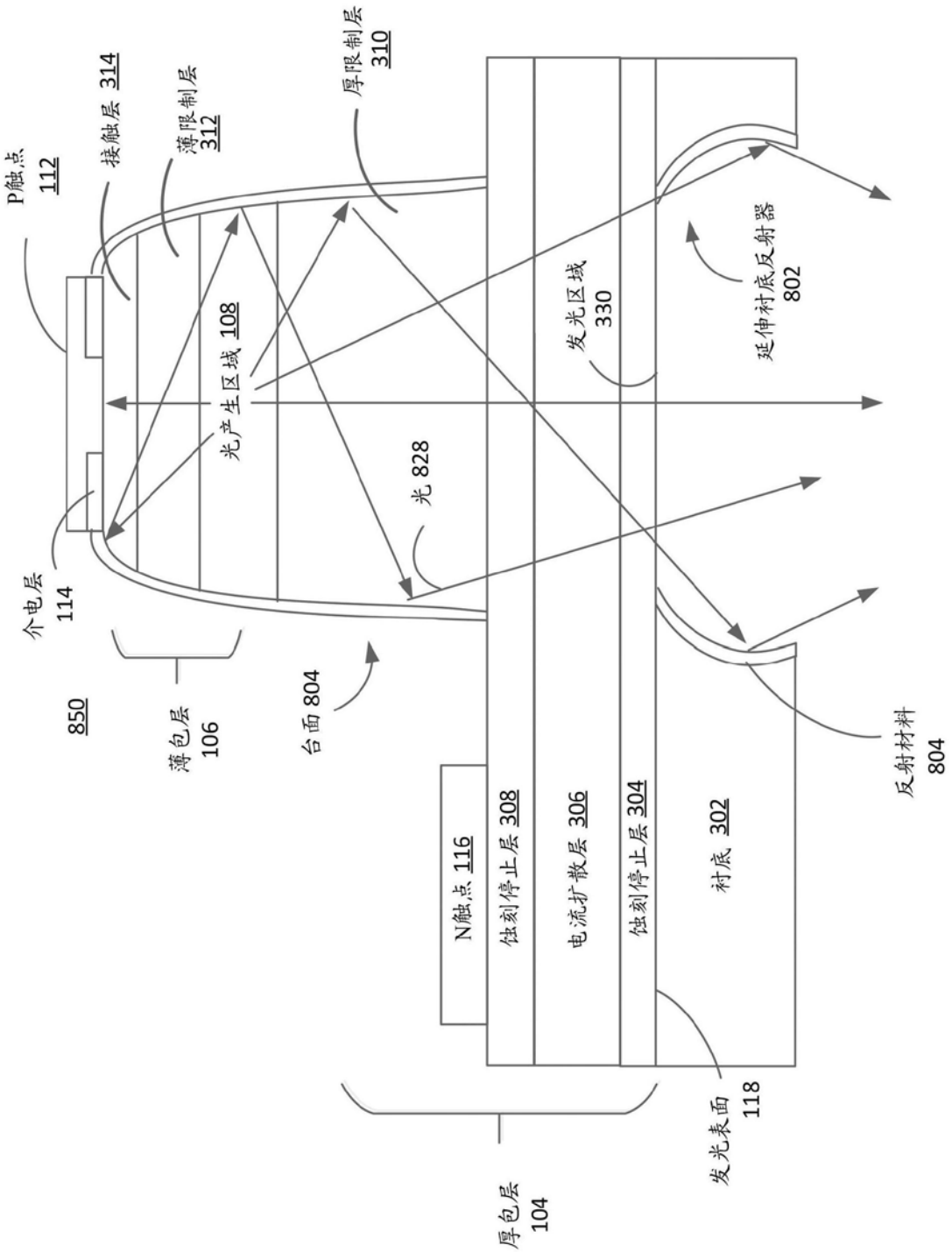

P触点 112
接触层 314
薄限制层 312
厚限制层 310
光产生区域 108
发光区域 330
延伸衬底反射器 802
光 828
介电层 114
850
薄包层 106
台面 804
反射材料 804
N触点 116
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
衬底 302
发光表面 118
厚包层 104

图8B

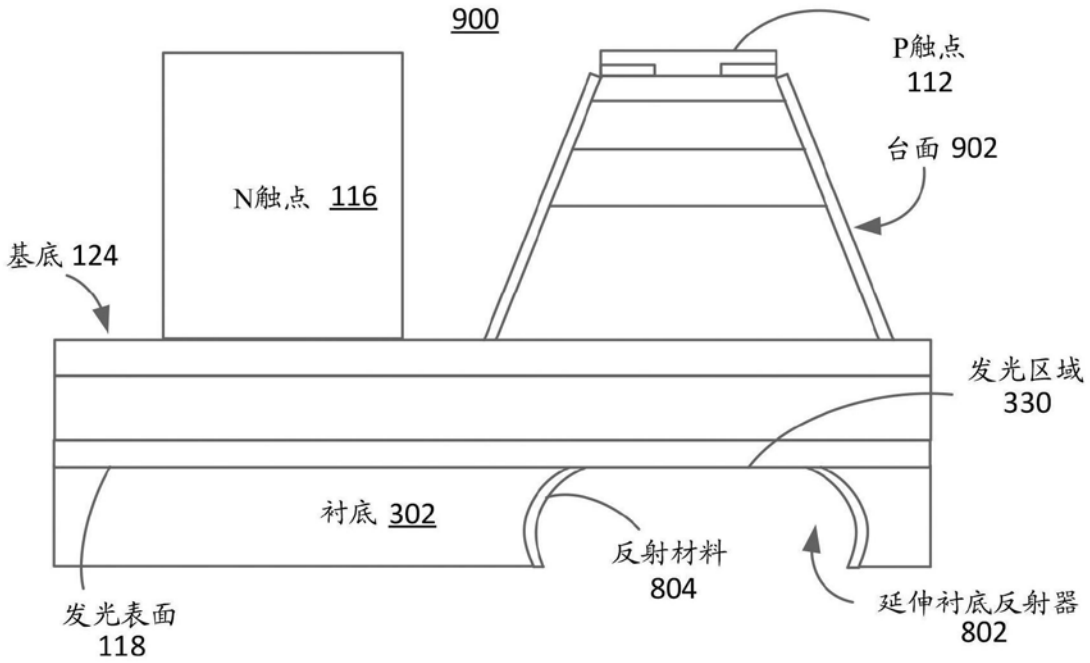

900
P触点
112
台面 902
N触点 116
基底 124
发光区域
330
衬底 302
反射材料
804
发光表面
118
延伸衬底反射器
802

图9A

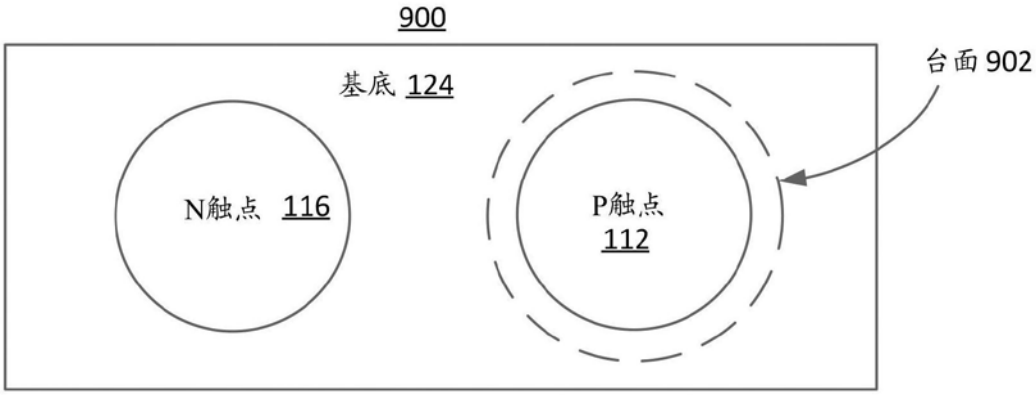

900
台面 902
基底 124
N触点 116
P触点
112

图9B

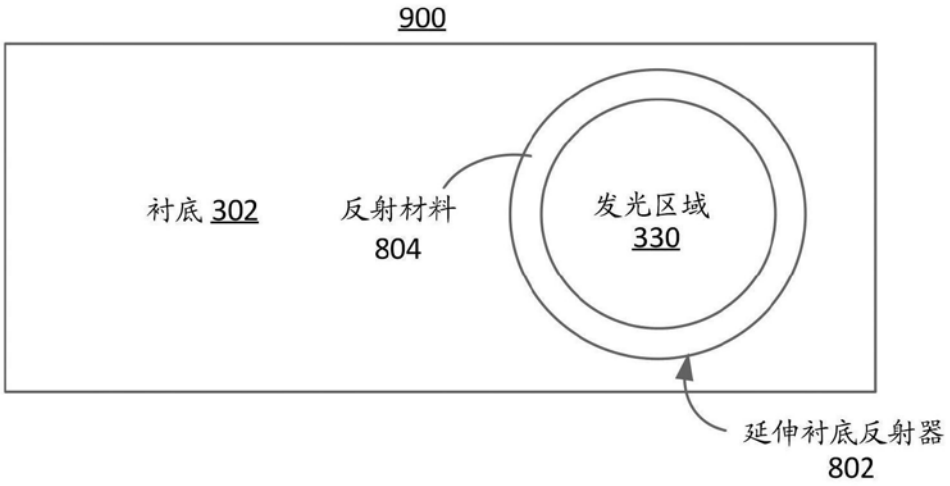


图9C

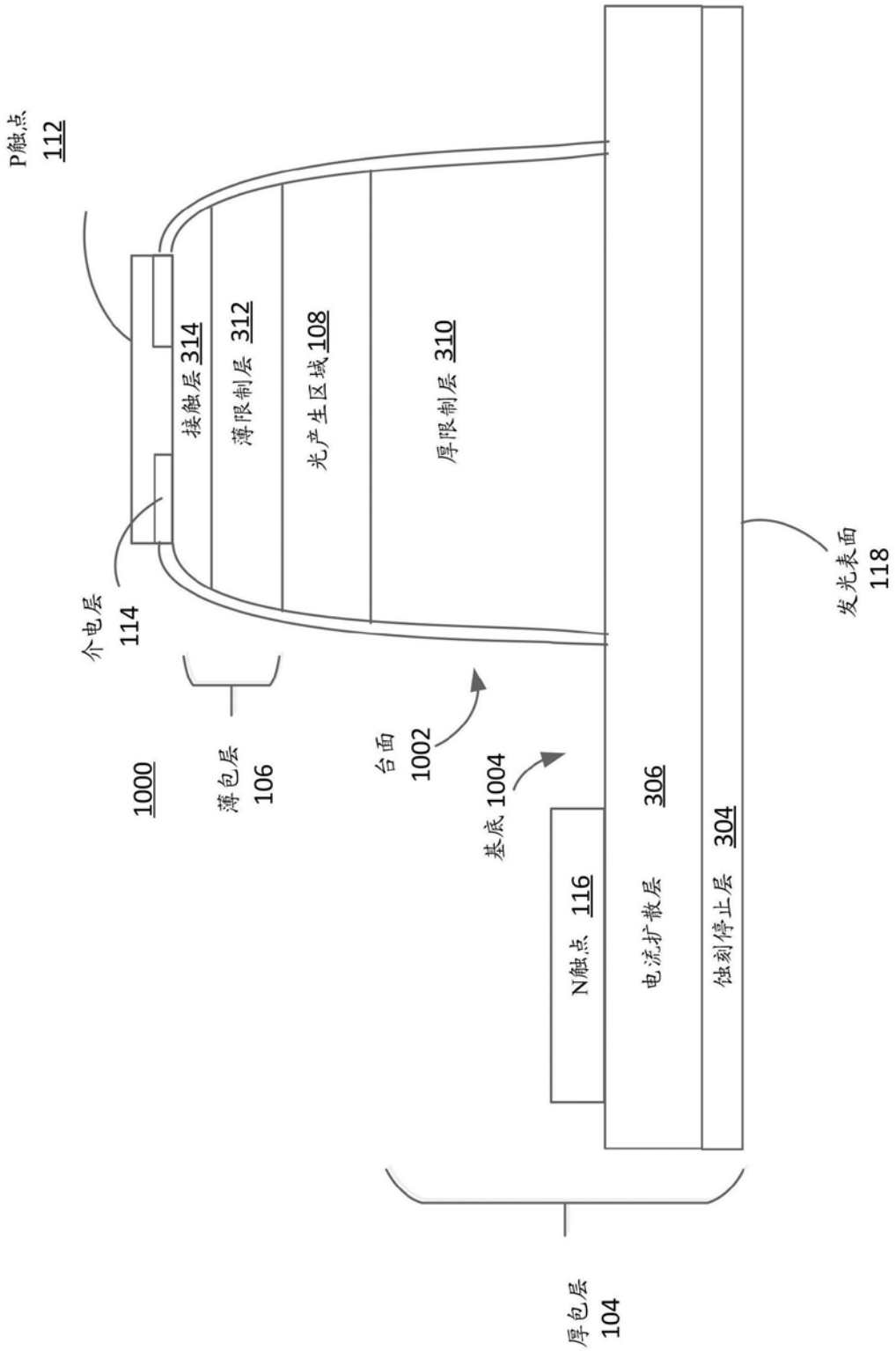

P触点
112
介电层
114
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
发光表面
118
1000
薄包层
106
台面
1002
基底 1004
N触点 116
电流扩散层 306
蚀刻停止层 304
厚包层
104

图10

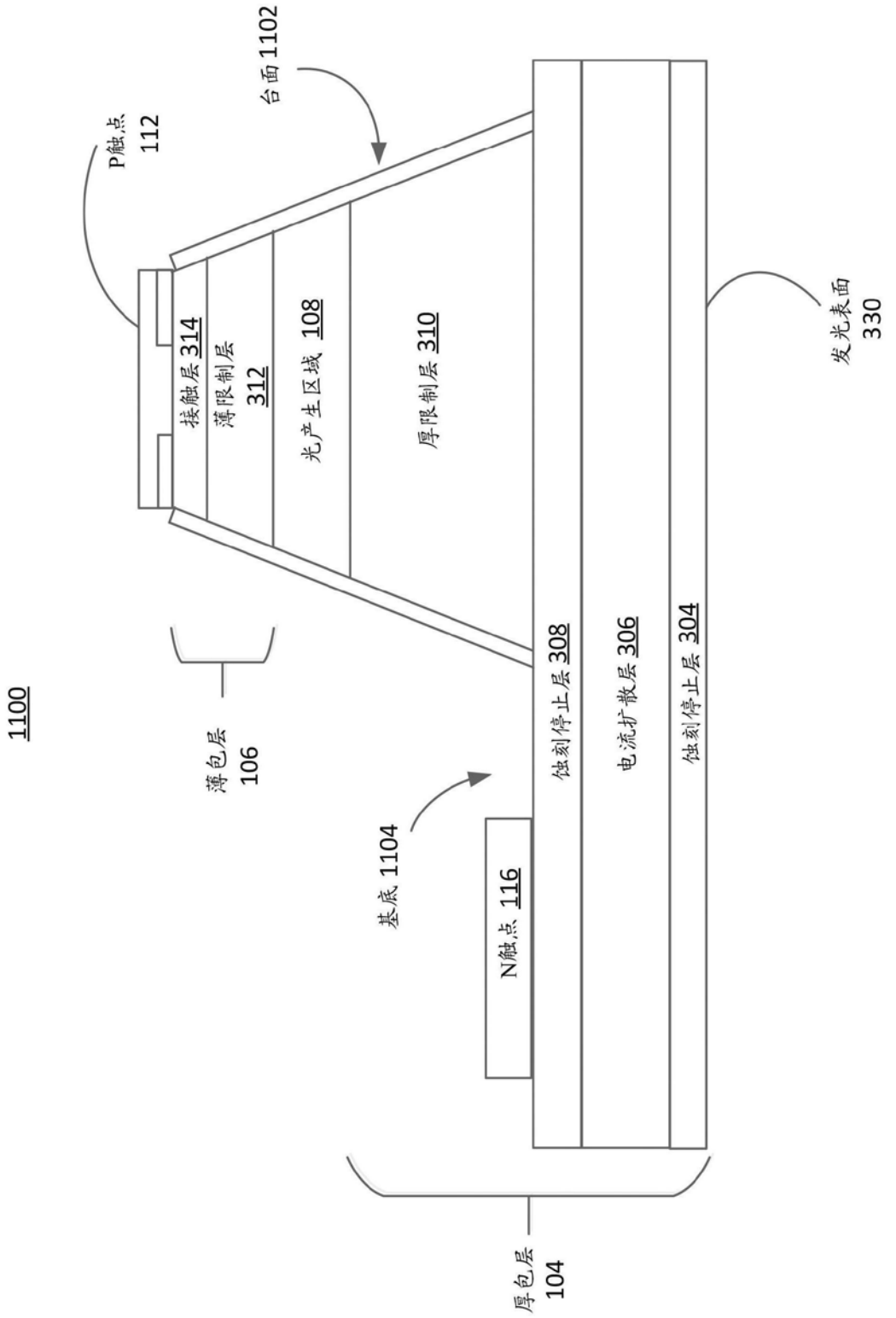

1100
台面 1102
P触点 112
接触层 314
薄限制层 312
光产生区域 108
厚限制层 310
发光表面 330
蚀刻停止层 308
电流扩散层 306
蚀刻停止层 304
薄包层 106
基底 1104
N触点 116
厚包层 104

图11

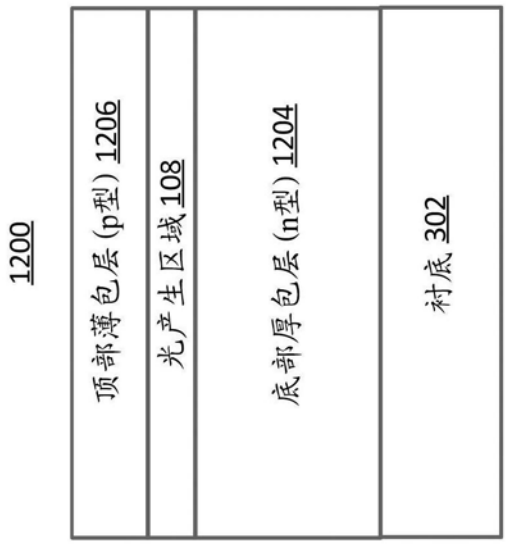

1200
顶部薄包层(p型) 1206
光产生区域108
底部厚包层(n型) 1204
衬底 302

图12A

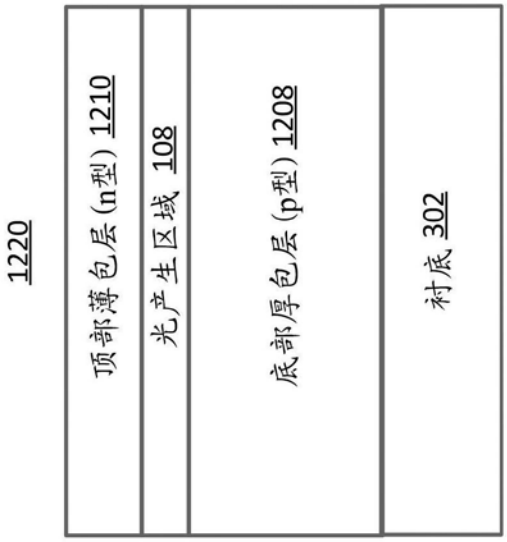

1220
顶部薄包层(n型) 1210
光产生区域 108
底部厚包层(p型) 1208
衬底 302

图12B

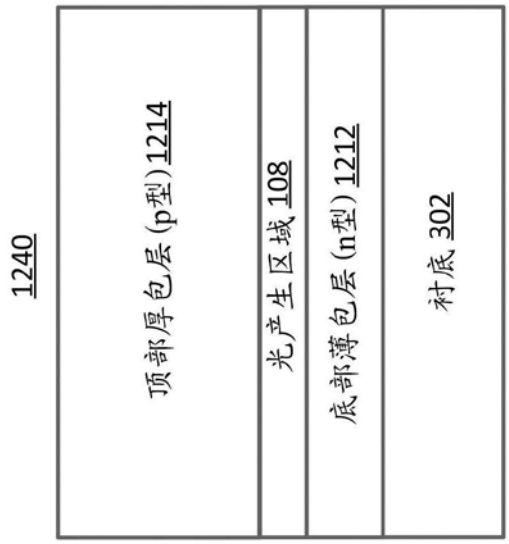

1240
顶部厚包层(p型)1214
光产生区域108
底部薄包层(n型)1212
衬底302

图12C

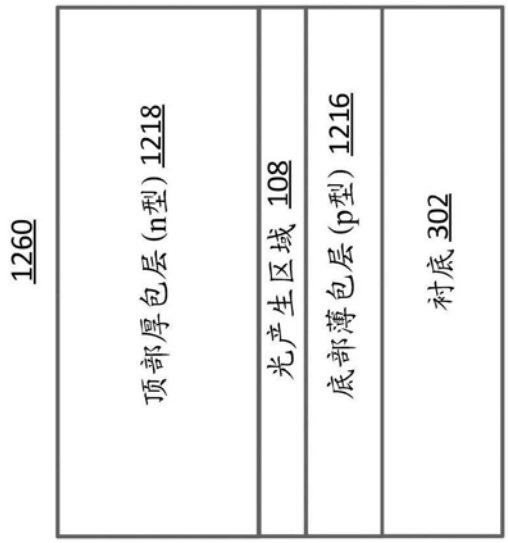

1260
顶部厚包层(n型)1218
光产生区域108
底部薄包层(p型)1216
衬底302

图12D

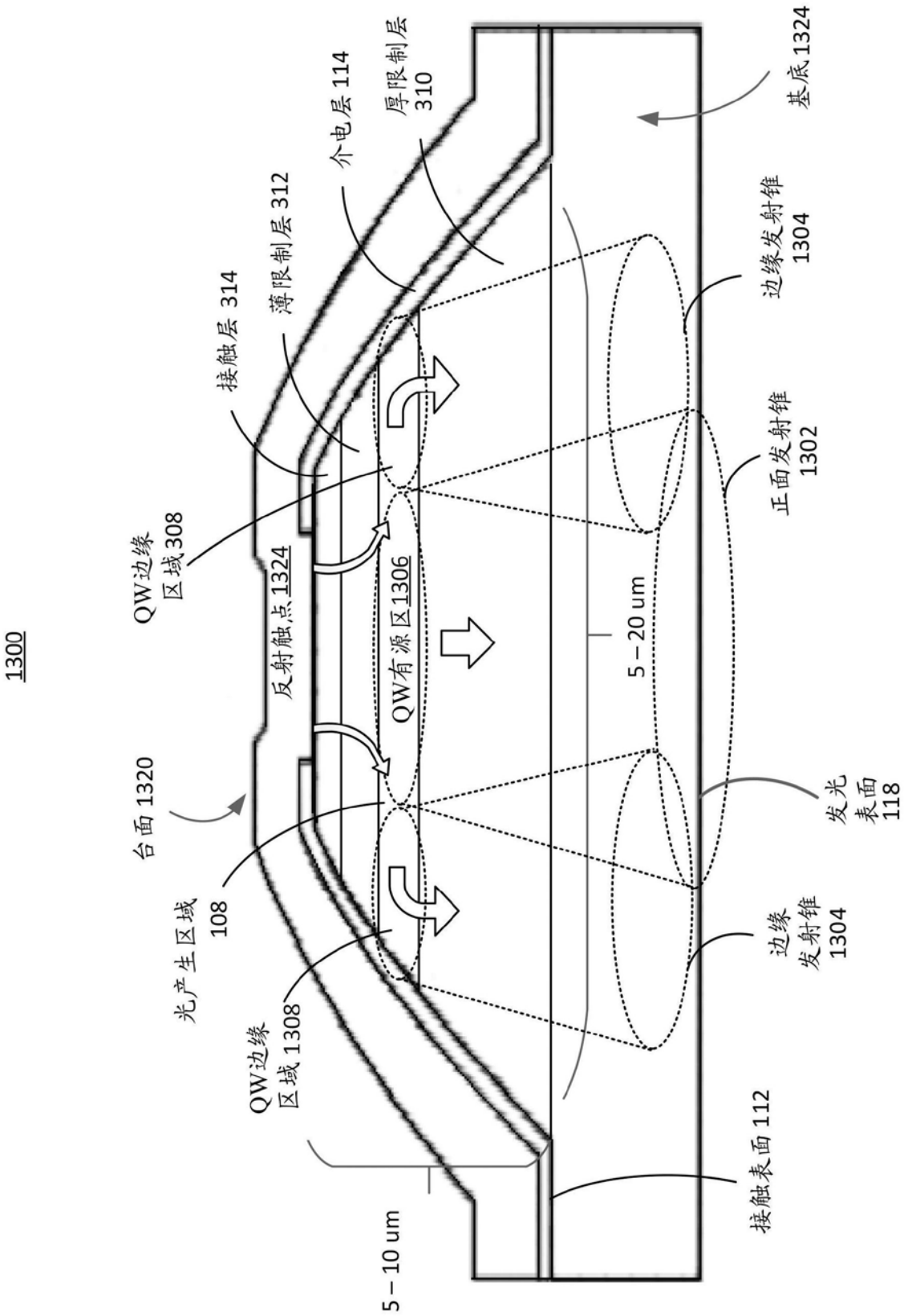

1300
台面 1320
光产生区域 108
QW边缘区域 1308
QW边缘区域308
反射触点1324
接触层 314
薄限制层 312
介电层 114
厚限制层 310
QW有源区1306
5 – 10 um
5 – 20 um
接触表面 112
边缘发射锥 1304
正面发射锥 1302
边缘发射锥 1304
发光表面 118
基底1324

图13

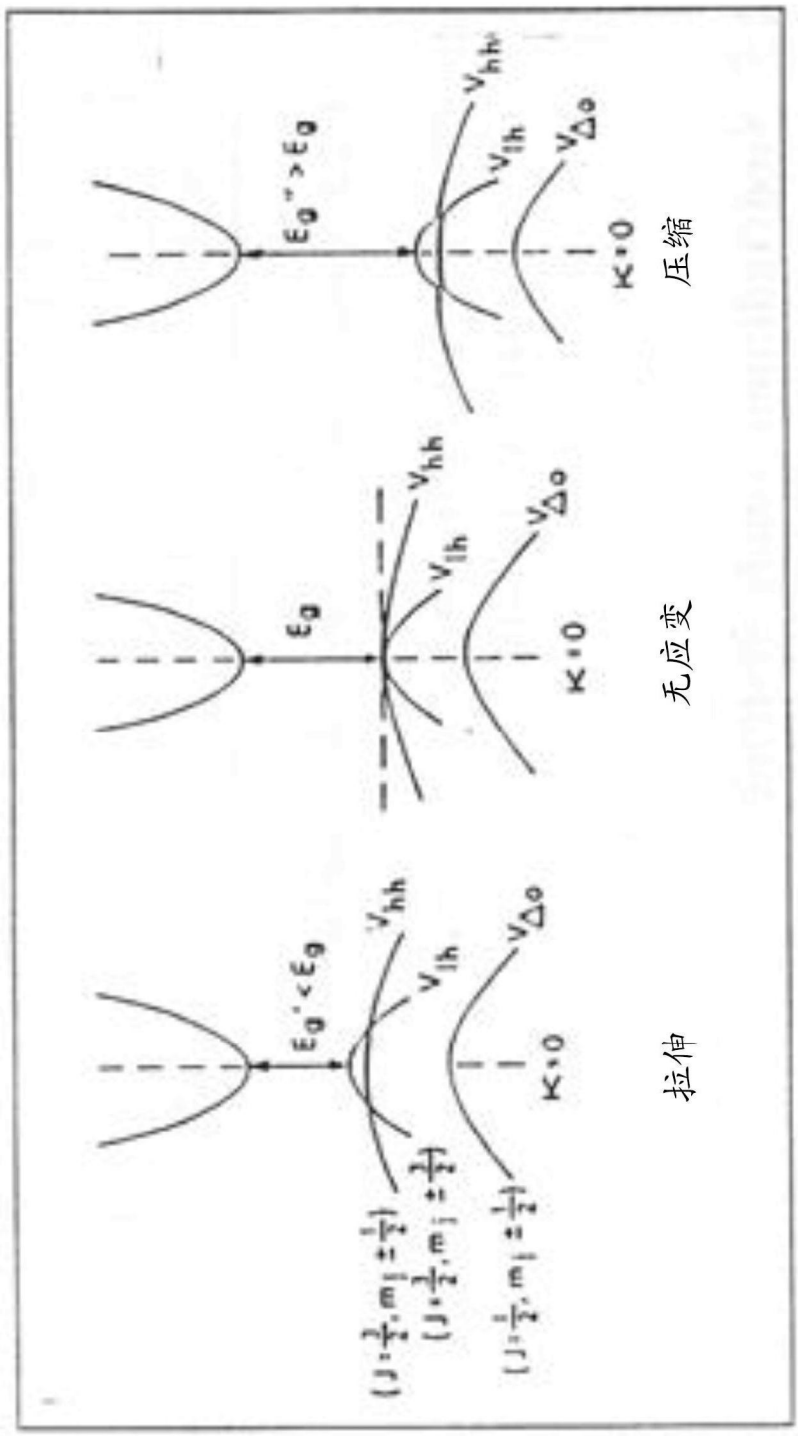


图14

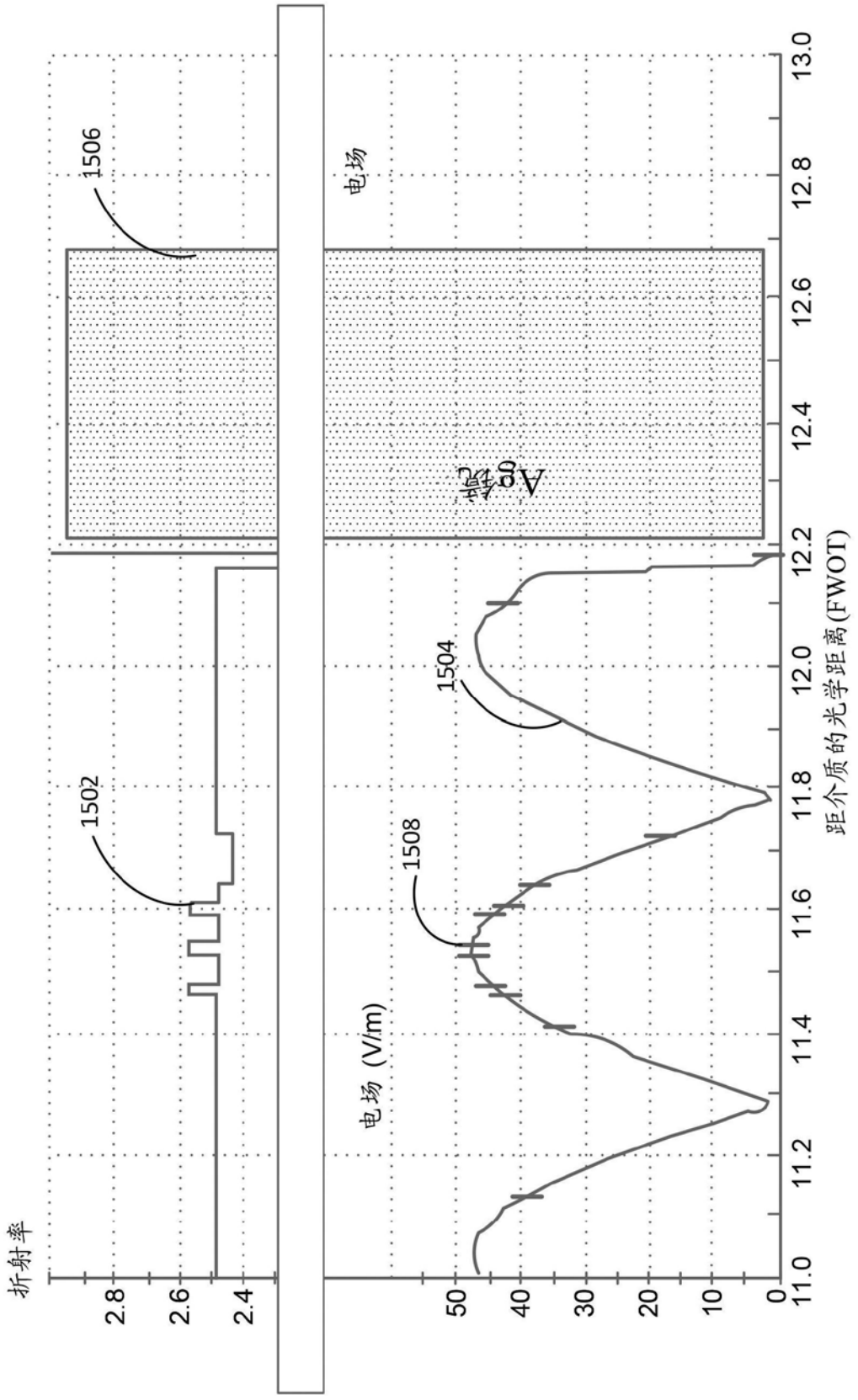

1506
电场
1502
1504
1508
电场 (V/m)
折射率
距介质的光学距离(FWOT)
2.8
2.6
2.4
50
40
30
20
10
0
11.0
11.2
11.4
11.6
11.8
12.0
12.2
12.4
12.6
12.8
13.0

图15