

(43) 国際公開日
2008 年 7 月 24 日 (24.07.2008)

PCT

(10) 国際公開番号
WO 2008/088043 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
- (21) 国際出願番号: PCT/JP2008/050610
- (22) 国際出願日: 2008 年 1 月 18 日 (18.01.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-010780 2007 年 1 月 19 日 (19.01.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 浜松
ホトニクス株式会社 (HAMAMATSU PHOTONICS
K.K.) [JP/JP]; 〒4358558 静岡県浜松市東区市野町
1 1 2 6 番地の 1 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 田中 博

(TANAKA, Hiroshi) [JP/JP]; 〒4358558 静岡県浜松市
東区市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会
社内 Shizuoka (JP). 井上 卓 (INOUE, Takashi) [JP/JP];
〒4358558 静岡県浜松市東区市野町 1 1 2 6 番
地の 1 浜松ホトニクス株式会社内 Shizuoka (JP).
宅見 宗則 (TAKUMI, Munenori) [JP/JP]; 〒4358558
静岡県浜松市東区市野町 1 1 2 6 番地の 1 浜松
ホトニクス株式会社内 Shizuoka (JP). 福智 昇央
(FUKUCHI, Norihiro) [JP/JP]; 〒4358558 静岡県浜松
市東区市野町 1 1 2 6 番地の 1 浜松ホトニクス株
式会社内 Shizuoka (JP). 松本 直也 (MATSUMOTO,
Naoya) [JP/JP]; 〒4358558 静岡県浜松市東区市野
町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内
Shizuoka (JP).

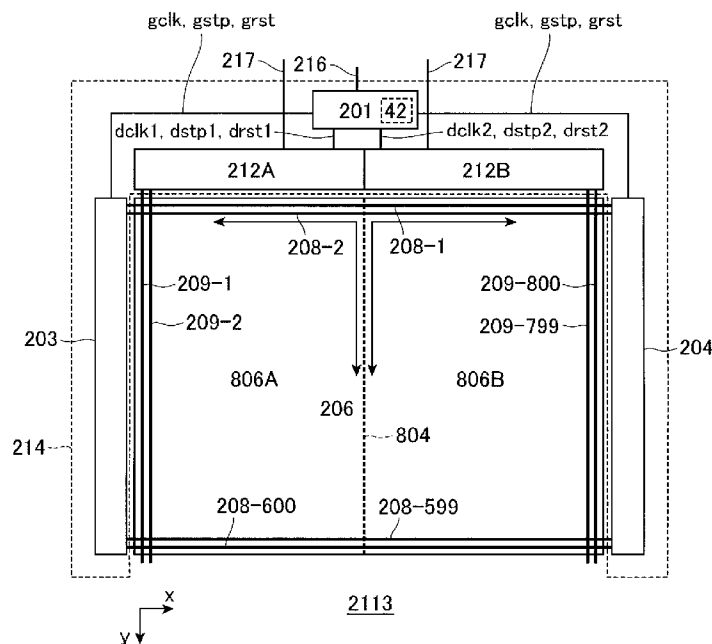
- (74) 代理人: 北澤 一浩, 外(KITAZAWA, Kazuhiro et al.);
〒1130034 東京都文京区湯島 2 丁目 3 1 番 1 4 号
ファーストジェネシスビル 6 階 Tokyo (JP).

[続葉有]

(54) Title: LCoS TYPE SPATIAL LIGHT MODULATOR

(54) 発明の名称: LCOS 型空間光変調器

[図10]



(57) Abstract: A display area selecting circuit (42) selects a prescribed display area in a modulation area (206). A driving circuit (201) sets the cycle of shift signals (gclk) generated while a selection position of a pixel electrode reaches a display start position (208-45) from a shift start position (208-1) shorter than the cycle of the shift signals (gclk) generated while the selection position of the pixel electrode reaches a display end position (208-556) from the display start position (208-45).

(57) 要約: 表示領域選択回路 (42) は、変調領域 (206) のうち所望の表示領域を選択する。駆動回路 (201) は、画素電極の選択位置がシフト開始位

[続葉有]

WO 2008/088043 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

明 細 書

LCoS型空間光変調器

技術分野

[0001] 本発明はLCoS型空間光変調器に関する。

背景技術

[0002] 従来、LCoS (Liquid Crystal on Silicon) を用いた空間光変調装置 (SLM: Spatial Light Modulator) が知られている。LCoSの液晶分子は、画素電極に電圧を印加することで基板に垂直な面で回転する。液晶の回転に応じて、入射した光の位相変調量が変化する。高性能なLCoS型の空間光変調器を実現するためには、LCoSのフレームレートを表示用途で用いられるよりも高速化する必要がある。

[0003] LCoS型表示装置において、表示領域を複数の領域に分割し、分割領域の境界に同時に画像を表示する表示装置が開示されている (例えば特許文献1)。また、単純マトリクス型の液晶表示装置において、画素領域を複数の部分に分割して並列に画素を駆動し、液晶表示装置の低消費電力化を図る方法が提案されている (例えば特許文献2)。また、任意の位置で部分駆動するマトリクス型液晶表示装置が開示されている (例えば特許文献3)。

特許文献1: 特開2005-189758

特許文献2: 特開2001-356744

特許文献3: 特許3722371

発明の開示

発明が解決しようとする課題

[0004] 液晶を用いた空間光変調器による光変調には時間的な揺らぎが存在する。この時間的な揺らぎは、液晶への印加電位差が交流信号であること、画素容量からの電荷漏れによって1フレーム時間内での各画素電極への印加電圧が変化すること、液晶に含まれる不純物などの影響があることによる。空間光変調器を表示用途に用いるときには、この時間的な揺らぎが人の眼によって時間積分されるため大きな問題にならない

い。しかしながら、空間光変調器を計測用途に用いるときはこの時間的な揺らぎが問題となる場合がある。この揺らぎはフレームレートを高速化すること、すなわち1フレーム時間を短くすることで抑えることができる。ここで、1フレーム時間は、1画素に電荷が蓄積されるのに必要な時間である電荷蓄積時間に画素数を掛けて得られる時間に、さらに、水平同期期間の総和と垂直同期期間とを足し合わせた時間である。1画素への電荷蓄積時間には回路構成によって決まる下限があるため、1フレーム時間を短縮することは困難である。

[0005] 特許文献1の方法によってフレームレートを高速化するためには信号線の本数を増やさなければならないが、接続可能な信号線の本数には回路構成による限界がある。したがって、LCoS型表示装置を測定用途で用いるためには十分な光変調の揺らぎの低減は達成されない。

[0006] 特許文献2の方法では、単純マトリクス型の液晶表示装置の画素領域を複数に分割しそれぞれ独立に駆動する構造を採用し、隣接して配置される画素領域の境界を含む部分駆動を行っている。部分駆動による低消費電力化と分割境界を含む部分駆動による分割境界での表示異常の回避を実現している。しかしながら、この液晶表示装置は単純マトリクスであることからクロストークなどが生じ、高画質化はアクティブマトリクスより難しい。さらに、部分駆動で高フレームレート化を図ることは低消費電力化の妨げになるため好ましくないことから、この文献では高フレームレート化を行う方法については開示されていない。従って、本引例の単純マトリクス型液晶表示装置では、光変調の時間的な揺らぎが生じ、測定用途の空間光変調装置に必要な画質を実現することはできない。

[0007] 特許文献3の方法では、特許文献2と同様に部分駆動により低消費電力化を目指すことから、高フレームレート化が図られていない。また、かかる表示装置では、部分駆動の開始位置を指定するため、各シフトレジスタにメモリ機能を持たせている。そのため、シフトレジスタの構成が複雑になるという問題がある。さらに、開始位置を指定するために、画像を表示する前に予めシフトレジスタの設定を行なう必要があり、部分駆動を行なう位置を動的に変更することができない。

[0008] 本発明は部分駆動により高速フレームレートを実現することで高画質化を図りなが

ら、簡易な回路構成にて、任意の場所での部分駆動を動的に可能にするLCoS型空間光変調器を提供することにある。

課題を解決するための手段

[0009] 上記目的を達成するために、本発明は、2次元状に配列されて変調領域を規定する複数の画素電極と、シフト信号とリセット信号とを生成する信号生成回路と、前記シフト信号と前記リセット信号とに基づき画素電極を選択し、選択した画素にデータ信号を入力するための画素選択回路と、前記変調領域のうち所望の表示領域を選択する表示領域選択回路とを備え、前記変調領域は少なくとも1つの境界線を介して複数の分割変調領域に分割されており、前記表示領域選択回路は、前記変調領域のうち前記少なくとも1つの境界線の少なくとも一部を含む表示領域を選択し、前記表示領域は前記境界線の両側に位置する2つの分割変調領域内に位置した2つの分割表示領域を含み、各分割表示領域は対応する表示開始位置と対応する表示終了位置とを有し、前記画素選択回路は、前記複数の分割変調領域のそれぞれに対して、前記シフト信号に基づいて画素電極の選択位置を所定のシフト開始位置から順次シフトし、前記リセット信号に基づいて画素電極の選択位置を前記所定のシフト開始位置まで戻し、前記信号生成回路は、前記少なくとも2つの分割表示領域に対応する少なくとも2つの分割変調領域のそれぞれにおいて、画素電極の選択位置が対応するシフト開始位置から対応する表示開始位置を経て対応する表示終了位置に達するまで、順次前記シフト信号を生成し、画素電極の選択位置が前記表示終了位置に達すると前記シフト信号の生成を停止して前記リセット信号を生成して画素電極の選択位置を前記シフト開始位置まで戻し、前記信号生成回路は、画素電極の選択位置が前記シフト開始位置から前記表示開始位置に達するまでに生成する前記シフト信号の周期を、画素電極の選択位置が前記表示開始位置から前記表示終了位置に達するまでに生成する前記シフト信号の周期より短く設定していることを特徴とするLCoS型空間光変調器を提供している。

[0010] このようなLCoS型位相変調装置によれば、信号生成回路が、表示領域の表示開始位置までは周期の短いシフト信号を送出し、表示領域の終了位置ではリセット信号を送出するため、表示領域以外の変調領域に費やす時間を短縮することができる。

。これにより、フレームレートを上げることが出来、光変調の時間的揺らぎを抑えることができる。

[0011] ここで、前記画素選択回路は、前記隣り合う2つの分割変調領域のそれぞれにおけるシフト開始位置を、前記隣り合う2つの分割変調領域の境界線に最も隣接した画素電極の選択位置に設定していることが好ましい。シフト開始位置をこのように設定することにより、表示開始位置までのシフト時間を短縮することができる、これにより、フレームレートをさらに上げることができ、光変調の時間的揺らぎを抑えることができる。

[0012] ここで、前記所定のシフト開始位置とは異なる少なくとも1つのシフト開始位置を示す少なくとも1つのスタート位置選択回路をさらに備え、前記信号生成回路が前記スタート位置選択回路を指定した場合には、前記画素選択回路は前記スタート位置選択回路が指定するシフト開始位置から画素の選択位置のシフトを開始することが好ましい。スタート位置選択回路が指定するシフト開始位置から画素の選択位置をシフトすることにより、表示領域開始位置までのシフト時間を短縮することができる。これによりフレームレートをさらに上げることができ、光変調の時間的揺らぎを抑えることができる。

[0013] また、互いに交差する複数のデータ線と複数の走査線とを更に備え、各画素電極は、対応する1つのデータ線と対応する1つの走査線とに接続されており、前記変調領域は1つの境界線を介して第1及び第2の分割変調領域に分割されており、前記1つの境界線は前記データ線に平行に延びており、前記信号生成回路は、第1及び第2のデータ線シフト信号と走査線シフト信号と第1及び第2のデータ線リセット信号と走査線リセット信号とを生成し、前記画素選択回路は、走査線を選択する走査線選択回路と、第1の分割変調領域内でデータ線を選択し選択したデータ線にデータを入力する第1のデータ線選択回路と、第2の変調領域内でデータ線を選択し選択したデータ線にデータを入力する第2のデータ線選択回路とを有し、前記走査線選択回路は、前記走査線シフト信号に基づいて前記変調領域における所定の走査線シフト開始位置から走査線の選択位置を順次シフトし、前記走査線リセット信号に基づいて走査線の選択位置を前記走査線シフト開始位置まで戻し、前記第1のデータ線選択回路は、前記第1のデータ線シフト信号に基づいて、前記第1の変調領域にお

ける第1のデータ線シフト開始位置からデータ線の選択位置を順次シフトし、前記第1のデータ線リセット信号に基づいてデータ線の選択位置を前記データ線シフト開始位置まで戻し、前記第2のデータ線選択回路は、前記第2のデータ線シフト信号に基づいて、前記第2の分割変調領域における第2のデータ線シフト開始位置からデータ線の選択位置を順次シフトし、前記第2のデータ線リセット信号に基づいてデータ線の選択位置を前記データ線シフト開始位置まで戻し、前記第1のデータ線シフト開始位置は前記第1の変調領域内に位置し前記1つの境界線に最も隣接したデータ線の選択位置であり、前記第2のデータ線シフト開始位置は前記第2の変調領域内に位置し前記境界線に最も隣接したデータ線の選択位置であり、前記表示領域選択回路は、前記変調領域のうち前記1つの境界線の少なくとも一部を含む表示領域を選択し、前記表示領域は前記第1及び第2の分割変調領域内にそれぞれ位置した第1及び第2の分割表示領域からなり、前記表示領域は、表示開始位置として、単一の走査線表示開始位置と、前記第1のデータ線シフト開始位置と、前記第2のデータ線シフト開始位置とを有し、前記表示領域は、表示終了位置として、単一の走査線表示終了位置と、前記第1の分割表示領域内に位置した第1のデータ線表示終了位置と、前記第2の分割表示領域内に位置した第2のデータ線表示終了位置とを有し、前記信号生成回路は、走査線の選択位置が前記走査線シフト開始位置から前記走査線表示開始位置を経て前記走査線表示終了位置に達するまで、順次前記走査線シフト信号を生成し、前記第1の分割変調領域において、データ線の選択位置が前記第1のデータ線シフト開始位置から前記第1のデータ線表示終了位置に達するまで順次前記第1のデータ線シフト信号を生成し、データ線の選択位置が前記第1のデータ線表示終了位置に達すると第1のデータ線シフト信号の生成を停止して前記第1のデータ線リセット信号を生成してデータ線の選択位置を前記第1のデータ線シフト開始位置まで戻し、前記第2の分割変調領域において、データ線の選択位置が前記第2のデータ線シフト開始位置から前記第2のデータ線表示終了位置に達するまで順次前記第2のデータ線シフト信号を生成し、データ線の選択位置が前記第2のデータ線表示終了位置に達すると前記第2のデータ線シフト信号の生成を停止して前記第2のデータ線リセット信号を生成してデータ線の選択位置を前記第2のデータ

線シフト開始位置まで戻し、走査線の選択位置が前記走査線表示終了位置に達し、前記第1の分割変調領域におけるデータ線の選択位置が前記第1のデータ線表示終了位置に達し、かつ、前記第2の分割変調領域におけるデータ線の選択位置が前記第2のデータ線表示終了位置に達すると、前記走査線シフト信号の生成を停止して前記走査線リセット信号を生成して走査線の選択位置を前記走査線シフト開始位置まで戻し、前記信号生成回路は、走査線の選択位置が前記走査線シフト開始位置から前記走査線表示開始位置に達するまでに生成する前記走査線シフト信号の周期を、走査線の選択位置が前記走査線表示開始位置から前記走査線表示終了位置に達するまでに生成する前記走査線シフト信号の周期より短く設定していることが好ましい。

[0014] 信号生成回路が、表示領域の走査線表示開始位置までは周期の短い走査線シフト信号を送出し、表示領域の第1、第2のデータ線表示終了位置では第1、第2のデータ線リセット信号を送出し、走査線表示終了領域では、走査線リセット信号を送出している。これにより、表示領域以外の変調領域に費やす時間を短縮することができる。また、第1のデータ線シフト開始位置および第2のデータ線シフト開始位置を上述のように設定することにより、それぞれの表示開始位置までのシフト時間を短縮できる。これにより、フレームレートを上げることが出来、光変調の時間的揺らぎを抑えることができる。

[0015] 前記走査線選択回路は、前記走査線シフト開始位置とは異なる走査線シフト開始位置を示すスタート位置選択回路を備え、前記信号生成回路が前記スタート位置選択回路を指定した場合には、前記走査線選択回路は前記スタート位置選択回路が指定する走査線シフト開始位置から走査線の選択位置のシフトを開始することが好ましい。スタート位置選択回路が指定するシフト開始位置から画素の選択位置をシフトすることにより、表示領域開始位置までのシフト時間を短縮することができる。これによりフレームレートをさらに上げることができ、光変調の時間的揺らぎを抑えることができる。

発明の効果

[0016] 本発明のLCoS型空間光変調器によれば、表示領域以外の変調領域に費やす時

間を短縮することができる。これにより、フレームレートを上げることが出来、光変調の時間的揺らぎを抑えることができる。

図面の簡単な説明

[0017] [図1]実施の形態の空間光変調器を備えた位相変調装置の構成を示すブロック図である。

[図2]実施の形態のLCoS型空間光変調器の断面図である。

[図3]LCoS型空間光変調器の回路基板を示す図である。

[図4]画素の回路構成を示す図である。

[図5]表示領域を示す概念図である。

[図6]部分駆動における表示領域を示す概念図である。

[図7(A)]実施の形態における部分駆動の行方向に関するタイミングチャートである。

[図7(B)]実施の形態における部分駆動の列方向に関するタイミングチャートである。

[図8]第1の変更例の回路基板を示す図である。

[図9(A)]第1の変更例における部分駆動の行方向に関するタイミングチャートである。

[図9(B)]第1の変更例における部分駆動の列方向に関するタイミングチャートである。

[図10]第2の変更例の回路基板を示す図である。

[図11]分割表示領域を示す概念図である。

[図12(A)]第2の変更例における対称表示の行方向に関するタイミングチャートである。
。

[図12(B)]第2の変更例における対称表示の列方向に関するタイミングチャートである。
。

[図13(A)]第2の変更例の非対称表示に関するタイミングチャートである。

[図13(B)]第2の変更例の非対称表示に関するタイミングチャートである。

[図14]第3の変更例の回路基板を示す図である。

[図15(A)]第3の変更例における対称表示の行方向に関するタイミングチャートである。
。

[図15(B)]第3の変更例における対称表示の列方向に関するタイミングチャートである。
。

[図16(A)]第3の変更例における非対称表示に関するタイミングチャートである。

[図16(B)]第3の変更例における非対称表示に関するタイミングチャートである。

符号の説明

- [0018] 1 位相変調装置
2 Lcos型空間光変調器
3 駆動装置
4 制御装置
42 表示領域選択回路
113, 2113, 3113 回路基板
201 駆動回路
202 マルチプレクサ回路
203, 204 走査回路
222-1, 222-201, 223-1, 223-150, 224-1, 224, 150 スタート位置選択回路

発明を実施するための最良の形態

- [0019] 以下、本発明の実施の形態を添付図面を参照して説明する。図1に示すように、位相変調装置1は、本実施の形態のLCoS型空間光変調器2と、LCoS型空間光変調器2を電圧駆動する駆動装置3と、駆動装置3に制御入力値などのデータを送信する制御装置4とを有する。

- [0020] 制御装置4はパーソナルコンピュータ(PC)であり、入力部45と、メモリ44と、中央処理装置41と、表示領域選択回路42と、通信装置43とを備える。メモリ44にはLCoS型空間光変調器2に表示しようとする所望パターンを示す所望パターン信号が外部から入力部45を介して入力される。表示領域選択回路42は、表示方法を全体表示とするか部分表示とするかを選択し、部分表示とする場合には表示領域を指定する。表示方法および表示領域の選択は入力部45を介してユーザーが入力した情報に基づいてなされてもよいし、所望パターン信号に基づいてなされてもよいし、またLCoS型空間光変調器2に入射させる光の断面積に基づいてなされてもよい。中央処理装置41は、所望のパターン信号をメモリ44から読み出し、通信装置43を介して駆

動装置3に送出する。また、中央処理装置41は表示領域選択回路42によって指定された表示方法及び表示領域に基づいてVsync、Hsync及び表示領域指定信号などの制御信号を生成し、通信装置43を介して駆動装置3に送出する。

[0021] 駆動装置3は、処理装置31と、D/A(デジタルアナログ)回路32とを備える。処理装置31は、所望のパターン信号を駆動電圧を制御するDA(デジタルアナログ)入力値に変換し、DA入力値をD/A回路32へ入力するタイミングを調整する。D/A回路32は、DA入力値を、変調データを含むアナログ信号に変換する。処理装置31及びD/A回路32は、それぞれデジタル信号線216と、入力線217とを介してLCoS型空間光変調器2と接続される。制御信号と、変調データを含むアナログ信号とはそれぞれ信号線216と、入力線217とを介してLCoS型空間光変調器2に送出される。

[0022] 図2は、LCoS型空間光変調器2の断面図である。LCoS型空間光変調器2は、電気アドレス機能を有する液晶支持基板102と、透明材料で構成された液晶支持基板101と、その間に充填された液晶層107とを備える。

[0023] 液晶支持基板101は、透明基板104と、一定の電圧が印加される透明電極105と、配向層106とを備えている。液晶支持基板102は、半導体基板111と、半導体基板111への光の入射を抑える遮光層110と、光効率を上げる誘電体多層膜ミラー109と、液晶を配向する配向層108とを備える。半導体基板111は、画素電極112を備えた回路基板113と、シリコン基底基板114とを備えている。画素電極112は入射光を反射するミラーも兼ねている。

[0024] 回路基板113の回路構成について図3、図4を参照してより詳しく説明する。回路基板113は、変調領域206と、周辺回路214とを備える。周辺回路214は、駆動回路201と、マルチプレクサ回路202と、走査回路203、204とからなる。

[0025] 変調領域206には、x方向に延びた複数(この例では、600本)の走査線208(208-1、208-2、...、208-599、208-600)とy方向に延びた複数(この例では、800本)のデータ線209(209-1、209-2、...209-799、209-800)とが配されている。走査線208(208-1、208-2、...、208-599、208-600)は、走査回路203、204と接続され、データ線209(209-1、209-2、...209-799、209-800)は、マルチプレクサ回路202と接続される。1本の走査線208と1本のデータ線

209との交点付近に画素215(図4)が1個配置されている。こうして、全体として、変調領域206には、行方向(x方向)に800個、列方向(y方向)に600個の計480,000個の画素215(図4)がマトリクス状に配列されている。尚、図3では、走査線208及びデータ線209は簡単のため一部のみが記載されており、画素215は省略されている。図4は、変調領域206のうち、1本の走査線208と1本のデータ線209とが交差する領域の拡大図である。画素215は、スイッチ210と、画素容量211と、前述の画素電極112とで構成され、変調領域206全体でアクティブマトリクス回路を構成している。

[0026] マルチプレクサ回路202は、800本のデータ線209のうち、変調データを入力する20本のデータ線209を選択する。走査回路203, 204は、600本の走査線208のうち変調データを入力する画素に対応した走査線208を1本選択する。駆動回路201は、デジタル信号線216を介して、駆動装置3からVsyncやHsyncや表示領域指定信号や画素駆動クロックなどの制御信号を受けとる。駆動回路201は、これら制御信号に基づいて、マルチプレクサ回路202に駆動信号(dclk, dstp, drst)を送出し、走査回路203, 204に駆動信号(gclk, gstp, grst)を送出する。かかる駆動信号に基づいて、マルチプレクサ回路202は、データ線209を20本選択し、走査回路203, 204は走査線208を1本選択し、当該走査線208にHigh信号を出力する。

[0027] マルチプレクサ回路202は、図示しないシフトレジスタからなる。シフトレジスタは、400個のレジスタが並んだレジスタアレイで構成されており、各レジスタは20個のスイッチが並んだスイッチアレイからなる。800個のスイッチは800本のデータ線209と1対1に対応している。マルチプレクサ回路202は、レジスタをHighにすることにより、Highにしたレジスタに備えられたスイッチに対応する20本のデータ線209を選択する。また、マルチプレクサ回路202は、入力線217を介してD/A回路32から変調データを受け取り、変調データを選択した20本のデータ線209に出力する。シフトレジスタは初段のレジスタから順次入力されたHigh信号を、駆動回路201から送信された駆動信号(dclk)に基づいて、次段のレジスタへ転送する。

[0028] 走査回路203, 204は、それぞれシフトレジスタからなる。走査回路203, 204のシフトレジスタは、600個のレジスタのアレイで構成されている。シフトレジスタは初段の

1個のレジスタに入力されたHigh信号を、駆動回路201から送信された駆動信号(g clk)に基づいて次段のレジスタへ順に転送する。600個のレジスタは600本の走査線208と1対1に対応している。走査回路203、204は、レジスタをHighにすることにより、Highにしたレジスタに対応する走査線208を選択する。

[0029] 選択されたデータ線209に変調データが入力され、同時に選択された走査線208にHigh信号が入力されることにより、走査線208とデータ線209との交点に位置する画素215のスイッチ210をオンとし、画素電極112に電圧が印加される。

[0030] 図2に示すように、変調データに対応した電圧が画素電極112に印加されると、画素電極112と透明電極105との間に所望の電位差が生じ、画素電極112上の液晶分子の配向が変化する。これにより、LCoS型空間光変調器2に入射した光103の位相が変調される。画素電極112は2次元のアレイ状に配列されているため、各画素電極112に印加される電圧の違いによる光の位相変調の2次元分布を生じさせる。

[0031] 所望の変調パターンを生成するためには対応する変調データの電圧を対応する画素電極112に入力する必要がある。位置(x, y)の画素電極112へ変調データを入力するには、マルチプレクサ回路202が、位置xに対応するデータ線を含む20本のデータ線を選択する。走査回路203、204によって位置yにある走査線を1本選択する。データ線209の選択はx方向の時系列のシフトにより行ない、走査線208の選択はy方向の時系列のシフトで行なう。

[0032] また、液晶に直流電圧を印加すると液晶寿命が短くなる。このため、液晶107に交流電圧を印加し、画素電極112と透明電極105との電位差の符号をフレーム単位で反転させる。このような電位差の符号の反転を実現する手法には、フレーム反転、ライン反転、ドット反転などがあるが、いずれの手法においても一つの画素215に着目すれば、画素電極112と透明電極との間の電位差の符号がフレーム単位で反転する。

[0033] 図5は、全体駆動における変調領域206の表示範囲を概念的に示した図である。図5より明らかなように、全体駆動においては、変調領域206の全ての範囲(800画素×600画素)が、斜線部で示した表示領域500になる。図6は、部分駆動における変調領域206の表示範囲を概念的に示した図である。変調領域206は、中央に位

置する表示領域503と、非表示領域501, 502, 504, 505とに分割される。

[0034] 制御装置4の表示領域選択回路42は、表示領域500もしくは部分駆動における表示領域503を選択することができる。本実施の形態では、上部に位置する非表示領域501は、長さL501が44画素分であり、幅W501が800画素分である。非表示領域501の下部に左から、非表示領域502、表示領域503、非表示領域504が配置されている。非表示領域502及び504の幅W502と、W504とは共に144画素分であり、長さL502とL504とは共に512画素分である。表示領域503においては、幅W503、長さL503が共に512画素分である。非表示領域505の、長さL505が44画素分であり、幅W505は800画素分となる。表示開始信号は、変調領域206の左上端部からx方向にW502シフトした位置であって、y方向にL501シフトした位置を表示開始位置として示し、かつ、表示サイズ(W503, L503)を示す信号として生成される。

[0035] 次に、図7(A)、7(B)のタイミングチャートを参照して、本実施の形態の変調データの書き込み方法について説明を行う。1フレームの表示にあたり、図7(A)に示すように、駆動回路201は、表示領域503を示す表示領域指定信号やVsyncやHsyncや画素駆動クロックに基づいて走査回路203, 204に駆動信号(gclk, gstp, grst)を入力する。ここで、1フレーム区間は、以下の時間区間に分けることができる。

- ・区間1A 1行目から44行目の44行(非表示領域501)の選択
- ・区間1B 45行目から556行目の512行(非表示領域502、表示領域503、非表示領域504)の選択
- ・区間1C 557行目から600行目の44行(非表示領域505)の選択

[0036] 駆動回路201は、マルチプレクサ回路202に対し、区間1Bにおいて、図7(B)に示すように、駆動信号(dclk, dstp, drst)を入力する。なお、図7(B)には、図7(A)のgclkも示している。区間1Bでは、以下の3つの時間区分を512回(512行分)繰り返している。

- ・区間1B-1 1列目から140列目の140列分(非表示領域502)の選択
- ・区間1B-2 141列目から660列目の520列分(表示領域503)の選択
- ・区間1B-3 661行目から800列目の140列分(非表示領域504)の選択

[0037] 図7(A)を参照して、y方向に関する駆動信号gclk、gstp、grstの入力タイミングについて説明する。以下ではgclk、dclkのパルスをそれぞれ行シフト信号、列シフト信号と呼び、grst、drstのパルスをそれぞれフレームリセット信号、列リセット信号と呼ぶ。まず最初に、grstにフレームリセット信号612が立ち上がる。これにより走査回路203, 204のレジスタがすべてリセットされ、走査回路203, 204は、いずれの走査線も選択しない状態になる。次に、gstpにパルス614が立ち上がる。このパルス614の立ち上がりが区間1Aの開始タイミングである。パルス614がHighの間であるタイミング613において、行シフト信号gclkが立ち上がることにより、走査回路203, 204の1段目のレジスタがHighになり、走査回路203, 204は、1行目の走査線208-1を選択する。gclkの区間1Aにおけるパルス周期はT604である。尚、gstpがHighになっている期間に、gclkの立ち上がりが1度だけになるようにgstpのパルス幅(パルス614の立ち上がっている時間の長さ)は調整されている。以降、行シフト信号の立ち上がり毎に、選択される走査線208が順次1行ずつy方向にシフトする。区間1Aにおいて行シフト信号は44回送出される。尚、区間1Aでは、x方向のシフトに関する駆動信号drst、dstp、dclkはすべてLowにしてマルチプレクサ回路202により変調データが外部より入力されないようにする。

[0038] 図7(A)に示すように、区間1Bにおいて、行シフト信号611は、512回送出される。行シフト信号611の立ち上がり毎に、選択される走査線208が順次1行ずつy方向にシフトする。尚、区間1Bの開始タイミングは、1回目の行シフト信号611の立ち上がりより前である。区間1Bではデータを各画素に入力するため、行シフト信号611の周期T605は周期T604より長い。区間1B-1, 1B-2, 1B-3において、x方向の位置選択が行われる。区間1Cでは、フレームリセット信号612が立ち上がり、走査回路203, 204のレジスタがリセットされる。区間1Cの時間が垂直ブランキング時間(V-b)に相当する。その後、次のフレームの制御に移り、区間1A~1Cが再び行なわれることで順次フレームの表示が行なわれる。

[0039] 次に、図7(B)を用いてx方向の位置選択に関して説明する。尚、区間1B-1から1B-3にかかる時間は周期T605に等しい。まず、水平ブランキング時間(H-b)において、drstの列リセット信号615が立ち上がることによりマルチプレクサ回路202の全

てのレジスタがリセットされる。これによりマルチプレクサ回路202は何れのデータ線209も選択していない状態になる。区間1B-1では、dstpのパルス616がHighの間に、dclkの列シフト信号630が一回立ち上がる。これにより、1列目から20列目の20列分がマルチプレクサ回路202によって選択される。尚、dtspパルス信号616の立ち上がり開始時刻が区間1B-1の開始時刻である。従って、画素行位置44行目において立ち上がるdtspパルス信号616の立ち上がり開始時刻が区間1Bの開始時刻である。区間1B-1では、シフト信号630が立ち上がる度に、マルチプレクサ回路202が選択するデータ線209の位置が20画素分右にシフトする。マルチプレクサ回路202はデータ線209を20本一度に選択する。例えば1回目の列シフト信号630によってデータ線209-1から209-20までが選択され、次の列シフト信号630によってデータ線209-21から209-40までが選択される。7回目の列シフト信号630によってデータ線209-121から209-140が選択され、区間1B-2に移行する。区間1B-2では、列シフト信号631が立ち上がる。尚、列方向の画素の指定は20列をまとめて指定するため、図7(B)の画素列位置は指定している20列の内先頭(最も左側)の画素を示している。また、図7(B)では、7回目の列シフト信号630の後、1回目の列シフト信号631が立ち上がる直前の時刻t619にgclkの行シフト信号611が立ち上がっている。しかし、gclkの行シフト信号611の立ち上り時刻は、区間1B-1の範囲内であればよい。尚、区間1B-1の範囲では、データ線に入力する電圧値は変調が起きないほど小さな値にする必要がある。gclkの立ち上がりが図7(A)の区間1Bにおけるシフト信号611の立ち上がりに対応する。

- [0040] 区間1B-2の一回目の列シフト信号631によって、書き込み位置がx方向に20画素シフトし、マルチプレクサ回路202は、141-160画素を選択する。同時に変調データが画素電極112へ書き込まれる。順次、列シフト信号631が立ち上がる度に書き込み位置が20画素シフトし、26回目の列シフト信号631によって、641-660画素に変調データが書き込まれる。区間1B-2では、列シフト信号631の周期T610の間に画素にデータを入力するため、周期T610は電荷蓄積時間以上の長さである。これに対し、区間1B-1における列シフト信号630の周期T609は、データを各画素に入力する必要がないため、周期T610より小さくしている。尚、145-656列目の画素

が表示領域であるため、区間1B-2における初めの141-144画素及び最後の657-660画素は、それぞれ非表示領域502、504に属することになる。このため、これらの画素に変調がおきない電圧値を入力してもよいし、当該画素を変調させダミーとして表示してもよい。

[0041] 区間1B-3では、変調データ入力が必要がなく、シフト信号を先に進めておく必要もないため、drstの列リセット信号615が立ち上がる。この結果、データ線209の選択がリセットされる。区間1B-3の時間(シフト最終画素列(641)の電荷蓄積時間(T610)が終了してからシフト開始画素列(1)のシフトが開始されるまでの時間)が水平ブランキング時間(H-b)に相当する。その後、次の行における列の選択の制御に移り、区間1B-1から区間1B-3が繰り返し行なわれる。こうして、45行目から556行目までの表示が行なわれる。尚、図7(B)は、300行目の駆動信号(dclk、dstp、drst及びgclk)の様子を示したが、45行目から556行目まで全て同じである。

[0042] 全画面表示と本実施の形態における部分表示とのフレームレートの比較を行う。以下の計算では、変調データを20並列に入力し、各画素への電荷蓄積時間を80ns、水平ブランキング時間を $0.3\mu\text{s}$ 、垂直ブランキング時間を $300\mu\text{s}$ としている。全画面表示(800画素×600画素)のフレームレートは以下の式から420フレーム(Hz)と求めることができる。

1フレーム時間=(電荷蓄積時間×画素列サイズ/並列データ入力数+水平ブランキング時間)×画素行サイズ+垂直ブランキング時間 (式1)

フレームレート=1/(1フレーム時間) (式2)

[0043] 一方、上記の方法により512×512画素の部分駆動を行なった場合、以下より630フレーム(Hz)と求めることができる。

[0044] まず、区間1Aでは、行シフト信号610の周期T604は、電荷蓄積時間80nsより短くすることができ、本実施の形態では20nsである。従って、区間1Aで必要な時間は $20\text{ns} \times 44\text{行} = 0.88\mu\text{s}$ である。

[0045] 区間1B-1では、変調データを入力するデータ線209の数は144列であるが、変調データが20並列で入力されることにより列のシフトは7回である。また、列シフト信号630の周期T609は最小でいいことから20nsとする。これより、区間1B-1に必要

な時間は $20\text{ns} \times 7\text{回} = 140\text{ns}$ である。

[0046] 区間1B-2では、部分駆動は512列であるが、変調データを20並列毎に入力するため、520列のデータ入力時間を必要とする。この520列のうち、変調データを入力するのは512画素であり、残りの8画素はダミーとして表示するかあるいは、変調が起かない電圧値を入力してもよい。いずれの場合も必要な列のシフトは26回である。また、列シフト信号631の周期T610は電荷蓄積時間80nsであるから、区間1B-2に必要な時間は $80\text{ns} \times 26\text{回} = 2.08 \mu\text{s}$ である。区間1B-3では、水平ブランキング時間としてリセット信号の長さが $0.3 \mu\text{s}$ である。区間1Cでは、垂直ブランキング時間としてリセット信号の長さは $300 \mu\text{s}$ である。

[0047] 1フレームでの時間は区間1A時間 + (区間1B-1時間 + 区間1B-2時間 + 区間1B-3時間) $\times 512$ + 区間1C時間 = $1590 \mu\text{s}$ となり、フレームレートは630Hzとなる。

[0048] 区間1Aでは、変調データを各画素に入力する必要がなく、行シフト信号610の周期T604は、区間1Bの行シフト信号611の周期T605より短くすることができる。また、区間1B-1においても、変調データを各画素に入力する必要がないため、列シフト信号630の周期T609は、列シフト信号631の周期T610より短くすることができる。

[0049] 区間1Cでは、変調データを入力する必要がなく、シフト信号を先に進めておく必要もないため、すぐに区間1Aに戻って次フレームの書き込みをはじめることができる。走査回路203, 204をリセットする時間(パルス612の長さ)だけが必要となる。区間1Cは垂直ブランキング時間に等しい。

[0050] 本実施の形態において、部分駆動を行なうことにより、フレームレートが420Hzから630Hzへ高速になった。これにより、変調揺らぎの低減を実現することができ、高画質化を達成できる。また、非表示領域については変調データを入力する必要がないため、変調データを入力する場合に比べて行シフト信号610及び列シフト信号630を短くすることが出来、特別な回路を追加せずにフレームレートの高速化が実現できる。さらに、周期の短い行シフト信号610及び列シフト信号630の数を適宜変更することにより、任意位置において部分駆動を行うことが可能である。

(第1の変更例)

[0051] LCoS型空間光変調器2において、図3で示した回路基板113の代わりに図8の回路基板1113を用いてもよい。回路基板1113において、マルチプレクサ回路202にはスタート位置選択回路222-1, 222-201が設けられている。また、走査回路203には、スタート位置選択回路223-1, 223-150が設けられ、走査回路204には、スタート位置選択回路224-1, 224-150が設けられている。それ以外の構成に関しては回路基板113と同じであるため説明を省略する。

[0052] スタート位置選択回路223-1, 224-1は、それぞれ走査回路203, 204による1段目のレジスタの選択に関するものであり、スタート位置選択回路223-150, 224-150は、それぞれ対応する走査回路203, 204の150段目のレジスタの選択に関するものである。スタート位置選択回路223-1, 224-1または、スタート位置選択回路223-150, 224-150の何れか一方が駆動回路201によって指定されると、走査回路203, 204はそれぞれ対応する1段目、または、150段目のレジスタを選択する。これにより走査回路203, 204は対応する走査線208-1又は208-150の何れか一つを選択する。その後、gclkの立ち上がりごとに選択される走査線が順次1行ずつy方向にシフトする。同様に、スタート位置選択回路222-1, 222-201のいずれかが、駆動回路201により指定されると、マルチプレクサ回路202は、対応する1段目又は11段目のレジスタを選択する。これによりマルチプレクサ回路202は、レジスタに対応したデータ線209-1~209-20、または、209-201~209-220を選択する。その後、dclkの立ち上がりごとに選択されるデータ線が順次20列ずつx方向にシフトする。

[0053] 以下、スタート位置選択回路223-1, 223-150, 224-1, 224-150, 222-1, 222-201を用いた部分駆動の例を図9(A)、9(B)を参照して説明する。この例では、800画素×600画素の変調領域206に対して、320画素×240画素の領域で部分駆動する場合の説明を行う。図6において、表示領域503の幅W503が320画素、長さL503が240画素であり、表示領域503を囲む上下の非表示領域501, 505の長さL501, L505が共に180画素分、左右に位置する非表示領域502, 504の幅W502, 504が共に240画素分であるとする。

[0054] 1フレーム区間は以下の3つの区間に分けられる。

- ・区間2A 1行目から149行目の149行(非表示領域501のうち、スタート位置選択回路223-150, 224-150による選択前の部分)、及び150行目から180行目の31行(非表示領域501のうち、スタート位置選択回路223-150, 224-150による選択後の部分)

- ・区間2B 181行目から420行目の240行(非表示領域502、表示領域503、非表示領域504)

- ・区間2C 421行目から600行目の180行(非表示領域505)

[0055] 区間2Bでは、列選択に関する以下の3つの時間区分2B-1、2B-2、2B-3が240回繰り返される。

- ・区間2B-1 1列目から200列目の200列(非表示領域502のうち、スタート位置選択回路222-201による選択前の部分)、及び201列目から240列目の40列(非表示領域502のうち、スタート位置選択回路222-201による選択後の部分)

- ・区間2B-2 241列目から560列目の320列(表示領域503)

- ・区間2B-3 561列目から800列目の240列(非表示領域504)

[0056] 区間2B-2, 2B-3, 2Cはそれぞれ上記の実施の形態の区間1B-2, 1B-3, 1Cと対応しており、区間2B-2, 2B-3, 2Cは区間1B-2, 1B-3, 1Cと行数、列数が異なる以外は同じである。

[0057] 図9(A)に示すように、区間2Aにおいて、まず、gstpにパルス1614が立ち上がる。また、駆動回路201から走査回路203, 204にそれぞれスタート位置選択回路223-150, 224-150を指定する駆動信号が送出される。パルス1614がHighになっている間にgclkに行シフト信号1610が立ち上がることにより、スタート位置選択回路223-150, 224-150はそれぞれ走査回路203, 204の150段目のレジスタをHighにする。これにより走査回路203, 204は、走査線208-150を選択した状態になる。以降、行シフト信号1610の立ち上がり毎に、選択される走査線208が順次1行づつy方向にシフトする。区間2Aにおいて行シフト信号は31回送出される。即ち、行シフト信号1610が立ち上がる度に、行位置がシフトしていき180行目が選択され181行目が選択された後、タイミング2Bに移行する。行シフト信号1610の周期はT1604である。区間2Bにおいても、行シフト信号1611の立ち上がり毎に、選択される走査

線208が順次1行ずつy方向にシフトする。区間2Bにおいて行シフト信号1611は240回送出される。尚、区間2Bにおける行シフト信号1611の周期はT1605である。周期T1604は周期T1605より小さい。区間2Cではgrstにリセット信号が立ち上がり、走査線208が選択されていない状態になった後、次のフレームへ移行する。

[0058] 図9(B)に示すように、drstのリセット信号1615によって、データ線209が選択されていない状態になる。次に区間2B-1において、駆動回路201がdstpのパルス1616をマルチプレクサ回路202に送出する。また、駆動回路201は、マルチプレクサ回路202にスタート位置選択回路222-201を指定する駆動信号を送出する。パルス1616がHighになっている間にdclkに列シフト信号1630が立ち上がることにより、スタート位置選択回路222-201はマルチプレクサ回路202の11段目のレジスタをHighにする。これによりマルチプレクサ回路202は、データ線209-201~209-220を選択した状態になる。区間2B-1において行シフト信号1630は2回立ち上がり、区間2B-2に移行する。区間2B-2では、列シフト信号1631が16回立ち上がる。尚、区間2B-1における列シフト信号1630の周期T1609は、2B-2における列シフト信号1631の周期T1610より短い。

[0059] 本変更例により320画素×240画素の部分駆動を行った場合、以下に示すようにフレームレートは1540フレーム(Hz)となる。ここで、上記の実施の形態と同様に電荷蓄積時間を80ns、水平ブランキング時間を $0.3\mu\text{s}$ 、垂直ブランキング時間を $300\mu\text{s}$ とした。

[0060] 区間2Aの時間は、行シフト信号1610の周期T1604が上記の実施の形態と同様に最小周期20nsであり、150行目から180行目までの31行分のシフトを行えばよいので、 $20\text{ns} \times 31\text{行} = 0.62\mu\text{s}$ となる。区間2Cの時間は、垂直ブランキング時間であり $300\mu\text{s}$ である。

[0061] 区間2B-1では、201列目から241列目までシフトすればよいので、x方向のシフトは40列分であるが、変調データが20並列で入力されることより列シフト信号1630は2回である。列シフト信号1630の周期T1609は最小での値で20nsである。よって、必要な時間は $2\text{回} \times 20\text{ns} = 40\text{ns}$ である。

[0062] 区間2B-2では、320列に対して、変調データを20列並列して入力するため、列

のシフトは16回となる。電荷蓄積時間を考慮し、列シフト信号1631の周期T1610は80nsであることから、区間2B-2に必要な時間は16回 $\times$ 80ns=1.28 μ sである。

区間2B-3は、水平ブランキング時間であり、0.3 μ sである。

[0063] 1フレームでの時間は区間2A時間+(区間2B-1時間+区間2B-2時間+区間2B-3時間) $\times$ 240=680 μ sとなり、フレームレートは1470Hzとなる。スタート位置選択回路223-150, 224-150, 222-201を用いて部分駆動を行なうことによりフレームレートが全画面表示のフレームレート420Hzから1470Hzへ高速になる。

[0064] 本変更例によれば、少数のスタート位置選択回路222-1, 222-201, 223-1, 223-150, 224-1, 224-150を利用して、部分駆動のフレームレートをさらに高速化できる。これにより、高画質化を実現することができる。

[0065] また、表示領域のスタート位置が、スタート位置選択回路の示す位置より右下側にあれば、スタート位置選択回路を利用した部分駆動を行うことができ、非表示部のシフト時間を上記の実施の形態より短くすることができる。これにより、上記の実施の形態による部分駆動より更にフレームレートを高速化することができ、高画質化を実現できる。

(第2の変更例)

[0066] 回路基板113の代わりに、図10に示す回路基板2113を用いても良い。回路基板2113は、変調領域206を分割して駆動するものである。回路基板2113は、変調領域206が分割変調領域806Aと分割変調領域806Bとに分割され、それぞれの領域に対してマルチプレクサ回路212A、212Bが設けられている。また、入力線217は2本設けられ、それぞれマルチプレクサ回路212A、212Bに接続される。マルチプレクサ回路212Aは、400本のデータ線209-1、...209-400と接続され、マルチプレクサ212Bは残る400本のデータ線209-401、...、209-800と接続されている。尚、分割変調領域806Aと分割変調領域806Bとの境界を境界線804で仮想的に示した。境界線804は、データ線209-400と209-401とに挟まれている。制御装置4の表示領域選択回路42は、表示領域を選択する際、必ず、表示領域が境界線804の少なくとも一部を含むように選択する。即ち、表示領域選択回路42は、データ線209-400の少なくとも一部とデータ線209-401の少なくとも一部とを含む領域

を選択する。

[0067] 駆動回路201は、駆動信号dclk1、dstp1、drst1をマルチプレクサ回路212Aに送出し、駆動信号dclk2、dstp2、drst2をマルチプレクサ回路212Bに送出する。マルチプレクサ回路212Aは、データ線209-400から209-1まで左方向に10本ずつデータ線209の選択をシフトし、マルチプレクサ回路212Bは、データ線209-401から209-800まで右方向10本ずつにデータ線209の選択をシフトする。従って、分割変調領域806Aでは、境界線804の左側のデータ線209-400から左端のデータ線209-1に向かった方向に順に変調データが入力され、分割変調領域806Bでは、境界線804の右側のデータ線209-401から右端のデータ線209-800に向かった方向に順に変調データが入力される。分割変調領域806A、806Bのそれぞれで10並列ずつ変調データを入力し、合計で20並列の変調データの入力を実現している。部分駆動において、前述の非表示領域の短周期走査の必要がなく、スタート位置選択回路も必要ない。

[0068] 本変更例における部分駆動の例について、境界線804に関して表示領域が対称となる対称表示と、境界線804に関して表示領域が非対称となる非対称表示の2つの場合について説明する。まず、対称表示では、制御装置41は、境界線804を含む表示領域503を選択し部分駆動を行う。図11は、変調領域206が分割変調領域806A、806Bに分割された場合の表示領域を概念的に説明した図である。表示領域503は、部分表示領域503Aと部分表示領域503Bとに境界線804で分割される。非表示領域501、502、504、505と表示領域503との位置関係は図6で示した場合と同じである。表示領域503は、上記の実施の形態と同様に、512画素×512画素である。非表示領域501、502、504、505は、上記の実施の形態と同じである。分割表示領域503Aは、145列目から400列目であって、45行目から556行目の256画素×512画素である。分割表示領域503Bは、401列目から656列目であって、45行目から556行目の256画素×512画素である。従って、分割表示領域503A、503Bの幅W503A、W503Bは共に256画素分である。以下ではgclkのパルスを行シフト信号、dclk1、dclk2のパルスを列シフト信号と呼び、grstのパルスをフレームリセット信号、drst1、drst2のパルスを列リセット信号と呼ぶ。

[0069] 図12(A)に示すように、1フレーム区間は以下の3つの時間区分に分けられる。

- ・区間3A 1行目から44行目の44行(非表示領域501)
- ・区間3B 45行目から556行目の512行(非表示領域502、表示領域503、非表示領域504)
- ・区間3C 557行目から600行目の44行(非表示領域505)

[0070] さらに図12(B)に示すように、区間3Bでは以下の2つの時間区分を512回繰り返す。

- ・区間3B-1 400列目から141列目の260列と401列目から660列目の260列の計520列(表示領域503)
- ・区間3B-2 1列目から140列目の140列と、661列目から800列目の140列(非表示領域502, 504)

[0071] 図12(A)は、y方向のシフトに関するタイミングチャートである。y方向のシフトに関しては、上記の実施の形態における図7(A)と同様であり、区間3Aにおいて1行目から44行目までgclkに立ち上がる行シフト信号2610(周期T2604)によって走査線208の選択位置が1行ずつシフトする。区間3Aにおける行シフト信号2610は44回送出される。区間3Bではgclkに行シフト信号2611(周期T2605)が立ち上がる。行シフト信号2611の立ち上がり毎に、選択される走査線208が順次1行ずつy方向にシフトする。区間3Bにおいて行シフト信号2611は512回送出される。この場合も、周期T2604の長さは、周期T2605の長さより短い。区間3Cではgrstにフレームリセット信号2620が立ち上がり、次のフレームへ移行する。

[0072] 図12(B)は、x方向のシフトに関するタイミングチャートである。図12(B)に示す画素列位置は分割変調領域806Aにおいて選択されている10本のデータ線209のうち最も右側のデータ線209を示し、括弧でくくられている値は分割変調領域806Bにおいて選択されている10本のデータ線209のうちもっとも左側のデータ線209の値を示している。

[0073] まず、drst1、drst2のそれぞれに立ち上がるリセット信号2621A、2621Bによって、データ線209が選択されていない状態になる。次に区間3B-1においてdstp1がHighになっている間にdclk1に行シフト信号2631Aが1回立ち上がることにより、デ

ータ線209-400から左側10列が選択される。また、区間3B-1においてdstp2がHighになっている間にdclk2に行シフト信号2631Bが1回立ち上がることにより、データ線209-401から右側10列が選択される。尚、dstp1、dstp2の立ち上がり開始時刻は同時であり、当該開始時刻が区間3B-1の開始時刻である。従って、44行目におけるdstp1、dstp2の立ち上がり開始時刻が区間3Bの開示時刻になる。列シフト信号2631Aによってデータ線209は10列ずつ左にシフトし、新たに10列分のデータ線209が選択される。列シフト信号2631Bによってデータ線209は10列ずつ右にシフトし、新たに10列分のデータ線209が選択される。dclk1、dclk2の26回のシフト信号によって、分割変調領域806Aの1行分の変調データが入力される。区間3B-2ではdrst1、drst2にそれぞれ列リセット信号2621A、2621Bが立ち上がることによって列方向のデータ線が選択されていない状態になる。

[0074] 上記の実施の形態と同様な計算によって、区間3Aに必要な時間は $0.88\mu s$ である。区間3Cに必要な時間は $300\mu s$ である。また、区間3B-1に必要な時間は $2.08\mu s$ であり、区間3B-2に必要な時間は $0.3\mu s$ である。従って、1フレームでの時間は区間3A時間+ (区間3B-1時間+ 区間3B-2時間) $\times 512$ + 区間3C時間 = $1510\mu s$ となり、本変更例におけるフレームレートは670Hzとなる。

[0075] 表示領域を分割変調領域806A、806Bに分割して部分駆動を行なうことによりフレームレートが420Hzから670Hzへ高速になる。このため、液晶の揺らぎが小さくなり、高画質化を実現することができる。また、各分割変調領域806A、806Bは境界線804から両端に向けて、部分駆動されるためにスタート位置選択回路などの特別な回路を必要とせず、単純な構成で高画質化を達成することができる。

[0076] 即ち、上記の変更例2において、走査回路203、204は、走査線シフト信号である行シフト信号2610、2611に基づいて変調領域における所定の走査線シフト開始位置である走査線208-1から走査線208の選択位置を順次シフトし、走査線リセット信号である列リセット信号2620に基づいて走査線208の選択位置を走査線開始位置まで戻す。マルチプレクサ回路212Aは、第1のデータ線シフト信号である列シフト信号2631Aに基づいて、分割変調領域806Aにおける第1のデータ線シフト開始位置であるデータ線209-391~209-400からデータ線209の選択位置を順次シフ

トし、第1のデータ線リセット信号である列リセット信号2621Aに基づいてデータ線209の選択位置を第1のデータ線シフト開始位置まで戻す。マルチプレクサ回路212Bは、第2のデータ線シフト信号である列シフト信号2631Bに基づいて、分割変調領域806Bにおける第2のデータ線シフト開始位置であるデータ線209-401~209-410からデータ線209の選択位置を順次シフトし、第2のデータ線リセット信号である列リセット信号2621Bに基づいてデータ線の選択位置を第2のデータ線シフト開始位置まで戻す。第1のデータ線シフト開始位置(データ線209-391~209-400)は、分割変調領域806A内に位置し、このうちデータ線209-400は境界線804に最も隣接したデータ線209である。第2のデータ線シフト開始位置(データ線209-401~209-410)は分割変調領域806B内に位置し、このうちデータ線209-401は境界線804に最も隣接したデータ線209である。表示領域選択回路42は、変調領域206のうち境界線804を含む表示領域503を選択する。表示領域503は分割変調領域806A、806B内にそれぞれ位置した部分表示領域503A、503Bからなる。表示領域503では、単一の走査線表示開始位置である走査線208-45と、第1のデータ線シフト開始位置(209-391~209-400)と、第2のデータ線シフト開始位置(209-401~209-410)とが表示開始位置である。表示領域503では、単一の走査線表示終了位置208-556と、部分表示領域503A内に位置した第1のデータ線表示終了位置であるデータ線209-141~209-150と、第2の分割表示領域内に位置した第2のデータ線表示終了位置209-651~660とが表示終了位置である。駆動回路201は、走査線208の選択位置が走査線シフト開始位置から走査線表示開始位置を経て走査線表示終了位置に達するまで、順次行シフト信号2610、2611を生成している。駆動回路201は、分割変調領域806Aにおいて、データ線の選択位置が第1のデータ線シフト開始位置から第1のデータ線表示終了位置に達するまで順次列シフト信号2631Aを生成し、データ線の選択位置が第1のデータ線表示終了位置に達すると列シフト信号2631Aの生成を停止して列リセット信号2621Aを生成してデータ線の選択位置を第1のデータ線シフト開始位置まで戻している。また、駆動回路201は、分割変調領域806Bにおいて、データ線の選択位置が第2のデータ線シフト開始位置から第2のデータ線表示終了位置に達するまで順次列シフト

信号2631Bを生成し、データ線の選択位置が第2のデータ線表示終了位置に達すると第2のデータ線シフト信号の生成を停止して列リセット信号2621Bを生成してデータ線の選択位置を第2のデータ線シフト開始位置まで戻している。駆動回路201は、走査線208の選択位置が走査線表示終了位置に達し、分割変調領域806Aにおけるデータ線209の選択位置が第1のデータ線表示終了位置に達し、かつ、分割変調領域806Bにおけるデータ線の選択位置が第2のデータ線表示終了位置に達すると、行シフト信号2611の生成を停止してフレームリセット信号2620を生成して走査線208の選択位置を走査線シフト開始位置まで戻している。駆動回路201は、走査線208の選択位置が走査線シフト開始位置から走査線表示開始位置に達するまでに生成する行シフト信号2610の周期T2604を、走査線208の選択位置が走査線表示開始位置から走査線表示終了位置に達するまでに生成する行シフト信号2611の周期T2605より短く設定している。尚、45行目から556行目で、145列目から400列目の領域が第1の分割表示領域、45行目から556行目で、401列目から656列目の領域が第2の分割表示領域として機能する。

[0077] 次に非対称表示の部分駆動に関して説明を行なう。この例では、表示領域が、上述の対称表示の表示領域を左に64画素ずらしたものになっている。即ち、図11において、非表示領域501、505は上記の実施の形態と同じであり、非表示領域502の幅W502が80画素分、非表示領域504の幅W504が208画素分となる。分割表示領域503Aは、81列目から400列目であって、45行目から556行目の320画素×512画素である。分割表示領域503Bは、401列目から592列目であって、45行目から556行目の192画素×512画素である。従って、幅W503Aは320画素分、幅W503Bは192画素分である。

[0078] 1フレーム区間は、対称表示と同じで以下の3つの時間区分に分けられる。

- ・区間3A 1行目から44行目の44行(非表示領域501)
- ・区間3B 45行目から556行目の512行(非表示領域502、表示領域503、非表示領域504)
- ・区間3C 557行目から600行目の44行(非表示領域505)

[0079] ここで、区間3Bでは、対称表示と異なり以下のように2つの時間区分に分けられる。

- ・区間3B' -1 400列目から81列目まで320列と401列目から600列目まで200列の計520列(表示領域503)

- ・区間3B' -2 1列目から80列目の80列と、601列目から800列目の200列(非表示領域502, 504)

[0080] y方向のタイミングチャートは図12(A)で示したチャートと同じである。x方向に関するタイミングチャートを図13(A)、13(B)に示した。図13(A)と図13(B)は時間的に連続しており、図13(A)の右端が図13(B)の左端に続いている。区間3B' -1において、dclk1に立ち上がる列シフト信号2631Aによって400列目から81列目まで境界線804から左端へのシフトが行われ、dclk2に立ち上がる列シフト信号2631Bによって401列目から600列目まで境界線804から右端へのシフトが行われる。分割変調領域806Bへの変調データの書き込みは、dclk2に列シフト信号2631Bが20回繰り返し立ち上がることによって行なわれる。列シフト信号2631Bが20回繰り返された後に、drst2にリセット信号2621Aが立ち上がる。一方、分割変調領域806Aへの変調データの書き込みは、dclk1に列シフト信号2631Bが32回立ち上がることによって行なわれる。区間3B' -2において、drst1にリセット信号2621Bが立ち上がる。

[0081] フレームレートの計算において、区間3B' -1にかかる時間以外は、対称表示の場合と同じである。区間3B' -1では、dclk1に立ち上がる列シフト信号2631Aの数が32回であり、周期は電荷蓄積時間80nsであることから、必要な時間は32回×80ns=2.56 μ sとなる。これより、1フレームでの時間は1760 μ sとなり、フレームレートは570Hzとなる。

[0082] 以上のように、分割変調領域806A, 806Bに関して部分駆動を行なうことにより、非対称表示においても高いフレームレートが実現できる。さらに、境界線804を挟み、境界線804に最も隣接する2つの画素215に同時に変調データが入力されるため、境界線804付近の表示異常を防ぐことができる。

[0083] 尚、非対称表示において、データ線209-391~209-400が第1のデータ線シフト開始位置および表示開始位置、データ線209-401~209-410が第2のデータ線シフト開始位置および表示開始位置、走査線208-1が走査線シフト開始位置、走査線208-45が走査線表示開始位置、データ線209-81~209-90が第1の

データ線表示終了位置、データ線209-591~209-600が第2のデータ線表示終了位置、走査線208-556が走査線表示終了位置、としてそれぞれ機能する。45行目から556行目で、81列目から400列目の領域が第1の分割表示領域、45行目から556行目で、401列目から592列目の領域が第2の分割表示領域として機能する。

(第3の変更例)

[0084] 図14に示すように、回路基板2113の代わりに回路基板3113を用いてもよい。回路基板3113は、スタート位置選択回路223-1, 223-150が走査回路203に設けられ、スタート位置選択回路224-1, 224-150が走査回路204に設けられた以外は、第2の変更例の回路基板2113と同じである。

[0085] スタート位置選択回路223-1, 223-150, 224-1, 224-150によれば、第1の変更例と同様に、スタート位置選択回路223-1, 224-1または、スタート位置選択回路223-150, 224-150の何れか一方が駆動回路201によって指定されると、走査回路203, 204は、指定されたスタート位置選択回路が選択する位置から走査線208のシフトを始める。尚、この例でも、制御装置4の表示領域選択回路42は、表示領域として、境界線804の少なくとも一部を含むように選択する。即ち、表示領域選択回路42は、データ線209-400の少なくとも一部と、データ線209-401の少なくとも一部を含む表示領域を選択する。

[0086] 対称表示の例として、第1の変更例と同様な、表示領域503が320画素×240画素の場合を表示例として示す。即ち、図11において、分割表示領域503Aは、241列目から400列目であって、181行目から420行目の160画素×240画素である。1フレーム区分は以下の3つに分けられる。従って、幅W503A, W503Bは共に160画素分である。

- ・区間4A 1行目から149行目までの149行(非表示領域501のうちスタート位置選択回路223-150, 224-150選択前の部分)及び150行目から180行目の31行(非表示領域501のうちスタート位置選択回路223-150, 224-150選択後の部分)

- ・区間4B 181行目から420行目の240行(非表示領域502、表示領域503、非表

示領域504)

- ・区間4C 421行目から600行目の180行(非表示領域505)

[0087] 区間4Bでは、以下の2つの時間区分が240回繰り返される。

- ・区間4B-1 400列目から241列目までの160列と、401列目から560列目までの160列の計320列(表示領域503)

- ・区間4B-2 1列目から240列目の240列(非表示領域502)と561列目から800列目の240列(非表示領域504)

[0088] 図15(A)に示すように、y方向のシフトは、図9(A)に示した第1の変更例と同様であり、区間4A, 4B, 4Cが区間2A, 2B, 2Cに対応する。また、x方向のシフトは図15(B)に示されるように、図12(B)で示した第2の変更例における対称表示の場合と同じである。但し、図12(B)では、行シフト信号2631の数は26回であったが、本変更例では行シフト信号2631の数は16回である。

[0089] 区間4Cに必要な時間は $300\ \mu\text{s}$ である。区間4Aに必要な時間は $0.62\ \mu\text{s}$ である。区間4B-1に必要な時間は $1.28\ \mu\text{s}$ である。区間4B-2に必要な時間は $0.3\ \mu\text{s}$ である。以上より本変更例における対称表示のフレームレートは1500Hzとなる。

[0090] 対称表示において、データ線209-391~209-400が第1のデータ線シフト開始位置および表示開始位置、データ線209-401~209-410が第2のデータ線シフト開始位置および表示開始位置、走査線208-150が走査線シフト開始位置、走査線208-181が走査線表示開始位置、データ線209-241~209-250が第1のデータ線表示終了位置、データ線209-551~560が第2のデータ線表示終了位置、走査線208-420が走査線表示終了位置、としてそれぞれ機能する。181行目から420行目で、241列目から400列目の領域が第1の分割表示領域、181行目から420行目で、401列目から560列目の領域が第2の分割表示領域として機能する。

[0091] 非対称表示の例として、表示領域が、上述の320画素×240画素の対称表示の表示領域を60画素左にシフトした表示を例にして説明する。分割表示領域503Aは、181列目から400列目であって、181行目から420行目の220画素×240画素である。分割表示領域503Bは、401列目から500列目であって、181行目から420行目の

100画素×240画素である。この場合、図5において幅W502が180画素、幅W504が300画素になる。幅W503Aは220画素分であり、幅W503Bは100画素分である。

[0092] 1フレーム区間は対称表示と同じで、図15(A)と同様に、区間4A, 4B, 4Cに分類できる。ただし、フレーム区間4Bでは、4B-1、4B-2の代わりに以下の2つの区分が240回くり返される。

- ・区間4B'-1 400列目から181列目までの220列と401列目から500列目までの100列の計320列(表示領域503)

- ・区間4B'-2 1列目から180列目までの180列(非表示領域502)及び501列目から800列目までの300列(非表示領域504)

[0093] 図16(A)、16(B)は、x方向のタイミングチャートを示した図である。図16(A)の右端が図16(B)の左端と時間的に連続している。x方向のタイミングチャートは、第2の変更例による非対称表示(図13(A)、図13(B))と同様にマルチプレクサ回路212Aとマルチプレクサ回路212Bのリセットタイミングが異なる。即ち、区間4B'-1では、マルチプレクサ回路212Aの列シフト信号2631Aが22回立ち上がりデータ線209-181~209-190が選択された後、列リセット信号2121Aが立ち上がる。また、マルチプレクサ回路212Bの列シフト信号2631Aが10回立ち上がりデータ線209-491~209-500が選択された後、列リセット信号2621Aが立ち上がる。マルチプレクサ回路212Bにリセットがかかった後、マルチプレクサ回路222Aがリセットされるまで(列リセット信号2121Aが立ち上がるまで)、マルチプレクサ回路222Bは待機状態となる。

[0094] フレームレートの計算に関してタイミング4B'-1以外は対称表示の場合と全く同じである。タイミング4B'-1では、列シフト信号2631Aの数が22回であり、列シフト信号2631Aの周期は電荷蓄積時間80nsであることから、必要な時間は22回×80ns=1.76μsとなる。従って、1フレームでの時間は790μsとなり、フレームレートは1270Hzとなる。全画面表示の420Hzに比べて1270Hzと高速となり、高画質化を実現できる。

[0095] 尚、非対称表示において、データ線209-391~209-400が第1のデータ線シ

フト開始位置および表示開始位置、データ線209-401~209-410が第2のデータ線シフト開始位置および表示開始位置、走査線208-150が走査線シフト開始位置、走査線208-181が走査線表示開始位置、データ線209-181~209-190が第1のデータ線表示終了位置、データ線209-491~209-500が第2のデータ線表示終了位置、走査線208-420が走査線表示終了位置、としてそれぞれ機能する。181行目から420行目で、181列目から400列目の領域が第1の分割表示領域、181行目から420行目で、401列目から500列目の領域が第2の分割表示領域として機能する。

[0096] 以上により、変調領域206を領域806A, 806Bに分割し、スタート位置選択回路223-1, 223-150, 224-1, 224-150を用いて、部分駆動を行なうことにより、対称表示を行う場合も非対称表示を行う場合も高いフレームレートによる位相変調が実現できる。

[0097] 本発明によるLCoS型空間光変調器2は上述した実施の形態に限定されず、特許請求の範囲に記載した範囲で種々の変形や改良が可能である。例えば、走査回路203, 204をそれぞれ複数に分割し、変調領域206を、列方向だけでなく、行方向に関して分割してもよい。さらに、行方向、列方向の分割方法は、2つに限定されず3つ以上の分割であってもよい。その場合、境界線に最も隣接する2つの画素には同時に変調データを入力すればよく、例えば、1つの境界線では、1フレームの開始直後に境界線を挟み境界線に最も隣接する2つの画素に同時に変調データを入力し、別の境界線では、当該境界線を挟む2つの領域の1行のデータ入力の終了直前、あるいは、1フレームの終了直前に境界線を挟み境界線に最も隣接する2つの画素に同時に変調データを入力するようにしてもよい。

[0098] また、画素215はアクティブマトリクス回路であったが、単純マトリクス回路を用いても良い。上記の実施の形態では、制御装置4において、表示領域選択回路42は中央処理装置41と別体で設けられていたが、中央処理装置41が表示領域選択回路42を備えていてもよい。また、部分駆動における表示領域の選択は制御装置4の表示領域選択回路42が行ったが、駆動装置3の処理装置31が行ってもよい。その場合も駆動装置3に予め部分駆動に関する表示領域の設定情報が登録されており、部分

駆動を行う際にその情報に基づいて、駆動信号を生成すればよい。また、図10, 14の点線で示されるように、駆動回路201に表示領域選択回路42が設けられ、かかる表示領域選択回路42が部分駆動における表示領域の選択を行ってもよい。その場合、駆動装置201に予め部分駆動に関する表示領域の設定情報が登録されており、表示領域選択回路42は、部分駆動を行う際にその情報に基づいて、部分駆動を実現する駆動信号(gclk、gstp、grst、dclk、dstp、drst、dclk1、dstp1、drst1、dclk2、dstp2、drst2)を生成すればよい。

[0099] また、上記の実施の形態においては、表示領域を上下方向において変調領域の中央に設定しているが、より高いフレームレートを得るために部分表示領域を変調領域の上部に設定しても良い。具体的には、図6において、非表示領域501の長さL501が、非表示領域505の長さL505より小さい値となるように表示領域503を設定する。表示領域をこのように設定することにより、シフト開始位置から表示開始位置までのシフト時間を短縮することができる。さらにこのとき、表示開始位置を1行目の走査線、または、スタート位置選択回路が選択する走査線に設定しても良い。表示開始位置をこのように設定することにより、シフト開始位置から表示開始位置までのシフト時間を省略することができる。

[0100] 回路基板113, 1113, 2113, 3113において、データ線209と走査線208とは直交していたが、斜めに交差していてもよい。

[0101] 回路基板113, 1113, 2113, 3113において、データ線209、走査線208を用いずに画素を順次選択するようにしてもよい。

産業上の利用可能性

[0102] 本発明のLCoS型空間光変調器は、レーザー加工、光ピンセット、適応光学、各種撮像光学系、光通信、非球面レンズ検査、短パルスレーザーのパルス波形制御、光メモリ等に用いるのに適している。

請求の範囲

- [1] 2次元状に配列されて変調領域(206)を規定する複数の画素電極(112)と、
シフト信号とリセット信号とを生成する信号生成回路(201)と、
前記シフト信号と前記リセット信号とに基づき画素電極を選択し、選択した画素にデータ信号を入力するための画素選択回路(203, 204, 212A, 212B)と、
前記変調領域のうち所望の表示領域(500, 503)を選択する表示領域選択回路(42)とを備え、
前記変調領域は少なくとも1つの境界線(804)を介して複数の分割変調領域(806A, 806B)に分割されており、
前記表示領域選択回路は、前記変調領域のうち前記少なくとも1つの境界線の少なくとも一部を含む表示領域(503)を選択し、前記表示領域は前記境界線の両側に位置する2つの分割変調領域内に位置した2つの分割表示領域を含み、各分割表示領域は対応する表示開始位置と対応する表示終了位置とを有し、
前記画素選択回路は、前記複数の分割変調領域のそれぞれに対して、前記シフト信号に基づいて画素電極の選択位置を所定のシフト開始位置から順次シフトし、前記リセット信号に基づいて画素電極の選択位置を前記所定のシフト開始位置まで戻し、
前記信号生成回路は、前記少なくとも2つの分割表示領域に対応する少なくとも2つの分割変調領域のそれぞれにおいて、画素電極の選択位置が対応するシフト開始位置から対応する表示開始位置を経て対応する表示終了位置に達するまで、順次前記シフト信号を生成し、画素電極の選択位置が前記表示終了位置に達すると前記シフト信号の生成を停止して前記リセット信号を生成して画素電極の選択位置を前記シフト開始位置まで戻し、
前記信号生成回路は、画素電極の選択位置が前記シフト開始位置から前記表示開始位置に達するまでに生成する前記シフト信号の周期を、画素電極の選択位置が前記表示開始位置から前記表示終了位置に達するまでに生成する前記シフト信号の周期より短く設定していることを特徴とするLCoS型空間光変調器(2)。
- [2] 前記画素選択回路は、前記隣り合う2つの分割変調領域のそれぞれにおけるシフト

開始位置を、前記隣り合う2つの分割変調領域の境界線に最も隣接した画素電極の選択位置に設定していることを特徴とする、請求項1に記載のLCoS型空間光変調器。

- [3] 前記所定のシフト開始位置とは異なる少なくとも1つのシフト開始位置を示す少なくとも1つのスタート位置選択回路(223-1, 223-150, 224-1, 224-150)をさらに備え、

前記信号生成回路が前記スタート位置選択回路を指定した場合には、前記画素選択回路は前記スタート位置選択回路が指定するシフト開始位置から画素の選択位置のシフトを開始することを特徴とする請求項1または2に記載のLCoS型空間光変調器。

- [4] 互いに交差する複数のデータ線(209)と複数の走査線(208)とを更に備え、各画素電極は、対応する1つのデータ線と対応する1つの走査線とに接続されており、

前記変調領域は1つの境界線(804)を介して第1及び第2の分割変調領域(806A, 806B)に分割されており、前記1つの境界線は前記データ線に平行に延びており、

前記信号生成回路は、第1及び第2のデータ線シフト信号(dclk1, dclk2)と走査線シフト信号(gclk)と第1及び第2のデータ線リセット信号(drst1, drst2)と走査線リセット信号(grst)とを生成し、

前記画素選択回路は、走査線を選択する走査線選択回路(203)と、第1の分割変調領域内でデータ線を選択し選択したデータ線にデータを入力する第1のデータ線選択回路(212A)と、第2の分割変調領域内でデータ線を選択し選択したデータ線にデータを入力する第2のデータ線選択回路(212B)とを有し、

前記走査線選択回路は、前記走査線シフト信号に基づいて前記変調領域における所定の走査線シフト開始位置(208-1; 208-150)から走査線の選択位置を順次シフトし、前記走査線リセット信号に基づいて走査線の選択位置を前記走査線シフト開始位置まで戻し、

前記第1のデータ線選択回路は、前記第1のデータ線シフト信号に基づいて、前記第1の変調領域における第1のデータ線シフト開始位置(209-391~209-400)

からデータ線の選択位置を順次シフトし、前記第1のデータ線リセット信号に基づいてデータ線の選択位置を前記データ線シフト開始位置まで戻し、

前記第2のデータ線選択回路は、前記第2のデータ線シフト信号に基づいて、前記第2の変調領域における第2のデータ線シフト開始位置(209-401~209-410)からデータ線の選択位置を順次シフトし、前記第2のデータ線リセット信号に基づいてデータ線の選択位置を前記データ線シフト開始位置まで戻し、

前記第1のデータ線シフト開始位置は前記第1の変調領域内に位置し前記1つの境界線に最も隣接したデータ線の選択位置であり、前記第2のデータ線シフト開始位置は前記第2の変調領域内に位置し前記境界線に最も隣接したデータ線の選択位置であり、

前記表示領域選択回路は、前記変調領域のうち前記1つの境界線の少なくとも一部を含む表示領域(500, 503)を選択し、前記表示領域は前記第1及び第2の分割変調領域内にそれぞれ位置した第1及び第2の分割表示領域からなり、

前記表示領域は、表示開始位置として、単一の走査線表示開始位置(208-45; 208-181)と、前記第1のデータ線シフト開始位置と、前記第2のデータ線シフト開始位置とを有し、

前記表示領域は、表示終了位置として、単一の走査線表示終了位置(208-556; 208-420)と、前記第1の分割表示領域内に位置した第1のデータ線表示終了位置(209-141~209-150; 209-81~209-90; 209-241~209-250)と、前記第2の分割表示領域内に位置した第2のデータ線表示終了位置(209-651~660; 209-591~209-600; 209-551~560)とを有し、

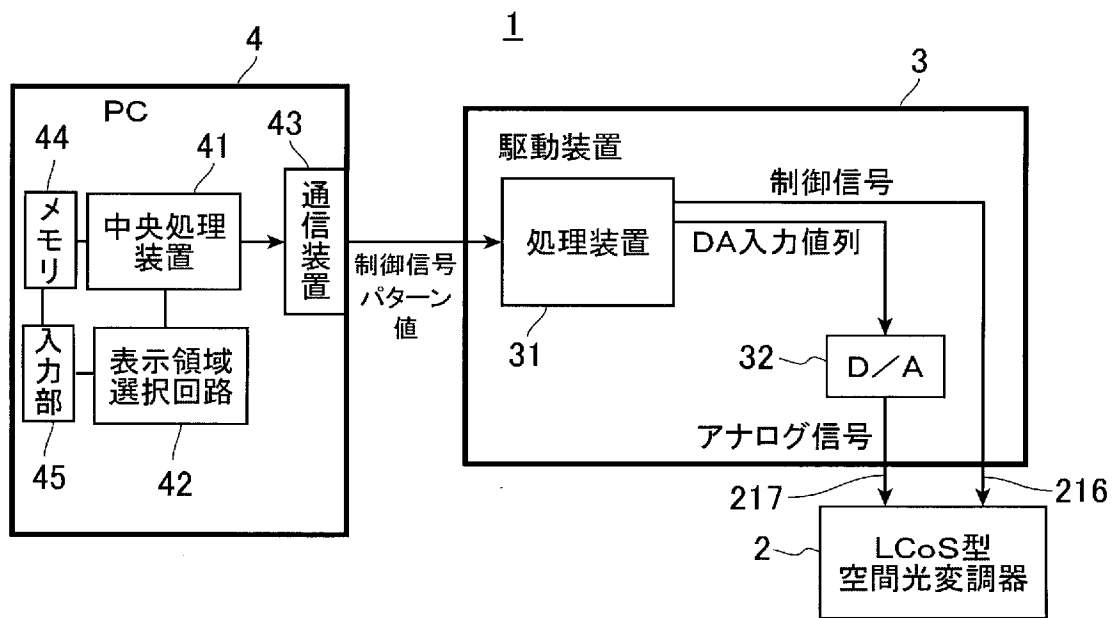
前記信号生成回路は、走査線の選択位置が前記走査線シフト開始位置から前記走査線表示開始位置を経て前記走査線表示終了位置に達するまで、順次前記走査線シフト信号を生成し、前記第1の分割変調領域において、データ線の選択位置が前記第1のデータ線シフト開始位置から前記第1のデータ線表示終了位置に達するまで順次前記第1のデータ線シフト信号を生成し、データ線の選択位置が前記第1のデータ線表示終了位置に達すると第1のデータ線シフト信号の生成を停止して前記第1のデータ線リセット信号を生成してデータ線の選択位置を前記第1のデータ線

シフト開始位置まで戻し、前記第2の分割変調領域において、データ線の選択位置が前記第2のデータ線シフト開始位置から前記第2のデータ線表示終了位置に達するまで順次前記第2のデータ線シフト信号を生成し、データ線の選択位置が前記第2のデータ線表示終了位置に達すると前記第2のデータ線シフト信号の生成を停止して前記第2のデータ線リセット信号を生成してデータ線の選択位置を前記第2のデータ線シフト開始位置まで戻し、走査線の選択位置が前記走査線表示終了位置に達し、前記第1の分割変調領域におけるデータ線の選択位置が前記第1のデータ線表示終了位置に達し、かつ、前記第2の分割変調領域におけるデータ線の選択位置が前記第2のデータ線表示終了位置に達すると、前記走査線シフト信号の生成を停止して前記走査線リセット信号を生成して走査線の選択位置を前記走査線シフト開始位置まで戻し、

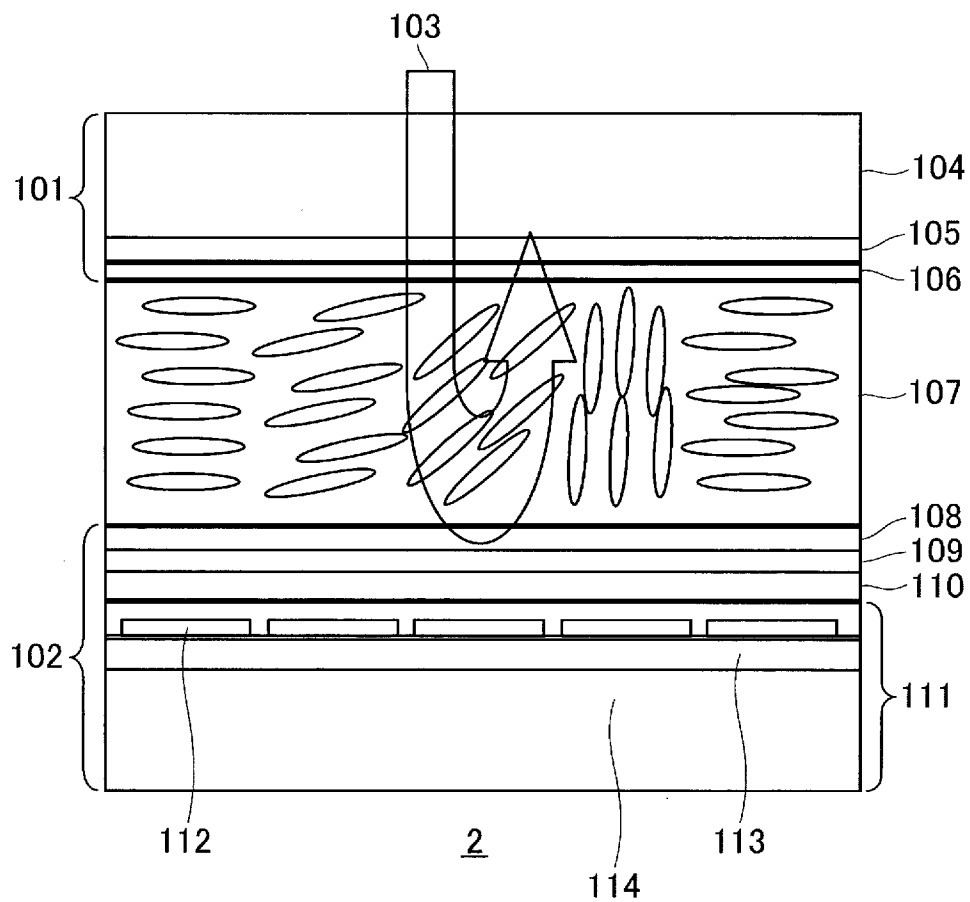
前記信号生成回路は、走査線の選択位置が前記走査線シフト開始位置から前記走査線表示開始位置に達するまでに生成する前記走査線シフト信号の周期を、走査線の選択位置が前記走査線表示開始位置から前記走査線表示終了位置に達するまでに生成する前記走査線シフト信号の周期より短く設定していることを特徴とする、請求項1または2に記載のLCoS型空間光変調器。

- [5] 前記走査線選択回路は、前記走査線シフト開始位置とは異なる走査線シフト開始位置を示すスタート位置選択回路(223-1, 223-150)を備え、前記信号生成回路が前記スタート位置選択回路を指定した場合には、前記走査線選択回路は前記スタート位置選択回路が指定する走査線シフト開始位置から走査線の選択位置のシフトを開始することを特徴とする請求項4に記載のLCoS型空間光変調器。

[図1]

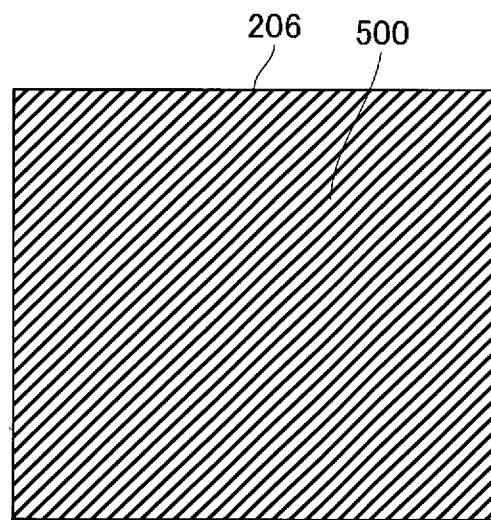


[図2]

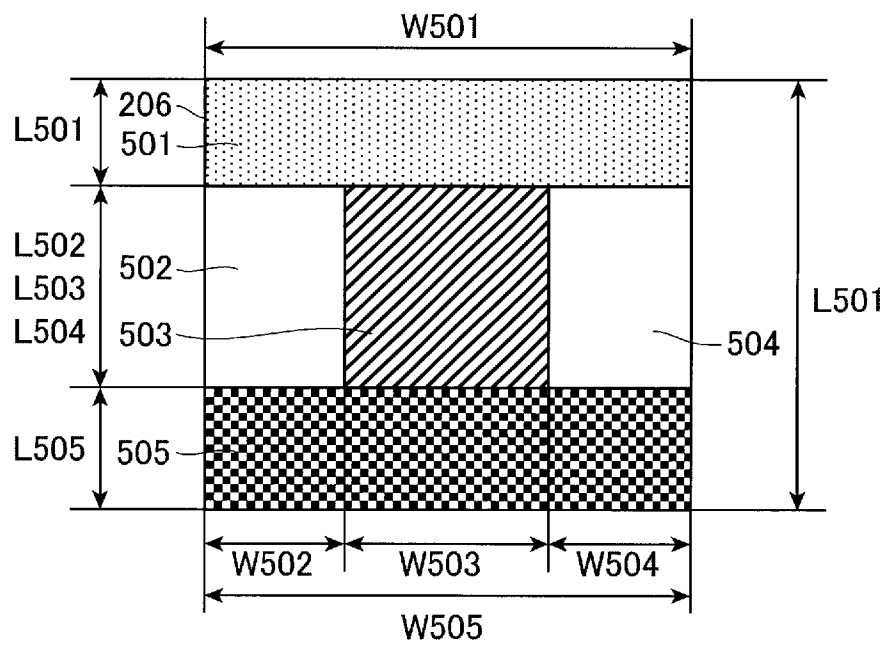


[illegible]

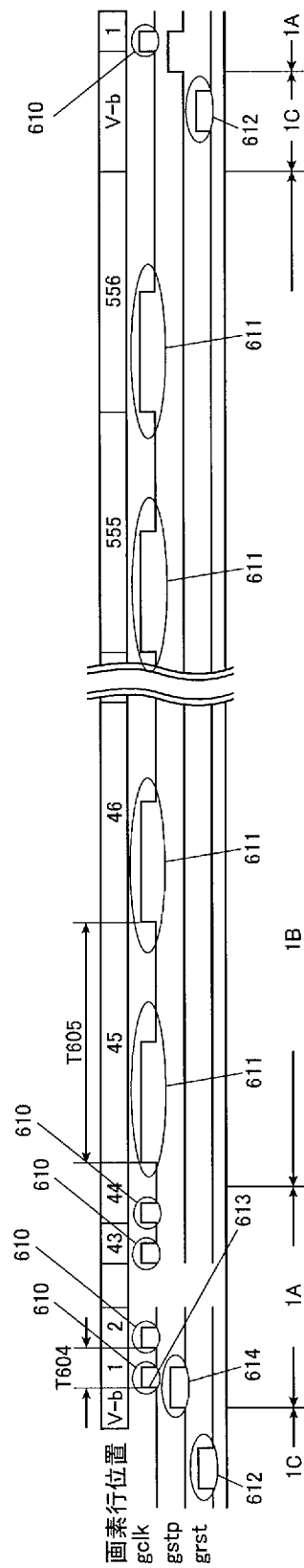
[図5]



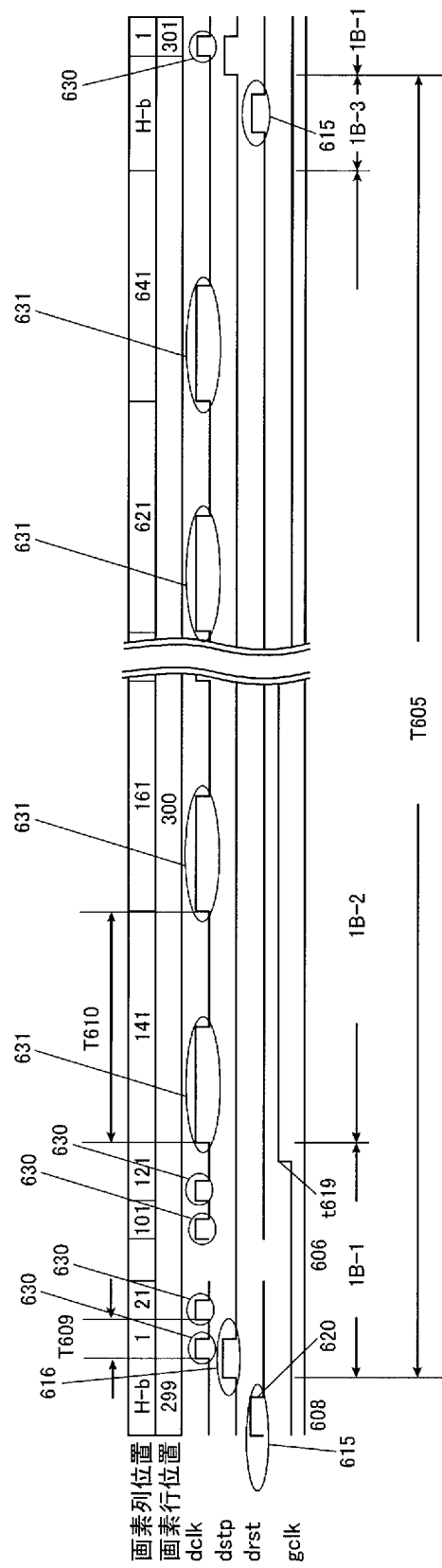
[図6]

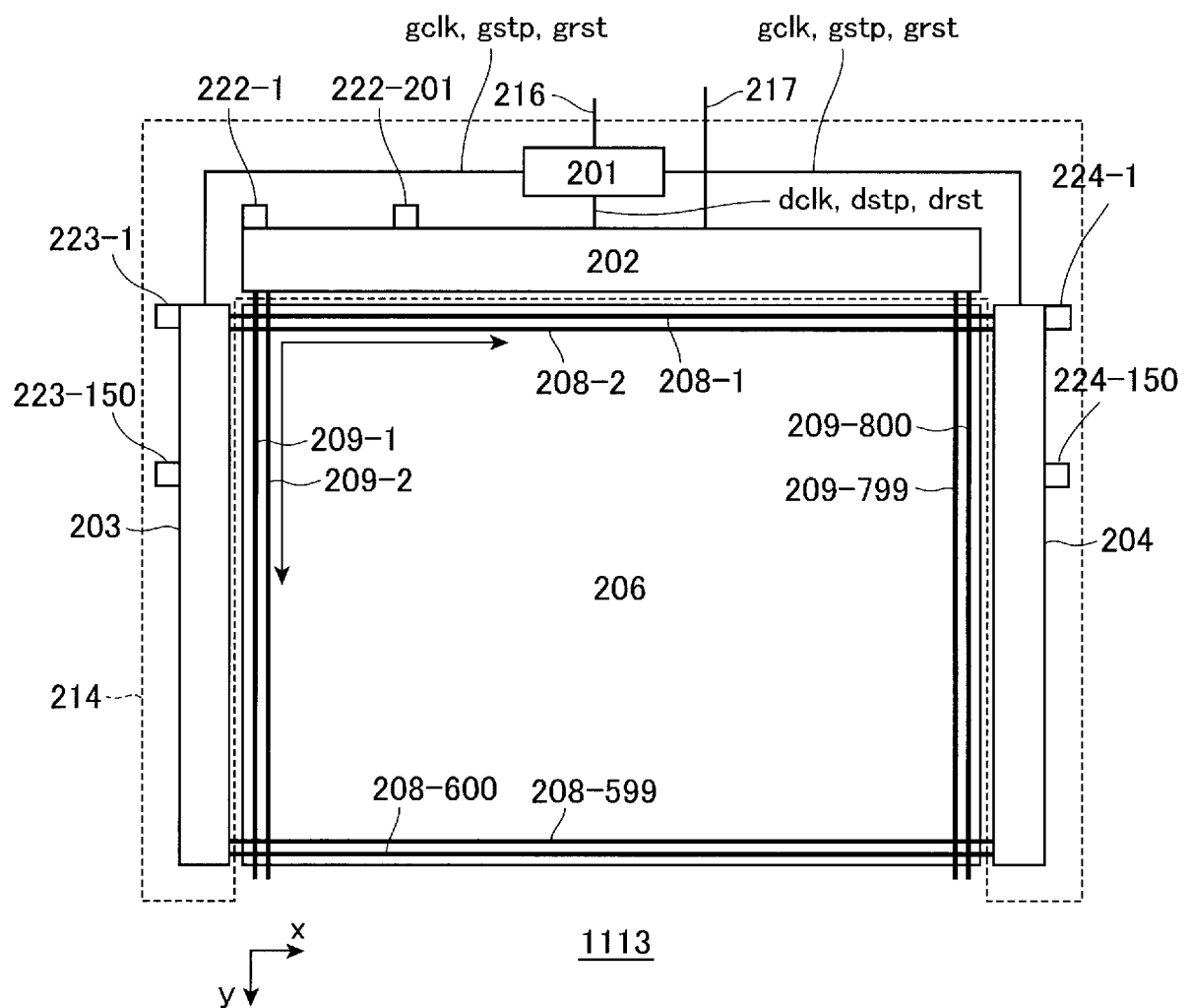


[図7(A)]

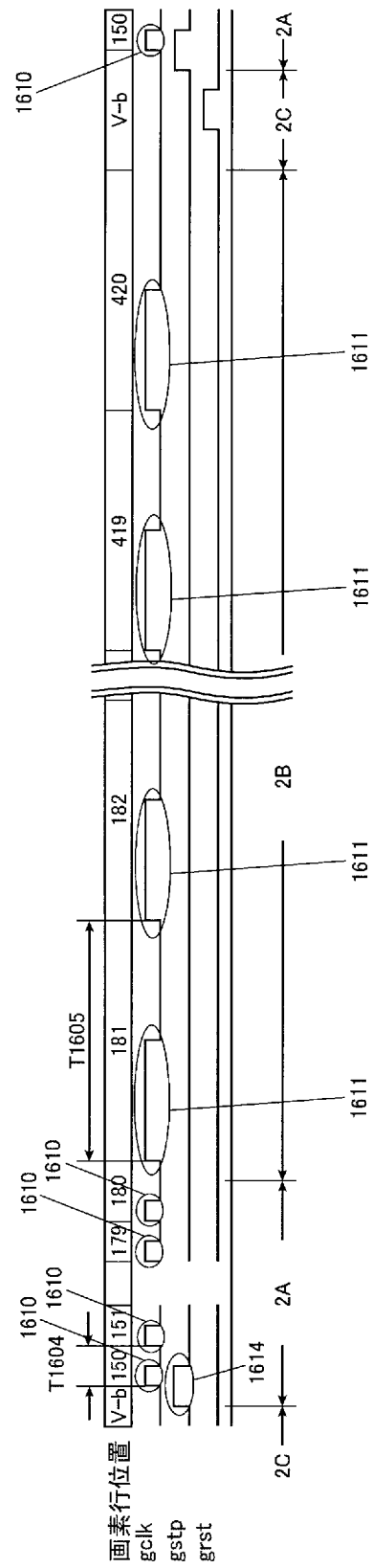


[図7(B)]

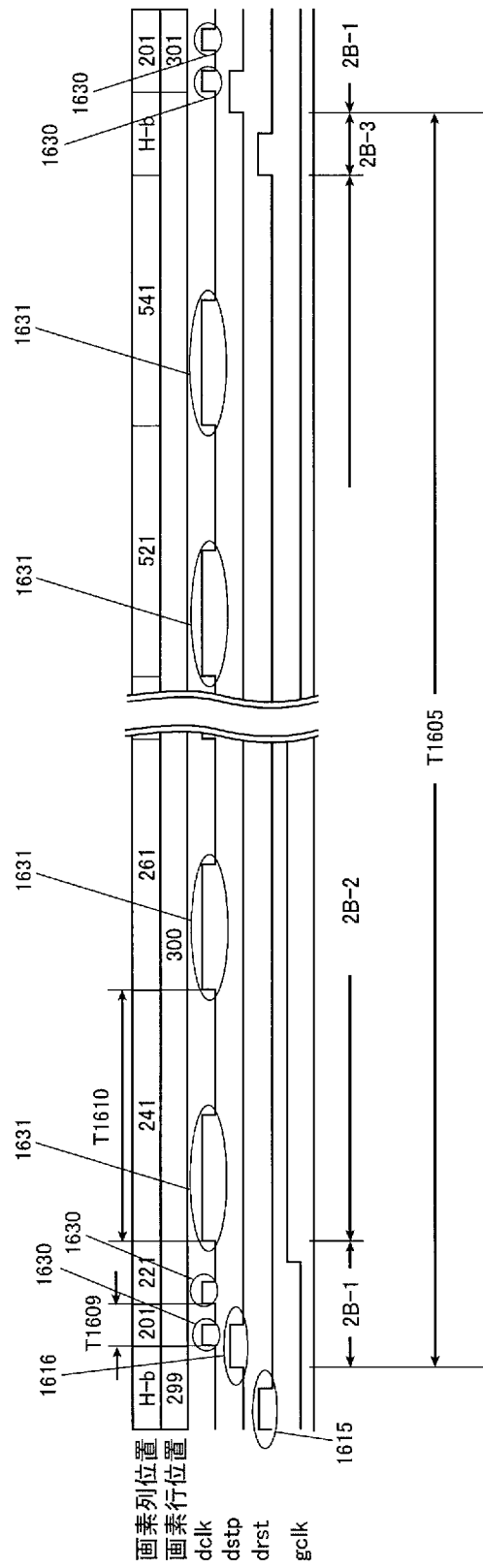




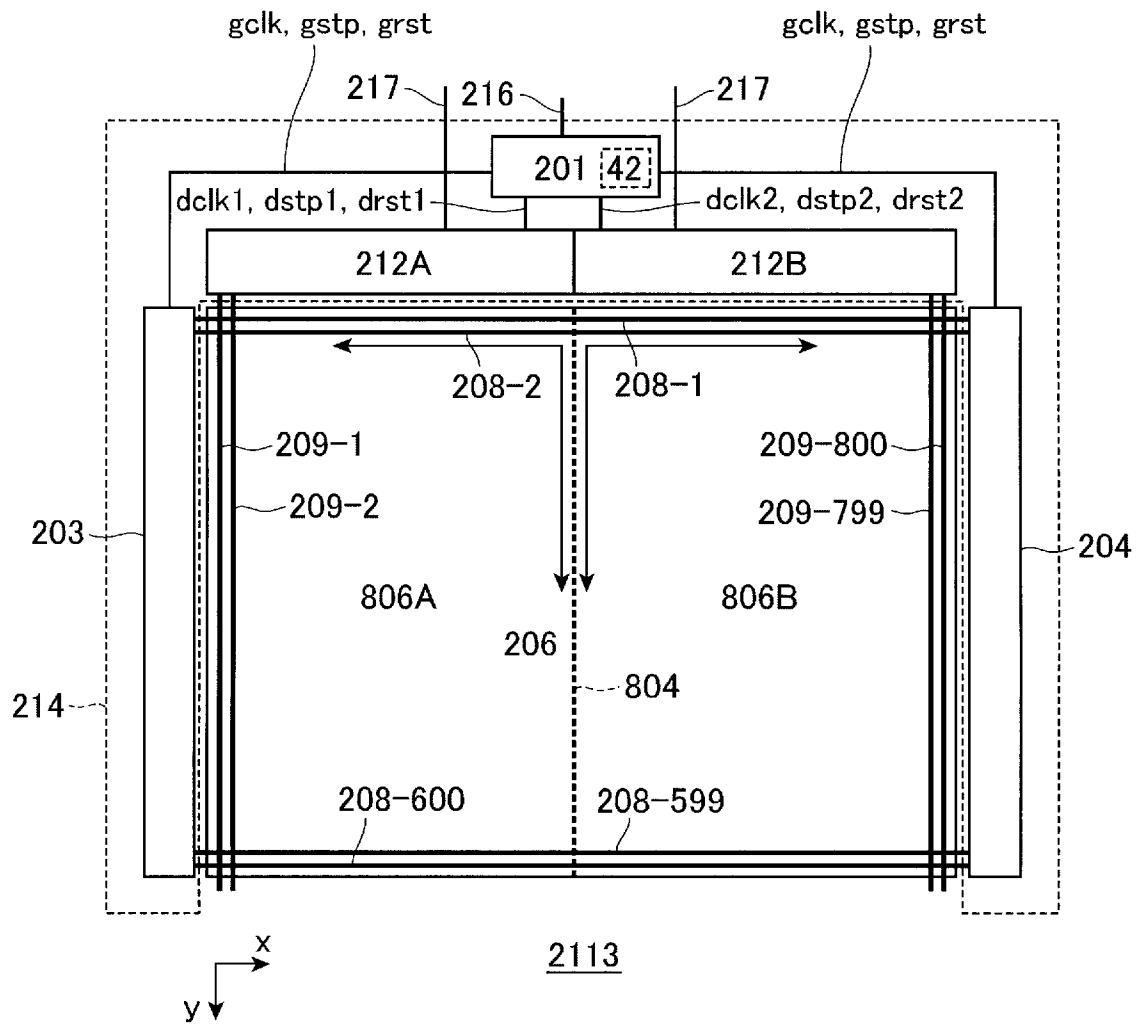
[図9(A)]



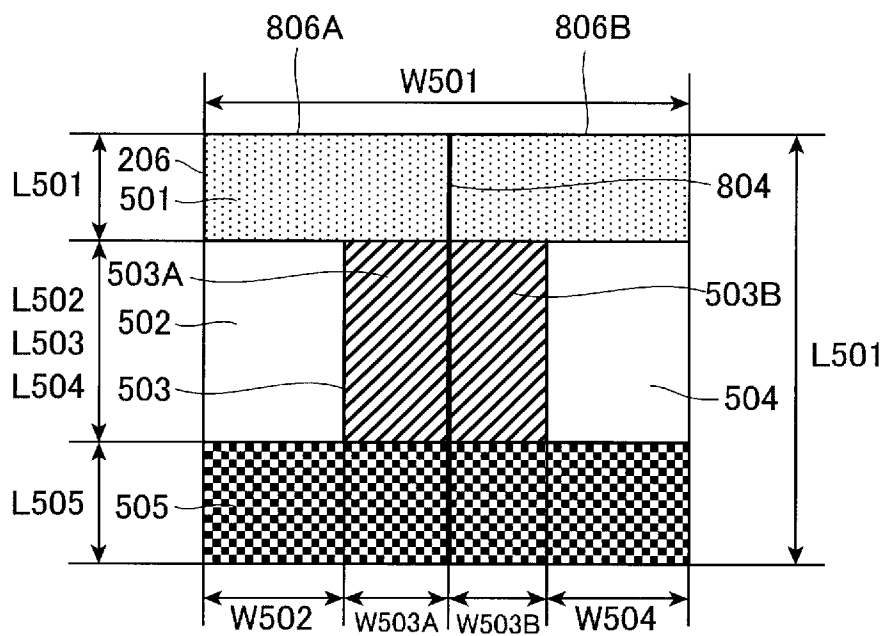
[図9(B)]



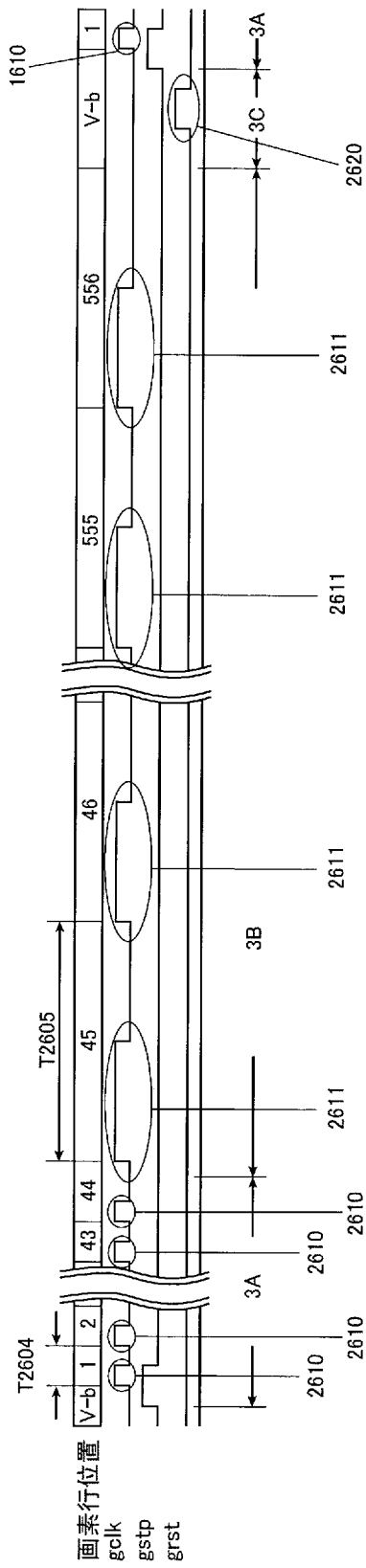
[図10]



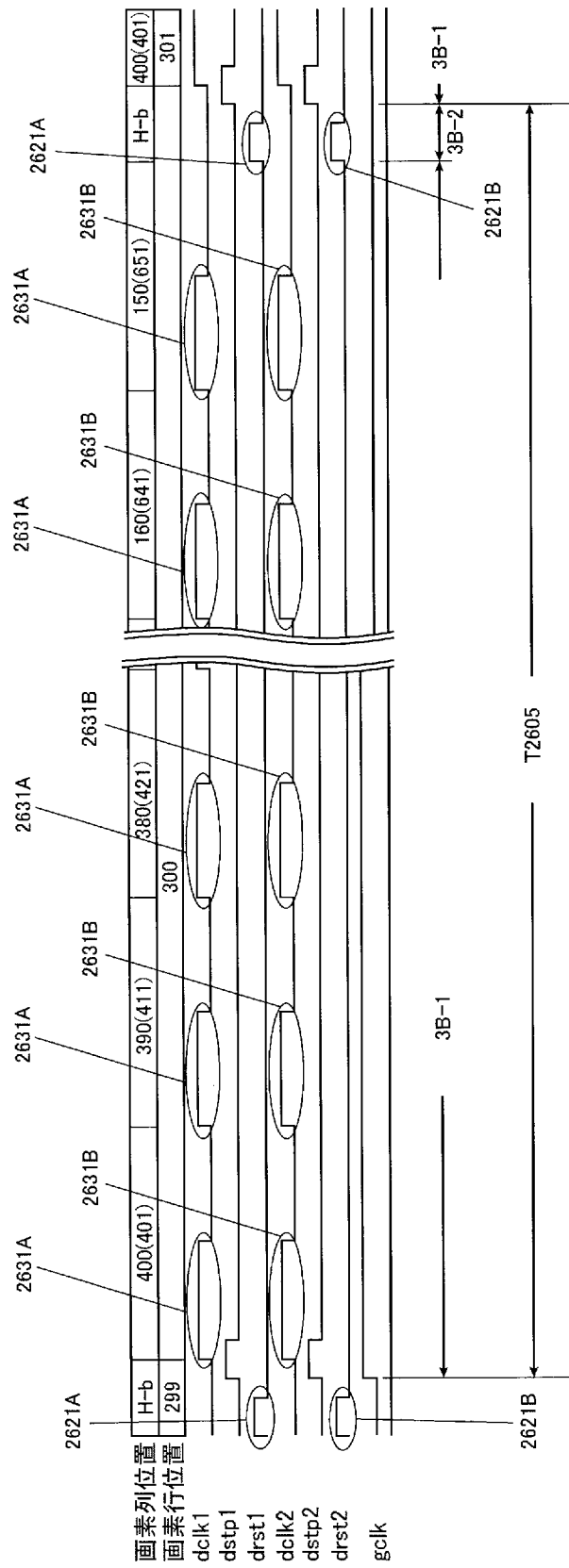
[図11]



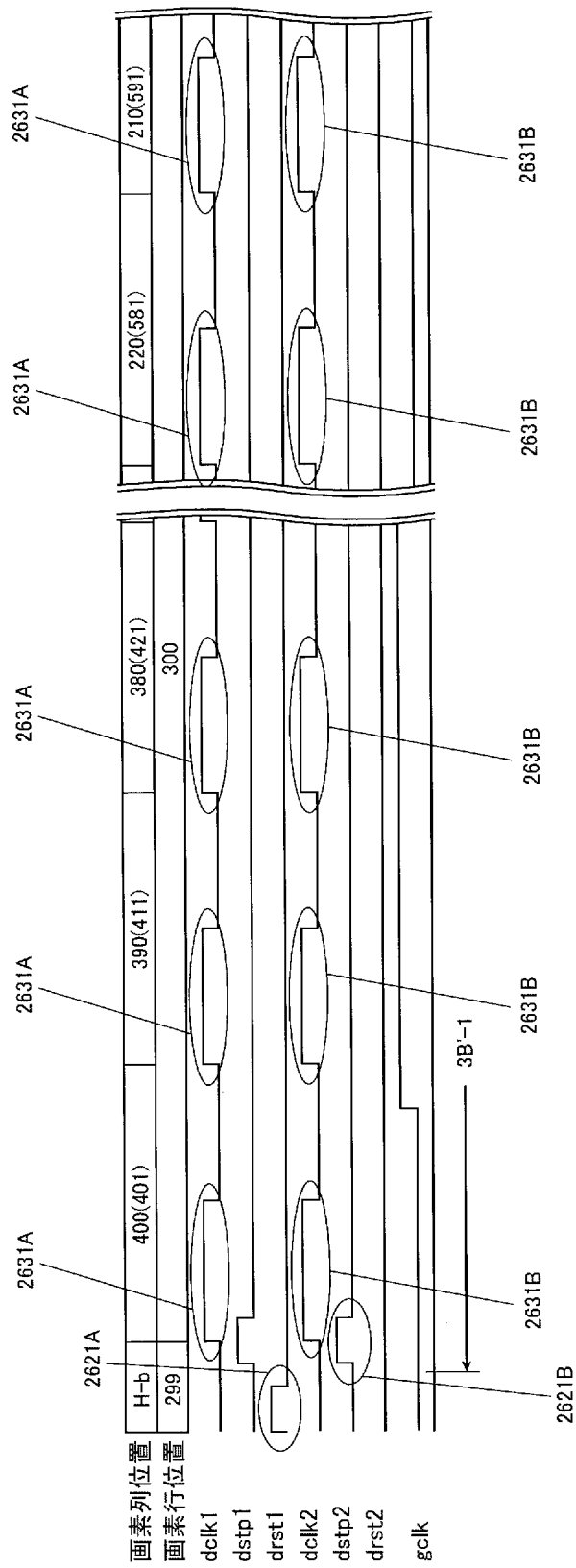
[図12(A)]



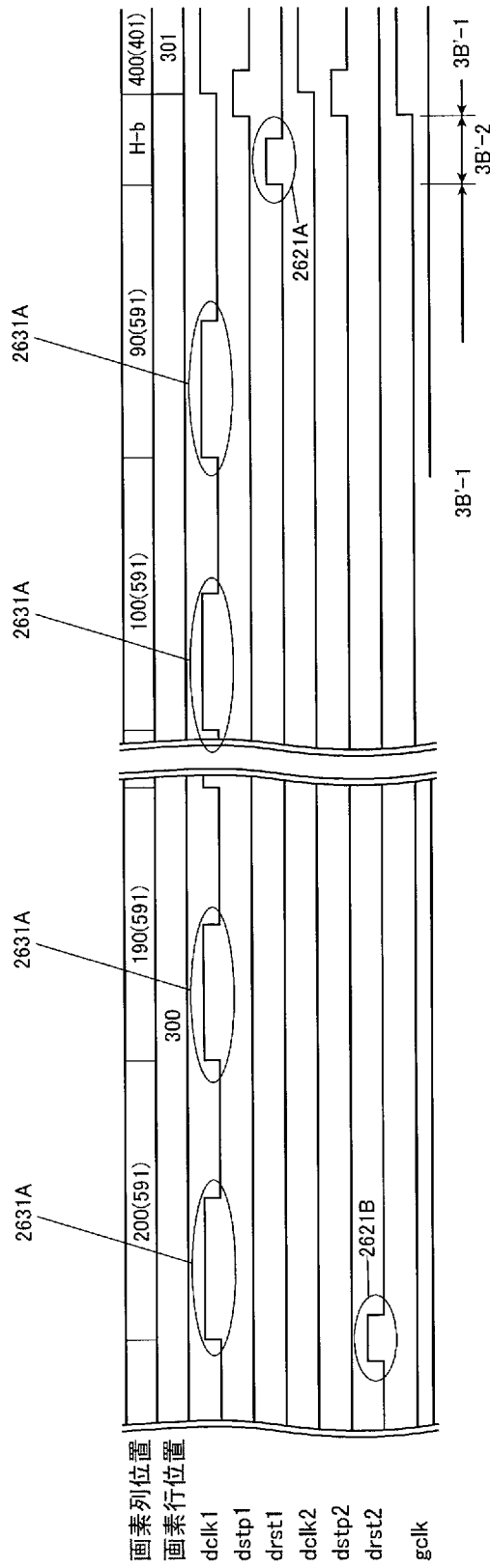
[図12(B)]



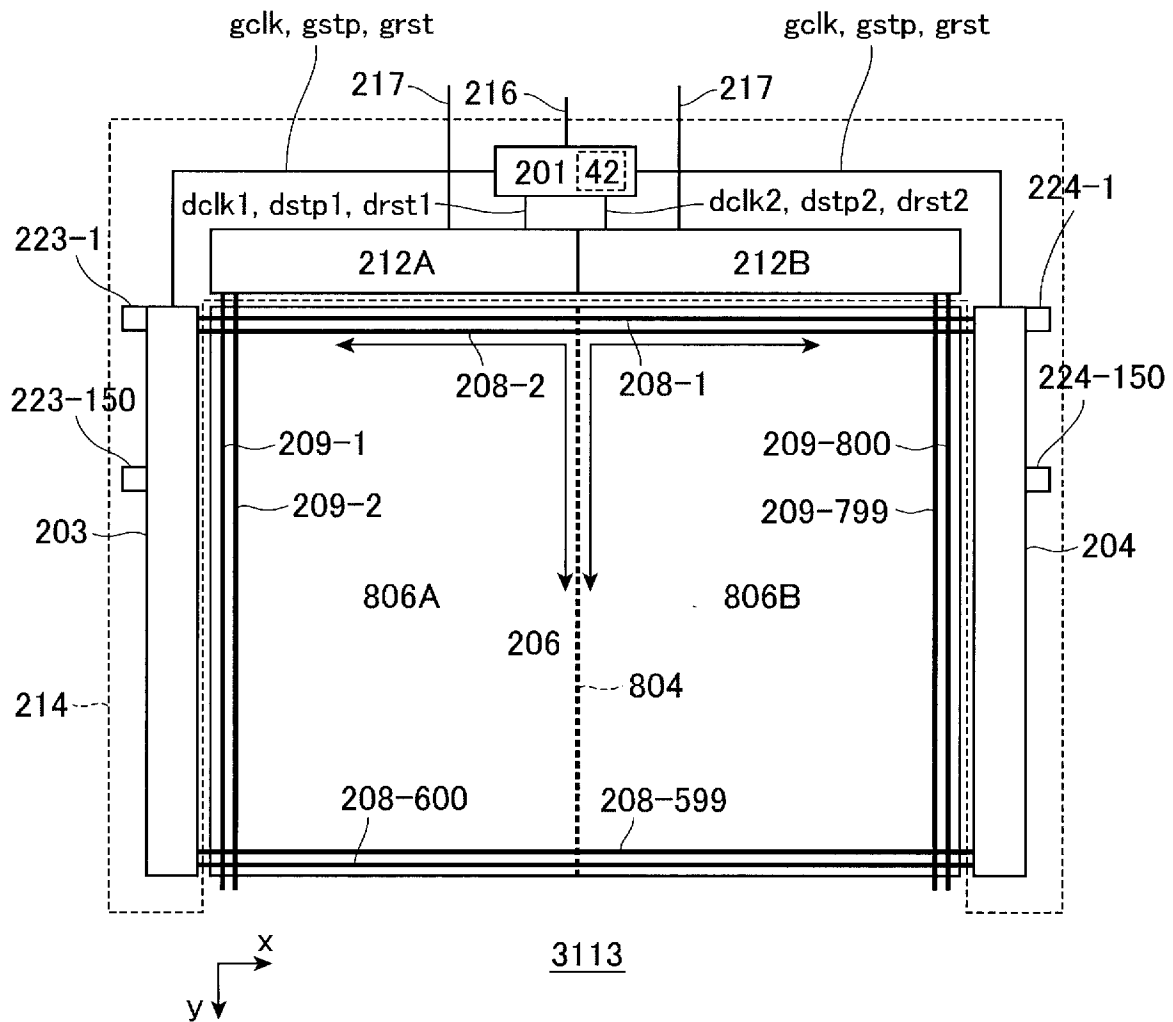
[図13(A)]



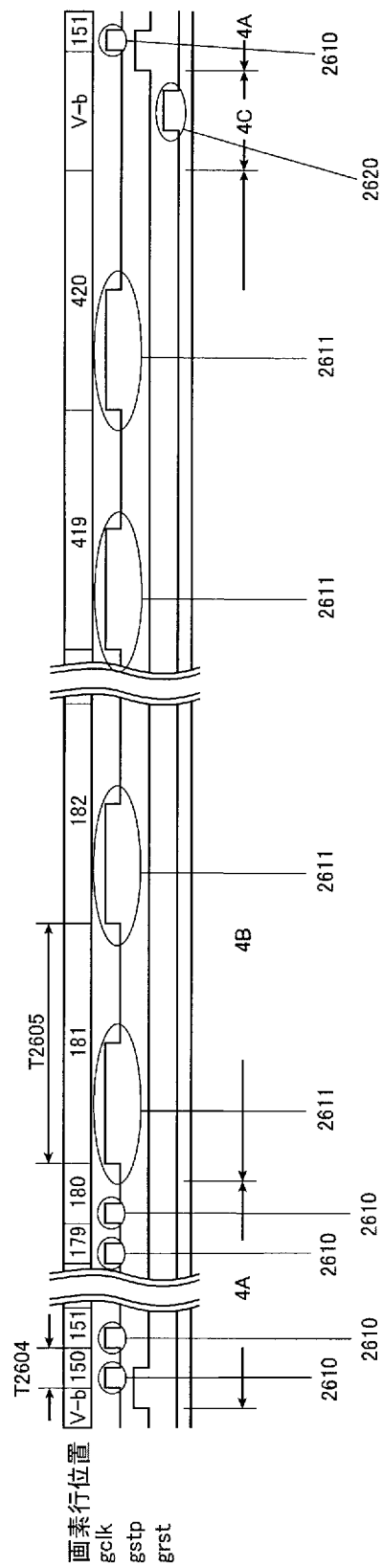
[図13(B)]



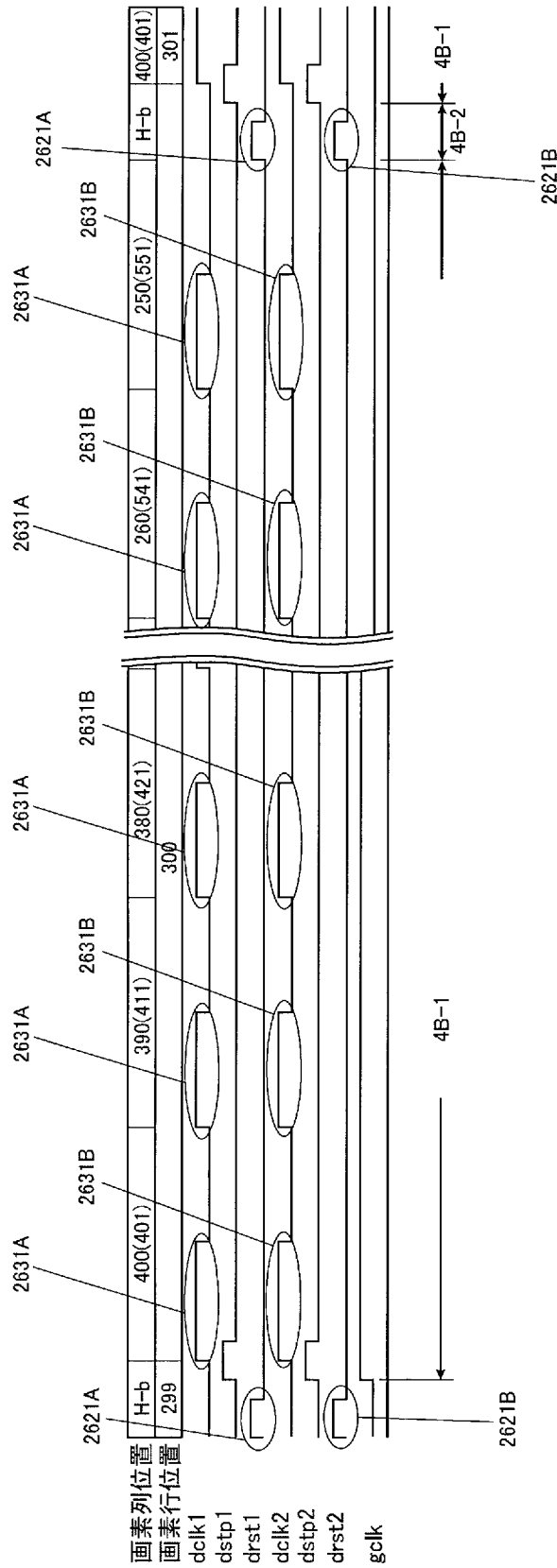
[図14]



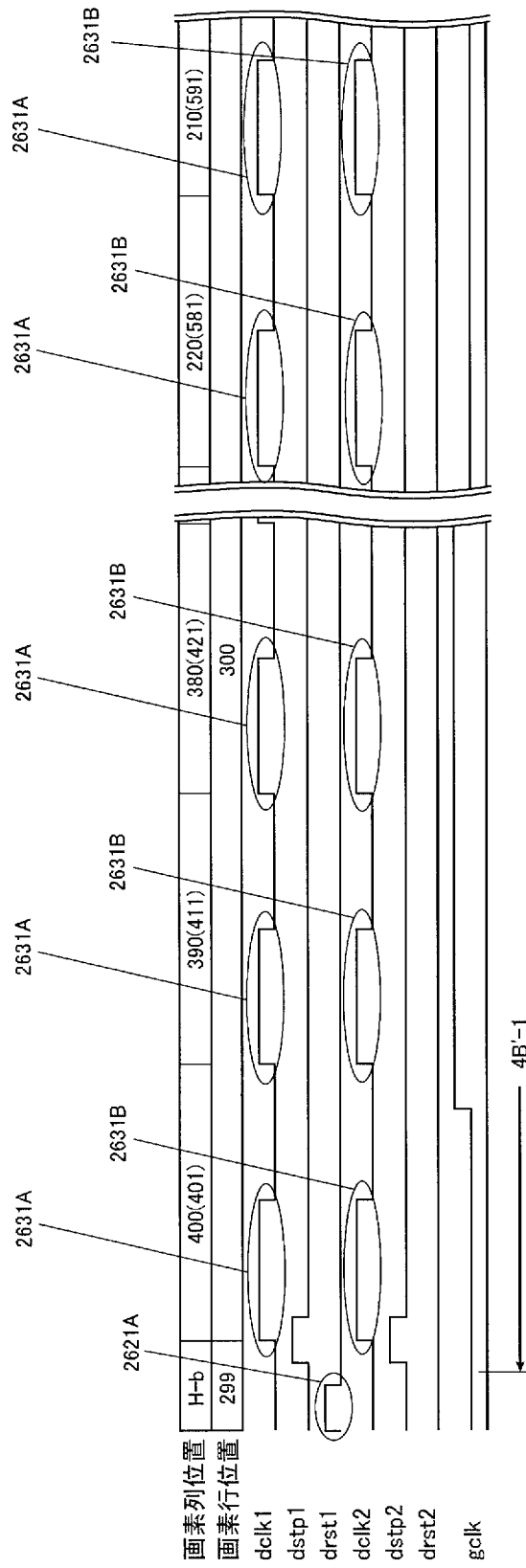
[図15(A)]



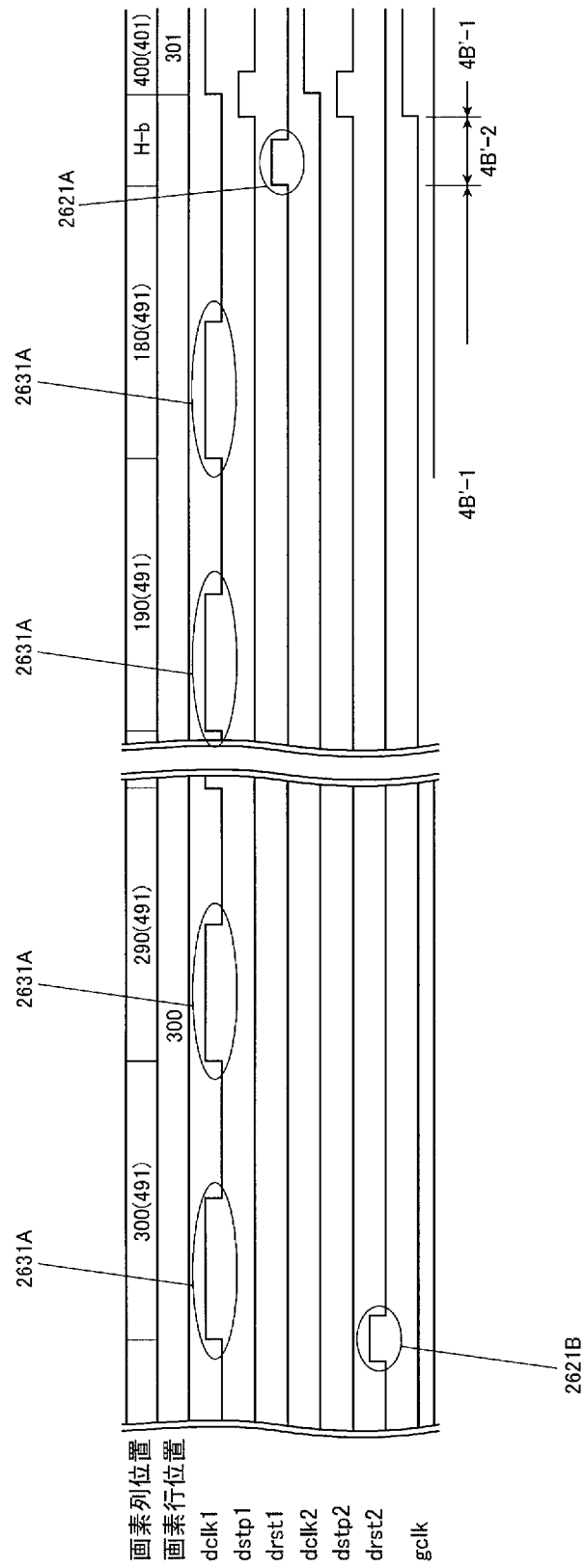
[図15(B)]



[図16(A)]



[図16(B)]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/050610

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01) i, G02F1/133(2006.01) i, G09G3/20(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G02F1/133, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-189758 A (Sony Corp.), 14 July, 2005 (14.07.05), Par. Nos. [0087] to [0135]; Figs. 5 to 7 & US 2005/0248556 A1 & EP 1555648 A2	1-5
Y	JP 8-54601 A (Fujitsu Ltd.), 27 February, 1996 (27.02.96), Full text; all drawings (Family: none)	1-5
Y	JP 2000-322034 A (NEC Corp.), 24 November, 2000 (24.11.00), Full text; all drawings (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 February, 2008 (08.02.08)

Date of mailing of the international search report
26 February, 2008 (26.02.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/050610

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-20816 A (Sony Corp.), 24 January, 1995 (24.01.95), Full text; all drawings & US 5625376 A1 & EP 632646 A3	3, 5
Y	JP 6-202595 A (NEC Corp.), 22 July, 1994 (22.07.94), Full text; all drawings & US 5442372 A1 & EP 607778 A1 & EP 609786 A1	3, 5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G02F1/133, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 8 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 8 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 8 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2 0 0 5 - 1 8 9 7 5 8 A (ソニー株式会社) 2 0 0 5 . 0 7 . 1 4 , 段落【0 0 8 7】 - 【0 1 3 5】, 図5 - 7 & U S 2 0 0 5 / 0 2 4 8 5 5 6 A 1 & E P 1 5 5 5 6 4 8 A 2	1-5
Y	J P 8 - 5 4 6 0 1 A (富士通株式会社) 1 9 9 6 . 0 2 . 2 7 , 全文全図 (ファミリーなし)	1-5

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 2 . 2 0 0 8

国際調査報告の発送日

2 6 . 0 2 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

濱本 禎広

2 G

9 5 0 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2000-322034 A (日本電気株式会社) 2000. 11. 24, 全文全図 (ファミリーなし)	1-5
Y	J P 7-20816 A (ソニー株式会社) 1995. 01. 24, 全文全図 & U S 5625376 A1 & E P 632646 A3	3,5
Y	J P 6-202595 A (日本電気株式会社) 1994. 07. 22, 全文全図 & U S 5442372 A1 & E P 607778 A1 & E P 609786 A1	3,5