



(12) 发明专利

(10) 授权公告号 CN 112334792 B

(45) 授权公告日 2024. 07. 26

(21) 申请号 201980042687.6

(22) 申请日 2019.07.02

(65) 同一申请的已公布的文献号
申请公布号 CN 112334792 A

(43) 申请公布日 2021.02.05

(30) 优先权数据
18181629.9 2018.07.04 EP

(85) PCT国际申请进入国家阶段日
2020.12.24

(86) PCT国际申请的申请数据
PCT/EP2019/067713 2019.07.02

(87) PCT国际申请的公布数据
W02020/007850 EN 2020.01.09

(73) 专利权人 苏黎世联邦理工学院
地址 瑞士苏黎世

(72) 发明人 G·迪塞尔托瑞 M·阿嫩
J·费舍尔 W·勒斯特曼
U·勒塞尔

(74) 专利代理机构 北京泛华伟业知识产权代理
有限公司 11280
专利代理师 王勇

(51) Int.Cl.
G01T 1/208 (2006.01)

(56) 对比文件
EP 0287197 A1, 1988.10.19
US 9405023 B2, 2016.08.02
WO 2014173644 A1, 2014.10.30
US 2016041277 A1, 2016.02.11
US 2012305984 A1, 2012.12.06

审查员 吴振岭

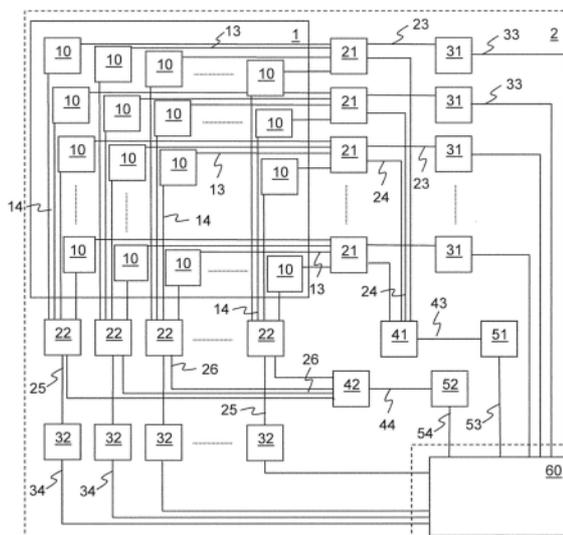
权利要求书4页 说明书9页 附图4页

(54) 发明名称

用于检测传感器元件网格中的传感器信号
的检测设备和方法

(57) 摘要

本发明提供了一种用于至少检测由传感器元件 (15) 生成的传感器元件信号 (12) 的出现和出现位置的检测设备 (2), 包括检测器元件电路 (11) 的阵列, 每个检测器元件电路生成元件行输出 (13) 和至少一个元件列输出 (14)。检测设备 (2): • 对于每一行检测器元件电路 (11), 至少确定对应于该行的检测器元件电路 (11) 的元件行输出 (13) 之和的第一行求和信号 (23), 以及行地址信号 (33), 其通过处于活动状态来指示第一行求和信号 (23) 超过阈值; • 对于每一列检测器元件电路 (11), 至少确定对应于该列的检测器元件电路 (11) 的元件列输出 (14) 之和的第一列求和信号 (25), 以及列地址信号 (34), 其通过处于活动状态来指示第一列求和信号 (25) 超过阈值。



1. 一种用于至少检测由传感器元件 (15) 生成的传感器元件信号 (12) 的出现和出现位置的检测设备 (2),

其中,

所述检测设备 (2) 包括多个检测器元件电路 (11), 每个所述检测器元件电路 (11) 被配置为处理相关联的传感器元件信号 (12) 并生成与所述相关联的传感器元件信号相对应的检测器元件信号 (13, 14),

对于每个所述检测器元件电路 (11), 所述检测器元件信号包括至少一个元件行输出 (13) 和至少一个元件列输出 (14), 其中这两个输出的值彼此对应,

所述检测器元件电路 (11) 被分成行子集和列子集,

- 其中所有所述行子集的并集是所述检测器元件电路 (11) 的集合, 并且每个所述检测器元件电路 (11) 恰好是所述行子集之一的成员,

- 其中所有所述列子集的并集是所述检测器元件电路 (11) 的集合, 并且每个所述检测器元件电路 (11) 恰好是所述列子集之一的成员,

- 其中所述行子集之一与所述列子集之一的每个成对交集恰好包含一个检测器元件电路 (11),

所述检测设备 (2) 被配置为,

- 对于所述检测器元件电路 (11) 的每个行子集, 至少确定与该行子集的所述检测器元件电路 (11) 的所述元件行输出 (13) 之和相对应的第一行求和信号 (23), 以及行地址信号 (33), 所述行地址信号 (33) 通过处于活动状态来指示所述第一行求和信号 (23) 超过阈值,

- 对于所述检测器元件电路 (11) 的每个列子集, 至少确定与该列子集的所述检测器元件电路 (11) 的所述元件列输出 (14) 之和相对应的第一列求和信号 (25), 以及列地址信号 (34), 所述列地址信号 (34) 通过处于活动状态来指示所述第一列求和信号 (25) 超过阈值;

- 其中所述检测器元件电路 (11) 的至少一个子集被配置为生成至少一个另外的元件输出, 并且所述检测设备 (2) 被配置为确定与这些另外的元件输出之和相对应的至少一个另外的求和信号, 以及子集检测信号, 所述子集检测信号通过处于活动状态来指示所述另外的求和信号超过阈值。

2. 根据权利要求1所述的检测设备 (2), 其被配置为,

- 对于所述检测器元件电路 (11) 的每个行子集, 至少确定与前述该行子集的所述检测器元件电路 (11) 的所述元件行输出 (13) 之和相对应的第二行求和信号 (24), 以及与所有行子集上的所述第二行求和信号 (24) 之和相对应的行总信号 (43)。

3. 根据权利要求2所述的检测设备 (2), 其被配置为,

- 对于所述检测器元件电路 (11) 的每个列子集, 至少确定与前述该列子集的所述检测器元件电路 (11) 的所述元件列输出 (14) 之和相对应的第二列求和信号 (26), 以及与所有列子集上的所述第二列求和信号 (26) 之和相对应的列总信号 (44)。

4. 根据权利要求3所述的检测设备 (2), 其被配置为, 根据所述行总信号 (43) 或根据所述列总信号 (44) 或根据所述行总信号 (43) 和所述列总信号 (44) 之和,

确定定时信号 (53), 并且根据所述定时信号 (53) 确定事件时间数据, 所述事件时间数据以确定的方式表示从所述定时信号导出的时间。

5. 根据权利要求3所述的检测设备 (2), 其被配置为, 根据所述行总信号 (43) 或根据所

述列总信号(44)或根据所述行总信号(43)和所述列总信号(44)之和,

确定触发信号(54),并通过所述触发信号(54)触发以下至少一项的记录:

- 所述行地址信号(33)和所述列地址信号(34)的状态,
- 表示定时信号(53)超过阈值的的时间的事件时间数据。

6.根据前述权利要求之一所述的检测设备(2),其中,

每个所述检测器元件电路(11)包括阻抗转换器,所述阻抗转换器被设置为具有传感器元件电流作为输入,并且生成与所述传感器元件电流相对应的检测器元件电流,其中所述检测器元件电流是所述检测器元件信号之一。

7.根据权利要求4所述的检测设备(2),其中,

每个所述检测器元件电路(11)包括至少两个阻抗转换器,所述至少两个阻抗转换器具有传感器元件电流作为输入,所述阻抗转换器中的第一个生成所述检测器元件电路(11)的所述元件行输出(13),并且所述阻抗转换器中的第二个生成所述检测器元件电路(11)的所述元件列输出(14)。

8.根据权利要求2所述的检测设备(2),包括:

求和电路,每个所述求和电路包括阻抗转换器,所述阻抗转换器被设置为具有电流之和作为输入,

• 如果所述求和电路是行求和电路(21),则所述电流之和是相应的元件行输出(13)之和,或者,

• 如果所述求和电路是列求和电路(22),则所述电流之和是相应的元件列输出(14)之和,

以及生成至少一个求和信号(23,24,25,26),所述至少一个求和信号与所述电流之和相对应。

9.根据权利要求8所述的检测设备(2),其中,

每个所述求和电路包括至少两个阻抗转换器,所述至少两个阻抗转换器具有相同的电流之和作为输入,所述阻抗转换器中的第一个生成第一求和信号,并且所述阻抗转换器中的第二个生成第二求和信号。

10.根据权利要求7或9所述的检测设备(2),其中,

所述至少两个阻抗转换器中的每一个包括公共基极或公共栅极配置中的晶体管。

11.根据权利要求10所述的检测设备(2),其中,

所述至少两个阻抗转换器的晶体管由具有公共基极或栅极的至少两个晶体管实现。

12.根据权利要求10所述的检测设备(2),其中,

所述至少两个阻抗转换器由双集电极晶体管或多集电极晶体管实现。

13.根据权利要求1所述的检测设备(2),其中,所述至少一个元件行输出(13)和所述至少一个元件列输出(14)的值彼此相等。

14.根据权利要求6所述的检测设备(2),其中,所述检测器元件电流与所述传感器元件电流成比例。

15.根据权利要求8所述的检测设备(2),其中,所述至少一个求和信号与所述电流之和成比例。

16.根据权利要求4所述的检测设备(2),其中,所述事件时间数据表示当所述定时信号

(53) 超过阈值时的时间。

17. 一种用于至少检测由传感器元件 (15) 生成的传感器元件信号 (12) 的出现和出现位置的方法,

检测设备 (2) 的多个检测器元件电路 (11) 中的每一个处理相关联的传感器元件信号 (12) 并生成与所述相关联的传感器元件信号相对应的检测器元件信号 (13, 14),

对于每个所述检测器元件电路 (11), 所述检测器元件信号包括至少一个元件行输出 (13) 和至少一个元件列输出 (14), 其中这两个输出的值彼此对应,

所述检测器元件电路 (11) 被分成行子集和列子集,

- 其中所有所述行子集的并集是所述检测器元件电路 (11) 的集合, 并且每个所述检测器元件电路 (11) 恰好是所述行子集之一的成员,

- 其中所有所述列子集的并集是所述检测器元件电路 (11) 的集合, 并且每个所述检测器元件电路 (11) 恰好是所述列子集之一的成员,

- 其中所述行子集之一与所述列子集之一的每个成对交集恰好包含一个检测器元件电路 (11),

并且所述检测设备 (2),

- 对于所述检测器元件电路 (11) 的每个行子集, 至少确定与该行子集的所述检测器元件电路 (11) 的所述元件行输出 (13) 之和相对应的第一行求和信号 (23), 以及行地址信号 (33), 所述行地址信号 (33) 通过处于活动状态来指示所述第一行求和信号 (23) 超过阈值,

- 对于所述检测器元件电路 (11) 的每个列子集, 至少确定与该列子集的所述检测器元件电路 (11) 的所述元件列输出 (14) 之和相对应的第一列求和信号 (25), 以及列地址信号 (34), 所述列地址信号 (34) 通过处于活动状态来指示所述第一列求和信号 (25) 超过阈值;

- 其中所述检测器元件电路 (11) 的至少一个子集被配置为生成至少一个另外的元件输出, 并且所述检测设备 (2) 被配置为确定与这些另外的元件输出之和相对应的至少一个另外的求和信号, 以及子集检测信号, 所述子集检测信号通过处于活动状态来指示所述另外的求和信号超过阈值。

18. 根据权利要求17所述的方法, 包括以下步骤:

- 根据行总信号 (43) 或根据列总信号 (44) 或根据行总信号 (43) 和列总信号 (44) 之和确定定时信号 (53), 以及

- 根据所述定时信号 (53) 确定事件时间数据, 所述事件时间数据以确定的方式表示从所述定时信号导出的时间。

19. 根据权利要求17或权利要求18所述的方法, 包括以下步骤:

- 根据行总信号 (43) 或根据列总信号 (44) 或根据行总信号 (43) 和列总信号 (44) 之和确定触发信号 (54), 以及

- 通过所述触发信号 (54) 触发以下记录:

所述行地址信号 (33) 和所述列地址信号 (34) 的状态。

20. 根据权利要求17所述的方法, 包括以下步骤:

- 根据行总信号 (43) 或根据列总信号 (44) 或根据行总信号 (43) 和列总信号 (44) 之和确定定时信号 (53), 以及

- 根据所述定时信号 (53) 确定事件时间数据, 所述事件时间数据以确定的方式表示

从所述定时信号导出的时间,

以及以下步骤:

- 根据行总信号(43)或根据列总信号(44)或根据行总信号(43)和列总信号(44)之和确定触发信号(54),以及

- 通过所述触发信号(54)触发以下记录:

表示定时信号(53)超过阈值的的时间的事件时间数据。

21. 根据权利要求17所述的方法,其中,所述至少一个元件行输出(13)和所述至少一个元件列输出(14)的值彼此相等。

22. 根据权利要求18或20所述的方法,其中,所述事件时间数据表示当所述定时信号(53)超过阈值时的时间。

用于检测传感器元件网格中的传感器信号的检测设备和方法

技术领域

[0001] 本发明涉及电子传感设备领域,特别是具有传感器网格的电子传感设备。本发明涉及一种用于检测传感器元件网格中的传感器信号的检测设备和方法,如相应独立权利要求的前序部分所述。

背景技术

[0002] 例如用于正电子发射断层摄影(PET)的典型像素化辐射检测器,伽马照相机(也称为闪烁照相机或安格照相机),使用多个检测元件,例如闪烁体和快速光传感器。检测器的空间分辨率取决于传感器元件的尺寸和单个传感器元件的数量。随着传感器元件的尺寸和单个传感器元件数量的增加,传感器读数通常是多路复用的。传感器元件通常是具有相当大电容的电流源。连接传感器元件信号的子集并联连接这些电容,这导致信号退化,特别是脉冲边沿变慢,并且导致网格尺寸和性能之间发生折衷。目前的解决方案需要对信号幅度进行数字化,以确定哪些传感器元件是信号源,这导致需要数字化的通道数量通常呈线性增加。

[0003] US 9 405 023 B2公开了一种硅光电倍增器(SiPM)形式的光电检测器阵列的接口,每个硅光电倍增器具有模拟信号输出。确定了三个加权和,应用不同的权重。第一加权和表示命中的能量水平,第二加权和表示命中的X位置,第三加权和表示命中的Y位置。在这些信号的求和中,其模拟值保持相关,并且模拟处理的精度直接影响X和Y位置的精度。

[0004] US 2016/041277 A1以类似的方式公开了计算位置加权电流之和,其比值指示辐射信号在检测器阵列上的位置。

[0005] EP 0 287 197 A1公开了辐射图像检测系统中的缓冲电路。缓冲电路包括FET,其栅极和漏极分别连接到辐射传感器的输出和放大器的输入。此外,每个缓冲电路实现具有两个输出端子的电流镜电路,其中一个输出端子用于行侧放大器,而另一个输出端子用于列侧放大器。

[0006] WO 2014/173644 A1公开了一种检测电路,其首先为每个图像像素生成数字信号,然后经由模拟信号处理这些数字信号。

[0007] US 2012/305984 A1公开了一种具有双集电极晶体管的静电放电保护电路。

发明内容

[0008] 因此,本发明的目的是创建一种用于检测最初提到的类型的传感器元件网格中的传感器信号的检测设备和方法,其克服了上述缺点。

[0009] 这些目的通过根据相应独立权利要求的用于检测传感器元件网格中的传感器信号的检测设备和方法来实现。

[0010] 根据本发明的第一方面,提供了如下检测设备。

[0011] 该检测设备用于至少检测由传感器元件生成的传感器元件信号的出现和出现位置。该检测设备包括多个检测器元件电路,每个检测器元件电路被配置为处理相关联的传

感器元件信号并生成对应于相关联的传感器元件信号的检测器元件信号。

[0012] 对于每个检测器元件电路,检测器元件信号包括至少一个元件行输出和至少一个元件列输出,其中这两个输出的值彼此对应。特别是,这两个输出的值可以彼此相等。检测器元件电路分成行子集和列子集,

[0013] • 其中所有行子集的并集是检测器元件电路的集合,并且每个检测器元件电路恰好是行子集之一的成员(换句话说:行子集的每个成对组合的交集是空集),

[0014] • 其中所有列子集的并集是检测器元件电路的集合,并且每个检测器元件电路恰好是列子集之一的成员(换句话说:列子集的每个成对组合的交集是空集),

[0015] • 其中行子集之一与列子集之一的每个成对交集恰好包含一个检测器元件电路,

[0016] 该检测设备被配置成:

[0017] • 对于检测器元件电路的每个行子集,至少确定对应于该行子集的检测器元件电路的元件行输出之和的第一行求和信号,以及通过处于活动状态来指示第一行求和信号超过阈值的行地址信号,

[0018] • 对于检测器元件电路的每个列子集,至少确定对应于该列子集的检测器元件电路的元件列输出之和的第一列求和信号,以及通过处于活动状态来指示第一列求和信号超过阈值的列地址信号。

[0019] 传感器元件可以布置在N行和M列传感器元件的网格中。

[0020] 检测器元件电路与传感器元件的关联通常是一对一的关联。

[0021] 结果,如果发生引起恰好传感器元件之一中生成传感器元件信号的事件,并且如果传感器元件信号的幅度引起行求和信号之一和列求和信号之一超过各自的阈值,则恰好一个行地址信号和恰好一个列地址信号将处于活动状态,从而指示传感器元件的位置和相应的事件。

[0022] 在实施例中,当检测器元件电路连接到传感器元件时(传感器元件布置成行和列形成网格),特定行中的传感器元件通过一对一的对应关系与相应行子集的检测器元件电路相关联。同样,特定列的传感器元件通过一对一的对应关系与相应列子集的检测器元件电路相关联。

[0023] 通常,当说一个信号对应于另一个信号时,这意味着存在一对一的对应关系,即使得两个信号的值相关的双射函数。无论极性是否反转,这两个信号之间通常存在比例关系。两个信号之间的比例常数可以是任何实数。在某些情况下,特别是当两个信号由同一电路生成时,这种称为彼此对应的信号彼此相等。

[0024] 信号超过阈值可能意味着信号变得大于或小于阈值。根据阈值对应哪个信号,其值可能会有所不同。阈值可以是恒定值,也可以动态调整,如在恒比鉴别器(CFD)中。更一般地,可以对信号进行处理以执行变换和对变换后的信号的评估。评估返回关于信号的信息,这在功能上可以与提供信号已经超过(静态或动态确定的)阈值的信息相同。

[0025] 在实施例中,权利要求的检测设备被配置成,

[0026] • 对于检测器元件电路的每个行子集,至少确定对应于该行子集的检测器元件电路的元件行输出之和的第二行求和信号,以及对应于第二行求和信号之和的行总信号。

[0027] 这使得有可能生成行总信号作为第一信号,该第一信号对应于所有传感器元件信号之和,并且可以用于进一步的信号处理,例如用于确定引起传感器元件信号的事件的幅

度,或者用于触发定时电路等。

[0028] 两个求和信号(行或列)中的至少一个足以触发地址信号的锁存。

[0029] 为了使一个信号早于另一个信号,例如触发信号早于定时信号,可以通过处理或通过延迟线(例如电缆)来延迟定时信号。

[0030] 在实施例中,权利要求的检测设备被配置成,

[0031] • 对于检测器元件电路的每个列子集,至少确定对应于该列子集的检测器元件电路的元件列输出之和的第二列求和信号,以及对应于第二列求和信号之和的列总信号。

[0032] 这使得有可能生成列总信号作为对应于所有传感器元件信号之和的第二信号,其中该第二信号独立于第一信号而生成。这允许第二信号独立于第一信号生成和处理,并且不影响第一信号。这对于高速信号处理可能是有利的,在高速信号处理中,对带宽和线性度可能有不同的要求。

[0033] 在实施例中,检测设备被配置成根据行总信号或根据列总信号或根据行总信号和列总信号的和来确定定时信号,并且根据定时信号来确定事件时间数据,该事件时间数据以确定的方式表示从定时信号导出的时间,例如当定时信号超过阈值时的时间。其他时间检测方法也适用。

[0034] 在实施例中,检测设备被配置成根据行总信号或根据列总信号或根据行总信号和列总信号的和来确定触发信号,并且通过触发信号来触发以下至少一项的记录:

[0035] • 行地址信号和列地址信号的状态,

[0036] • 表示定时信号超过阈值的时间的事件时间数据。

[0037] 根据本发明的第二方面,提供了如下检测设备,其中该第二方面可以独立于第一方面或与第一方面结合实现。

[0038] 检测设备用于至少检测由传感器元件生成的传感器元件信号的出现和出现位置。该检测设备包括多个检测器元件电路,每个检测器元件电路被配置成处理相关联的传感器元件信号并生成对应于相关联的传感器元件信号的检测器元件信号。其中,每个检测器元件电路包括阻抗转换器,该阻抗转换器设置为用传感器元件电流作为输入,并且生成对应于传感器元件电流、特别是成比例的检测器元件电流,其中检测器元件电流是检测器元件信号之一。

[0039] 在实施例中,每个检测器元件电路包括至少两个阻抗转换器,该至少两个阻抗转换器用传感器元件电流作为输入,阻抗转换器中的第一个生成检测器元件电路的元件行输出,第二个生成检测器元件电路的元件列输出。

[0040] 在实施例中,检测设备包括求和电路,每个求和电路包括阻抗转换器,该阻抗转换器设置为用电流之和作为输入,其中,

[0041] • 如果求和电路是行求和电路,则该电流之和是相应元件行输出之和,或者,

[0042] • 如果求和电路是列求和电路,则该电流之和是相应元件列输出之和,

[0043] 并且生成至少一个求和信号,该求和信号对应于电流之和,特别是与电流之和成比例。

[0044] 求和电路可以是行求和电路和/或列求和电路。相应地,求和信号可以是第一行求和信号、第二行求和信号、第一列求和信号或第二列求和信号。

[0045] 在实施例中,每个求和电路包括至少两个用相同电流之和作为输入的阻抗转换

器,阻抗转换器中的第一个生成第一求和信号,第二个生成第二求和信号。

[0046] 在实施例中,至少两个阻抗转换器中的每一个包括公共基极或公共栅极配置的晶体管。

[0047] 这意味着,例如,如果晶体管是NPN或PNP双极晶体管,则其配置成使得输入电流流过晶体管的发射极,并且输出电流流过晶体管的集电极。

[0048] 或者,如果晶体管是场效应晶体管(PMOS或NMOS),则其配置成使得输入电流流过晶体管的源极,并且输出电流流过晶体管的漏极。

[0049] 如果阻抗转换器是检测器元件之一的一部分,则通常输入电流是传感器元件电流,并且输出电流是元件行输出和元件列输出之一。

[0050] 如果阻抗转换器是求和电路之一的一部分,则通常输入电流是元件行输出或元件列输出传感器元件电流之和,并且输出电流是行求和和列求和信号之一。

[0051] 在实施例中,至少两个阻抗转换器的晶体管由具有公共基极或栅极的至少两个晶体管实现。

[0052] 在实施例中,至少两个阻抗转换器由双集电极晶体管或多集电极晶体管实现。

[0053] 从目前给出的设备来看,但是以一般化的方式,很明显,元件输出的行和列求和以及对每个和进行阈值化是确定已经发生事件的检测器元件和相关传感器元件的两个子集的一种方式,并且记录地址是识别这些子集的交集的一种方式。更一般地说,元件输出可以以其它方式求和(作为行方式和列方式的替代或补充):来自任意检测器元件子集的另外的元件输出可以在相应的另外的求和电路中求和,以生成相应的另外的求和信号,当超过相应的阈值时,该求和信号指示在对应于相应的检测器元件子集的传感器元件之一中已经发生了事件。

[0054] 在实施例中,检测器元件电路的至少一个子集被配置成生成至少一个另外的元件输出,并且检测设备被配置成确定对应于这些另外的元件输出之和的至少一个另外的求和信号,以及子集检测信号,该子集检测信号通过处于活动状态来指示该另外的求和信号超过阈值。

[0055] 除了元件行输出和元件列输出之外,或者代替这些,还可以生成该另外的元件输出。因此,根据本发明的另一方面,求和信号根本不与传感器元件的行或列相关联,而是与传感器元件的其他子集相关联。

[0056] 来自传感器元件和检测器元件的这种子集的求和信号可以用于直接识别传感器元件的子集,从而识别已经发生事件的检测器区域的子集(与行和列求和信号一样)。此外,所述求和信号可以用于识别检测器的两个这样的子集或相应区域的交叉点,这是通过行和列地址信号来实现的。或者这些求和信号可以用作触发信号,仅当相应区域中发生事件时才被激活。

[0057] 总之,通过以公共基极配置提供放大晶体管,解决了并联传感器电容数量增加的问题。这通过将其输出信号复制(或多路复用)为行和列信号而允许行或列中存在大量传感器,而没有显著的信号失真,即不限制带宽,因此最重要的是保留求和信号的定时单传感器定时信息。

[0058] 这些复制的(或多路复用的)信号通过复制两次来处理,一份副本用于与鉴别器结合,以便以数字方式识别已发生事件的传感器元件的地址。另一份副本被进一步添加到所

有行和所有列,从而给出幅度信息和信号定时信息。

[0059] 结果是,检测设备的数字输出的数量与传感器元件网格的大小成线性比例。幅度处理(阈值化、窗口化或模数转换)元件和定时数字化器(TDC)的数量保持不变,与网格大小无关。

[0060] 如果一次只发生一个事件,则检测设备性能最佳,所考虑的检测器通常是这样的情况。

[0061] 从从属专利权利要求中,进一步的实施例是显而易见的。方法权利要求的特征可以与设备权利要求的特征相结合,反之亦然。

附图说明

[0062] 将在下文中参考示例性实施例更详细地解释本发明的主题,这些示例性实施例在附图中示出,附图示意性地示出:

[0063] 图1检测设备的结构;

[0064] 图2概念检测器元件的结构;

[0065] 图3公共基极(放大器)配置的晶体管;

[0066] 图4晶体管共用基极的电路;

[0067] 图5具有双集电极晶体管的电路;

[0068] 图6求和电路;以及

[0069] 图7检测设备的替代细节。

具体实施方式

[0070] 附图中使用的附图标记及其含义在附图标记列表中以概括形式列出。原则上,相同的部件在附图中具有相同附图标记。

[0071] 图1示意性地示出了与传感器元件15的网格相结合的检测设备2的结构。图1示出了:

[0072] • 检测器1,具有检测器元件10,检测器元件10包括传感器元件15,以及用于从传感器元件信号12生成检测器元件信号13、14的检测器元件电路11;

[0073] • 中间电路21、22、31、32、41、42、51、52,用于从检测器元件信号13、14导出地址信号33、34、定时信号53和触发信号54;和

[0074] • 处理电路60,用于转换和记录这些信号。

[0075] 图2示出了单个检测器元件10,该单个检测器元件10包括生成传感器元件信号12的传感器元件15,以及用于处理传感器元件信号12并生成元件行输出13和元件列输出14(统称为检测器元件信号)的检测器元件电路11。通常,这些检测器元件信号基本上彼此相等,或者具有不同的幅度。其形状可以基本上等于传感器元件信号12的形状。更一般地,传感器元件信号12和检测器元件信号13、14可以彼此对应,特别是通过彼此成比例。

[0076] 在传感器元件15和检测器元件电路11之间存在一对一的对应关系,因此每个传感器元件15具有相关联的或对应的检测器元件电路11,反之亦然。

[0077] 检测器元件电路11被认为是检测设备2的一部分。

[0078] 通常,传感器元件15不被认为是检测设备2的一部分。检测器元件10,即传感器元

件15和相关联的检测器元件电路11,可以被认为构成了检测器1。然而,通常,如果传感器元件15和检测器元件电路11在不同的集成电路中实现,则这种检测器1不是物理实体,而是概念实体。在图1中,如果认为检测设备2的轮廓代表检测设备2的物理边界,则每个检测器元件10将与位于轮廓外部的相关联的传感器元件15连接。

[0079] 在实施例中,传感器元件15和检测器元件电路11被实现为单个集成电路的组成部分。一般来说,检测设备的所有元件(在图1中被虚线包围)或者这些元件的子集可以由单个集成电路实现。

[0080] 典型地,传感器元件15布置成具有N行和M列的网格。形成检测设备2的电子电路的一部分的相关联的检测器元件电路11不必以相同的方式物理布置。然而,从概念上讲,可以认为其是按行和列分组的,或者更准确地说,是按所有检测器元件电路11的集合的行子集和列子集分组的。

[0081] 检测设备2可以实现为具有分立元件的电子电路、分立和集成电路元件的(混合)混合体,或者实现为单片集成电路。典型地,检测器元件电路11和中间电路由分立元件和/或定制模拟电路实现,并且处理电路60由专用集成电路(ASIC)实现。替代地,下面描述的处理电路60的功能可以由多个单独的分立元件和/或定制的集成电路来实现。

[0082] 图3示出了公共基极(放大器)配置下的晶体管。在电子学中,公共基极(也称为接地基极)放大器是三种基本的单级双极结型晶体管(BJT)放大器拓扑之一,通常用作电流缓冲器或电压放大器。在该电路中,晶体管的发射极端子E作为输入,集电极C作为输出,并且基极B接地,即“公共”,因此得名。可以使用pnp晶体管来代替图中所示的npn晶体管或与之结合。类似的场效应晶体管电路是共栅放大器。

[0083] 图4和图5示出了检测器元件电路11的可能实现方案。为了清楚起见,没有示出可用于偏置晶体管和滤波信号的所有电路元件。

[0084] 在图4的实施例中,两个晶体管各自以公共基极配置布置,并且两个晶体管的基底是共用的。例如,两个晶体管可以在同一衬底上制造,其基底是衬底上的邻接区域。

[0085] 对应于传感器元件信号12的信号电流被分流并流入两个晶体管的发射极,使得相应的、基本相等的电流在元件行输出13和元件列输出14中流动。通过共用基底,两个晶体管可以制造成在工作时具有基本相同的电特性和基本相同的温度。为此,传感器元件信号12被分成流入两个晶体管的基本相等的部分。结果,元件行输出13和元件列输出14中的信号也基本上彼此相等。

[0086] 由于两个晶体管均以公共基极配置工作,因此其作为阻抗转换器工作。因此,传感器元件15的电容(例如,100pF)不会影响承载检测器元件信号13、14的线路。只有比传感器元件15的电容小得多的检测器元件电路11的内部电容(例如,2-5pF)影响检测器元件信号13、14。

[0087] 该减小的电容减小了当通过下面给出的行和列求和电路21、22组合几个元件行输出13和几个元件列输出14时出现的总电容。如果来自传感器元件15本身的信号线被组合,则这些线上的总电容会使相应的信号失真和延迟太多。

[0088] 在图5的实施例中,单个晶体管布置成具有双集电极,每个集电极端子承载检测器元件信号之一。其也以公共基极配置进行连接和工作。与前述实施例中一样,检测器元件信号13、14携带具有基本相同值的电流。出于类似的原因,这是以集成方式制造晶体管共用其

基底的结果。同样,作为阻抗转换器工作并具有相对较小的输出电容的电路在组合几个检测器元件信号时具有总电容减小的相同优点。

[0089] 晶体管集电极的几何形状确定了两个(或多个)输出的电流之间的关系。两个(或更多个)电流之和保持不变。

[0090] 通过增加一个或多个另外的集电极,图5的实施例可以适用于不止两个输出。

[0091] 在其他实施例中,对于每个输出,可以通过实施如图3所示的阻抗转换器来生成两个或更多个输出。

[0092] 通常,对于两个或更多个输出,输出的极性可以相对于彼此反转。

[0093] 中间电路21、22、31、32、41、42、51、52被布置成在几个级中添加和处理检测器元件信号13、14。

[0094] 对于每一行传感器元件15,并且相应地,对于检测器元件电路11的每一相应行子集,行求和电路21布置成对该行的元件行输出13的信号(特别是电流)求和。其生成对应于该和的第一行求和信号23和第二行求和信号24作为输出。

[0095] 对于每一列传感器元件15,并且相应地,对于检测器元件电路11的每一相应列子集,列求和电路22布置成对该列的元件列输出14的信号(特别是电流)求和。其生成对应于该和的第一列求和信号25和第二列求和信号26作为输出。

[0096] 这些逐行或逐列总和的幅度通常与事件的强度成比例,或者与发生在相应行或列中的几个事件的强度之和成比例。

[0097] 图6示出了行求和电路21或列求和电路22的可能的实现方式(附图标记仅指代行求和电路21)。其中,多个检测器元件信号13、14(在这种情况下是元件行输出13)在行求和电路21的输入侧连接。其电流之和用作行求和电路21的输入。如图6所示,与检测器元件电路11中一样,为了生成单个输出,可以有以公共基极配置的单个晶体管,并且为了生成两个输出,可以有两个具有共用基极的晶体管。除了在行求和电路21电路中有不止一个输入,该电路的基本功能与图4中的相同,因此输入电流之和对应于两个输出。

[0098] 对于每个行求和电路21,第一输出或第一行求和信号23被输入到相应的行地址鉴别器31。该行地址鉴别器31在第一行求和信号23超过阈值时,或者当其在给定范围内时,检测相应行中的传感器元件15中事件的存在,从而生成二进制行地址信号33。

[0099] 对于每个列求和电路22,第一输出或第一列求和信号25被输入到相应的列地址鉴别器32。该列地址鉴别器32在第一列求和信号25超过阈值时,或者当其在给定范围内时,检测相应列中的传感器元件15中事件的存在,从而产生二进制列地址信号34。

[0100] 行地址信号33和列地址信号34被输入到处理电路60用于记录和存储。

[0101] 对于所有行求和电路21,第二输出或第二行求和信号24被输入到行总电路41。行总电路41对信号求和,特别是所有第二行求和信号24的电流,并生成行总信号43。

[0102] 对于所有列求和电路22,第二输出或第一列求和信号25被输入到列总电路42。列总电路42对信号求和,特别是所有第一列求和信号25的电流,并生成列总信号44。

[0103] 行总信号43和列总信号44都对应于传感器元件15的整个网格中事件的总强度。在理想情况下,其具有相同的幅度,但模拟电路实现的差异会导致其不同。

[0104] 如图1所示,行总信号43可以输入到定时电路51,并且列总信号44可以输入到触发电路52。替代地,如图7所示,可以将行总信号43和列总信号44相加,并将总和输入到定时电

路51和触发电路52。

[0105] 在实施例中,检测器元件10配置有检测器元件电路11中和/或行求和电路21和列求和电路22中的快速和慢速元件。通常,信号的“快速”或“慢速”传播会受到信号处理带宽、表示信号的电流幅度、线路电容等的影响。快速和慢速元件的示例可以是双(或多)集电极电路的快速和慢速输出,如上所述。这可以与行总信号43和列总信号44保持分离并分别输入到定时电路51和触发电路52的配置相结合。然后,快速元件和/或输出布置在通向触发电路52的信号路径中,而慢速元件和/或输出布置在通向定时电路51的信号路径中。这些信号也可以被故意延迟,或者是通过信号处理,例如在恒比鉴别器中,或者是通过适当长度的传输线,例如电缆。为了保存定时信息,时间信号应该失真较小。

[0106] 触发电路52在其输入超过阈值时检测到事件已经发生,并生成相应的触发信号54。触发电路52应该尽可能快地工作,但是较少考虑信号失真。

[0107] 如果使用鉴别器来寻找幅度,则鉴别器输出可以用作触发器。在实施例中,模数转换器(ADC)可用于寻找幅度。为此,可以用为每个传感器生成两个信号的不同方式生成额外的触发信号。可以制作行或列总信号43、44的两个副本,一个可以与鉴别器一起用作ADC的触发器,而另一个作为ADC的输入。

[0108] 触发电路52可以被配置成仅当其输入(列总信号44或列总信号44和行总信号43之和)幅度在给定范围内时才生成触发信号54。该范围对应于单个事件的典型事件强度。这样,可以消除对应于噪声的过小输入值和同时对应于两个或更多事件的过大输入值,并且不会导致生成触发信号54。

[0109] 定时电路51根据输入信号成形相应的定时信号53,该信号尽可能如实地表示事件发生的时间。定时信号53将发生状态转变,即上升或下降沿,该状态转变稍晚于触发信号54的状态转变。

[0110] 一般来说,可以使用现有的方法来确定由信号变化表示的事件的时间,而不管信号的物理或计算表示。

[0111] 在处理电路60中,触发信号54用于将行地址信号33和列地址信号34锁存到相应的地址寄存器内。触发信号54触发时间数字转换器(TDC),该转换器确定定时信号53改变其状态的准确时间。在ADC用于幅度确定的情况下,相应的ADC输出也被存储,无论有无触发信号的帮助。

[0112] 结果,处理电路60在其存储器中存储了事件的位置(由地址寄存器的内容定义)和时间(由TDC确定的时间定义)。如果使用ADC,则信号幅度也被存储。可以为一系列事件存储该信息,并在以后在线或离线处理。

[0113] 在PET成像应用中,可以从两个或更多个检测器1收集信息,并用于生成正电子发射事件的相应3D表示。

[0114] 一般来说,求和电路21、31、行总电路41和列总电路42,与检测器元件电路11一样,可以

[0115] • 用双集电极晶体管代替具有共用基极的两个晶体管来实现;

[0116] • 并且可以具有不止两个输出,例如三个或四个。

[0117] 所描述的各种电路中的晶体管可以是实现为NPN或PNP晶体管的双极晶体管,或者是NPN和PNP晶体管的组合。所描述的各种电路中的晶体管可以是实现为nFET晶体管或pFET

晶体管的FET晶体管,或者是nFET晶体管和pFET晶体管的组合。

[0118] 一般来说,每当一个值被描述为给定值时,该值可以由用户设置或自动设置,和/或可以存储在计算机存储器中或实现为电路的特性,例如电压值由分压器中的电阻决定。

[0119] 虽然已经在当前实施例中描述了本发明,但是清楚地理解,本发明不限于此,而是可以在权利要求的范围内以其他方式不同地具体实施和实践。

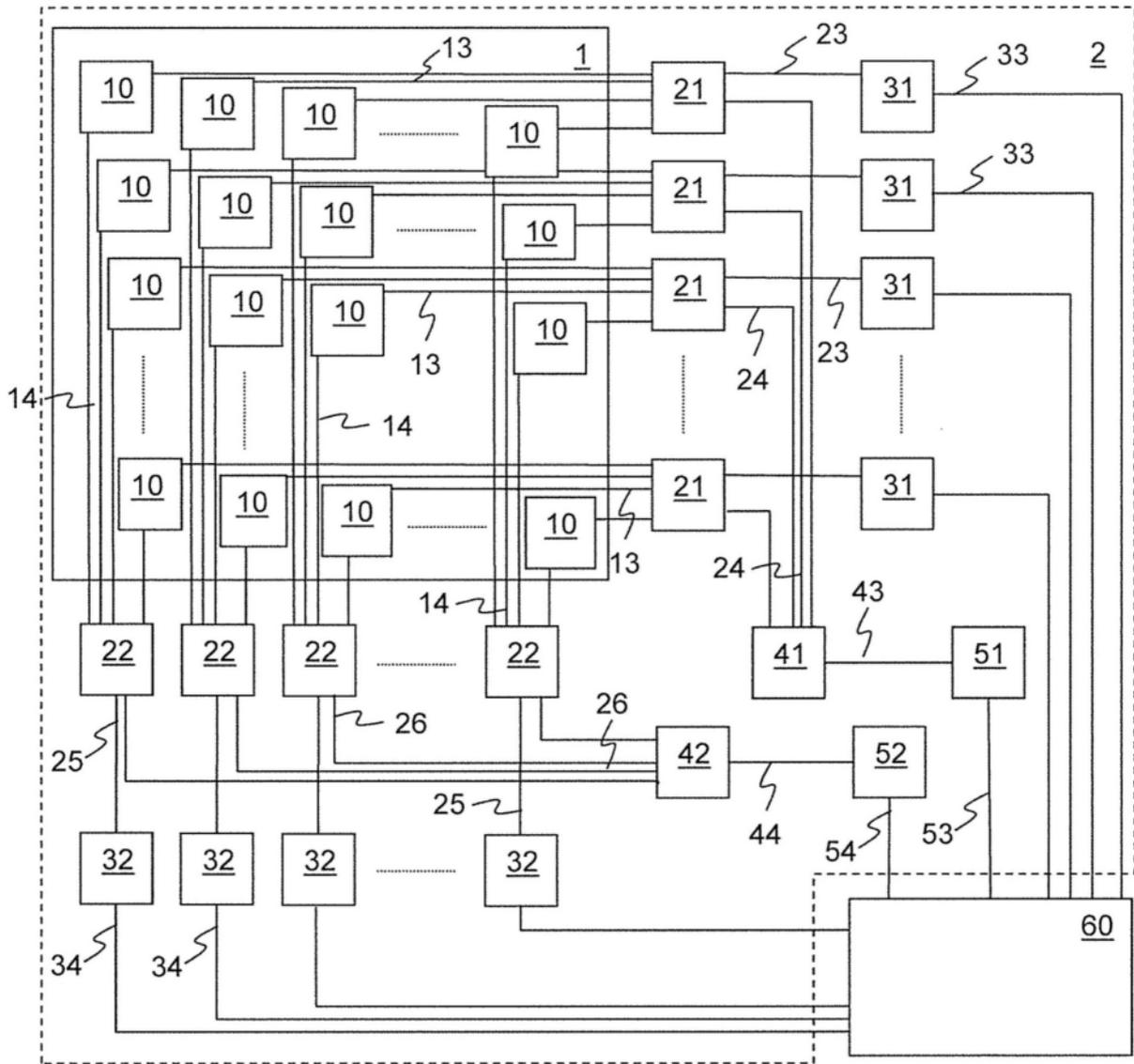


图1

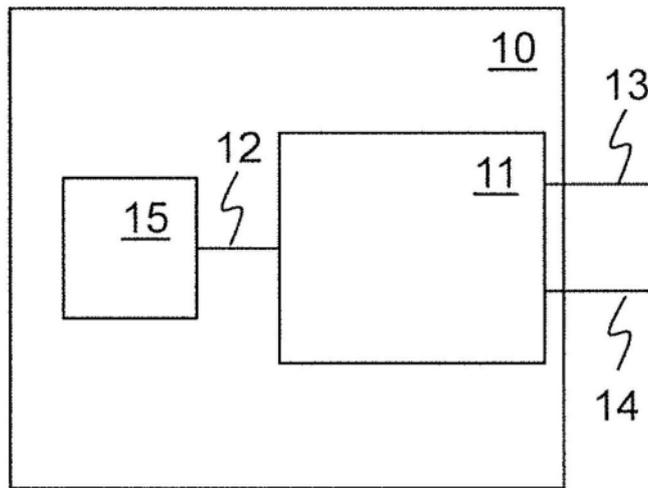


图2

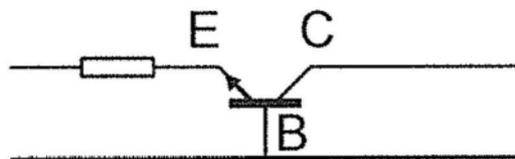


图3

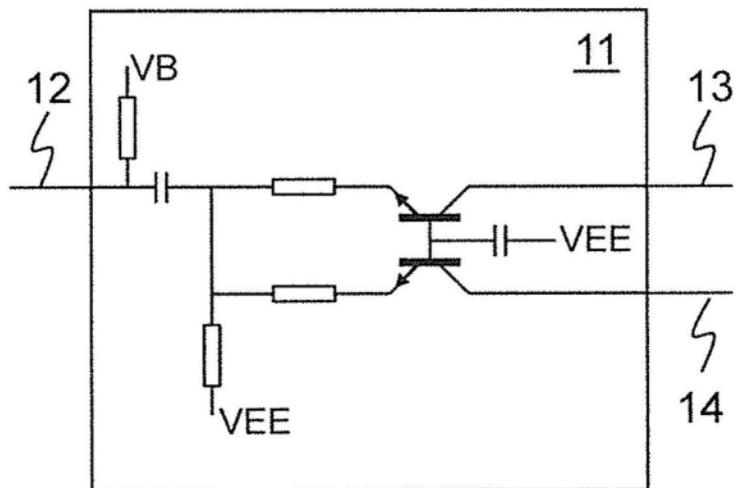


图4

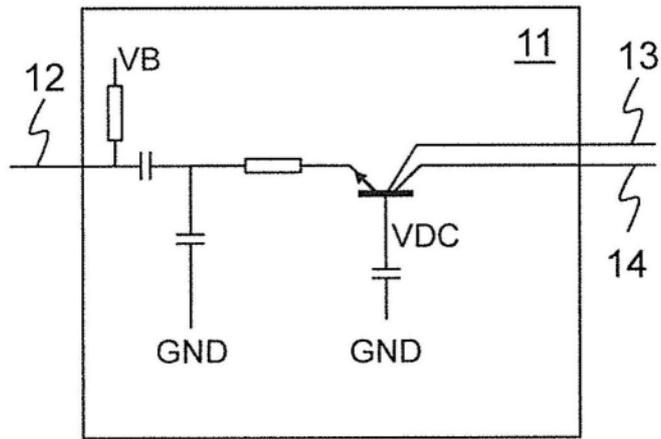


图5

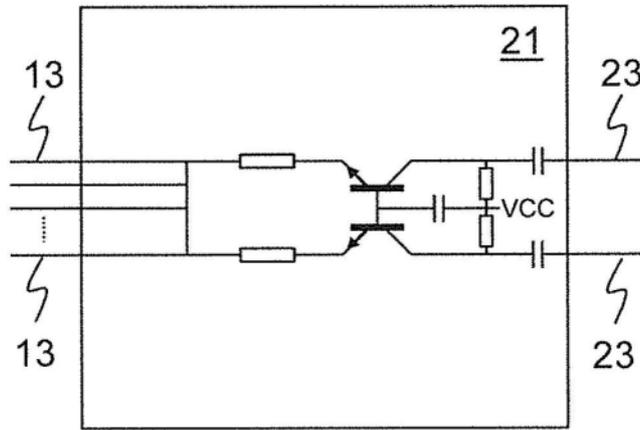


图6

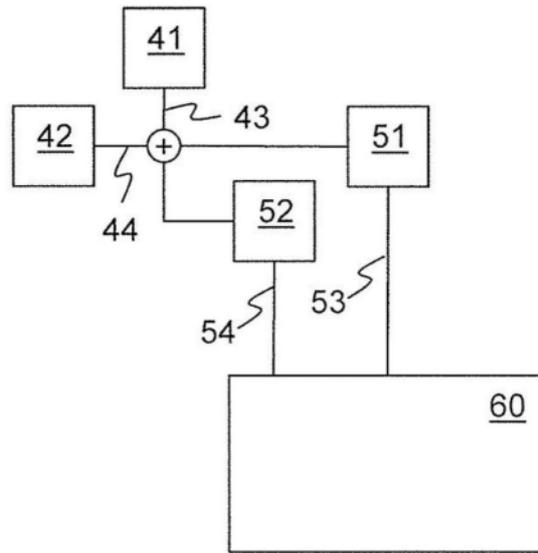


图7