

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-218910

(P2008-218910A)

(43) 公開日 平成20年9月18日(2008.9.18)

(51) Int.Cl.
H01L 33/00 (2006.01)F I
H01L 33/00テーマコード (参考)
5F041

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号 特願2007-57591 (P2007-57591)
(22) 出願日 平成19年3月7日(2007.3.7)(71) 出願人 000006220
ミツミ電機株式会社
東京都多摩市鶴牧2丁目11番地2
(74) 代理人 100070150
弁理士 伊東 忠彦
(72) 発明者 山口 公一
神奈川県厚木市酒井1601 ミツミ電機
株式会社厚木事業所内
(72) 発明者 佐藤 尚史
北海道千歳市泉沢1007番地39 ミツ
ミ電機株式会社千歳事業所内
Fターム(参考) 5F041 AA24 BB02 BB03 BB13 BB22
BB26 BB33 BB34 DB07 FF13

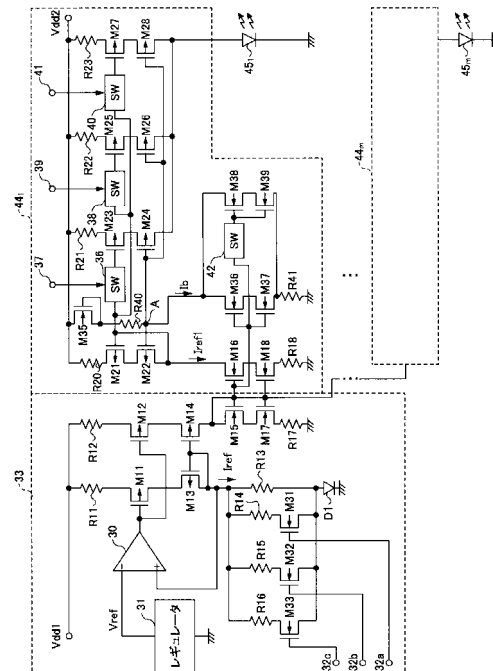
(54) 【発明の名称】 発光ダイオード駆動回路

(57) 【要約】

【課題】本発明は、LEDを発光させない待機モードにおける消費電流を大幅に抑圧することができる発光ダイオード駆動回路を提供することを目的とする。

【解決手段】基準電流部33と、複数チャネルの電流出力部44₁～44_mからなる発光ダイオード駆動回路であって、基準電流部は、待機モードを指示する待機モード信号を供給されたとき駆動電流を遮断するスイッチを具備しており一定の基準電圧を出力する定電圧出力部31と、待機モード信号を供給されたとき駆動電流を遮断するスイッチM38を具備しており基準電流が抵抗回路を流れることで発生する電圧が基準電圧と同一となるよう基準電流を制御する電流制御部30、M11、M13、R11と、待機モード信号を供給されたとき駆動電流を遮断するスイッチM38、M39を具備しており基準電流を複数チャネルの電流出力部に供給する電流供給部M12、M14、M15、M17、R12、R17とを有する。

【選択図】図2



【特許請求の範囲】

【請求項 1】

基準電流を生成する基準電流部と、複数系統のスイッチをオン/オフ制御して前記基準電流に比例した複数系統の駆動電流を生成して発光ダイオードに供給する複数チャンネルの電流出力部からなり、前記複数チャンネルの発光ダイオードを発光させてプリンタの感光体を感光させる発光ダイオード駆動回路であって、

前記基準電流部は、

待機モードを指示する待機モード信号を供給されたとき駆動電流を遮断するスイッチを具備しており一定の基準電圧を出力する定電圧出力部と、

前記待機モード信号を供給されたとき駆動電流を遮断するスイッチを具備しており前記基準電流が抵抗回路を流れることで発生する電圧が前記基準電圧と同一となるよう前記基準電流を制御する電流制御部と、

前記待機モード信号を供給されたとき駆動電流を遮断するスイッチを具備しており前記基準電流を前記複数チャンネルの電流出力部に供給する電流供給部とを有することを特徴とする発光ダイオード駆動回路。

【請求項 2】

請求項 1 記載の発光ダイオード駆動回路において、

前記電流出力部は、

前記電流供給部と共に構成され前記基準電流に基づく第 1 の電流を生成する第 1 のカレントミラー回路と、

前記複数系統のスイッチのうちオンとなったスイッチに対応して前記第 1 の電流に比例する電流を生成し前記発光ダイオードに電流を供給する第 2 のカレントミラー回路とを有し、

前記待機モード信号を供給されたとき、前記複数系統のスイッチを全てオフすることを特徴とする発光ダイオード駆動回路。

【請求項 3】

請求項 2 記載の発光ダイオード駆動回路において、

前記複数系統のスイッチは、オフしたとき前記第 2 のカレントミラー回路の駆動電流を遮断することを特徴とする発光ダイオード駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は発光ダイオード駆動回路に関し、配列された複数の発光ダイオードそれぞれを駆動する発光ダイオード駆動回路に関する。

【背景技術】

【0002】

プリンタにおいて感光体を感光させる手段として、発光ダイオード（以下、「LED」という）をリニアに配列した LED アレイを用いたものがある。このような LED アレイの各 LED を駆動する駆動回路としては、例えば特許文献 1, 2 等に記載されているものがある。

【0003】

図 4 は、従来の発光ダイオード駆動回路の一例の回路構成図を示す。この駆動回路は半導体集積回路化されている。

【0004】

同図中、演算増幅器 10 の反転入力端子には基準電圧源 11 より基準電圧 V_{ref} が印加されている。演算増幅器 10 の出力端子は p チャンネル MOS 電界効果トランジスタ（以下、単に「MOS トランジスタ」という）M0 のゲートに接続されると共に、p チャンネル MOS トランジスタ M1 のゲートに接続され、また、アナログスイッチ等のスイッチ 12, 13 を介して p チャンネル MOS トランジスタ M2, M3 のゲートに接続されている。MOS トランジスタ M0, M1, M2, M3 のソースは電源 V_{dd1} に接続されている。M

ＯＳトランジスタＭ０，Ｍ１はカレントミラー回路を構成し、スイッチ１２，１３のオン時にＭＯＳトランジスタＭ０はＭＯＳトランジスタＭ１～Ｍ３と共にカレントミラー回路を構成する。

【０００５】

ＭＯＳトランジスタＭ０のドレインは演算増幅器１０の非反転入力端子に接続されると共に、抵抗Ｒ１を介して接地されている。ＭＯＳトランジスタＭ１，Ｍ２，Ｍ３のドレインはｎチャネルＭＯＳトランジスタＭ４のドレインに共通接続されている。スイッチ１２，１３は端子１４ａ，１４ｂそれぞれから供給される輝度調整用のスイッチ制御信号に応じてオン／オフを切り換える。

【０００６】

ＭＯＳトランジスタＭ４のドレインはｎチャネルＭＯＳトランジスタＭ４，Ｍ５のゲートに共通接続され、ＭＯＳトランジスタＭ４，Ｍ５のソースは接地されており、ＭＯＳトランジスタＭ４，Ｍ５はカレントミラー回路を構成している。

【０００７】

ＭＯＳトランジスタＭ５のドレインはｐチャネルＭＯＳトランジスタＭ６のゲートとドレインに接続されている。ＭＯＳトランジスタＭ６のゲートはアナログスイッチ等のスイッチ１５，１６それぞれを介してｐチャネルＭＯＳトランジスタＭ７，Ｍ８のゲートに接続されている。ＭＯＳトランジスタＭ６，Ｍ７，Ｍ８のソースは電源Ｖｄｄ２に接続され、ＭＯＳトランジスタＭ７，Ｍ８のドレインはＬＥＤ（発光ダイオード）１８のアノードに接続され、ＬＥＤ１８のカソードは接地されている。

【０００８】

スイッチ１５，１６は、端子１７ａ，１７ｂそれぞれから供給される階調制御用のスイッチ制御信号に応じてオン／オフを切り換える。ＭＯＳトランジスタＭ７，Ｍ８はスイッチ１５，１６がオンのときにＭＯＳトランジスタＭ６とカレントミラー回路を構成する。スイッチ１５はＬＥＤ１８を発光させるタイミングでオンとなり、スイッチ１６はＬＥＤ１８の発光輝度を増大させて階調表現を行う場合にオンとなる。

【０００９】

なお、ＭＯＳトランジスタＭ５～Ｍ８，スイッチ１５，１６，ＬＥＤ１８は、数１０チャンネル分設けられており、各チャンネルのＭＯＳトランジスタＭ５のゲートはＭＯＳトランジスタＭ４のゲートに接続されている。

【００１０】

演算増幅器１０は基準電圧Ｖｒｅｆと抵抗Ｒ１により、（１）式で表わされる基準電流ＩｒｅｆをＭＯＳトランジスタＭ０のドレインに流し、ＭＯＳトランジスタＭ０，Ｍ１のゲート面積比が１：Ａであれば、ＭＯＳトランジスタＭ４のドレインに電流Ａ×Ｉｒｅｆが流れる（スイッチ１２，１３がオフの状態）。

【００１１】

$$I_{ref} = V_{ref} / R_1 \quad \dots (1)$$

ＭＯＳトランジスタＭ１とＭＯＳトランジスタＭ２，Ｍ３のゲート面積比が１０：１である場合、スイッチ１２をオンとしてＭＯＳトランジスタＭ２をオンすると、ＭＯＳトランジスタＭ１のドレイン電流にＭＯＳトランジスタＭ２のドレイン電流が加算されてＭＯＳトランジスタＭ４のドレイン電流（１．１×Ａ×Ｉｒｅｆ）となる。また、スイッチ１２，１３をオンとしてＭＯＳトランジスタＭ２，Ｍ３をオンすると、ＭＯＳトランジスタＭ１のドレイン電流にＭＯＳトランジスタＭ２，Ｍ３のドレイン電流が加算されてＭＯＳトランジスタＭ４のドレイン電流（１．２×Ａ×Ｉｒｅｆ）となる。このＭＯＳトランジスタＭ４のドレイン電流が基準電流となってＭＯＳトランジスタＭ５，Ｍ６のドレイン電流を決定するため、階調表現にかかわらず、ＬＥＤ１８に流れる電流はスイッチ１２のオンにより１．１倍となってＬＥＤ１８の発光輝度を約１．１倍とし、スイッチ１２，１３のオンにより１．２倍となってＬＥＤ１８の発光輝度を約１．２倍とする。

【００１２】

なお、特許文献３には、ＬＥＤに対する駆動電流を制御するための制御電圧を発生する

10

20

30

40

50

制御電圧発生回路に静止時電流パスを遮断又は短絡する切替回路を設け、スタンバイモード制御信号で制御することが記載されている。

【特許文献１】特許第３２９６８８２号公報

【特許文献２】特許第２５１６２３６号公報

【特許文献３】特開２０００－１０８４０７号公報

【発明の開示】

【発明が解決しようとする課題】

【００１３】

従来の発光ダイオード駆動回路では、ＬＥＤ１８を発光させない待機モードであっても、演算増幅器１０，基準電圧源１１，ＭＯＳトランジスタＭ０，Ｍ１，Ｍ４、及び、数１０チャンネル分のＭＯＳトランジスタＭ５，Ｍ６は電流を流しているために、無駄な電流が消費され、チャンネル数が大きいほど無駄な消費電流が増大するという問題があった。

10

【００１４】

本発明は、上記の点に鑑みなされたものであり、ＬＥＤを発光させない待機モードにおける消費電流を大幅に抑圧することができる発光ダイオード駆動回路を提供することを目的とする。

【課題を解決するための手段】

【００１５】

本発明の発光ダイオード駆動回路は、基準電流（ I_{ref} ）を生成する基準電流部（３３）と、複数系統のスイッチ（３６，３８，４０）をオン／オフ制御して前記基準電流（ I_{ref} ）に比例した複数系統の駆動電流を生成して発光ダイオード（４５_１～４５_ｍ）に供給する複数チャンネルの電流出力部（４４_１～４４_ｍ）からなり、前記複数チャンネルの発光ダイオード（４５_１～４５_ｍ）を発光させてプリンタの感光体を感光させる発光ダイオード駆動回路であって、

20

前記基準電流部（３３）は、

待機モードを指示する待機モード信号を供給されたとき駆動電流を遮断するスイッチ（Ｍ４２～Ｍ４４）を具備しており一定の基準電圧（ V_{ref} ）を出力する定電圧出力部（３１）と、

前記待機モード信号を供給されたとき駆動電流を遮断するスイッチ（Ｍ３８）を具備しており前記基準電流（ I_{ref} ）が抵抗回路（Ｒ１３～Ｒ１６，Ｍ３１～Ｍ３３）を流れることで発生する電圧が前記基準電圧（ V_{ref} ）と同一となるよう前記基準電流（ I_{ref} ）を制御する電流制御部（３０，Ｍ１１，Ｍ１３，Ｒ１１）と、

30

前記待機モード信号を供給されたとき駆動電流を遮断するスイッチ（Ｍ３８，Ｍ３９）を具備しており前記基準電流（ I_{ref} ）を前記複数チャンネルの電流出力部（４４_１～４４_ｍ）に供給する電流供給部（Ｍ１２，Ｍ１４，Ｍ１５，Ｍ１７，Ｒ１２，Ｒ１７）とを有することを特徴とする発光ダイオード駆動回路。

【００１６】

前記発光ダイオード駆動回路において、

前記電流出力部（４４_１～４４_ｍ）は、

前記電流供給部（Ｍ１２，Ｍ１４，Ｍ１５，Ｍ１７，Ｒ１２，Ｒ１７）と共に構成され前記基準電流（ I_{ref} ）に基づく第１の電流（ I_{ref1} ）を生成する第１のカレントミラー回路（Ｍ１６，Ｍ１８）と、

40

前記複数系統のスイッチ（３６，３８，４０）のうちオンとなったスイッチに対応して前記第１の電流（ I_{ref1} ）に比例する電流を生成し前記発光ダイオードに電流を供給する第２のカレントミラー回路（Ｍ２１～Ｍ２８）とを有し、

前記待機モード信号を供給されたとき、前記複数系統のスイッチ（３６，３８，４０）を全てオフすることを特徴とする発光ダイオード駆動回路。

【００１７】

前記発光ダイオード駆動回路において、

前記複数系統のスイッチ（３６，３８，４０）は、オフしたとき前記第２のカレントミ

50

ラー回路（M21～M28）の駆動電流を遮断することを特徴とする発光ダイオード駆動回路。

【0018】

なお、上記括弧内の参照符号は、理解を容易にするために付したものであり、一例にすぎず、図示の態様に限定されるものではない。

【発明の効果】

【0019】

本発明によれば、LEDを発光させない待機モードにおける消費電流を大幅に抑圧することができる。

【発明を実施するための最良の形態】

10

【0020】

以下、図面に基づいて本発明の実施形態について説明する。

【0021】

<LEDアレイ駆動回路の構成>

図1は、本発明の発光ダイオード駆動回路を用いたプリンタ用のLEDアレイ装置の一実施形態のブロック構成図を示す。このLEDアレイ装置は例えば48チャンネル構成である。

【0022】

同図中、シフトレジスタ20には1チャンネルについて例えば6ビットの発光時間データが48チャンネル分時系列で供給され、シフトレジスタ20で順次シフトされてラッチされたのち、パルス幅変調回路22に供給される。パルス幅変調回路22は、チャンネル毎に発光時間データで指示されるパルス幅の発光パルスを生成し、48チャンネル分の発光パルスをLEDアレイ駆動回路26に供給する。

20

【0023】

シフトレジスタ24には1チャンネルについて例えば6ビットの発光輝度データが48チャンネル分時系列で供給され、シフトレジスタ24で順次シフトされてラッチされたのち、LEDアレイ駆動回路26に供給される。LEDアレイ駆動回路26は、チャンネル毎に発光輝度データをデコードしてn系統の階調制御用のスイッチ制御信号を生成し、チャンネル毎に発光パルスでオンさせるMOSトランジスタを上記n系統の階調制御用のスイッチ制御信号によって決定する。LEDアレイ駆動回路26はLEDアレイ28を構成する48

30

【0024】

<発光ダイオード駆動回路の構成>

図2は、本発明の発光ダイオード駆動回路の一実施形態の回路構成図を示す。この駆動回路は半導体集積回路化されている。

【0025】

同図中、演算増幅器30の反転入力端子にはレギュレータ31より基準電圧Vrefが印加されている。演算増幅器30の出力端子はpチャンネルMOSトランジスタM11，M12それぞれのゲートに接続されている。MOSトランジスタM11，M12それぞれのソースは抵抗R11，R12それぞれを介して電源Vdd1に接続されてカレントミラー回路を構成している。MOSトランジスタM11，M12それぞれのドレインはpチャンネルMOSトランジスタM13，M14それぞれのソースに接続されている。

40

【0026】

更に、MOSトランジスタM12のゲートにはpチャンネルMOSトランジスタM38のドレインが接続され、MOSトランジスタM38のソースは電源Vdd1に接続されており、MOSトランジスタM38のゲートには端子34からローレベルで待機モードを指示する反転待機モード信号が供給されている。

【0027】

MOSトランジスタM13，M14のゲートはMOSトランジスタM13のドレインに共通接続されてカレントミラー回路を構成しており、MOSトランジスタM13のドレイ

50

ンは演算増幅器 30 の非反転入力端子に接続されると共に、抵抗 R_{13} , R_{14} , R_{15} , R_{16} それぞれの一端に接続されている。抵抗 R_{13} の他端はダイオード D_1 を介して接地されている。

【0028】

MOSトランジスタ $M_{11} \sim M_{14}$ はカレントミラー回路がカスケード接続された構成とすることにより、MOSトランジスタ M_{11} , M_{12} のドレイン電位が略同一となり、ゲート面積が同一の場合 MOSトランジスタ M_{13} , M_{14} のドレイン電流は略同一となる。

【0029】

抵抗 R_{14} , R_{15} , R_{16} それぞれの他端には n チャネル MOSトランジスタ M_{31} , M_{32} , M_{33} のドレインが接続され、MOSトランジスタ M_{31} , M_{32} , M_{33} のソースはダイオード D_1 を介して接地されている。MOSトランジスタ M_{31} , M_{32} , M_{33} のゲートには端子 $32a$, $32b$, $32c$ から輝度調整用のスイッチ制御信号が供給される。

10

【0030】

上記のダイオード D_1 を設けることにより、 $0.4\% / ^\circ C$ の温度特性を持たせることができる。これにより、後述する $LED_{45_1} \sim 45_m$ の電流補正を行うことができ、 $LED_{45_1} \sim 45_m$ の輝度の温度による変化を抑えることができる。

【0031】

MOSトランジスタ M_{14} のドレインは n チャネル MOSトランジスタ M_{15} のゲートとドレインに接続されている。MOSトランジスタ M_{15} のゲートは n チャネル MOSトランジスタ M_{16} のゲートと接続されてカレントミラー回路を構成している。

20

【0032】

MOSトランジスタ M_{15} , M_{16} それぞれのソースは n チャネル MOSトランジスタ M_{17} , M_{18} それぞれのドレインに接続されている。MOSトランジスタ M_{17} , M_{18} のゲートは MOSトランジスタ M_{15} のゲートとドレインに共通接続されてカレントミラー回路を構成し、MOSトランジスタ M_{17} , M_{18} のソースは抵抗 R_{17} , R_{18} を介して接地されている。

【0033】

更に、MOSトランジスタ M_{15} , M_{17} のゲートには n チャネル MOSトランジスタ M_{39} のドレインが接続され、MOSトランジスタ M_{39} のソースは接地されており、MOSトランジスタ M_{39} のゲートには端子 35 からハイレベルで待機モードを指示する待機モード信号が供給されている。

30

【0034】

MOSトランジスタ $M_{15} \sim M_{18}$ はカレントミラー回路がカスケード接続された構成となっており、MOSトランジスタ M_{15} , M_{16} のソース電位が略同一となり、ゲート面積が同一の場合 MOSトランジスタ M_{15} , M_{16} のドレイン電流は略同一となる。

【0035】

上記の演算増幅器 30 , レギュレータ 31 , MOSトランジスタ $M_{11} \sim M_{15}$, M_{17} 及び抵抗 R_{17} は基準電流部 33 を構成している。演算増幅器 30 は、MOSトランジスタ M_{13} のドレイン電流が抵抗 R_{13} , R_{14} , R_{15} , R_{16} を流れることにより生じる MOSトランジスタ M_{13} のドレイン電圧をレギュレータ 31 からの基準電圧 V_{ref} と差動増幅して、両者が同一となるように MOSトランジスタ M_{11} のドレイン電流を制御して MOSトランジスタ M_{13} のドレインに一定の基準電流 I_{ref} を流す。また、カレントミラー回路によって MOSトランジスタ M_{16} のドレインに基準電流 I_{ref} に比例した基準電流 I_{ref1} が流れる。

40

【0036】

MOSトランジスタ M_{16} のドレインは p チャネル MOSトランジスタ M_{22} のドレインに接続されている。MOSトランジスタ M_{22} のソースは p チャネル MOSトランジスタ M_{21} のドレインに接続されている。MOSトランジスタ M_{21} のソースは抵抗 R_{20}

50

を介して電源 V_{dd2} に接続されている。

【0037】

MOSトランジスタM21のゲートはMOSトランジスタM22のドレインに接続されると共に、アナログスイッチ等のスイッチ36, 38, 40それぞれを介してpチャネルMOSトランジスタM23, M25, M27のゲートに接続されている。スイッチ36, 38, 40がオンするとMOSトランジスタM23, M25, M27のゲート電位をMOSトランジスタM21のゲート電圧と同一にしてMOSトランジスタM23, M25, M27をオンし、スイッチ36, 38, 40がオフするとMOSトランジスタM23, M25, M27のゲート電位を電源電圧 V_{dd2} としてMOSトランジスタM23, M25, M27をオフする。

10

【0038】

MOSトランジスタM23, M25, M27それぞれのソースは抵抗R21, R22, R23それぞれを介して電源 V_{dd2} に接続されており、MOSトランジスタM23, M25, M27はスイッチ36, 38, 40がオンのときにMOSトランジスタM21とカレントミラー回路を構成する。

【0039】

MOSトランジスタM22のゲートはpチャネルMOSトランジスタM24, M26, M28のゲートに接続されている。MOSトランジスタM23, M25, M27それぞれのドレインはMOSトランジスタM24, M26, M28のソースに接続されており、MOSトランジスタM22, M24, M26, M28はカレントミラー回路を構成している。

20

【0040】

MOSトランジスタM21～M28はカレントミラー回路がカスケード接続された構成となることにより、MOSトランジスタM21, M23, M25, M27のドレイン電位が略同一となり、ゲート面積が同一の場合MOSトランジスタM22, M24, M26, M28のドレイン電流は略同一となる。ここでは、階調表現を行うために、例えばMOSトランジスタM21, M22のゲート面積に対して、MOSトランジスタM23, M24のゲート面積は6倍、MOSトランジスタM25, M26のゲート面積は3倍、MOSトランジスタM27, M28のゲート面積は2倍というように、ゲート面積をそれぞれ異ならせている。

30

【0041】

MOSトランジスタM22, M24, M26, M28それぞれのゲートが共通接続された接続点Aは、抵抗R40を介してpチャネルMOSトランジスタM35のゲート及びドレインに接続されており、MOSトランジスタM35のソースは電源 V_{dd2} に接続されている。

【0042】

また、接続点AはnチャネルMOSトランジスタM36のドレインに接続されている。MOSトランジスタM36のソースはnチャネルMOSトランジスタM37のドレインに接続され、MOSトランジスタM37のソースは抵抗R41を介して接地されている。MOSトランジスタM36, M37のゲートはMOSトランジスタM16のゲートに接続されている。即ち、MOSトランジスタM36, M37はMOSトランジスタM15, M17と共にカレントミラー回路を構成している。

40

【0043】

なお、MOSトランジスタM15とM17のゲート面積, M36とM37のゲート面積の比は例えば2:1とされている。

【0044】

MOSトランジスタM36のドレイン電流である電流 I_b が抵抗R40を流れ、これによって、接続点A即ちMOSトランジスタM22, M24, M26, M28のゲート電圧が決定される。

【0045】

50

スイッチ 36, 38, 40 それぞれは端子 37, 39, 41 それぞれから供給される n (ここでは $n = 3$) 系統の階調制御用のスイッチ制御信号に応じてオン/オフを切り換える。なお、 n は 3 に限らない。MOS トランジスタ M24, M26, M28 のドレインは LED45₁ のアノードに接続され、LED45₁ のカソードは接地されている。

【0046】

ここで、スイッチ 36, 38, 40 がオフのとき MOS トランジスタ M23, M25, M27 はオフし LED45₁ に電流は流れない。スイッチ 36 がオンすると MOS トランジスタ M23 のドレイン電流が LED45₁ に流れ、スイッチ 36, 38 がオンすると MOS トランジスタ M23, M25 のドレイン電流の和が LED45₁ に流れ、スイッチ 36, 38, 40 がオンすると MOS トランジスタ M23, M25, M27 のドレイン電流の和が LED45₁ に流れ、LED45₁ は流れる電流が大きくなるほど発光輝度が大となる。

10

【0047】

上記のスイッチ 36, 38, 40, MOS トランジスタ M16, M18 ~ M28, 抵抗 R18 ~ R23 が 1 チャネル分の電流出力部 44₁ を構成しており、 m (例えば $m = 48$) チャネル分の同一構成の電流出力部 44₁ ~ 44_m が基準電流部 33 に接続されている。各チャネルの電流出力部 44₁ ~ 44_m はそれぞれに接続されている LED アレイ 28 の LED45₁ ~ 45_m を駆動する。

【0048】

<レギュレータの構成>

20

図 3 は、レギュレータ 31 の詳細な回路構成図を示す。同図中、他の全ての MOS トランジスタがエンハンスメント型であるのとは異なり、 n チャネル MOS トランジスタ M40 はデプレッション型である。MOS トランジスタ M40 のゲート及びソースは n チャネル MOS トランジスタ M41 のゲート及びドレインと共通接続されている。MOS トランジスタ M40 のドレインは p チャネル MOS トランジスタ 42 のドレイン、ソースを介して電源 V_{dd1} に接続され、MOS トランジスタ M41 のソースは接地されており、MOS トランジスタ M40 のソースより一定電圧を出力する。

【0049】

また、MOS トランジスタ M40, M41 のゲートには n チャネル MOS トランジスタ 43 のドレインが接続され、MOS トランジスタ 43 のソースは接地されている。MOS トランジスタ M42, M43 のゲートにはインバータ 51 の出力信号 (待機モード信号) が供給される。

30

【0050】

端子 50 にはローレベルで待機モードを指示する反転待機モード信号が供給され、インバータ 51 で反転されて待機モード信号とされて MOS トランジスタ M42, M43 のゲートに供給され、更にインバータ 52 で反転されて反転待機モード信号とされ p チャネル MOS トランジスタ M44 のゲートに供給される。

【0051】

MOS トランジスタ M40 のソースより出力される一定電圧は演算増幅器 53 の反転入力端子に印加される。演算増幅器 53 の出力端子は p チャネル MOS トランジスタ M45 のゲートに接続される。MOS トランジスタ M45 のソースは電源 V_{dd1} に接続されている。MOS トランジスタ M45 のドレインは出力端子 54 に接続されると共に、直列接続された抵抗 R31, R32 を介して接地されている。MOS トランジスタ M44 のソースは電源 V_{dd1} に接続され、MOS トランジスタ M44 のドレインは MOS トランジスタ M45 のゲートに接続されている。

40

【0052】

抵抗 R31, R32 の接続点即ち分圧点は演算増幅器 53 の非反転入力端子に接続されている。演算増幅器 53 は、MOS トランジスタ M45 のドレイン電流が抵抗 R31, R32 を流れることにより生じる出力端子 54 の出力電圧を分圧点である抵抗 R31, R32 の接続点から取り出し、この分圧点の電圧を MOS トランジスタ M40 より一定電圧

50

と差動増幅して、両者が同一となるようにM O S トランジスタM 4 5 のドレイン電流を制御している。これにより、出力端子5 4 から基準電圧V r e f が出力される。

【 0 0 5 3 】

<発光ダイオードの輝度調整>

ここで、図 2 に示す抵抗 R 1 3 , R 1 4 , R 1 5 , R 1 6 それぞれの抵抗値の比は、例えば 1 : 2 : 4 : 8 とされている。端子 3 2 a ~ 3 2 c からのスイッチ制御信号がローレベルのときM O S トランジスタM 3 1 ~ M 3 3 はオフしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 とダイオードD 1 を介して接地される。

【 0 0 5 4 】

端子 3 2 a からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 1 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 4 の並列接続を介して接地される。同様に、端子 3 2 b からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 2 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 5 の並列接続を介して接地され、端子 3 2 c からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 3 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 5 の並列接続を介して接地される。

【 0 0 5 5 】

また、端子 3 2 a , 3 2 b からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 1 , M 3 2 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 4 とR 1 5 の並列接続を介して接地され、端子 3 2 b , 3 2 c からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 2 , M 3 3 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 5 と抵抗 R 1 6 の並列接続を介して接地され、端子 3 2 a , 3 2 c からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 1 , M 3 3 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 4 と抵抗 R 1 6 の並列接続を介して接地され、端子 3 2 a , 3 2 b , 3 2 c からのスイッチ制御信号がハイレベルのときM O S トランジスタM 3 1 , M 3 2 , M 3 3 がオンしてM O S トランジスタM 1 3 のドレインは抵抗 R 1 3 と抵抗 R 1 4 と抵抗 R 1 5 と抵抗 R 1 6 の並列接続を介して接地される。

【 0 0 5 6 】

つまり、M O S トランジスタM 1 3 のドレイン抵抗を最大で抵抗 R 1 3 とし、最小で (R 1 3 / / R 1 4 / / R 1 5 / / R 1 6) とすることができる。なお、R 1 3 / / R 1 4 / / R 1 5 / / R 1 6 は抵抗 R 1 3 , R 1 4 , R 1 5 , R 1 6 の並列接続の合成抵抗を表す。

【 0 0 5 7 】

これによって、M O S トランジスタM 1 3 のドレインを流れる基準電流 I r e f の最小値 I r e f (m i n) が (2) 式で表わされ、最大値 I r e f (m a x) が (3) 式で表される。

【 0 0 5 8 】

$$I_{ref}(min) = V_{ref} / R_{13} \quad \dots (2)$$

$$I_{ref}(max) = V_{ref} / (R_{13} / / R_{14} / / R_{15} / / R_{16}) \quad \dots (3)$$

本発明では、L E D 4 5₁ の発光輝度が所望の値となるように、端子 3 2 a ~ 3 2 c からのスイッチ制御信号によりM O S トランジスタM 1 3 のドレインに流れる基準電流 I r e f を調整する。

【 0 0 5 9 】

<通常モード>

通常モードでは、待機モード信号がハイレベル (反転待機モード信号がローレベル) となり、図 3 のM O S トランジスタM 4 2 はオンし、M O S トランジスタM 4 3 , M 4 4 はオフするため、出力端子 5 4 から基準電圧V r e f が出力される。

【 0 0 6 0 】

また、図 2 のM O S トランジスタM 3 8 , M 3 9 はオフするため、基準電流部 3 3 のM

10

20

30

40

50

ＯＳトランジスタＭ１３のドレインに一定の基準電流 I_{ref} が流れ、各チャネルの電流出力部 $44_1 \sim 44_m$ それぞれのＭＯＳトランジスタＭ１６のドレインに基準電流 I_{ref1} が流れ、ＬＥＤ $45_1 \sim 45_m$ を駆動する。

【００６１】

<待機モード>

待機モードでは、待機モード信号がローレベル（反転待機モード信号がハイレベル）となると共に、端子３７，３９，４１からの階調制御用のスイッチ制御信号によりスイッチ３６，３８，４０をオフする。従って、図３のＭＯＳトランジスタＭ４２はオフし、ＭＯＳトランジスタＭ４３，Ｍ４４はオンするため、レギュレータ３１には動作電流が流れず、出力端子５４から基準電圧 V_{ref} の出力もなされない。

10

【００６２】

また、図２のＭＯＳトランジスタＭ３８，Ｍ３９がオンするため、ＭＯＳトランジスタＭ１１～Ｍ１５，Ｍ１７はオフし、ＭＯＳトランジスタＭ１３に基準電流 I_{ref} は流れず、各チャネルの電流出力部 $44_1 \sim 44_m$ それぞれのＭＯＳトランジスタＭ１６にも基準電流 I_{ref1} が流れない。更に、スイッチ３６，３８，４０がオフすると同時に、ＭＯＳトランジスタＭ２３，Ｍ２５，Ｍ２７のゲート電位を電源電圧 V_{dd2} とするように働かせることによりＭＯＳトランジスタＭ２３，Ｍ２５，Ｍ２７を全てオフすることができる。

【００６３】

つまり、基準電流部３３及び電流出力部 $44_1 \sim 44_m$ の消費電流をほとんど０とすることができる。

20

【図面の簡単な説明】

【００６４】

【図１】本発明の発光ダイオード駆動回路を用いたプリンタ用のＬＥＤアレイ装置の一実施形態のブロック構成図である。

【図２】本発明の発光ダイオード駆動回路の一実施形態の回路構成図である。

【図３】レギュレータの詳細な回路構成図である。

【図４】従来の発光ダイオード駆動回路の一例の回路構成図である。

【符号の説明】

【００６５】

３０，５３ 演算増幅器

３１ レギュレータ

３３ 基準電流部

３６，３８，４０ スイッチ

$44_1 \sim 44_m$ 電流出力部

$45_1 \sim 45_m$ ＬＥＤ

５１，５２ インバータ

Ｍ１１～Ｍ４５ ＭＯＳトランジスタ

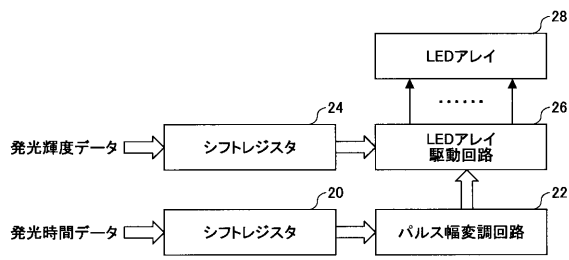
Ｒ１１～Ｒ４１ 抵抗

V_{dd1} ， V_{dd2} 電源

30

40

【図 1】



【図 2】

