



(12)实用新型专利

(10)授权公告号 CN 211427336 U

(45)授权公告日 2020.09.04

(21)申请号 201922267932.3

(22)申请日 2019.12.17

(73)专利权人 长沙湘计海盾科技有限公司
地址 410205 湖南省长沙市长沙高新开发区尖山路39号长沙中电软件园有总部大楼A128号

(72)发明人 王元圆 卢山 吴思璇 杨山礼 李俊

(74)专利代理机构 长沙市融智专利事务所(普通合伙) 43114

代理人 龚燕妮

(51)Int.Cl. G06F 15/78(2006.01)

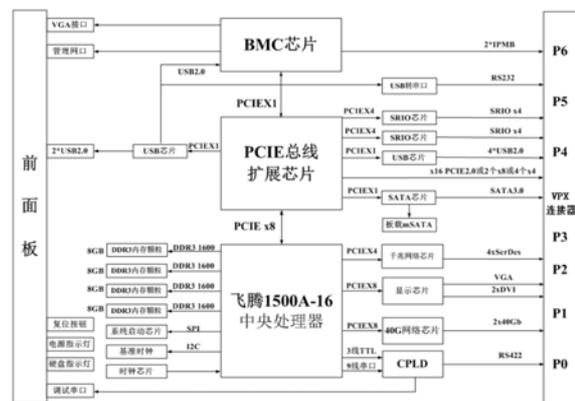
权利要求书1页 说明书4页 附图1页

(54)实用新型名称

一种嵌入式VPX计算模块

(57)摘要

本实用新型公开了一种嵌入式VPX计算模块,包括CPU、内存颗粒芯片、系统启动芯片、PCIe总线扩展芯片、SRIO芯片、显示芯片、BMC芯片、40Gb网络芯片、1Gb网络芯片、SATA芯片、USB芯片及VPX连接器;内存颗粒芯片、显示芯片、PCIe总线扩展芯片、40Gb网络芯片、1Gb网络芯片和系统启动芯片均与CPU相连;SRIO芯片、BMC芯片、SATA芯片和USB芯片均与PCIe总线扩展芯片相连。具备多种高速数据总线,如PCIe3.0接口、40Gb网络接口、SRIO接口,多种高速数据接口具备都是多路,可以实现接口冗余功能;具备BMC芯片,可通过此BMC芯片实现对计算模块的系统管理,并可以通过网络对计算模块进行远程控制管理;高密度,多功能接口,使得计算模块可以应用于多种场合。



CN 211427336 U

1. 一种嵌入式VPX计算模块,其特征在于,包括CPU、内存颗粒芯片、系统启动芯片、PCIE总线扩展芯片、SRI0芯片、显示芯片、BMC芯片、40Gb网络芯片、1Gb网络芯片、SATA芯片、USB芯片及VPX连接器;

所述内存颗粒芯片、显示芯片、PCIE总线扩展芯片、40Gb网络芯片、1Gb网络芯片及系统启动芯片均与所述CPU相连;

所述显示芯片输出1路VGA模拟信号和2路DVI-D数字信号到所述VPX连接器;

所述40Gb网络芯片输出2路40Gb网络信号到所述VPX连接器;

所述1Gb网络芯片输出4路Seders网络信号到所述VPX连接器;

所述BMC芯片输出1路VGA和1路千兆网络到前面板接口,输出2路IPMB到所述VPX连接器;

所述CPU的1组8路PCIE3.0信号与所述PCIE总线扩展芯片的输入端口相连,所述PCIE总线扩展芯片具有10路X4 PCIE2.0接口作为输出端口;其中:

2路X4 PCIE2.0接口经所述SRI0芯片扩展出2路x4 SRI0接口与所述VPX连接器相连;

2路X4 PCIE2.0接口经所述USB芯片扩展出8路USB2.0接口,其中,2路USB2.0接口放置在板卡的前面板;1路USB2.0接口接BMC芯片,1路USB2.0接口接串口芯片,串口芯片输出的RS232信号接所述VPX连接器;4路USB2.0接口与所述VPX连接器相连;

1路X4 PCIE2.0接口经所述SATA芯片扩展出4路SATA接口,其中,1路SATA接口与MSATA连接器相连,3路SATA接口与所述VPX连接器相连;

1路X4 PCIE2.0接口接入所述BMC芯片;

4路X4 PCIE2.0接口接入所述VPX连接器。

2. 根据权利要求1所述的嵌入式VPX计算模块,其特征在于,所述4路X4 PCIE2.0接口接入所述VPX连接器中,所述4路X4 PCIE2.0接口可组合成2路X8 PCIE2.0或1路X16 PCIE2.0。

3. 根据权利要求1所述的嵌入式VPX计算模块,其特征在于,所述CPU的TTL调试接口经CPLD连接到前面板,所述CPU的UART串口经CPLD输出RS422信号到所述VPX连接器。

4. 根据权利要求1所述的嵌入式VPX计算模块,其特征在于,所述内存颗粒芯片为SCB13H8G802BF-13KI型集成器件,所述PCIE总线扩展芯片为PLX PEX8750型集成器件,所述显示芯片为AMD E8860型集成器件,所述1Gb网络芯片为Intel I350型集成器件,所述40Gb网络芯片为Intel XL710型集成器件,所述SRI0芯片为IDT TSI721型集成器件,所述SATA芯片为Marvell 88SE9215型集成器件,所述系统启动芯片为S25FS128型集成器件,所述USB芯片为UPD720201型集成器件,所述串口芯片为PL2303型集成器件,所述BMC芯片为ASPEED的AST2400型集成器件。

5. 根据权利要求1至4任一项所述的嵌入式VPX计算模块,其特征在于,所述CPU为飞腾1500A-16型集成器件。

一种嵌入式VPX计算模块

技术领域

[0001] 本实用新型涉及计算机技术领域,尤其涉及一种嵌入式VPX计算模块。

背景技术

[0002] 现有应用于VPX系统中的嵌入式计算模块结构较为复杂,而且扩展接口较少,不利于模块的精简和小型化,且扩展性能较差。

[0003] 另外,关键用户所使用的核心计算机,都是以高性能计算、存储数据等应用为主的嵌入式为核心。长期以来,嵌入式的软硬件多为美国设计生产制造,自主权掌握在别人手里因此,在国家大力的推动国产化的浪潮下,大力迅速发展基于国产软硬件平台的嵌入式来保证国家的数据信息系统的安全是必须的。

[0004] 因此,有必要设计一种应用于VPX系统中的嵌入式VPX计算模块。

实用新型内容

[0005] 本实用新型提供了一种嵌入式VPX计算模块,以解决现有技术中嵌入式计算模块集成度不高且扩展性能差的问题。

[0006] 为了达到上述目的,本实用新型采用如下技术方案:

[0007] 一种嵌入式VPX计算模块,包括CPU、内存颗粒芯片、系统启动芯片、PCIE总线扩展芯片、SRIO芯片、显示芯片、BMC芯片、40Gb网络芯片、1Gb网络芯片、SATA芯片、USB 芯片及VPX连接器;

[0008] 所述内存颗粒芯片、显示芯片、PCIE总线扩展芯片、40Gb网络芯片、1Gb网络芯片及系统启动芯片均与所述CPU相连;

[0009] 所述显示芯片输出1路VGA模拟信号和2路DVI-D数字信号到所述VPX连接器;

[0010] 所述40Gb网络芯片输出2路40Gb网络信号到所述VPX连接器;

[0011] 所述1Gb网络芯片输出4路Seders网络信号到所述VPX连接器;

[0012] 所述BMC芯片输出1路VGA和1路千兆网络到前面板接口,输出2路IPMB到所述VPX连接器;

[0013] 所述CPU的1组8路PCIE3.0信号与所述PCIE总线扩展芯片的输入端口相连,所述PCIE 总线扩展芯片具有10路X4PCIE2.0接口作为输出端口;其中:

[0014] 2路X4PCIE2.0接口经所述SRIO芯片扩展出2路x4SRIO接口与所述VPX连接器相连;

[0015] 2路X4PCIE2.0接口经所述USB芯片扩展出8路USB2.0接口,其中,2路USB2.0接口放置在板卡的前面板;1路USB2.0接口接BMC芯片,1路USB2.0接口接串口芯片,串口芯片输出的RS232信号接所述VPX连接器;4路USB2.0接口与所述VPX连接器相连;

[0016] 1路X4PCIE2.0接口经所述SATA芯片扩展出4路SATA接口,其中,1路SATA接口与MSATA连接器相连,3路SATA接口与所述VPX连接器相连;

[0017] 1路X4PCIE2.0接口接入所述BMC芯片,用于所述BMC芯片和CPU之前的数据传输;

[0018] 4路X4PCIE2.0接口接入所述VPX连接器。

[0019] 进一步地,所述4路X4PCIE2.0接口接入所述VPX连接器中,所述4路X4PCIE2.0接口可组合成2路X8PCIE2.0或1路X16PCIE2.0。不同的数据传输带宽,带宽越宽,传输的数据越多,速度就更快。

[0020] 进一步地,所述CPU的TTL调试接口经CPLD连接到前面板,所述CPU的UART串口经CPLD输出RS422信号到所述VPX连接器。

[0021] 进一步地,所述内存颗粒芯片为SCB13H8G802BF-13KI型集成器件,所述PCIE总线扩展芯片为PLX PEX8750型集成器件,所述显示芯片为AMD E8860型集成器件,所述1Gb网络芯片为Intel I350型集成器件,所述40Gb网络芯片为Intel XL710型集成器件,所述SRI0芯片为IDT TSI721型集成器件,所述SATA芯片为Marvell 88SE9215型集成器件,所述系统启动芯片为S25FS128型集成器件,所述USB芯片为UPD720201型集成器件,所述串口芯片为PL2303型集成器件,所述BMC芯片为ASPEED的AST2400型集成器件。

[0022] 进一步地,所述CPU为飞腾1500A-16型集成器件。

[0023] 有益效果

[0024] 本实用新型提出了一种嵌入式VPX计算模块,具备多种高速数据总线,如PCIE3.0接口、40Gb网络接口、SRI0接口;多种高速数据接口具备都是多路,可以实现接口冗余功能;具备BMC芯片,可通过此BMC芯片实现对计算模块的系统管理,并可以通过网络对计算模块进行远程控制管理;高密度,多功能接口,标准化,使得计算模块可以应用于多种场合。

附图说明

[0025] 图1是本实用新型实施例提供的一种嵌入式VPX计算模块的总体结构框图。

具体实施方式

[0026] 下面结合附图与具体实施方式对本实用新型进行详细说明。显然,所描述的实施例仅仅是本实用新型一部分实施例,而不是全部的实施例。

[0027] 如图1所示,本实用新型实施例提供了一种嵌入式VPX计算模块,包括CPU、内存颗粒芯片、系统启动芯片、PCIE总线扩展芯片、SRI0芯片、显示芯片、BMC芯片、40Gb网络芯片、1Gb网络芯片、SATA芯片、USB芯片及VPX连接器;

[0028] 所述内存颗粒芯片、显示芯片、PCIE总线扩展芯片、40Gb网络芯片、1Gb网络芯片及系统启动芯片均与所述CPU相连;

[0029] 所述显示芯片输出1路VGA模拟信号和2路DVI-D数字信号到所述VPX连接器,用于系统显示接口输出,外接VGA或DVI-D显示器;

[0030] 所述40Gb网络芯片输出2路40Gb网络信号到所述VPX连接器;

[0031] 所述1Gb网络芯片输出4路Seders网络信号到所述VPX连接器;

[0032] 40Gb网络芯片用于系统数据的高速传输,1Gb网络芯片用于系统控制信号的传输,两个网络分开,可以增加系统控制和数据传输的效率。

[0033] 所述BMC芯片输出1路VGA和1路千兆网络到前面板接口,输出2路IPMB到所述VPX连接器;

[0034] 所述CPU的1组8路PCIE3.0信号与所述PCIE总线扩展芯片的输入端口相连,所述PCIE总线扩展芯片具有10路X4PCIE2.0接口作为输出端口;其中:

- [0035] 2路X4PCIE2.0接口经所述SRIO芯片扩展出2路x4SRIO接口与所述VPX连接器相连；
- [0036] 2路X4PCIE2.0接口经所述USB芯片扩展出8路USB2.0接口，其中，2路USB2.0接口放置在板卡的前面板；1路USB2.0接口接BMC芯片，1路USB2.0接口接串口芯片，串口芯片输出的RS232信号接所述VPX连接器；4路USB2.0接口与所述VPX连接器相连；
- [0037] 1路X4PCIE2.0接口经所述SATA芯片扩展出4路SATA接口，其中，1路SATA接口与MSATA连接器相连，3路SATA接口与所述VPX连接器相连；
- [0038] 1路X4PCIE2.0接口接入所述BMC芯片，用于所述BMC芯片和CPU之前的数据传输；
- [0039] 4路X4PCIE2.0接口接入所述VPX连接器，其中，所述4路X4PCIE2.0接口可组合成2路X8PCIE2.0或1路X16PCIE2.0。不同的数据传输带宽，带宽越宽，传输的数据越多，速度就更快。
- [0040] 需明白的是，因为X4PCIE2.0接口的兼容性，故而X4PCIE2.0接口也可当初X1PCIE2.0接口来使用，以便更好的兼容只接受PCIEX1信号的芯片。
- [0041] 所述CPU的TTL调试接口经CPLD连接到前面板，所述CPU的UART串接口经CPLD输出RS422信号到所述VPX连接器。
- [0042] 具体实施时，优选所述CPU为飞腾1500A-16型集成器件，所述内存颗粒芯片为SCB13H8G802BF-13KI型集成器件，所述PCIE总线扩展芯片为PLX PEX8750型集成器件，所述显示芯片为AMD E8860型集成器件，所述1Gb网络芯片为Intel I350型集成器件，所述40Gb网络芯片为Intel XL710型集成器件，所述SRIO芯片为IDT TSI721型集成器件，所述SATA芯片为Marvell 88SE9215型集成器件，所述系统启动芯片为S25FS128型集成器件，所述USB芯片为UPD720201型集成器件，所述串口芯片为PL2303型集成器件，所述BMC芯片为ASPEED的AST2400。
- [0043] 系统以飞腾1500A-16CPU为中心，通过系统启动芯片S25FS128启动其工作；飞腾1500A-16CPU自带四通道DDR3内存控制器，板载板贴的32GB内存，速度最高可达1600MHz。
- [0044] 飞腾1500A-16CPU出来的1组X8PCIE3.0总线通过PCIE总线扩展芯片PEX8750扩展出10路X4PCIE2.0总线；飞腾1500A-16CPU扩展出的1组X8PCIE3.0，通过显示芯片E8860输出1路VGA模拟信号和2路DVI-D数字信号；飞腾1500A-16CPU出来的1组X4PCIE3.0，通过1Gb网络芯片扩展出4路Serdes信号；飞腾1500A-16CPU出来的1组X8PCIE3.0，通过40Gb网络芯片扩展出2路40Gb网络信号。飞腾1500A-16CPU自带的UART串口和TTL调试接口，通过电平转换，从特殊1.8V电平变成通用的3.3V电平，TTL调试接口连接到前面板，UART串口输出到VPX连接器，
- [0045] 本实施例提供的嵌入式VPX计算模块，核心为飞腾1500A-16CPU，飞腾1500A-16CPU是由国防科学技术大学自主研发的高性能通用64位CPU，为是基于ARMv8体系结构的最新系列处理器Cortex-A57进行设计的，为十六核十六线程；主要面向笔记本、服务器及高端嵌入式系统等应用领域，具备多种高速数据总线，如PCIE3.0接口、40Gb网络接口、SRIO接口；多种高速数据接口具备都是多路，可以实现接口冗余功能；具备BMC芯片，可通过此BMC芯片实现对计算模块的系统管理，并可以通过网络对计算模块进行远程控制管理；高密度，多功能接口，标准化，使得计算模块可以应用于多种场合。
- [0046] 以上所述仅为本实用新型的优选实施例而已，并不用于限制本实用新型，对于本领域的技术人员来说，本实用新型可以有各种更改和变化。凡在本实用新型的精神和原则

之内,所作的任何修改、等同替换、改进等,均应包含在本实用新型的保护范围之内。

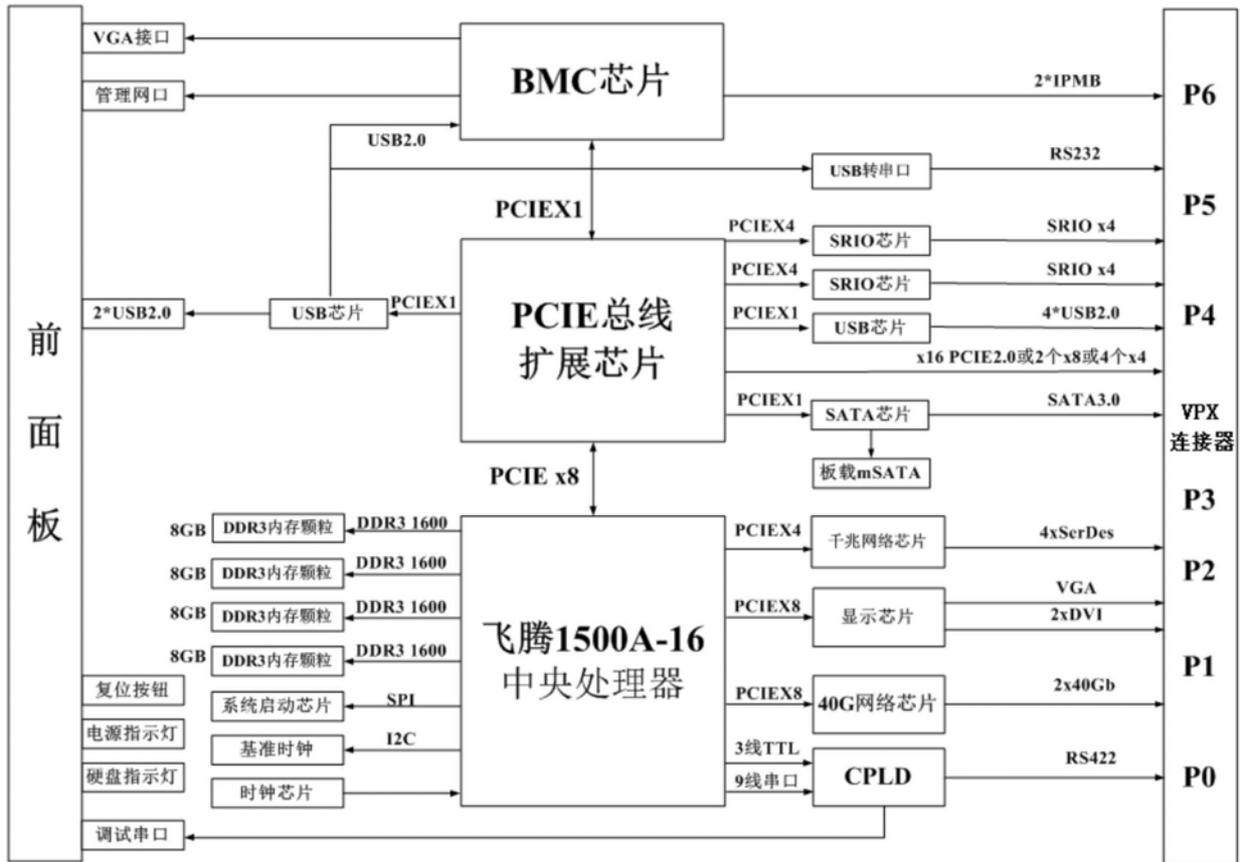


图1