



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년06월04일

(11) 등록번호 10-1526021

(24) 등록일자 2015년05월29일

(51) 국제특허분류(Int. Cl.)

H01L 21/20 (2006.01) B82Y 40/00 (2011.01)

(21) 출원번호 10-2009-7022967

(22) 출원일자(국제) 2008년05월03일

심사청구일자 2013년05월03일

(85) 번역문제출일자 2009년11월03일

(65) 공개번호 10-2010-0016173

(43) 공개일자 2010년02월12일

(86) 국제출원번호 PCT/US2008/062586

(87) 국제공개번호 WO 2008/137811

국제공개일자 2008년11월13일

(30) 우선권주장

12/114,741 2008년05월02일 미국(US)

(뒷면에 계속)

(56) 선행기술조사문현

KR1020110046439 A

(73) 특허권자

코비오 인코포레이티드

미국 캘리포니아 95035 밀피타스 233 사우스. 힐
뷰 드라이브

(72) 발명자

서 에릭

미국 캘리포니아 94100 샌스란시스코 1040 에이
캐레로 스트리트

카머스 아벤드

미국 캘리포니아 94043 마운틴 뷰 32 타이렐라 코
트

(뒷면에 계속)

(74) 대리인

특허법인천문

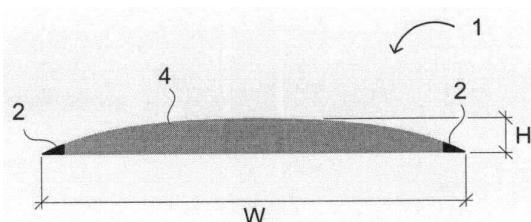
전체 청구항 수 : 총 10 항

심사관 : 강병섭

(54) 발명의 명칭 패턴화된 도체, 반도체 및 유전 물질을 위한 인쇄 공정

(57) 요약

본 발명은 물질 전구체를 포함하는 잉크로 피처들을 인쇄하는 방법에 관한 것이다. 일부 실시예에서, 물질은 반도체, 금속 또는 이의 조합과 같은 전기적으로 활성인 물질을 포함한다. 다른 실시예에서, 물질은 유전체를 포함한다. 실시예들은 인쇄된 라인 또는 다른 피처의 모양, 단면 및 치수의 보다 정확한 제어를 가능하게 하는 향상된 인쇄 공정 조건을 제공한다. 조성물(들) 및/또는 방법(들)은 잉크 속의 구성요소의 점도 및 질량 하중을 증가시킴으로써 피팅의 제어를 향상시킨다. 따라서 예시적 방법은 금속 전구체와 용매를 포함하는 잉크를 기판상에 패턴으로 인쇄하는 단계; 피팅 라인을 형성하기 위해 상기 패턴으로 전구체를 침전시키는 단계; 피팅 라인에 의해 형성된 물질 전구체의 피처를 형성하기 위해 용매를 충분히 증발시키는 단계; 및 물질 전구체를 패턴화된 물질로 변환시키는 단계를 포함한다.

대 표 도 - 도1b

(72) 발명자

록체버거 외르크

미국 캘리포니아 95112 산호세 8110 350 이스트 태
일러 스트리트

모리 이쿠오

미국 캘리포니아 95120 산호세 6923 번사이드 드라
이브

몰레사 스티븐

미국 캘리포니아 95035 밀피타스 233 사우스 힐뷰
드라이브

(30) 우선권주장

60/927,984 2007년05월04일 미국(US)

60/997,335 2007년10월01일 미국(US)

명세서

청구범위

청구항 1

a) (폴리)실레인, (폴리)게르마늄 및 (폴리)게르마실레인으로 이루어진 그룹으로부터 선택된 1 내지 40종량%의 하나 이상의 반도체 전구체로서, 상기 (폴리)실레인, (폴리)게르마늄 및 (폴리)게르마실레인은

- (i) 5개 내지 1,000,000개의 실리콘 원자, 게르마늄 원자, 또는 실리콘 원자와 게르마늄 원자, 및
- (ii) 수소

를 갖는 종들로 이루어지는 것인 하나 이상의 반도체 전구체; 및

b) 하나 이상의 반도체 전구체들이 용해될 수 있는 용매

를 포함하며 2 내지 100cP의 점도를 가진 조성물.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 하나 이상의 반도체 전구체는 상기 (폴리)실레인인 것을 특징으로 하는 조성물.

청구항 4

제 1 항에 있어서,

상기 용매는 C₅-C₁₂ 직선형 또는 가지형 알케인, C₅-C₁₀ 모노- 또는 바이사이클로알케인 또는 3개 이하의 C₁-C₄ 알킬기로 치환된 C₅-C₁₀ 모노- 또는 바이사이클로알케인을 포함하는 조성물.

청구항 5

삭제

청구항 6

기판상에 패턴화된 물질을 형성하는 방법에 있어서,

a) 상기 물질의 전구체와 용매를 포함하는 잉크를 기판상에 패턴으로 인쇄하는 단계 - 여기서, 상기 잉크 내 상기 전구체는 1-40%의 질량 하중을 갖고, 상기 잉크는 2 내지 100cP의 점도를 가지며, 상기 물질의 상기 전구체는,

- (i) 5개 내지 1,000,000개의 실리콘 원자, 게르마늄 원자, 또는 실리콘 원자와 게르마늄 원자, 및
- (ii) 수소

를 가진 종들로 이루어진 (폴리)실레인, (폴리)게르마늄 또는 (폴리)게르마실레인을 포함함 -;

b) 피닝 라인(pinning line)을 형성하기 위해 상기 패턴으로 상기 전구체를 침전시키는 단계;

c) 상기 피닝 라인에 의해 정의되고 상기 전구체 또는 이러한 전구체보다 분자량이 높거나 또는 더 불용성인 상기 전구체의 유도체를 포함하는 피처(feature)를 형성하기 위해 상기 용매를 증발시키는 단계; 및

d) 상기 전구체 또는 이러한 전구체보다 분자량이 높거나 또는 더 불용성인 상기 전구체의 유도체를 상기 패턴화된 물질로 변환시키는 단계를 포함하는,

방법.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

제 6 항에 있어서,

상기 전구체를 침전시키는 단계는 상기 잉크에 대한 조사(irradiating)를 수행하는 단계를 포함하는 방법.

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

제 1 항에 있어서,

상기 점도는 2 내지 15 cP인 것을 특징으로 하는 조성물.

청구항 41

제 1 항에 있어서,

상기 (폴리)실레인, (폴리)게르마늄, (폴리)게르마실레인, 및 용매는 상온(ambient temperatures)에서 액체 상태인 것을 특징으로 하는 조성물.

청구항 42

제 6 항에 있어서,

상기 용매는 C₅-C₁₀ 알케인 또는 C₅-C₁₀ 모노- 또는 바이사이클로알케인을 포함하되, 이를 각각은 3개까지의 C₁-C₄ 알킬 작용기로 치환된 것일 수 있는, 방법.

청구항 43

제 14 항에 있어서,

상기 잉크에 대한 조사는 상기 인쇄 단계 후 0.1 내지 10초 내에 수행되는 것을 특징으로 하는 방법.

청구항 44

제 6 항에 있어서,

상기 용매 증발 단계는 상기 기판을 30°C 내지 90°C 범위의 온도로 가열하는 단계를 포함하는 것을 특징으로 하는 방법.

발명의 설명

기술 분야

[0001]

본 발명은 반도체, 도체 및/또는 유전체 피처(feature)를 형성하기 위해 실리콘, 게르마늄, 금속 및/또는 유전체에 대한 전구체를 포함하는 조성물을 인쇄(예를 들어, 잉크젯 인쇄)하는 방법에 관한 것이다. 본 발명은 유전체, 도체 또는 반도체 피처의 임계 치수를 더욱 정확하게 제어하게 하는 향상된 인쇄 공정 조건을 제공한다. 한 실시예에서, 소정의 모양(예를 들어, 라인 또는 아일랜드와 같은 비등방성 형태)으로 반도체 막을 인쇄하기 위해서, 인쇄된 실리콘-함유 잉크는 정착되거나 "고정(pinned)" 될 수 있다. 아래 개시된 이 실시예 및 다른 실시예는 피처 피닝 및 최종 막 단면의 제어를 향상시킬 수 있는 방법들을 제공한다. 그 결과, 반도체, 금속 또는 유전체 피처의 임계 치수는 더욱 정확하게 제어될 수 있다.

배경 기술

[0002]

종래에는, 인쇄된 전기적으로 기능성인 피처(및 특히 고해상도 유전체, 도체 및 반도체 피처)에서 소정의 임계 치수를 정확하게 제어하는데 변화들이 있었다. 통상적인 인쇄 공정 조건들은 길이, 높이(두께), 종단면 및 인쇄된 라인 및 아일랜드의 넓이를 잘 제어하지 못했다. 따라서, 박막 트랜지스터(TFT)와 같은 고성능 소자에서 인쇄된 피처의 이상적인 단면을 얻기 어려웠다.

[0003]

통상적인 인쇄 공정들은 증착된 물질(예를 들어, 잉크)의 위치와 크기를 고정하기 위한 흡수 기판(예를 들어, 종이 또는 천)에 의존할 수 있다. 그러나, 전자 소자들을 제조하는데 통상적으로 사용된 기판들은 일반적으로 흡수하지 않는다. 흡수하지 않는 기판상에 인쇄된 잉크는 액체로 행동할 것이고 용매가 증발할 때까지(또는 증

발되지 않으면) 이동 및/또는 퍼질 것이다. 통상적으로, 증착된 잉크의 증발 속도는 모서리 근처에서 최대이고, 큰 방울로부터의 액체는 증발이 일어남에 따라 모서리로 이동하여, 모서리 근처에서 용질 입자들의 증착을 일으킨다. 이런 현상은 때때로 "커피 고리(coffee ring)" 형성으로 불린다. 커피 고리 단면은 미세전자제품의 반도체, 도체 및/또는 유전체 구조에 바람직하지 않으며 고성능 소자들을 얻는데 중요한 더욱 균일하게 분포된 모양(예를 들어, 돔-모양 단면)을 가진 반도체, 도체 및 유전체 피처를 형성하는 인쇄 공정에 대한 요구가 있다.

[0004] 유기 전자 인쇄는 벽과 같은 소정의 구조(포토리소그래피 또는 다른 방사능-기초 패터닝 공정에 의해 형성) 속에 표면 에너지 패터닝 및/또는 인쇄를 사용하여 고체 기판들에 대해 이루어졌다. 올-애디티브(all-additive), 올-프린팅(all-printed process)에서, 이런 방법은 사용되지 않는 것이 바람직하다. 활성(예를 들어, Si) 성분들의 비등방성 모양(통상적으로 라인)을 고정하기 위해서, 라인은 정착되거나 "고정"돼야 한다. 용매가 증발함에 따라 액체를 피팅하기 위한 메커니즘 없이, 액체는 일반적으로 라인 또는 패턴보다는 표면상에 하나 이상의 구형 방울이 형성될 때까지 제거될 것이다.

발명의 상세한 설명

[0005] 본 발명은 비교적 고성능 반도체(예를 들어, 실리콘), 도체(예를 들어, 금속), 및 유전체(예를 들어, 산화물) 피처를 인쇄하기 위한 조성물 및 방법에 관한 것이다. 더욱 구체적으로, 본 발명의 실시예들은 실리콘, 금속 및/또는 유전체 피처를 형성하기 위한 향상된 인쇄 공정(예를 들어, 잉크젯 인쇄), 이런 인쇄 공정에서 효과적인 조성물 및 이에 의해 형성된 구조에 관한 것이다. 인쇄 후 동적 건조 공정 동안 잉크 속의 유전체, 실리콘 및/또는 금속 전구체의 용해성을 제어하는 것은 최종 피처의 단면의 유익한 제어를 가능하게 한다. 따라서, 본 발명에 개시된 공정들은 인쇄전자회로 및 소자에서 유전체, 반도체 및 도체 피처(예를 들어, 라인, 직사각형, T 모양, L 모양, H 모양, 덤벨 모양, 띠, 원, 정사각형, 이의 조합 등)의 임계 치수 및 비-임계 치수의 더욱 정밀한 제어를 가능하게 한다.

[0006] 소정의 모양(예를 들어, 라인, 직사각형, T 모양, L 모양, H 모양, 덤벨 모양, 띠, 원, 정사각형, 이의 조합 등 또는 다른 패턴)으로 반도체, 금속 또는 유전체 막을 인쇄하기 위해서, 인쇄된 잉크는 정착되거나 "고정"돼야 한다. 기판상에 증착된 액체 잉크는 인쇄된 피처의 윤곽을 형성하기 위해서 하나 이상의 피팅 포인트(pinning point)(예를 들어, 피팅 라인(pinning line))을 형성함으로써 고정될 수 있다(즉, 액체는 피팅 포인트(들)에 정착된다). 반도체 또는 전자소자들을 제조하기 위해 사용된 다른 기판상에 인쇄된 실리콘, 금속 또는 유전체 잉크로 피처를 효과적으로 고정하기 위해서, 인쇄 잉크 속의 용질(실리콘의 경우, 필수적으로 임의의 형태의 실리콘을 포함하는 성분)은 잉크 용매로부터 침전되어야 한다. 용질 침전화에 의한 피팅(pinning)은 인쇄 반도체-, 유전체- 또는 금속-포함 액체의 질량 하중, 잉크 점도, 및 증발 특성들을 변화시킴으로써 제어될 수 있다. 또한, 원하는 모양으로 인쇄 액체의 피팅은 액체 속의 막 전구체 용질의 질량 하중을 증가 및/또는 인쇄와 동시에 또는 즉시(예를 들어, 0.1초 내지 10초), 인쇄 잉크의 (예를 들어, UV, 가시광선, 자외선 및/또는 화학 방사선에 의한) 조사에 의해 측적화될 수 있다. 소정량과 방사선의 파장으로 인쇄된 액체를 조사하면 인쇄된 실리콘, 금속 또는 유전체 잉크의 전부 또는 일부의 가교, 이성질체화, 올리고머화, 폴리머화 및/또는 리간드 제거를 일으킬 수 있고 따라서 피팅 포인트 또는 모서리를 형성하는 침전물을 형성할 수 있다. 질량 하중, 점도, 증발 특성 및/또는 조사의 균형을 맞추면 피팅을 행상시키고 잘-형성된 인쇄된 반도체, 금속 또는 유전체 피처를 형성할 수 있다. 바람직하게는, 피처는 비등방성 모양 및/또는 돔-모양 종단면을 가진다. (특히 UV 조사에 대한)은 조사량 및 파장(들)은 인쇄 실리콘-함유 잉크에 대한 피팅 공정을 제어하는데 특히 중요하다.

[0007] 잉크 점도는 인쇄된 잉크로 형성된 구조 또는 막의 피팅 및 단면에 상당한 영향을 미칠 수 있다. 잉크가 건조됨에 따라 점도가 증가하는 용질은 "커피-고리"형 단면과 반대로 돔-모양 단면을 얻을 수 있는 가능성 및/또는 재생성을 증가시킬 수 있다. 많은 응용분야에서, 돔-모양 단면(특히 구조 관점에서 비교적 짧은 축을 따라 택한 단면)은 인쇄된 유전체, 반도체 및 도체 응용분야에서 사용하기 위한 이상적인 단면일 수 있다. 많은 잉크에서, 점도는, 예를 들어, 폴리실레인 또는 적어도 15개 Si 및/또는 Ge 원자를 가진 다른 IVA족 화합물(예를 들어, Si 및/또는 Ge를 포함하는 화합물), 실리콘, 게르마늄, 금속, 금속 산화물 및/또는 질화물 등의 나노입자들과 같은 잉크 속의 고 문자량(MW) 용질에 의해 증가될 수 있다. 증가된 점도는 피팅 부위의 모서리로의 질량 이동을 상쇄(또는 질량 이동의 속도의 감소)하여 용매가 증발하는 동안 유지될 수 있는 돔-모양 단면을 얻을 수 있다.

[0008] 본 발명의 실시예는 라인, 직사각형, T 모양, L 모양, H 모양, 덤벨 모양, 띠, 원, 정사각형, 이의 조합 등과 같은 유전체, 반도체 또는 도체 피처의 종단면 및/또는 치수의 보다 정확한 제어를 가능하게 하는 향상된 인쇄 공정 조건을 제공한다. 향상된 피팅과 보다 정확하게 제어된 치수로 기판상에 피처를 인쇄(예를 들어, 라인 또는 다른 모양을 형성하기 위한 액체 반도체-함유 조성물을 인쇄)하는 방법은 (a) 물질의 전구체를 포함하는 잉

크를 기판상에 패턴으로 인쇄하는 단계, (b) 피닝 라인을 형성하기 위해 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 패턴으로 침전시키는 단계, (c) 피닝 라인으로 형성되고 전구체(또는 이의 고분자량 또는 더욱 불용성 유도체)를 포함하는 피처를 형성하기 위해 용매를 실질적으로 증발시키는 단계 및 (d) 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 패턴화된 물질로 변화시키는 단계를 포함할 수 있다. 이 방법은 전구체 잉크를 인쇄하기 전에 상기 기판상에 표면 에너지 변형제를 증착에 의해 잉크의 접촉각을 제어하는 단계를 더 포함할 수 있고 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 변환시키는 단계는 전구체(또는 이의 고분자량 또는 더욱 불용성 유도체)를 경화시키는 단계를 포함할 수 있다.

[0009] 본 발명의 다른 태양은 (i) 적어도 5개 실리콘 및/또는 게르마늄 원자 및 수소를 가진 종들로 필수적으로 이루어진 (폴리)실레인 및 실리콘 및/또는 게르마늄의 나노입자들로 이루어진 그룹으로부터 선택된 1 내지 40중량%의 반도체 전구체 및 (ii) (폴리)실레인이 용해되는 용매를 일반적으로 포함하는 잉크 조성물에 관한 것으로, 조성물은 2 내지 100cP의 점도를 가진다. 일부 실시예들에서, (폴리)실레인은 15 이상의 실리콘 및/또는 게르마늄 원자를 포함할 수 있고 조성물은 2 내지 15cP의 점도를 가질 수 있다. 용매는 탄화수소 용매(헥세인[들], 옥테인 또는 데케인과 같은 알케인 또는 사이클로헥세인, 사이클로옥테인 또는 cis-데칼린과 같은 사이클로알케인)를 포함할 수 있다.

[0010] 본 발명은 IVA족 원소(들)를 포함하고 돔-모양 단면을 가진 반도체 물질을 포함하는 소자(예를 들어, 커패시터, 다이오드, 레지스터 또는 TFT)의 패턴에 관한 것이다. 반도체 물질은 수소화 비결정, 미세결정 또는 다결정 실리콘을 포함할 수 있다. 반도체 물질은 게르마늄 또는 실리콘 및 게르마늄의 혼합물을 포함할 수 있다. 본 발명은 도핑 또는 도핑되지 않은 (폴리)실레인, 실리콘 및/또는 게르마늄 나노입자들 또는 이의 조합을 사용하여, 반도체 소자에 반도체 채널(아일랜드) 및 실리콘 게이트 모두를 인쇄하기 위해 사용될 수 있다. 본 발명에서, 소자에서 패턴화된 피처의 모두 또는 거의 모두의 치수는 본 발명의 인쇄 공정의 변수 및/또는 조건에 의해 적접 형성될 수 있다.

[0011] 본 발명에 개시된 원리들은 유기금속 화합물을 및/또는 금속 나노입자들을 포함하는 금속 잉크와 같은 전기적으로 기능성인 물질들의 다른 전구체를 함유하는 잉크, 및 무기 유전체(예를 들어, 실리케이트, 실리콘, 세스퀴옥산, 테트라알콕시실레인, 트라이알콕시알루미늄 화합물, 티타늄 테트라알콕사이드, 및/또는 실리카, 알루미나, 세리아, 티타니아, 지르코니아 등)에 대한 전구체들로서 작용하는 화합물들을 포함하는 잉크와 같은 전기 절연 물질의 전구체를 함유하는 잉크에 적용될 수 있다. 본 발명의 실시예들은 전자소자에 다양한 피처를 형성하기 위한 향상된 인쇄 공정(예를 들어, 잉크젯 인쇄)에 관한 것이다. 개시된 공정은 피처 치수들의 비교적 정확한 제어를 가능하게 하고 바람직한 실시예에서, 적어도 한 치수를 따라 돔-모양 종단면을 가진 피처를 제공한다. 인쇄된 구조를 형성하는 이런 방법은 (i) 전구체 물질의 효과적인 사용 및 (ii) 한 인쇄 단계에 증착과 패터닝의 조합에 의해 비용 효율적일 수 있다. 본 발명은 박막 트랜지스터, 커패시터, 다이오드, 레지스터 등 및 그 위에 하나 이상의 베퍼층(폴리아이미드 또는 다른 폴리머, 실리콘 및/또는 산화 알루미늄 등)을 더 포함할 수 있는 유리(예를 들어, 석영) 시트 또는 슬립, 플라스틱 및/또는 금속 호일, 시트 또는 슬라브, 실리콘 웨이퍼 등을 포함하나 이에 제한되지 않는 다양한 기판상에 박막 트랜지스터, 커패시터, 다이오드, 레지스터 등 포함하는 회로의 제조에 적용할 수 있다. 회로도의 응용분야는 디스플레이, RF 소자, 센서, 휘발성 및 비휘발성 메모리, 포토노볼락 전지 등을 포함하나 이에 제한되지 않는다. 본 발명의 추가 장점 및 다른 장점들은 바람직한 실시예들의 상세한 설명으로부터 쉽게 명백해질 것이다.

실시 예

[0019] 첨부된 도면에 설명된 본 발명의 바람직한 실시예들을 이제 참조하게 될 것이다. 본 발명은 바람직한 실시예들과 함께 개시될 것이나, 본 발명은 이런 실시예들에 제한되지 않는다. 반대로, 본 발명은 청구항에 의해 정의된 대로 본 발명의 취지와 범위 내에 포함될 수 있는 대체물, 변형물 및 균등물을 포함한다. 게다가, 다음 설명에서, 여러 명확한 상세 내용은 본 발명의 완전한 이해를 제공하기 위해 제공된다. 그러나, 본 발명은 명확한 상세 내용 없이 수행될 수 있다는 것은 당업자에게 명백할 것이다. 다른 경우에, 주지된 방법, 절차, 구성요소 및 회로는, 본 발명의 태양들을 불필요하게 불명료하게 하는 것을 피하기 위해, 상세하게 개시되지 않는다.

[0020] 본 설명에서, "증착한다"(및 이의 문법적 변형)라는 용어는 내용이 명확하게 달리 나타내지 않는 한, 블랭킷 증착, 코팅 및 인쇄를 포함하는 모든 형태의 증착을 포함한다. 게다가, 특정 물질에 대해서, "필수적으로 이루어진"이란 문장은 도편트가 첨가된 물질(또는 이런 물질로 형성된 소자 또는 구조)에 소정의 원하는(및 효과적으로 매우 다른) 물리적 및/또는 전기적 특성을 제공할 수 있는 의도적으로 첨가된 도편트를 배제하지 않는다. "실레인"이란 용어는 (1) 실리콘 및/또는 게르마늄 및 (2) 수소를 주로 포함하거나 필수적으로 이루어진 화합물

들 또는 화합물들의 혼합물을 의미하고, "폴리실레인"이란 용어는 적어도 15개 실리콘 및/또는 게르마늄 원자를 가진 종들을 지배적으로 포함하는 화합물들 또는 화합물들의 혼합물을 의미한다. "(폴리)실레인"이란 용어는 실레인, 폴리실레인 또는 둘 다인 화합물들 또는 화합물들의 그룹을 의미한다. 이런 (폴리)실레인 종들(즉, 실레인 및/또는 폴리실레인)은 하나 이상의 고리와 특정 용도를 위한 소정의 조성물의 특성들에 현저한 악영향을 주지 않는 할로겐(예를 들어, Cl)의 양 또는 원소 백분율을 포함할 수 있다. "(사이클로)알케인"이란 용어는 탄소와 수소로 필수적으로 이루어지고 선형, 가파쳐 또는 고리형일 수 있는 화합물들 또는 화합물들의 혼합물을 의미한다. "(사이클로)실레인"이란 용어는 (1) 실리콘 및/또는 게르마늄 및 (2) 수소를 주로 포함하거나 필수적으로 이루어지고, 하나 이상의 고리 및 15개 미만의 실리콘 및/또는 게르마늄 원자를 포함할 수 있는 화합물들 또는 화합물들의 혼합물을 의미한다. "이형(사이클로)실레인"이란 용어는 (1) 실리콘 및/또는 게르마늄 및 (2) 수소 및 (3) 통상적인 탄화수소, 실릴 및 저밀 치환체에 의해 치환될 수 있고 하나 이상의 고리를 포함할 수 있는 B, P, As 또는 Sb와 같은 하나 이상의 도편트 원자로 필수적으로 이루어진 화합물들 또는 화합물들의 혼합물을 의미한다. 본 출원의 내용에서, "(폴리)실레인"이란 용어는 헤테로(사이클로)실레인을 포함한다. 또한, 구조 또는 피처의 "주요 표면"은 구조 또는 피처의 최대 축에 의해 적어도 부분적으로 형성된 표면이다(즉, 구조가 등글고 두께보다 큰 반지름을 갖는 경우, 방사상 표면[들]은 구조의 주요 표면이다; 그러나, 구조가 정사각형, 직사각형 또는 타원형인 경우, 구조의 주요 표면은 통상적으로 두 개의 최대 축, 일반적으로 길이와 넓이에 의해 형성된 표면이다).

[0021]

본 발명은 일반적으로 (i) 적어도 5개 실리콘 및/또는 게르마늄 원자 및 수소를 가진 종들로 이루어진 1 내지 40중량%의 (폴리)실레인, (폴리)게르마늄, (폴리)실라게르마늄 및/또는 실리콘 및/또는 게르마늄 나노입자들 및 (ii) (폴리)실레인, (폴리)게르마늄, (폴리)실라게르마늄, 및/또는 게르마늄 나노입자들이 용해될 수 있는 용매를 포함하는 조성물에 관한 것으로, 조성물은 2 내지 100(예를 들어, 2 내지 15) cP의 점도를 가진다. 일부 실시예들에서, (폴리)실레인, (폴리)게르마늄 및 (폴리)실라게르마늄 종들은 15개 이상의 실리콘 및/또는 게르마늄 원자를 포함할 수 있다. 조성물은 화학식(AH_z)_n의 고리 IVA 족을 포함하거나 추가로 포함할 수 있다. 통상적으로, 화학식(AH_z)_n에서, n은 3 내지 20이고, A는 독립적으로 Si 또는 Ge이고, z의 n 예들은 독립적으로 1 또는 2이다. 용매는 탄화수소 용매(예를 들어, 헥세인, 옥테인 또는 테케인과 같은 알케인 또는 사이클로헥세인, 사이클로옥테인 또는 cis-데칼린과 같은 사이클로알케인)를 포함할 수 있다.

[0022]

본 발명은 (폴리)실레인, (폴리)게르마늄, (폴리)실라게르마늄 및/또는 실리콘 및/또는 게르마늄 나노입자들(및 선택적으로, 고리 IVA 족 화합물)을 용매와 혼합하는 단계 및 용매에 (폴리)실레인, (폴리)게르마늄, (폴리)실라게르마늄 및/또는 실리콘 및/또는 게르마늄 나노입자들(및 선택적으로, 고리 IVA 족 화합물)을 용해시키기 위해 충분하도록 (폴리)실레인, (폴리)게르마늄, (폴리)실라게르마늄 및/또는 실리콘 및/또는 게르마늄 나노입자들(및 선택적으로, 고리 IVA 족 화합물)과 용매를 혼합하는 단계를 포함하여 조성물을 제조하는 방법에 관한 것이다. (사이클로)알케인을 포함하는 조성물들은 아레인 또는 다른 용매를 포함하는 다른 동일한 조성물에 비해 현저하게 우수한 안정성을 나타낼 수 있다.

[0023]

본 발명의 실시예들은 전자회로에 피처(예를 들어, 반도체, 도체, 및/또는 유전 물질의 패턴)을 형성하기 위해서 잉크 조성물을 인쇄(예를 들어, 잉크젯 인쇄, 그라비어 인쇄, 오프셋 리소그래피, 스크린 인쇄, 플렉소그래피 또는 플렉소그래픽 인쇄, 마이크로스포팅, 웬-코팅, 주사기 분배, 펌프 분배, 스프레이-코팅, 슬릿 코팅, 추출 코팅 등)하는 방법에 관한 것이다. 이런 실시예들은 반도체, 도체 또는 유전체 피처의 치수를 더욱 정확하게 제어하는 향상된 인쇄 조건을 제공한다. 기판상에 피처를 인쇄하는 방법(예를 들어, 라인 또는 다른 모양과 같은 피처를 형성하기 위해 전구체 물질을 포함하는 액체 조성물을 인쇄하는 방법)은 (a) 물질의 전구체를 포함하며, 2 내지 100cP의 점도를 가진 잉크를 기판상에 패턴으로 인쇄하는 단계, (b) 피팅 라인을 형성하기 위해 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 패턴으로 침전시키는 단계, (c) 피팅 라인 및/또는 패턴에 의해 형성되고 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 포함하는 피처를 형성하기 위해 용매를 충분히 증발시키는 단계 및 (d) 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 패턴화된 물질로 변환시키는 단계를 포함할 수 있다.

[0024]

본 발명의 또 다른 태양은 소자(예를 들어, 커패시터, 다이오드, 레지스터 또는 TFT) 속의 패턴화된 반도체 물질에 관한 것으로, 반도체 물질은 IVA 족 원소(들)(즉, Si 및/또는 Ge)를 포함하고 돔-모양 종단면을 가진다. 다양한 실시예들에서, 반도체 물질은 수소화 비결정, 미세결정 또는 다결정 실리콘을 포함할 수 있다. 반도체 물질은 게르마늄 또는 실리콘과 게르마늄의 혼합물을 포함할 수 있다. 다양한 실시예들에서, IVA 족 반도체 물질은 약 0.1 at.% 미만의 산소, 약 100ppm 미만의 질소 및/또는 약 0.1 at.% 탄소를 포함할 수 있다. 패턴의 라인(또는 피처) 넓이는 약 1 내지 약 100μm(예를 들어, 1 내지 20μm, 2 내지 10μm 또는 그 안의 임의의 다른

값)일 수 있다. 패턴의 높이(예를 들어, 최대 높이)는 약 5nm 내지 약 10μm(예를 들어, 25nm 내지 약 1μm 또는 그 안의 임의의 다른 값)일 수 있다.

[0025]

예시적 잉크 및 이의 제조 방법

[0026]

본 발명의 실시예들은 일반적으로 (i) 적어도 5개 실리콘 및/또는 게르마늄 원자 및 수소를 가진 종들로 필수적으로 이루어진 잉크 조성물의 1 내지 40중량%의 양의 IVA 족 원소 전구체(예를 들어, (폴리)실레인, (폴리)게르마늄, (폴리)실라게르마늄 및/또는 실리콘 및/또는 게르마늄 나노입자들) 및 (ii) (폴리)실레인이 용해되는 용매를 일반적으로 포함하며 약 2 내지 약 100cP의 점도를 가진 잉크 조성물에 관한 것이다. 따라서, IVA 족 원소 전구체(바람직하게는 Si 및/또는 Ge, 주기율표 참조)는 수소화 비결정, 미세결정 또는 다결정 반도체 막을 제조하는데 효과적인 임의의 직선형, 가지형, 가교형, 고리형 또는 폴리사이클릭(폴리)실레인, (폴리)게르마늄, (폴리)게르마실레인 또는 (폴리)실라게르마늄(이하에서, "(폴리)실레인")일 수 있다. 일부 실시예에서, (폴리)실레인은 15개 이상의 실리콘 및/또는 게르마늄 원자를 포함 및/또는 하나 이상의 도편트 원자(예를 들어, 헤테로(사이클로)실레인)를 더 포함할 수 있다. 특정한 바람직한 실시예들에서, 용매는 탄화수소용매(사이클로헥세인, 사이클로옥테인 또는 cis-데칼린과 같은 사이클로알케인)를 포함할 수 있다.

[0027]

또한, IVA 족 원소 전구체는 실리콘 및/또는 게르마늄 나노입자들을 포함할 수 있고, 하나 이상의 패시베이션 그룹으로 패시베이트될 수 있다. 패시베이션 층은 공유 결합(예를 들어, 직접 실리콘-수소, 실리콘-산소 또는 실리콘-탄소 결합), 배위 결합, 수소결합, 반데르 발스 힘 및/또는 이온 결합에 의해 반도체 나노입자들에 화학적으로 결합될 수 있다. 바람직하게는, 패시베이션 층은 (i) 알콜 및/또는 알콜레이트; (ii) 티올 및/또는 티올레이트; (iii) 알킬, 아릴 및/또는 아르알킬기; (iv) 수소; (v) F, Cl, Br 및/또는 I와 같은 할로겐족 원소; (vi) 일반적으로 1 내지 4 Si 및/또는 Ge 원자 및 그 위에 하나 이상의 알킬(예를 들어, 메틸, 에틸, t-뷰틸) 또는 아릴(예를 들어, 폐닐)기를 포함하는 실릴 및/또는 저밀기; 및/또는 (vii) 아민, 아민 산화물, 4차 암모늄 염, 베타인, 설포베타인, 에터, 폴리글리콜, 폴리에터, 폴리머, 유기 에스터, 포스핀, 포스페이트, 설폰산, 설포네이트, 황산염, 케톤 및/또는 실리콘과 같은 계면활성제 중 하나 이상을 포함한다.

[0028]

다양한 실시예에서, (폴리)실레인은 실리콘, 게르마늄 및 수소에 대해 90% 이상의 원소 순도를 가진다(즉, 폴리실레인의 원자의 90% 이상은 Si, Ge 또는 H이다). 한 실시예에서, (폴리)실레인은 게르마늄 및 수소에 대해 90% 이상의 원소 순도를 가진다. 따라서, (폴리)실레인은 다른 종들이 소정의 용도를 위한 (폴리)실레인으로 형성된 막의 전기 특성들에 현저하게 악 영향을 미치지 않는 한 다른 종들(봉소, 갈륨, 인, 비소, 안티몬, 할로겐족 원소[예를 들어, F, Cl, Br 등], 탄소, 산소, 질소 등)의 10 at.%를 포함할 수 있다. 특정 실시예에서, (폴리)실레인은 실리콘, 게르마늄, 수소 및 도편트 원소에 대해 약 10 at.%(또는 10 at.% 미만의 임의의 최대값)의 양으로 하나 이상의 도편트 원자(예를 들어, B, Ga, P, As 또는 Sb)를 더 포함할 수 있다. 그러나, 바람직하게는, (폴리)실레인은 실리콘, 게르마늄, 및 수소에 대해 적어도 95%, 적어도 99% 또는 90 at.% 이상의 임의의 최대값의 원소 순도를 가진다. 특히 바람직한 실시예에서, 순도는 Si, Ge 및 H(또는 Si 및 H)에 대해 적어도 99.9%이다.

[0029]

다른 실시예들에서, (폴리)실레인 화합물은 일반식 A_nH_{2n+2} (예를 들어, Si_nH_{2n+2}), A_nH_{2n-p} (예를 들어, Si_nH_{2n-p}) 및/또는 사이클로- A_mH_{2m} (예를 들어, Si_mH_{2m})을 가질 수 있으며, A는 Si 및/또는 Ge이고, n은 적어도 5(예를 들어, 5 내지 1,000,000, 10 내지 1,000, 15 내지 250, 또는 임의의 다른 범위의 값 ≥5 또는 ≥15)이고, p는 0 또는 n 보다 크지 않은 정수이고 m은 3 내지 20(예를 들어, 5 내지 8, 그 안의 값의 임의의 다른 범위)이다. 예를 들어, 일반식 Si_kH_{2k+2} 또는 $-Si_kH_{2k-}^+$, k는 3, 4 또는 5부터 10까지, 15 또는 20 또는 그 안의 값의 임의의 범위(특히 n은 3 내지 7이다)의 직선형, 사이클릭형, 폴리사이클릭형, 가교형 또는 가지형 실레인뿐만 아니라 이의 게르마늄 및 실라게르마늄 유사체는 미국특허공개공보 제 2005/0008880 및 2008/0085373 및 미국특허 제 7,314,513호에 개시된 기술에 의해 제조될 수 있다.

[0030]

다른 실시예들에서, (폴리)실레인 화합물은 3 내지 20개 Si 및/또는 Ge 원자(예를 들어, 3 내지 12, 5 내지 8, 또는 그 안의 값의 임의의 다른 범위)의 하나 이상의 폴리머 또는 코폴리머를 포함(또는 더 포함)할 수 있다. 예를 들어, (폴리)실레인은 반복 단위 $-(A_kH_{2k-})$ 또는 $-(c-A_{m-2}H_{2m-2})$ 의 호모폴리머, 반복단위 $-(A_kH_{2k-})$ 및/또는 $-(c-A_{m-2}H_{2m-2})$ 의 하나 이상의 블럭(이의 각 블럭은 소정의 블럭에 하나 이상의 단위를 포함할 수 있다) 또는 이런 단위의 랜덤 코폴리머를 포함할 수 있고, 이를 중 임의의 것은 가지형, 가교형, 사이클릭형 또는 폴리사이클릭형(예를 들어, 응축 또는 자체로 가교)일 수 있고 k 및 m은 본 발명에 개시된 것과 같다. 또한, (코)폴리머는 직선형, 가지형, 가교형, 사이클릭형 또는 폴리사이클릭형일 수 있다.

[0031]

(폴리)실레인 조성물은 20, 30, 40, 50 이상 실리콘 원자를 가진 하나 이상의 비교적 고분자량의 (폴리)실레인을 포함하는 것이 바람직하다. 이런 고 분자량 (폴리)실레인은 (폴리)실레인 조성물의 점도를 증가시키는 경향이 있어서, 인쇄 용용분야(예를 들어, 잉크젯팅)에 대한 이의 특성들을 향상시킨다. 비교적 고 분자량 (폴리)실레인(들)의 양은 변할 수 있고 통상적으로 약 2 내지 약 100cP(예를 들어, 약 2 내지 약 50cP, 약 2 내지 약 25cP, 약 2 내지 약 10cP, 약 2 내지 약 5cP 또는 그 안의 값의 임의의 범위)의 점도를 제공하는 양이나, 많은 경우에, 약 1중량% 내지 약 40중량%의 잉크(예를 들어, 약 1중량% 내지 약 20중량%의 잉크 또는 그 안의 값들의 임의의 범위)일 수 있다.

[0032]

잉크 조성물이 하나 이상의 IVA 원소 전구체를 포함하는 경우, 잉크 조성물은, 일반적으로(배타적이진 않음) 하나 이상의 통상적인 반도체 도펀트 원소(예를 들어, B, P, As 또는 Sb) 및 수소로 필수적으로 이루어지고 공유 결합된 적어도 하나의 치환체(예를 들어, 하이드로카발, 실릴, 저밀 또는 실라저밀기)를 가질 수 있는 하나 이상의 도펀트 원료를 더 포함할 수 있다. 도펀트 원자상에 탄소-함유 치환체의 존재는 이로부터 형성된 도핑된 막에 탄소의 양에 현저한 증가 또는 구조적으로 유사한 (폴리)실레인 화합물들로 형성된 도핑되지 않은 막에 비해 이런 막의 전기적, 물리적 및 기계적 특성에 대해 현저한 악영향을 반드시 일으키지 않는다. 예를 들어, 도펀트 원료는 일반식 $D_{a'} R_{b'}^1$ 를 가지며, 여기서 a' 는 1 또는 2이고; b' 는 $3a'$ 이고, R^1 의 적어도 a' 는 C₁-C₆ 알킬, C₆-C₁₀ 아릴, C₇-C₁₀ 아르알킬 또는 AR₃², R²는 수소 또는 A_yH_{2y+1}(1≤y≤4; 바람직하게는 y = 1)이고, R¹의 b' 의 나머지는 독립적으로, H, C₁-C₆ 알킬, C₆-C₁₀ 아릴, C₇-C₁₀ 아르알킬 또는 AR₃²이다. 다양한 실시예에서, 도펀트는 일반식 D(AH₃)₃를 가지며, D는 P 또는 B 및/또는 A는 Si 또는 Ge이다. 본 발명의 조성물은 최종 막에 원하는 도핑 레벨을 제공하기 위해서 적절한 비율의 IVA 족 원소의 전구체(들) 및 도펀트 원료(들)를 포함할 수 있다. 예를 들어, 조성물의 0.00001 내지 약 20부피%(0.001 내지 10부피%와 같은 그 안의 값의 임의의 범위)은 도펀트 원료로 필수적으로 이루어질 수 있다. 선택적으로, 도펀트 원료(들)는 IVA 족 원소 전구체(들)에서 Si 및/또는 Ge 원자에 대해 도펀트 원자들의 약 0.0001 내지 약 10 at.%(또는 그 안의 값의 임의의 범위)를 제공하는 양으로 존재할 수 있다.

[0033]

선택적으로, 본 발명의 조성물은 (유기)금속 화합물들, 착물들 및/또는 클러스터들과 같은 하나 이상의 금속 전구체들; 하나 이상의 금속 나노입자들; 및 이의 조합을 포함할 수 있다. 예를 들어, (유기)금속 화합물들, 착물들 및 클러스터들뿐만 아니라 금속 나노입자들은 알루미늄, 티타늄, 지르코늄, 하프늄, 바나듐, 니오븀, 탄탈륨, 크롬, 몰리부텐, 텅스텐, 망간, 레늄, 철, 루테늄, 오스뮴, 코발트, 로듐, 이리듐, 니켈, 팔라듐, 백금, 구리, 은, 금, 아연, 카드뮴, 갈륨, 인듐, 탈륨, 주석, 납 및 비스무트, 바람직하게는, 알루미늄, 티타늄, 하프늄, 탄탈륨, 몰리부텐, 텅스텐, 코발트, 니켈, 팔라듐, 백금, 구리, 은 및 금과 같은 금속들의 공지된 화합물들, 착물들, 클러스터들 및/또는 나노입자들을 포함할 수 있다. 이런 금속 화합물들, 착물들, 클러스터들 및/또는 나노입자들에 포함되거나 결합될 수 있는 리간드, 폐시베이트제, 착물 및/또는 배위 종들 또는 다른 종들은 잉크의 추가 처리에 의해 전기적으로 활성인 막을 제공할 수 있는 임의의 것들이다. 그러나, 바람직하게는, 금속 화합물들, 착물들, 클러스터들 및/또는 나노입자들은 전기적으로 활성인 막(들)의 전기 특성들에 악영향을 미치지 않는 수소, 봉소, 실리콘, 인, 갈륨, 게르마늄, 비소, 인듐, 탈륨, 주석, 납, 안티몬, 비스무트, 셀레늄 및 텔루륨, 특히, 수소, 봉소, 실리콘, 인, 게르마늄, 비소 및 안티몬과 같은 원자들로 필수적으로 구성된 리간드, 폐시베이트제, 및/또는 착물 및/또는 배위 종들을 더 포함한다. 특정한 경우, t-뷰틸기와 같은 특히 불안정한 탄소-함유기는 금속 전구체 상의 리간드 또는 리간드, 폐시베이트제 및/또는 착물 및/또는 배위 종들 상의 치환체로 존재할 수 있다. 이런 금속 전구체들을 포함하는 조성물은 일반적으로 (폴리)실레인 조성물과 동일한 점도, 질량 하중 및 용매 필요조건을 가진다.

[0034]

본 조성물 속의 용매는 잉크 조성물에 비교적 높은 등급의 안정성을 제공하고, (예를 들어, 노즐 막힘을 막고 인쇄된 잉크를 비교적 낮은 온도와 비교적 짧은 시간[예를 들어, 본 발명에 개시한 대로]에 건조시키는데 충분한) 유리한 점도와 휘발성을 제공하며 및/또는 조성물로부터 쉽게 및/또는 일반적으로 완전히 제거될 수 있는 것일 수 있다. 예를 들어, 용매는 바람직하게는 30-90°C의 온도에서 압반 위에서 잉크를 인쇄하고, 뒤이어 100°C에서 10분 동안 가열함으로써 실질적으로 완전히 제거되는 것이다. 따라서, 용매는 알케인, 모노사이클로알케인, 바이사이클로알케인, 치환된 모노사이클로알케인, 치환된 바이사이클로알케인, (사이클릭) 실록산 및/또는 플루오로알케인과 같은 하나 이상의 탄화수소 용매들을 포함하는 것이 바람직하다. 용매들은 일반적으로 주위 온도(예를 들어, 15-30°C)에서 액체인 것들이다. 따라서, 용매는 n은 모노사이클로알케인 고리에서 탄소 원자의 수인 1 내지 2n C₁-C₄ 알킬 또는 수소 치환체 또는 1 내지 n C₁-C₄ 알콕시 치환체로 치환된 C₅-C₁₂ 직선형 및/또

는 가지형 알케인; C_6-C_{12} 모노사이클로알케인; C_3-C_8 모노사이클로알케인; p는 0 내지 4이고, q는 2 내지 6(바람직하게는 3 내지 5)이고, R 및 R' 는 독립적으로 H, C_1-C_6 알킬, 벤질 또는 0 내지 3 C_1-C_4 알킬기(바람직하게는 R' 는 메틸)로 치환된 폐널인 일반식(R_3Si)(OSiR₂)_p(OSiR₃)의 실록산 및 일반식(SiR'₂O)_q의 사이클로실록산; m은 플루오로알케인에서 탄소 원자들의 수인 1 내지 (2m+2) 플루오린 원자로 치환되고 주위 온도에서 액체인 C_3-C_8 플루오로알케인으로 이루어진 그룹으로부터 선택된다. 한 바람직한 실시예에서, 용매는 C_5-C_{10} 사이클로알케인(예를 들어, 사이클로헥세인, 사이클로헵테인, 사이클로옥테인, cis-데칼린 등)을 포함할 수 있다. 다른 실시예에서, 용매는 3개 이하 C_1-C_4 알킬기로 치환될 수 있는 하나 이상의 C_5-C_{10} 모노- 및/또는 바이사이클로알케인을 포함한다. 그러나, 다른 비양자성 및/또는 비극성 용매(예를 들어, C_5-C_{12} 알케인과 같은 포화 탄화수소, 다이 C_2-C_6 알킬 에터, 메틸 C_4-C_6 알킬 에터 및 다이 C_1-C_4 알킬 C_2-C_6 알킬렌 다이에터[예를 들어, 글라임]와 같은 지방족 에터, 테트라하이드로퓨란 및 다이옥세인과 같은 사이클릭 에터, 벤젠, 톨루엔 및 자일렌과 같은 아레인 등)이 본 조성물에 포함될 수 있다.

[0035]

조성물은 표면 장력 감소제, 계면활성제, 결합제, 접착제, 광개시제 등과 같은 하나 이상의 통상적인 첨가제를 더 포함할 수 있다. 그러나, 바람직하게는, 조성물은 조성물로 형성된 박막의 전기적 특성들에 악 영향을 미치는 원자들 또는 다른 종들(예를 들어, 탄소, 질소, 알킬리 금속 등)을 제공할 수 있는 성분들이 제거된다. 이들이 존재하는 경우, 조성물에서 이런 성분들의 통상적인 양은 조성물의 0.01중량% 내지 10중량%(예를 들어, 소량 또는 0.1중량% 내지 5중량%)이다. 표면 장력 감소제는 잉크 조성물의 0.01중량% 내지 1중량%, 바람직하게는 0.02중량% 내지 0.1중량%의 양으로 존재할 수 있다. 특정 실시예들에서, 표면 장력 감소제는 통상적인 탄화수소 계면활성제, 통상적인 불화탄소 계면활성제 또는 이의 혼합물을 포함할 수 있다. 습윤제는 잉크 조성물의 0.05 중량% 내지 1중량%, 바람직하게는 0.1중량% 내지 0.5중량%의 양으로 존재할 수 있다. 그러나, 하나 이상의 비교적 고분자량의 (폴리)실레인(예를 들어, 상기한 대로)을 포함하는 존재하는 잉크의 한 실시예에서, 비교적 고분자량 (폴리) 실레인(들)은 잉크의 습식 특성들을 향상시키는데 효과적일 수 있다. 계면활성제는 잉크 조성물의 0.01중량% 내지 1중량%, 바람직하게는 0.05중량% 내지 0.5중량%의 양으로 존재할 수 있다. 접합제 및/또는 접착제는 소정의 처리 온도에서 소정의 흐름 특성들을 가진 잉크 조성물을 제공하는데 충분한 양으로 존재할 수 있다.

[0036]

그러나, 이런 첨가제들은 결코 필요하지 않다. 사실, 잉크로부터 첨가제들을 배제하는 것이 유익한데, 특히 이런 부가 성분들이 얻어진 박막의 전기 특성들에 악 영향을 미치기 위해 탄소, 산소, 황, 질소 또는 할로겐과 같은 원소들의 충분하게 높은 몰 비율을 포함하는 경우 잉크로부터 배제되는 것이 유익하다. 그 결과, 본 발명의 조성물은 (1) (폴리)실레인 및/또는 나노입자들 및 (2) 용매로 필수적으로 구성될 수 있다. 선택적으로, 본 발명의 조성물은 용매의 첨가 없이, (폴리)실레인으로 필수적으로 이루어질 수 있다. 그러나, 인쇄 응용분야에서 "용매 없는" (폴리)실레인의 용도는 조사 전력, 타이밍 등과 같은 인쇄 및/또는 조사 조건에 대한 조절을 포함할 수 있다.

[0037]

한 실시예에서, IVA 족 전구체 잉크 조성물은 주위 온도에서 액체상인 성분들로 필수적으로 이루어진다. 모든 액체상 성분들의 사용은 조성물(예를 들어, 조성물은 콜로이드 또는 혼탁액 형태이다) 및/또는 기판상에 형성된 박막 속의 성분들의 분배의 불균일성과 같은 고체상 성분들의 사용과 관련된 여러 문제를 피할 수 있다(예를 들어, 고체상 성분[들]은 조성을 속의 액체상 성분들보다 낮은 속도로 기판 표면을 따라 움직이는 경향이 있다).

[0038]

(폴리)실레인 화합물들은 일반적으로 온도 및 광 민감성이다. 따라서, 개시된 잉크 조성물은, 일단 제조되면, 어떠한 원치 않는 이성질체화 및 고 분자량 성분들의 생성을 피하기 위해 저온(예를 들어, 0°C 이하 또는 -40°C 또는 미만)에서 광 및 UV 보호로 저장된다(예를 들어, 어두운 색 병 또는 알루미늄 호일로 덮어서 저장).

[0039]

또한 본 발명은 하나 이상의 IVA 족 화합물들(예를 들어, 하나 이상의 (폴리)실레인 및/또는 나노입자를 포함하는 잉크)을 포함하는 조성물을 제조하는 방법에 관한 것이다. 본 발명은 (폴리)실레인(들) 및/또는 나노입자들을 용매와 결합하는 단계, 및 용매 속에 (폴리)실레인을 충분히 용해 및/또는 나노입자-함유 잉크를 인쇄하는데 충분한 시간 동안 잉크 속에 나노입자들을 혼탁시키도록 (폴리)실레인(들) 및/또는 나노입자들 및 용매를 혼합하는 단계를 포함한다. 본 실시예에서, 조성물은 1 내지 40중량%(예를 들어, 5 내지 30%, 15 내지 25% 또는 그 안의 값의 임의의 다른 범위)의 (폴리)실레인(들) 및/또는 나노입자들을 포함하거나 필수적으로 이루어질 수 있다.

[0040]

본 발명에서 유용한 (폴리)실레인 물질들은 코팅(예를 들어, 스판-코팅) 또는 인쇄(예를 들어, 잉크젯 인쇄) 공

정을 통해 실리콘 박막을 제조하기 위한 낮은 탄소 함량과 우수한 물리적 특성들을 갖는 경향이 있다. 이런 물질들은 인쇄 반도체 소자(예를 들어, 트랜지스터, 커뮤니케이터, 다이오드 등) 및 유리(예를 들어, 석영, 비결정 이산화실리콘 등), 시트, 웨이퍼 또는 슬립, 플라스틱 및/또는 금속 호일 또는 슬라브(예를 들어, 폴리이미드 또는 폴리에틸렌 시트 또는 스테인리스 강 또는 알루미늄 호일), 실리콘 웨이퍼 등을 포함하나 이에 제한되지 않는 다양한 기판상에 이를 포함하는 회로를 제조하는데 유일하게 적합하며, 이의 전부는 그 위에 하나 이상의 추가 층(예를 들어, 하나 이상의 유전체, 버퍼, 평탄화 및/또는 기계적 지지 기능 등을 제공)을 가질 수 있다. 이런 막 및 소자(및 이런 기판상에 제조된 제품들)를 위한 응용분야는 디스플레이(예를 들어, 평판, 플라즈마, LCD, 유기 또는 무기 LED, 전기영동 등), RF 및/또는 RFID 소자, EAS 소자, 소위 "스마트" 태그(툴 부스 태그와 같은 고주파수 소자), 센서, 광전지 및 기타를 포함한다.

[0041]

반도체 잉크를 인쇄하기 위한 예시적 방법

[0042]

다른 태양에서, 본 발명은 (a) 물질의 전구체 및 용매를 포함하는 잉크를 기판상에 패턴으로 인쇄하는 단계, (b) 피팅 라인을 형성하도록 전구체(또는 고분자량 또는 이의 더욱 불용성 유도체)를 패턴으로 침전시키는 단계, (c) 피팅 라인 및/또는 패턴에 의해 형성되고 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 포함하는 피처를 형성하기 위해 용매를 충분히 증발시키는 단계 및 (d) 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 패턴화된 물질로 변환시키는 단계를 포함하여 패턴화된 물질을 인쇄하는 방법에 관한 것이다. 바람직하게는, 패턴화된 물질은 반도체(예를 들어, 실리콘 및/또는 게르마늄), 금속(상기한 대로), 또는 이의 조합(예를 들어, 금속 합금 또는 금속 규화물)과 같은 전기적으로 활성인 물질을 포함한다. 그러나, 패턴화된 물질의 인쇄하는 본 발명의 방법은 유전체 전구 물질의 잉크를 인쇄하는데 사용될 수 있다.

[0043]

상기한 대로, 전기적으로 기능성인 물질의 전구체는 (유기)금속 화합물, (유기)금속 착물, (유기)금속 클러스터, 금속 나노입자 및 이의 조합과 같은 하나 이상의 (폴리)실레인 및/또는 하나 이상의 금속 전구체를 포함할 수 있다. 바람직하게는 본 발명에 개시된 잉크를 인쇄하는 방법은 IVA 족 원소 전구체를 포함하는 액체 조성물을 기판상에 잉크젯 인쇄하는 것을 포함하며, 기판의 단지 소정의 부분(일반적으로 인쇄되거나 잉크젯 인쇄될 수 있는 패턴에 해당하는)이 조성물로 덮인다. 그러나, 예시적 선택적인 인쇄 기술들은 그라비 인쇄, 오프셋 리소그래피, 플렉소그래피 인쇄, 레이저 쓰기, 마이크로스포팅, 스크린 인쇄 등을 포함한다. 본 발명은 스펀-코팅, 슬라이드-바 코팅, 스펀 코팅, 압출 코팅, 메니스커스 코팅, 딥 코팅, 스프레이 코팅 등과 같은 비-선택적(예를 들어, 블랭킷) 증착 기술에 적합할 수 있다. 인쇄 및/또는 코팅 기술은 후속 및/또는 동시 조사(예를 들어, UV 광; 아래 참조)에 더 적합할 수 있다.

[0044]

기판은 반도체(예를 들어, 실리콘), 유리, 세라믹, 유전체, 플라스틱 및/또는 금속의 웨이퍼, 평판, 디스크, 시트 및/또는 호일, 바람직하게는 실리콘 웨이퍼, 유리판, 세라믹 평판 또는 디스크, 플라스틱 시트 또는 디스크, 금속 호일, 금속 시트 또는 디스크 및 이의 박층 또는 다층 조합으로 이루어진 그룹으로부터 선택된 구성요소를 포함할 수 있다. 예를 들어, 기판은 그 위에 하나 이상의 유전체, 버퍼, 평탄화 및/또는 (폴리이미드 또는 다른 폴리머, 실리콘 및/또는 산화 알루미늄 등과 같은) 기계적 지지층을 포함할 수 있으며, 그 자체가 패턴화될 수 있고 및/또는 그 위에 패턴화된 반도체, 도체 및/또는 유전체 피처를 가질 수 있다. 따라서, 본 발명의 잉크는 코팅된 기판의 일부 상에 직접 또는 (코팅된) 기판상에 하나 이상의 패턴화된 피처들 상에 적어도 부분적으로 인쇄될 수 있다. 이런 패턴화된 피처들은 인쇄, 포토리소그래피, 또는 다른 공지된 패턴화 공정에 의해 형성되었다. 본 발명은 유전 물질로 코팅된 플라스틱 또는 금속 호일의 얇은 시트 상에 (반)도체 패턴을 인쇄하는데 특히 적합하다. 유전체 층은 호일에 전기적 연결을 용이하게 하는 개구부를 가질 수 있다. 한 실시예에서, 호일은 무선 소자의 안테나로 작용할 수 있다.

[0045]

한 실시예에서, 본 발명은, 상기한 대로, 소정의 종단면(예를 들어, 돔-모양) 및/또는 모양(예를 들어, 라인, 직사각형, T 모양, L 모양, H 모양, 덤벨 모양 또는 템과 같은 비등방성 모양 또는 원형 또는 정사각형, 이의 임의의 조합 등과 같은 다른 모양)을 가진 피처를 형성하기 위해서, 액체 (폴리)실레인 또는 금속 전구체를 포함하는 잉크를 인쇄하는 것이다. 도 1a 및 1b에 도시된 대로, 인쇄된 잉크 속의 용질(예를 들어, (폴리)실레인)은 인쇄된 피처(예를 들어, 아일랜드 또는 다른 모양)의 가장자리에서 피팅 라인(2)을 형성하도록 침전될 수 있다. 피팅 모양의 제어는, 특히 잉크 조성물의 점도가 물질 전구체의 질량 하중과 일치하는 경우, 질량 하중(즉, 용매에서 (폴리)실레인의 양)을 증가시킴으로써 및/또는 용질의 중합 또는 가교를 일으켜 전기적으로 활성인 물질들의 다른 전구체들을 침전시키는 인쇄 동안 또는 직후(예를 들어, 0.1초 내내 10 초) 잉크를 조사함으로써 향상될 수 될 수 있다. 다른 공정 조건(예를 들어, 잉크 전구체의 분자량, 잉크 점도, 용매의 증발 속도, 기판 온도, 조사[예를 들어, UV] 전력, 조사[예를 들어, UV] 파장 등)의 제어는 라인 피팅을 더 제어하고 인쇄된 피처의 치수(예를 들어, 피처 넓이 및 높이)의 재생을 가능하게 할 수 있다. 이런 공정들의 균형은 인쇄

후 합리적인 시간 내에 허용가능한 피泞을 일으킬 수 있다. 또한, 용매의 증발 속도의 제어는 용질이 침전되는 지점에 영향을 미쳐서 언제 피泞 라인이 형성되는 지에 영향을 미칠 수 있다.

[0046] (폴리)실레인 물질을 잉크젯 인쇄하기 위한 바람직한 공정 조건은 용질 물질의 1-40중량%(바람직하게는 20-30중량%)의 질량 하중, 2-15cP의 점도, 약 1-100kHz(바람직하게는 5-50kHz, 10-25kHz 또는 그 안의 값의 임의의 다른 범위)의 인쇄 주파수 및 선택적으로 0.1-15W/cm²(바람직하게는 0.5-10W/cm², 1-5W/cm², 또는 그 안의 값의 임의의 다른 범위)의 UV 전력, 0.01mJ/cm² 내지 1.2J/cm²의 선량 및 200-450nm(바람직하게는 250-380nm 또는 그 안의 값의 임의의 범위)의 UV 파장에 의한 UV 조사를 포함할 수 있다. 금속 전구체 물질을 잉크젯 인쇄하기 위한 바람직한 공정 조건은 1-40중량%(바람직하게는 20-30중량%)의 용질의 질량 하중, 약 1-100kHz(바람직하게는 5-50kHz, 10-25kHz 또는 그 안의 값의 임의의 다른 범위)의 인쇄 주파수 및 선택적으로 0.1-15W/cm²(바람직하게는 0.5-10W/cm², 1-5W/cm², 또는 그 안의 값의 임의의 다른 범위)의 UV 전력, 0.01mJ/cm² 내지 1.2J/cm²의 선량 및 450-1000nm(또는 그 안의 값의 임의의 범위)의 UV 파장에 의한 UV 조사를 포함할 수 있다. 기판은 원하는 용매 증발 속도(증발될 용매에 따라, 통상적으로 30°C-90°C)에 따라 동시에 가열될 수 있다. 특정 실시예들에서, (2차원 레이아웃의 각 축을 따라 동일하거나 다를 수 있는) 드롭 퍼치 또는 드롭-투-드롭 공간은 1-500μm(또는 그 안의 값의 임의의 범위)일 수 있고 인쇄된 잉크와 기판 사이의 접촉각은 0°C 내지 약 90°C(또는 그 안의 값들의 임의의 범위)일 수 있다. 0°C의 접촉각은 0°에서 측정한 접촉각을 의미하나, 실제로는, 이런 접촉각은 0°C보다 약간 크다.

[0047] (폴리)실레인 물질을 인쇄할 때, 인쇄 단계는 불활성 및/또는 환원 분위기하에서 수행될 수 있다. 따라서, 이 방법은 (i) 기판이 놓인 분위기를 정화하는 단계, 그런 후에 (ii) 인쇄 단계 이전에 불활성 및/또는 환원 기체를 분위기 속에 주입하는 단계를 더 포함할 수 있다. 다양한 실시예에서, 불활성 및/또는 환원 기체는 He, Ar, N₂ 등을 포함할 수 있고, H₂, NH₃, SiH₄ 및/또는 기체상 환원제(예를 들어, 약 20부피%까지의 양으로)를 더 포함할 수 있다. 불활성 및/또는 환원 기체 분위기는 우연한 및/또는 원하지 않는 산화물 형성의 임의의 발생을 줄일 수 있다. 바람직한 한 실시예에서, 조성물을 형성된 막에서 허용할 수 없게 높은 산화 함량을 피하도록 (바람직하게는 << 1 ppm O₂ 레벨을 가진) 불활성 분위기하에서 인쇄될 수 있어서, 나쁜 소자 성능을 일으킬 수 있다. 한 실시예에서, 불활성 분위기는 Ar로 필수적으로 이루어지고, 0.1ppm O₂ 미만 및 100ppm N₂ 미만을 더 포함할 수 있다.

[0048] 본 발명의 한 태양은 기판상에 조성물을 증착하면서 또는 직후(예를 들어, 0.1초 내 내지 10초) 액체상 (폴리)실레인 조성물을 조사하는 단계를 포함한다. (폴리)실레인을 포함하는 실시예에서, 이 공정은 적어도 종단면 치수를 따라 돔-모양 단면을 가진 반도체 퍼처를 제공할 수 있다. 임의의 특정한 이론에 제한되지 않으며, 인쇄는 동안 또는 직후 조성물을 조사하면 그 안의 (폴리)실레인 화합물(들)이 올리고머화, 폴리머화 및/또는 가교를 일으켜, 조성물의 휘발성을 감소시키고, 조성물의 점도 및/또는 그 안의 (폴리)실레인 화합물(들)의 평균 분자량을 증가시키고 및/또는 인쇄된 잉크가 증발하는 동안 커피-고리 모양 종단면을 형성하는 경향을 감소시킨다고 생각된다. 기판이 인쇄 공정의 일부 동안 조사 없이 IVA 족 원소의 전구체를 포함하는 액체상 조성물로 덮이는 경우, 잉크 조성물은 분산(예를 들어, (폴리)실레인 잉크의 인쇄된 패턴의 모서리 또는 윤곽을 향해 이동한다)되어 및/또는 원하지 않는 모양 및/또는 단면을 가진 인쇄된 퍼처를 형성할 수 있다.

[0049] 조사 단계는 (폴리)실레인 물질의 경우에 220nm 내지 400nm 또는 250 또는 380nm(또는 그 안의 값의 임의의 다른 범위)과 같은 200nm 내지 450nm의 범위 또는 금속 전구체 물질의 경우에 450nm 내지 900nm 또는 480 내지 780nm(또는 그 안의 값의 임의의 다른 범위)와 같은 250nm 내지 1000nm의 범위의 파장(또는 파장 벤드)을 가진 빛으로 인쇄된 잉크 조성물을 조사하는 단계를 포함할 수 있다. 비-UV 방사능에 대한 적절한 원료들은 다운 변환 인광체로 코팅된 백색광원, Xe 램프, 가시광 LEDs, UV LEDs, IR 램프 및 레이저, 가시광 레이저 등을 포함하며, 램프 아웃풋과 조사될 샘플 사이에 위치한 하나 이상의 UV 필터를 가진 UV 방사능의 원료를 포함한다. UV 방사능의 적절한 원료는 수은 증기 및/또는 수은 아크 램프, UV LED, UV 레이저 등과 같은 임의의 UV 방사능 원료 또는 백색광원 또는 하나 이상의 가시광선 및/또는 램프 아웃풋과 조사될 샘플 사이에 위치한 하나 이상의 IR 필터를 가진 다른 비-UV 원료를 필수적으로 포함할 수 있다. 방사능 선량은 약 0.1-15, 0.75-10 또는 1-5 와트/cm²(또는 그 안의 값의 임의의 다른 범위)의 전력 출력을 가진 광원을 사용하여, 0.01mJ/cm² 내지 1.2J/cm²일 수 있어서, 직접 또는 광 유도기 또는 슬릿을 통과해서 전달될 수 있고 및/또는 기판 및/또는 인쇄된 (폴리)실레인 잉크의 위치에서 집중될 것이다. 인쇄된 잉크의 단지 특정 영역만을 선택적으로 조사하기 위해서, 램프로부터의 방사능은 마스크(예를 들어, 일반적으로 인쇄된 (폴리)실레인 잉크의 노출이 바람직하지 않은 영역에서

UV 방사능을 막을 수 있는 그 위에 크롬 패턴을 가진 석영판)를 통과할 수 있다.

[0050] 임의의 형태의 방사능(및 더욱 구체적으로, 임의의 파장의 빛)이 사용될 수 있는 반면에, 조사 단계는 자외선에 의한 조사를 포함하는 것이 바람직하다. 이런 조사는 일반적으로 가교, 올리고머 및/또는 폴리머 수소첨가(폴리)실레인의 막을 만들고, 나중에 전자 소자들에 적합한 비결정 수소첨가 반도체(예를 들어, 비결정, 수소첨가 실리콘 막)로 변환될 수 있고 선택적으로 본 발명에서 개시한 대로, 추가 어닐링에 의해 미세결정 및/또는 다결정 막을 형성한다. 따라서, 본 발명은 인쇄된 액체(폴리)실레인 조성물로부터 상업용 품질의 반도체 퍼처(예를 들어, 반도체 라인)을 제공할 수 있다.

[0051] 조사 단계는 우연한 및/또는 원치 않는 산화물 형성의 임의의 발생을 줄이기 위해서, 인쇄/증착의 경우에, 불활성 및/또는 환원 기체 하에서 수행되는 것이 바람직하다. 유사하게, 조사 단계는 (i) (폴리)실레인을 가교, 이성질체화, 올리고머화 및/또는 폴리머화; (ii) 기판상에 실질적으로 균일한 올리고- 및/또는 폴리실레인을 포함하는 층을 형성 및/또는 (iii) 평균 분자량, 점도를 증가 및/또는 조성물의 휘발성을 감소시키는데 충분한 시간 동안 수행될 수 있다.

[0052] 일반적으로, 이 방법은 퍼닝 라인으로 형성되고 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 포함하는 퍼처를 형성하기 위해 용매를 충분히 증발시키는 단계 및 전구체(또는 이의 고 분자량 또는 더욱 불용성 유도체)를 패턴화된 물질로 변화시키는 단계를 포함할 수 있다. 한 실시예에서, 용매를 증발시키는 단계는 (i) 임의의 잔존 용매를 추가로 제거 및/또는 (ii) 전구체를 패턴화된 물질로 변환(예를 들어, 조성물을 경화)하기 이전에, 전구체 물질(예를 들어, [폴리]실레인)을 올리고머 및/또는 폴리머화하기 위해서 인쇄된 잉크 조성물을 약 30°C 내지 약 200°C(예를 들어, 30°C 내지 약 90°C, 80°C 내지 약 120°C, 또는 그 안의 값의 임의의 다른 범위)로 가열하는 단계를 포함할 수 있다. 한 실시예에서, (용매를 제거 및/또는 전구체 물질을 올리고머화 및/또는 폴리머화하기 위한) 이런 가열은, 비록 분위기가 이런 가열을 위해 제어될 수 있는 통상적인 오븐 또는 화로(또는 밀폐가능한 캠버 속의 IR 가열 램프)를 사용할 수 있으나, 불활성 분위기 하에서 열판상에 기판을 놓음으로써 수행된다. 한 바람직한 실시예에서, 용매는 상기한 대로, 형성된 막에서 허용할 수 없이 높은 산소 함량을 피하기 위해서 << 1 ppm O₂ 레벨을 가진 불활성 분위기(바람직하게는 N₂보다는 Ar)하에서 증발된다.

[0053] 본 방법은 건조되고, 패턴화된 전구체를 반도체, 도체 또는 유전체 물질의 막으로 변환시키기 위한 경화 단계를 더 포함할 수 있다. (폴리)실레인의 경우에, 경화는 일반적으로 조성물을 실리콘 및/또는 게르마늄을 포함하는 비결정, 수소첨가 막으로 변환시키는데 충분한 시간 동안 적어도 약 300°C(바람직하게는 적어도 약 350°C 및 더욱 바람직하게는 적어도 약 400°C)의 온도로 건조된 조성물을 가열하는 단계를 포함한다. 이런 가열은 적어도 1분, 3분 또는 5분 동안 수행될 수 있다. 최대 가열 시간은 통상적인 실시예에서 약 1-4시간일 수 있지만, 양질의 막은 10-30분 동안 약 450°C로 가열한 후 얻을 수 있다.

[0054] 한 통상적인 실시예에서, 그 위에 (폴리)실레인 막을 가진 기판(기판상에 전구체를 인쇄하는 방법에 대해 상기한 대로 제조)을 열판에 놓고 약 80°C의 온도에서 약 5-20분 동안 가열한다. 그런 후에, 기판을 아르곤 흐름(<0.1ppm O₂)하에서 약 350-450°C의 온도에서 약 5-20분 동안 오븐 위에 놓으며, 이 단계는 "하드-경화"로 종종 불린다. 이 절차는 수소첨가된 비결정, 미세결정 및/또는 부분 다결정 실리콘 퍼처를 만든다.

[0055] 다른 한 실시예에서, 본 방법은 어닐링 단계를 더 포함하는데, 기판 및 인쇄된 "소프트-경화" 및 "하드-경화"된 퍼처를 소정의 또는 원하는 특성 또는 품질을 가진 막을 제공하는데 충분한 온도와 시간 동안 가열하는 단계를 포함한다. 예를 들어, 어닐링되는 막이 수소첨가된 비결정 실리콘 및/또는 게르마늄 막을 포함할 때, 화로에서 약 600°C 이상의 온도로, 일반적으로 적어도 20분 동안 가열하는 것은 비결정 실리콘 및/또는 게르마늄 막을 실질적으로 탈수소하는데 충분하다. 고온 및/또는 더 긴 시간 동안 어닐링을 수행하면 막의 일부 또는 전부를 (재)결정화 및/또는 (만일 존재하면) 도편트의 적어도 일부를 활성화할 수 있다. 선택적으로, 미세결정 또는 다결정 실리콘 및/또는 게르마늄 막을 형성 및/또는 도편트를 활성화하기 위한 어닐링은 통상적인 레이저 결정화 및/또는 UV 플래쉬 램프 어닐링을 포함할 수 있다.

[0056] 한 바람직한 실시예에서, 인쇄 및 경화 공정은 상기한 대로, <<1 ppm O₂ 레벨을 가진 동일하고, 순수한 불활성 분위기(바람직하게는, N₂보다는 Ar)에서 수행될 수 있다. 한 실시예에서, 불활성 분위기는 필수적으로 Ar로 구성되고 0.1ppm 미만 O₂ 및 100ppm N₂ 미만을 더 포함할 수 있다.

[0057] 기판상에 인쇄된 잉크로 형성된 구조의 단면과 치수는 기판과 인쇄된 잉크 사이의 접촉각을 최적화하기 위해서 기판의 표면 에너지를 조절함으로써 제어되고 향상될 수 있다. 기판상의 방울의 전체 퍼짐은 기판상의 잉크의

접촉각을 증가시킴으로써 감소될 수 있다. 인쇄된 잉크에 대해 바람직한 접촉각은 매우 낮을 수 있다(예를 들어, 0° 내지 15°). 이런 접촉각은 퍼치 또는 라인 넓이(및 퍼치 또는 라인 높이를 직접 및 간접적으로)를 정교하게 조절하는데 사용될 수 있다.

[0058] 기판의 표면 에너지는 표면 변형제를 인쇄하거나 특정 기판상에 인쇄된 액체의 접촉각을 최적화하는 이런 물질로 기판(예를 들어, SiO_x , 질화물 또는 금속 산화물 표면층으로 코팅된 Si 웨이퍼 표면, 유리 기판 또는 금속 호일, 이의 예는 이산화실리콘, Al_2O_3 , TiN 등을 포함한다)을 코팅함으로써 변형될 수 있어서 원하는 패턴 단면을 얻을 수 있다. 기판 변형을 위해 사용된 특정 코팅은 표면이 변형되도록 조절될 수 있다. 예를 들어, 헥사메틸다이실레인(HMDS)과 같은 실라잔, 염화 트라이메틸실릴과 같은 할로실레인 및 메틸 트라이에톡시실레인과 같은 알콕시실레인은 Si 및/또는 실리콘 산화물 표면과 반응하여 변형시킬 수 있다.

[0059] 예를 들어, HMDS 코팅이 세정된 Si 표면상에 증발될 때, cis-데칼린에 (폴리)실레인을 포함하는 인쇄된 잉크를 위한 약 35-40°의 접촉각을 얻을 수 있다. 한 실시예에서, 웨이퍼는 150°C로 가열될 수 있고 N_2 하에서 순환될 수 있고 기판 표면에 흡수된 어떠한 물을 제거하기 위해 3회 진공처리될 수 있다. 웨이퍼는 10-15 torr(예를 들어, 12.8 torr)의 HMDS의 압력하에서 150°C에서 3분 동안 가열하고 주위 온도로 냉각될 수 있다. 그런 후에 웨이퍼는 HMDS로 코팅된다.

[0060] 기판과 인쇄된 잉크 사이의 접촉각은 Si 표면을 10분 동안 수성 H_2O_2 로 또는 선택적으로 10분 동안 수성 H_2O_2 세정보다 먼저 수행될 수 있는 10분 동안 "piranha" 세정제(농축된 수성 $\text{H}_2\text{SO}_4/\text{H}_2\text{O}_2$ 용액)로 세정함으로써 더 낮아질 수 있다(0°C 정도로). 또한, 중간 접촉각(예를 들어, 5° 내지 30°)은 HMDS 코팅 표면을 선택하고 피복성을 소정의 시간 동안 및 소정의 UV 전력(예를 들어, 0.1-15 milliwatt/cm², 10초 내지 30분 동안)으로 제어된 UV/오존 처리 또는 소정의 시간 동안 및 소정의 RF 전력(예를 들어, 1-5000W, 1초 내지 60분 동안)으로 제어된 O_2/Plasma 처리에 의해 피복성을 감소시킴으로써 만들어진다. HMDS를 부분적으로 또는 완전히 제거하는 다른 방법은 소정의 시간 동안(예를 들어, 1-60분) H_2O_2 및 H_2SO_4 (piranha)의 고온 바스(예를 들어, 30-90°C)를 포함할 수 있다. 이런 동일한 방법 또는 이의 변화는 다른 표면 변형 및 표면들에 사용될 수 있다. 예를 들어, 방법들은 친수성 또는 소수성 표면에 사용될 수 있다.

[0061] 표면 에너지 변형 표면의 고해상도 패터닝은 여러 방법에 의해 얻을 수 있다. HMDS 코팅된 샘플 위에 놓이고 UV/오존에 과다 노출되는 경우, 패턴화된 컨택 마스크는 패턴화된 표면을 만들 수 있고, 접촉각은 노출되지 않은 위치에서 높고 표면이 UV 방사능과 오존과 노출된 위치에서 감소(예를 들어, 0°에 접근)한다. (폴리)실레인 잉크를 이런 영역에 인쇄하면 잉크의 방울들이 낮은 접촉각 패턴의 모양을 갖게 할 수 있다. 본 발명에 개시한 대로 표면 에너지를 조절 변형, 변화 또는 패턴화하는 방법은 본 발명의 다른 곳에서 개시한 대로 다른 기판들과 충돌에 사용할 수 있다.

[0062] 기판의 표면 에너지를 패터닝하는 다른 방법들은 증착 후 HMDS-코팅 표면을 패턴화하기 위해 고해상도 레이저(UV, 가시광선 또는 IR 레이저 인쇄 도구)를 사용하는 것을 포함할 수 있다. 빛의 다른 파장에 민감한 표면 변형의 경우, IR 또는 가시광선과 같은 다른 레이저 파장 또는 밴드는 선택된 표면 변형제와 반응하거나 기판에 표면 변형제를 부착시키는 결합을 절단하기 위해 사용될 수 있다. 다른 방법은 폴리(다이메틸실록산)(PDMS)로부터 액체 계면활성제(HMDS와 같음)를 증착하는 것 또는 다른 고해상도 스템프 또는 롤러(예를 들어, 그라비 인쇄를 사용)를 포함할 수 있다.

[0063] 공정 조건(예를 들어, 질량 하중, 잉크 전구체의 문자량, 잉크 점도, 기판 온도, UV 전력, UV 파장, 인쇄와 조사 사이의 시간 간격, 기판의 표면 에너지 등)을 제어하면 반도체, 금속 또는 유전체 퍼처의 치수(예를 들어, 넓이, 길이 및 단면)의 더욱 정확한 제어와 재생을 가능하게 할 수 있다. 상기한 공정 조건은 소정의 넓이, 길이 및 종단면을 가진 인쇄된 퍼처(예를 들어, 금속, 유전체 또는 반도체 라인, 아일랜드, 직사각형, T 모양, L 모양, H 모양, 덤벨 모양, 텁, 원형, 정사각형, 이의 조합 등)를 재생가능하게 형성하기 위해 충분히 제어될 수 있다.

예시적 반도체 박막

[0064] 본 발명의 다른 태양은 적어도 하나의 축을 따라 소정의 모양 또는 외관 및 돔-모양 단면을 가진 수소첨가 비결정, 미세결정 또는 다결정 IVA 족 원소를 포함하는 반도체 박막 퍼처 또는 구조에 관한 것이다. 상기한 대로, 인쇄된 반도체 퍼처를 형성하는 방법은 기판상에 패턴(예를 들어, 라인, 아일랜드, 직사각형, T 모양, L 모양,

H 모양, 덤벨 모양, 텁, 원형, 정사각형, 이의 조합 등) 또는 IVA 족 원소(들)를 포함하는 반도체 물질을 포함하는 소자(예를 들어, 커패시터, 다이오드, 레지스터 또는 TFT)에 층을 형성하는데 사용될 수 있다. 본 발명에 따른 반도체 피처는 일반적으로 하나 이상의 IVA 원소(들)(예를 들어, Si 및/또는 Ge) 및 약 0.1 at.% 미만의 산소(바람직하게는 0.05 at.% 미만의 산소), 약 100ppm 미만의 질소(바람직하게는 30ppm 미만의 질소) 및 약 0.1 at.% 미만의 탄소(바람직하게는 0.05 at.% 미만의 탄소)를 포함한다. 패턴화된 피처는 약 1 내지 약 100 μm (예를 들어, 2 내지 50 μm , 5 내지 20 μm 또는 그 안의 값의 임의의 다른 범위)의 넓이를 가질 수 있다. 패턴화된 피처는 약 5nm 내지 약 10 μm (예를 들어, 25nm 내지 약 1 μm , 50nm 내지 약 100nm 또는 그 안의 값의 임의의 다른 범위)의 (최대)높이를 가질 수 있다.

[0066] 도 1a 및 1b(반도체 라인에 필수적으로 제한되지 않음)는 본 발명의 내용에 따라 형성될 수 있는 인쇄된 라인 또는 아일랜드(1)를 도시한다. 도 1a는 넓이(W) 및 원형 가장자리 또는 말단(3)을 가진 인쇄된 라인 또는 아일랜드(1)의 정면도를 도시한다. 도 1b는 인쇄된 라인 또는 아일랜드(1)의 넓이를 따라 둠-모양 단면(4)을 가진 인쇄된 라인 또는 아일랜드(1)의 단면도를 도시한다. 도 1a를 참조하면, 인쇄된 라인 또는 아일랜드(1)의 길이를 따라 중단면은 이의 길이의 적어도 일부를 따라 실질적으로 둠-모양일 수 있다(예를 들어, 바람직하게는 이의 중간점에서 또는 그 주위에서 길이 축에 수직인 평면에 의해 형성된 인쇄된 라인 또는 아일랜드(1)의 각 절반에서, 인쇄된 라인 또는 아일랜드(1)의 말단(3)으로부터 길이를 따라 한 방울 지름 이상의 길이를 따라 한 지점까지). 한 실시예에서, 인쇄된 라인 또는 아일랜드(1)의 최대 높이(H)는 인쇄된 라인 또는 아일랜드(1)의 넓이(W) 미만이다. 인쇄된 라인 또는 아일랜드(1)의 적어도 하나의 축을 따라 또는 가로질러 둥근 가장자리(3) 및 둠-모양 단면(4)은 통상적인 리소그래피로 형성된 소자 피처에서 쉽게 얻을 수 없는 중요한 소자 및 신뢰성 장점을 갖게 할 수 있다.

[0067] 예를 들어, 적어도 한 축을 따라 둥근 가장자리 및 둠-모양 단면을 가진 인쇄된 활성 반도체 피처는 전체 피처 위로(예를 들어, 실리콘 박막 트랜지스터에 채널 영역 위로) 열 산화물의 균일한 성장을 가능하게 한다. 통상적으로, 날카로운 가장자리에서 응력 효과 때문에, 실리콘 산화물 성장은 자연될 수 있고 이런 위치에서 현저하게 얇은 유전체를 생성할 수 있다. 이것이 강화된 전기장 효과와 누전을 유도할 수 있다. 본 발명의 인쇄된 반도체, 도체 및/또는 유전체 피처의 둠-모양 단면 및 둥근 가장자리는 실질적으로 이런 문제를 피하며 이로부터 형성된 소자들의 품질, 수명 및/또는 생산력을 현저하게 향상시킬 수 있다.

[0068] 둠-모양 단면과 둥근 가장자리를 가진 인쇄된 게이트 전극은 인쇄 후 제어된 등방성 식각을 가능하게 할 수 있어서, 인쇄된 트랜지스터에서 임계 치수(예를 들어, 게이트 길이)를 줄이는 간단하고 효과적인 방법을 제공할 수 있다. 둘 이상의 피처(금속 배선)가 교차점(및 교차점에서 피처들 사이에 하나 이상의 막을 가질 수 있는)을 갖는 경우에, 기본 피처(들)는 인쇄될 수 있고 본 발명에 따라 둥근 가장자리와 둠-모양 단면을 가질 수 있어서, 날카로운 단계 없이 부드러운 위상 변화를 가능하게 하여서 증착 및/또는 (예를 들어, 인쇄에 의한) 형성 동안 겹쳐진 피처(들) 및/또는 막(들)에서 불연속을 예방한다. 그 결과, 이후에 증착되거나 인쇄된 구조들의 더욱 균일한 계단 피복성을 얻을 수 있다. 금속 배선 피처의 경우에, 충간 절연막의 두께는 감소할 수 있는데, 이는 날카로운 가장자리(통상적인 리소그래피적으로 형성된 금속 피처를 상징)는 실질적으로 피할 수 있어서 날카로운 가장자리 위의 균일한 피복성의 문제는 실질적으로 제거될 수 있기 때문이다.

[0069] 또한, 본 발명에 따라 인쇄된 반도체 피처상에 또는 위에 형성된 게이트 전극은 일반적으로 인쇄된 반도체 피처에서 트랜지스터 채널 상의(또는 위의) 날카로운 전이 영역 또는 계단을 넘어가지 않아서, 증착됨에 따라 불연속이 될 수 있는 전극 물질(예를 들어, 몰리부텐)의 사용을 가능하게 한다. 통상적인 공정에서, 이런 물질들을 사용하면 고온 레지스트 리풀로우를 필요로 할 수 있어서, 형성된 피처 및 경사 식각의 치수 및/또는 게이트 전극에 또는 게이트 전극을 위한 합금 원소의 사용을 증가시킨다. 로직 소자의 경우, 날카로운 가장자리 및 비교적 얇은 게이트 산화물의 제거는 변화의 원인을 감소시키고, 누전을 줄이고 역치 전압 제어(게이트 산화물의 비-균일성에 악 영향을 받을 수 있음)를 향상시킬 수 있다.

[0070] 인쇄된 구조의 종단면은 인쇄된 액체와 기판 사이의 접촉각을 제어함으로써 더욱 최적화될 수 있다. 이것은 잉크 질량 하중; 잉크 점도와 침전에 영향을 미치는 잉크 용질(예를 들어, (폴리)실레인 또는 금속 전구체)의 평균 MW; 조사 선량; 및 인쇄 작업의 주기(예를 들어, 프린트 헤드로부터 방울의 방출[또는 방울과 기판의 접촉]과 선택적으로 기판상에 방울/아일랜드를 조사하는 것 사이의 시간]와 함께 작동하는 중요한 인자이다. 기판의 인쇄된 영역으로부터 잉크 방울의 퍼짐은 기판에 대한 방울의 접촉각을 증가시킴으로써 감소될 수 있다. 접촉각은 기판의 표면 에너지를 조절함으로써 제어될 수 있다. IVA 족 전구체 잉크의 경우에, 기판 표면을 더욱 소수성으로 만들면(예를 들어, 기판을 소수성 화합물로 코팅) 접촉각을 증가시킬 수 있다. 실리콘 웨이퍼 및 금속 호일과 같은 산화물-코팅 기판 상의 인쇄된 IVA 족 원소 전구체의 기판 접촉 각도는, 일부 경우에, 0-15도(예를

들어, 바람직하게는 0° 초과 내지 5°)이고 이런 접촉각은 피처 넓이(및 직접 또는 간접적으로 피처의 높이 또는 최대 높이)를 정교하게 조정하도록 조절될 수 있다.

[0071] 동근 가장자리 및 돔-모양 단면을 가진 인쇄된 피처는 돔의 전체 표면을 가로질러 균일한 규화(또는 컨택 형성)를 가능하게 할 수 있다. 소정의 돔 영역(예를 들어, 소자 상의 피처의 지문 또는 윤곽)의 경우, 컨택 영역은 동일한 지문 또는 윤곽의 리소그래피적으로 형성된 피처보다 클 수 있어서, 다른 필적할만한 포토리소그래피적으로 형성된 피처에 비해 그 표면상에 금속 규화물을 포함하는 돔-모양 구조의 옴 저항의 감소를 일으킬 수 있다.

[0072] 개시된 방법에 따른 액체 잉크 조성물의 인쇄는 비등방성 모양(예를 들어, 다른 넓이, 길이 및 높이 값을 갖거나 다른 치수의 전체를 따라, 피처의 넓이 및/또는 길이 치수의 적어도 하나에 대한 적어도 두 개의 다른 소정의 값을 가진) 및 선택적으로, 도 2의 단면도에서 본 것과 같이 적어도 하나의 치수가 부드럽게 변하는 돔-모양 종단면을 가진 인쇄된 피처를 제공할 수 있다(예를 들어, 미국특허출원 공개공보 제 2008/0048240호 참조). 본 발명을 사용하여 인쇄할 수 있는 비등방성 모양들은 인쇄된 피처의 적어도 한 축을 따라 동근 가장자리 및(선택적으로) 돔-모양 단면을 갖는 라인, 직사각형, T 모양, L 모양, H 모양, 덤판 모양, 텁(예를 들어, 주요 또는 제 1 모양으로부터의 직각 또는 각도 있는 연장부) 및 이의 조합을 포함한다.

[0073] 한 실시예에서(예를 들어, 도 1b에 도시된 대로), 인쇄에 의해 얻은 이상적인 구조의 종단면은 수평(X) 치수의 함수로서 단면의 상부 표면을 따라 여러 지점들에서 탄젠트의 값에 의해 수학적으로 정해질 수 있다(도 2 참조). 도 2는 W의 단면 넓이를 가진 인쇄된 피처의 의도된 종단면을 보여준다. X_0 는 피처의 최대 높이에서 수평 점을 나타낸다(X_0 는 선택적으로 돔-모양 단면의 수평 중간점일 수 있다). 변수 x_i 는 X_0 미만(즉, $0 \leq x_i < X_0$)인 수평값을 나타낸다. 변수 x_{ii} 는 X_0 초과(즉, $X_0 < x_{ii} \leq W$)인 수평값을 나타낸다. x_i 의 임의의 값에서 탄젠트는 dy/dx_i 로 주어지고, X_0 에서 탄젠트는 dy/dX_0 로 주어진다. 도 2의 돔-모양 단면은 $dy/dx_i > dy/dX_0$ 에 의한 x_i 의 임의의 값에 대해 정해질 수 있고, dy/dx_{ii} 는 x_{ii} 의 각 연속적이고 증가하는 값에서 연속적으로 감소한다. x_{ii} 의 임의의 값에서 탄젠트는 dy/dx_{ii} 로 주어진다. 도 2의 돔-모양 단면은 $dy/dx_{ii} > dy/dX_0$ 에 의한 x_{ii} 의 임의의 값에 대해 정해질 수 있고, dy/dx_{ii} 는 x_{ii} 의 각 연속적이고 증가하는 값에서 끊임없이 감소한다. 이 문단과 도 2에서 정해진 돔-모양 단면은 본 발명에서 논의한 대로 돔-모양 종단면을 가진 인쇄된 반도체, 금속 또는 유전체 피처의 장점을 제공한다. 그러나, 이 수학적 설명은 이성적인 단면을 제공하나, 실제로, 본 발명에 개시된 방법에 따라 인쇄된 피처의 표면 및/또는 단면에 작은 결함 또는 불규칙성이 있을 수 있다는 것을 이해해야 한다.

[0074] 도 3-6은 본 발명에 따른 실제 인쇄된 반도체 피처으로부터 수집한 이미지와 외형 분석기 데이터를 나타낸다. 도 3은 8pL DPN(노즐 당 드라이브) 잉크젯 헤드와 1mL 카트리지를 가진 Dimatix DMP(Dimatix Materials Printers) 잉크젯 프린터를 사용하여, 그 위에 성장된 $1.1\mu\text{m}$ 열 산화물을 가진 Si 웨이퍼 상에 인쇄된 증류된 cis-데칼린 속에서 사이클로펜타실레인의 촉매 탈수소 결합(예를 들어, 미국특허출원 공개공보 제 2008/0085373 호)에 의해 제조된 20중량%의 폴리실레인을 포함하는 잉크로 형성된 인쇄된 라인(10)의 광 이미지를 도시한다. 인쇄 조건은 50°C 의 압반 온도, $500\mu\text{m}$ 의 비행 높이, 5kHz 방울 인쇄 주파수, 5m/s 방울 점도, 약 0° 의 접촉각, $30\mu\text{m}$ 피치 및 $5\text{W}/\text{cm}^2$ UV 전력에서, $1\text{mJ}/\text{cm}^2$ 의 방사선 선량으로 250-450nm 파장 방사선의 사용을 포함하였다. 인쇄된 라인(10)은 약 $70\mu\text{m}$ 의 평균 넓이와 약 $435\mu\text{m}$ 의 최대 길이를 가진다. 도 3에 도시된 대로, 인쇄된 피처는 실질적으로 동근 가장자리들을 가진다.

[0075] 도 4는 도 3의 인쇄된 라인(10)의 단면의 외형 분석기 스캔으로부터의 단면을 좌표로 나타낸 그래프이다. y축은 인쇄된 라인(10)의 단면의 높이(nm)를 나타내며, 라인(10)이 인쇄된 기판의 표면은 0nm이다. 데이터는 인쇄된 라인은 약 45-50nm의 최대 높이를 가진 상당히 부드러운 돔-모양 단면을 갖는다는 것을 보여준다. (스캔에서 고주파수 스캔은 측정하는 동안 환경적 진동에 의한 것이다). 이런 피처는 박막 트랜지스터의 채널 층 또는 게이트로서 특정한 용도를 가질 수 있다.

[0076] 도 5는 (i) 사이클로펜타실레인의 촉매 탈수소 결합에 의해 제조된 20중량%의 폴리실레인 및 (ii) 1pL DPN(노즐 당 드라이브) 잉크젯 헤드와 1mL 카트리지를 가진 Dimatix DMP(Dimatix Materials Printers) 잉크젯 프린터를 사용하여, 그 위에 성장된 $1.1\mu\text{m}$ 열 산화물을 가진 Si 웨이퍼 상에 인쇄된 증류된 cis-데칼린 속의 5 중량% 사이클로펜타실레인을 포함하는 잉크로부터 형성된 인쇄된 라인 15a-15b의 광 이미지를 도시한다. 인쇄 조건은 50°C 의 압반 온도, $500\mu\text{m}$ 의 비행 높이, 3kHz 방울 인쇄 주파수, 10m/s 방울 점도, 약 0° 의 접촉각, $20\mu\text{m}$ 최소 피치 및 $0\text{W}/\text{cm}^2$ UV 전력에서, 250-450nm 파장 방사선의 사용을 포함하였다. 인쇄된 라인(15)은 약 $20\mu\text{m}$ 의 평균 넓

이와 >500 μm 의 최대 길이를 가진다. 도 5에 도시된 대로, 인쇄된 피처는 실질적으로 둥근 가장자리들을 가진다.

[0077] 도 6은 도 5의 인쇄된 라인(15a-15b) 중 하나의 단면의 외형 분석기 스캔으로부터의 2차원 데이터를 좌표로 나타낸 그래프이다. y-축은 인쇄 라인의 단면의 높이(nm)를 나타내며, 라인이 인쇄된 기판의 표면은 0 nm 이고 x-축은 단면 스캔의 수평 측정값(μm)을 나타낸다. 도 6의 데이터는 이 더 좁은 인쇄 라인은 약 65 nm 의 최대 높이를 가진 실질적으로 부드러운 돔-모양 단면을 갖는다는 것으로 보여준다. 동일한 잉크와 동일한 인쇄 조건을 사용하여 인쇄된 다른 라인들은 유사한 재생가능한 결과들을 나타내었다.

[0078] 특정 실시예들에서, 전기적으로 기능성인 물질의 패턴은 100 nm 내지 100 μm , 바람직하게는 0.5 nm 내지 50 μm , 및 더욱 바람직하게는 1 μm 내지 20 μm 의 넓이를 가진 라인들 또는 다른 피처들의 어레이를 포함할 수 있다. 라인들은 100 nm 내지 100 μm , 바람직하게는 200 nm 내지 50 μm , 더욱 바람직하게는 500 nm 내지 10 μm 의 내부-피처(예를 들어, 내부-라인) 공간(또는 피치)을 가질 수 있다. 게다가, 피처들의 적어도 한 서브세트는 1 μm 내지 5000 μm , 바람직하게는 2 μm 내지 2000 μm , 더욱 바람직하게는 5 μm 내지 1000 μm 의 길이 및 0.001 μm 내지 1000 μm , 바람직하게는 0.01 μm 내지 500 μm , 더욱 바람직하게는 0.05 μm 내지 250 μm 의 두께(또는 최대 높이)를 가질 수 있다. 게다가, 피처들은 제 1 축을 따라 실질적으로 동일 직선상의 피처들(예를 들어, 평행선들)의 제 1 세트 및 제 1 축에 직각인 제 2 축을 따라 실질적으로 동일 직선상의 피처들(예를 들어, 평행선들)의 제 2 세트를 포함할 수 있다. 비록 평행하고 수직인 피처들은 인접 피처들(예를 들어, 라인들)에 의한 악 영향을 최소화 및/또는 인접 피처들에 의한 전자기장 효과의 예측가능성을 최대화할 수 있지만, 패턴화된 피처들은 임의의 모양을 가질 수 있고 및/또는 설계되고 형성될 수 있는(예를 들어, 인쇄에 의함) 임의의 코스를 가질 수 있다.

[0079] 한 바람직한 실시예에서, 인쇄된 반도체 박막 피처는 IVA 족 원소의 수소첨가 비결정, 미세결정 또는 적어도 부분적인 다결정 막을 포함하며, IVA 족 원소는 실리콘 및 게르마늄 중 적어도 하나를 포함하거나 필수적으로 이루어지며 도핑되거나 도핑되지 않을 수 있다. 특정 실시예에서, 박막 구조에서 IVA 족 원소는 실리콘을 포함하거나 필수적으로 이루어지며, (B, P, As 또는 Sb일 수 있으나 B 또는 P가 바람직한) 도편트는 약 10¹⁶ 내지 10²¹ atoms/cm³의 농도를 가질 수 있다. 박막에서 도편트의 농도 단면도는 비결정 상태를 포함하는 막의 상당한 두께 또는 깊이 도처에서 현저하게 변하지 않을 수 있다.

[0080] 인쇄된 반도체 패턴은 0.005 μm 내지 1000 μm (예를 들어, 0.01 μm 내지 10 μm , 0.025 μm 내지 1 μm 또는 그 안의 값의 임의의 다른 범위)의 최대 높이를 가질 수 있다. 본 발명(들)에 의해 및/또는 본 조성물(들)로 제조된 인쇄된 피처들은 조사가 IVA 족 전구체 잉크의 인쇄 직후에 이어지지 않는 공정(예를 들어, 조사가 없거나 약 10초 이상의 지연이 존재하는 경우)에 의해 제조된 및/또는 저 점도, 저 분자량 용질 및/또는 용질의 더 작은 질량 하중을 가진 동일한 조성물로 제조된 막에 비해 더 큰 단면 균일성을 보여줄 수 있다.

[0081] 유사하게는, 금속 패턴은 0.01 μm 내지 1000 μm (예를 들어, 0.025 μm 내지 10 μm , 0.05 μm 내지 2 μm 또는 그 안의 값의 임의의 다른 범위)의 최대 높이를 가질 수 있다. 본 발명(들)에 의해 및/또는 본 조성물(들)로 제조된 막은 다른 공정들에 의해 및/또는 저 점도, 저 분자량 용질 및/또는 더 작은 질량 하중의 용질을 가진 다른 금속 전구체 잉크로 제조된 막에 비해 더 큰 두께와 단면 균일성을 보여줄 수 있다.

예시적 박막 소자

[0083] 본 발명은 박막 커퍼시터, 다이오드(예를 들어, 쇼트키 다이오드, 제너 다이오드, 포토다이오드 등), 레지스터 또는 박막 트랜지스터와 같은 소자에 관한 것으로, 본 발명의 인쇄된, 돔-모양 반도체 박막 피처, 인쇄된 반도체 박막 피처 위 또는 아래의 소자 단말기 층 및 인쇄된 반도체 박막 피처 및/또는 소자 단말기 층과 접촉된 하나 이상의 금속 배선 구조를 포함한다. 한 실시예에서, 박막 트랜지스터는 제 1 인쇄된 돔-모양 반도체 박막 피처, 그 위에 박 유전체 층, 및 그 위에 제 2 인쇄된 돔-모양 반도체 박막 피처(선택적으로 도핑됨)을 포함하는 트랜지스터 게이트를 포함하는 바텀-게이트 트랜지스터를 포함한다. 이런 실시예에서, 제 2 인쇄된 반도체 박막 피처는 트랜지스터 소스, 채널 및 드레인을 포함한다. 선택적으로, 기판은 트랜지스터 게이트 및 (제 1) 인쇄된 돔-모양 반도체 박막 피처는 트랜지스터 소스, 채널 및 드레인을 포함한다.

[0084] 다른 실시예에서, 트랜지스터 게이트 층은 트랜지스터, 소스, 채널 및 드레인 위에 있을 수 있다(소위 "탑-게이트" 트랜지스터). 각각의 경우에, 소스/드레인 단말기 층은 인쇄된, 돔-모양, 도핑 반도체 박막 피처를 포함한다. 그러나, "탑 게이트"의 경우에, 트랜지스터 게이트 층은 통상적인 반도체 물질, 통상적인 도전성 물질(예를 들어, 니켈 규화물, 티타늄 규화물, 코발트 규화물, 몰리부덴 규화물 또는 텅스텐 규화물과 같은 전이금속 규화물로 그 위에 두껍게 도핑된 실리콘)을 포함할 수 있다. 트랜지스터는 소스/드레인 단말기 층의 소스 및 드레인 구조와 물리적 및/또는 전기적 접촉(및 선택적으로, 게이트 층과 물리적 및/또는 전기적 접촉)된 컨택 구조 및/

또는 하나 이상의 배선 구조를 더 포함할 수 있다.

[0085]

다른 실시예에서, MOS 커패시터와 같은 박막 커패시터는 Al_2O_3 와 같은 산화물 층 아래에 Al과 같은 하부 금속층을 포함하고, 그 위에 반도체 층(예를 들어, 도핑되거나 도핑되지 않은 비결정 Si 또는 폴리실리콘)이 (예를 들어, 본 발명에 따라) 형성될 수 있다. 일반적으로, 그런 후에 상부 금속층(예를 들어, Al, Al 합금, Ni 또는 Ag)이 도핑된 반도체 층 위에 형성된다. 다른 실시예에서, 반도체 층은 (i) 하부 도핑되지 않거나 얇게 도핑된 비결정 실리콘 또는 폴리실리콘 층 및 (ii) 상부 두껍게 도핑된 비결정 실리콘 또는 폴리실리콘 층을 포함한다. 일반적으로 상부, 더 두껍게 도핑된 실리콘 층은 바닥의, 덜 도핑되거나 도핑되지 않은 실리콘 층보다 더 얇다. 선택적으로, 커패시터 층들은 반대가 될 수 있다(예를 들어, 상부 금속 위 산화물 위 도핑된 실리콘 위 하부 금속). 제너 다이오드는 유사한 공정에 의해 제조될 수 있으며, 이 공정에서 다른 도편트 형태(예를 들어, p, n 또는 i) 및/또는 농축 레벨을 가진 복수의 (도핑된) 반도체 층은, 당업계에 공지된 대로, 연속적으로 하나 위에 다른 하나가 형성될 수 있다. 쇼트키 다이오드도 유사한 공정에 의해 제조될 수 있고, 이 공정에서 하나 이상의 (도핑된) 반도체 층들(본 발명에 따라 형성) 및 금속 층은 다른 것과 접촉하도록 형성되어(예를 들어, 적층 또는 박층-형태의 구조로), 당업계에 공지된 대로, 금속-반도체 접합부를 형성한다. 이런 커패시터 및 다이오드의 금속 및/또는 반도체 층의 임의의 것 또는 전부는 본 발명에 따라 형성될 수 있다(예를 들어, 인쇄될 수 있다). 본 발명의 인쇄된, 돔-모양, 도핑된 반도체 막을 포함하는 광다이오드는 본 발명에 따라 및 당업계에 공지된 기술들에 의해 형성될 수 있어서, 광도전성 또는 광민감성 물질(예를 들어, 본 발명의 도핑된 반도체 막)은 빛을 수용하고 이런 빛에 반응하여 가변성(그러나 예측가능 및/또는 미리 정해진) 전기 특성들 및/또는 기능들을 제공하도록 제조될 수 있다. 이런 다이오드 구조들 및 이의 제조 방법 및 용도의 실시예들은 미국특허출원 공개공보 제 2007/0273515 및 미국특허 제 7,152,804호에 개시된다.

[0086]

박막 소자들의 예시적 제조 방법

[0087]

본 발명은 (i) 본 발명에 개시된 방법에 따라 (도핑되거나 도핑되지 않은) IVA 측 전구체 잉크를 기판상에 인쇄하는 단계, (ii) 상기한 대로 반도체 박막을 형성하기 위해 인쇄된 잉크를 조사하고 경화하는 단계 및 (iii) 막과 전기적으로 연결된 배선 구조를 형성하는 단계를 포함하는, 커패시터, 다이오드, 레지스터 및/또는 트랜지스터와 같은 소자의 제조 방법에 관한 것이다. 배선 구조는 통상적인 금속 증착(예를 들어, 통상적인 스퍼터링 또는 증착에 의해) 및 포토리소그래피에 의해, 인쇄 및/또는 본 발명에서 개시된 대로 금속성 잉크를 사용하는 다른 증착 기술들에 의해, 상업용 금속 페이스트를 통상적으로 분산하여, 통상적인 전자 또는 비전자 도금에 의해 또는 선택적으로, 레이저 패터닝 기술에 의해 형성되어 금속 소스/드레인(및 선택적으로 게이트) 컨택을 만든다. 이 방법은 인쇄된 반도체 박막 또는 기판상에 산화물 및/또는 질화물(예를 들어, 실리콘 산화물, 실리콘 질화물)을 통상적으로 성장 또는 증착시키는 단계를 더 포함할 수 있다. 예시적 박막 트랜지스터(TFT)는 미국특허출원 공개공보 제 2007/0007342호, 제 2007/0287237, 제 2008/0042212, 제 2008/0044964호 및 제 2008/0048240호에 개시된 대로 하나 이상의 공정 단계를 사용하나, 잉크 조성물 및 적어도 하나의 단계를 위해 개시된 인쇄 방법(예를 들어, 기판상에 도핑된 또는 도핑되지 않은 IVA 측 전구체 잉크를 인쇄)을 사용하여 제조될 수 있다.

[0088]

본 발명의 실시예들은 전기적으로 기능성인 (예를 들어, 실리콘 및/또는 금속) 및/또는 유전체 피처를 인쇄하는 것(예를 들어, 잉크젯 인쇄)에 관한 것이다. 실시예들은 반도체 또는 금속 배선과 같은 전기적으로 활성인 피처 또는 "프린트-온" 도편트 또는 패턴화된 패시베이션 층과 같은 유전체 피처의 임계 치수의 더욱 정확한 제어를 가능하게 하는 향상된 인쇄 공정을 제공한다. 예를 들어, 소정의 모양 또는 윤곽(예를 들어, 라인, 직사각형, T 모양, L 모양, H 모양, 덤벨 모양, 띠, 원, 정사각형, 이의 조합 등)으로 인쇄된 반도체, 금속 또는 유전체 잉크는 피팅 공정의 향상된 제어에 의해 제공될 수 있다. 피팅에 대한 제어를 향상시키기 위해서, 인쇄된 전구체 잉크는 인쇄하는 동안 또는 직후 방사선에 의해 조사될 수 있다. 본 발명은 (예를 들어) 폴리실레인-, 폴리게르마늄- 및/또는 폴리게르마실레인-함유 잉크를 사용하여, 특히 박막 트랜지스터의 채널(아일랜드) 및 게이트 모두를 인쇄하는데 특히 효과적일 수 있다.

[0089]

본 발명의 특정 실시예들의 상기한 설명은 예시와 설명을 위해 제공되었다. 이런 설명은 포괄적이거나 본 발명을 개시된 정확한 형태로 제한하려는 것이 아니고 여러 변형과 변화는 상기 교시의 면에서 가능하다. 실시예들은 본 발명의 원리와 이의 실제 응용분야들을 잘 설명하기 위해 선택되고 개시되어, 당업자가 본 발명과 고려하는 특정 용도에 적합한 대로 다양하게 변화된 다양한 실시예들을 잘 사용하게 한다. 본 발명의 범위는 이에 첨부된 청구항 및 이의 균등물에 의해 정해진다.

산업상 이용 가능성

[0090] 본 발명의 내용 중에 포함되어 있음

도면의 간단한 설명

[0012] 도 1a는 실질적인 직사각형 모양 및 둠-모양 단면을 가진 인쇄된 라인/피처의 실시예의 정면도를 도시한다.

[0013] 도 1b는 둠-모양 종단면을 가진 인쇄된 라인/피처의 실시예의 단면도를 도시한다.

[0014] 도 2는 둠-모양 종단면을 가진 인쇄된 반도체 라인/피처의 실시예의 그래프를 도시한다.

[0015] 도 3은 본 발명에 따라 형성된 넓이를 따라 둠-모양 종단면을 가진 인쇄된 반도체 라인의 정면 광 이미지를 도시한다.

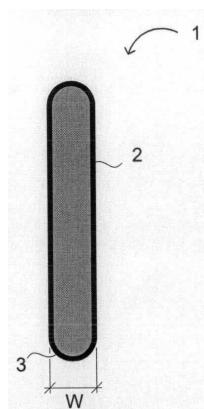
[0016] 도 4는 도 3의 인쇄된 반도체 라인의 단면의 외형 분석기 스캔을 도시한다.

[0017] 도 5는 본 발명에 따라 형성된 넓이를 따라 둠-모양 종단면을 가진 제 2 인쇄된 반도체 라인의 정면 광 이미지를 도시한다.

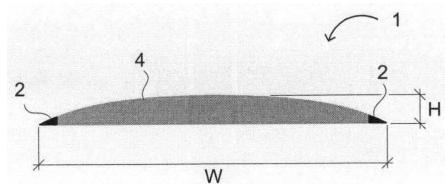
[0018] 도 6은 도 5의 인쇄된 반도체 라인의 단면의 외형 분석기 스캔을 도시한다.

도면

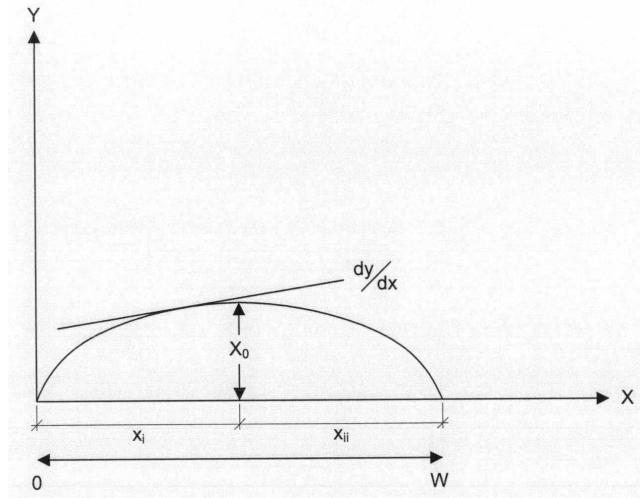
도면1a



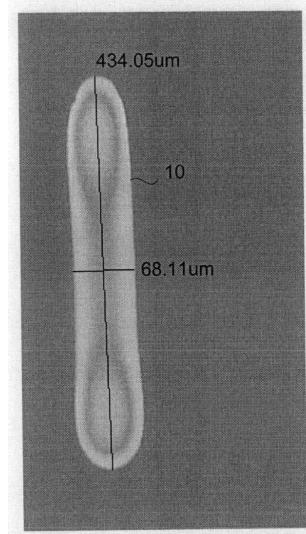
도면1b



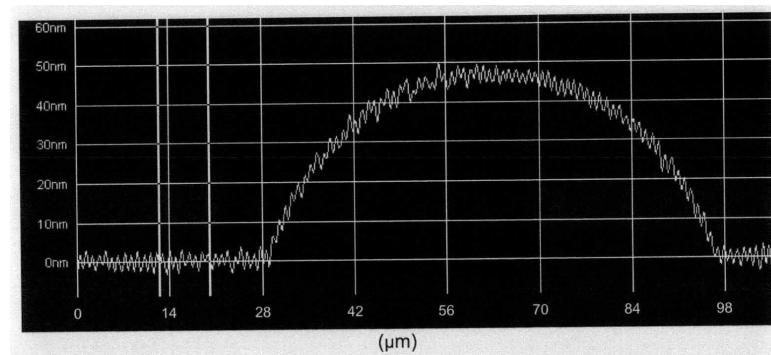
도면2



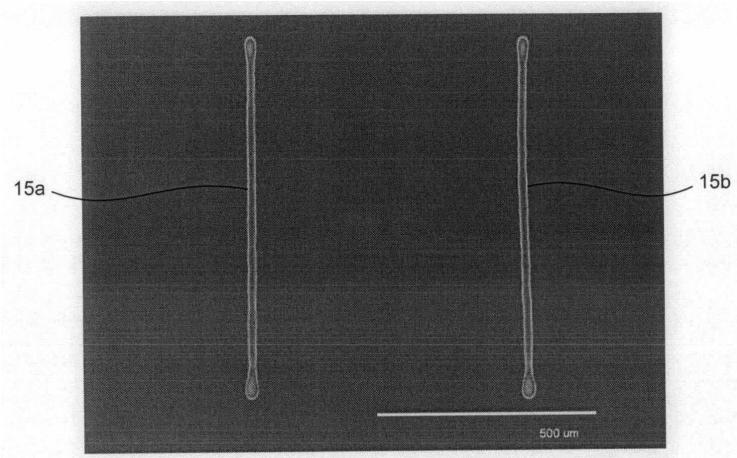
도면3



도면4



도면5



도면6

