



(12) 发明专利

(10) 授权公告号 CN 1729404 B

(45) 授权公告日 2010.05.26

(21) 申请号 03813147.1

(22) 申请日 2003.06.09

(30) 优先权数据

0213131.6 2002.06.07 GB

(85) PCT申请进入国家阶段日

2004.12.07

(86) PCT申请的申请数据

PCT/GB2003/002448 2003.06.09

(87) PCT申请的公布数据

W02003/104831 EN 2003.12.18

(73) 专利权人 特斯拉工程有限公司

地址 英国西色赛克斯

(72) 发明人 F·T·D·戈尔迪 M·C·贝格

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 李玲

(51) Int. Cl.

G01R 33/385 (2006.01)

(56) 对比文件

JP 9-168525 A, 1997.06.30, 全文.

US 5610521 A, 1997.03.11, 全文.

US 6144204 A, 2000.11.07, 全文.

CN 1115110 A, 1996.01.17, 全文.

US 6311389 B1, 2001.11.06, 说明书第5栏
第66行到第6栏第19行、附图6-7.

EP 0317775 A2, 1989.05.31, 说明书第2栏
第4行到第5栏第11行、附图1, 4-5.

US 5406205 A, 1995.04.11, 全文.

US 5406204 A, 1995.04.11, 全文.

审查员 隋欣

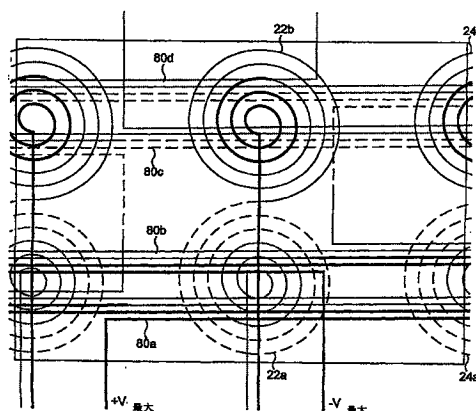
权利要求书 1 页 说明书 6 页 附图 4 页

(54) 发明名称

用于核磁共振成像和光谱装置的线圈排列及
驱动线圈排列

(57) 摘要

用于 MRIS 的装置 (10) 包括具有驱动线圈
(20)、屏蔽线圈 (30) 和电源单元 (40) 的线圈排
列。驱动线圈 (20) 和屏蔽线圈 (30) 以串联的形
式连接于 PSU(40) 以形成电路。屏蔽线圈 (30)
连接于驱动线圈 (20) 的第一段和第二段之间,
从而跨接电路的虚地。这在将屏蔽线圈 (30) 装
配内的电位差最小化上是有利的, 并因此将其内
的局部放电最小化。驱动线圈 (20) 相邻部分之
间的局部放电, 通过空间排列这些线圈 (20) 使
其在高电位的部分在空间上与其同时处于任意
极性低电位的相同极性电位的部分相邻, 来达
到最小。



1. 一种用于核磁共振成像和光谱装置的线圈排列结构,该线圈排列结构包括至少两组位于圆柱体之上的驱动线圈(20,60,80),每组驱动线圈与对称电源连接并由该对称电源驱动,并包括至少两个电气串联连接在一起的驱动线圈(22,24,62,64,80),

其中,第一组线圈(20,60,80)的高电位线圈(22b,24b)与所述圆柱体的第一端相邻,而第一组线圈(20,60,80)的低电位线圈(22a,24a)则与所述圆柱体的第二端相邻;并且第二组线圈的高电位线圈(62b,64b)与所述圆柱体的第二端相邻,而第二组线圈的低电位线圈(62a,64a)则与所述圆柱体的第一端相邻,从而在使用中,所述至少两组驱动线圈相邻部分之间的电位差达到最小。

2. 根据权利要求1所述的线圈排列结构,其特征在于,所述第一组线圈(20)形成驱动线圈的最里层,且所述第二组线圈(60)形成径向上处于外侧并与所述最里层并置的层。

3. 根据权利要求2所述的线圈排列结构,其特征在于,第三组驱动线圈(80)形成与第二组并置的径向上的最外层,该第三组的高电位线圈与所述圆柱体的一端相邻,而该第三组的低电位线圈与所述圆柱体的另一端相邻。

4. 根据权利要求1到3中任一权利要求所述的线圈排列结构,其特征在于,所述第一和第二组驱动线圈对应于X驱动线圈(60)和Y驱动线圈(20),而所述第三组驱动线圈对应于Z驱动线圈(80)。

5. 根据权利要求1到3中任一权利要求所述的线圈排列结构,其特征在于,每组包括连接在线圈排列结构的驱动线圈之间的屏蔽线圈(30)。

6. 根据权利要求5所述的线圈排列结构,其特征在于,所述屏蔽线圈连接在所述各个组中驱动线圈的第一段和第二段之间,以使该屏蔽线圈电气相邻于电路的虚地,该电路当所述组在使用中连接于对称交流电源单元的时候形成。

7. 根据权利要求6所述的线圈排列结构,其特征在于,所述屏蔽线圈跨接于虚地。

8. 根据权利要求1到3中任一权利要求所述的线圈排列结构,其特征在于,同组电气相邻且螺旋缠绕的线圈在每个线圈的最外端连接在一起。

9. 根据权利要求1到3中任一权利要求所述的线圈排列结构,其特征在于,至少一些驱动线圈的段螺旋缠绕,且这些在使用中用于电气连接相邻于电源或连接于屏蔽线圈的驱动线圈的段在所述段的最中心端上分别具有连接点,也就是各螺旋缠绕的线圈的“眼”,用于连接所述电源或屏蔽线圈。

用于核磁共振成像和光谱装置的线圈排列及驱动线圈排列

技术领域

[0001] 本发明涉及线圈排列,特别是用于核磁共振成像和光谱学(MRIS)的线圈排列。

背景技术

[0002] MRIS 系统通常包括设置在某一区域周围的大量线圈,该区域中可放置一名病人或其他的一些实体。该线圈组包括一个最外面的直流线圈排列、一个内部的同轴排列在其中的 RF 线圈排列和中间的梯度线圈装配。该直流线圈排列用于提供一个强的永磁场。设置梯度线圈装配以产生一个随时间变化的磁场,从而引起根据实体在场里的位置的核的响应频率。

[0003] 梯度线圈装配通常由三个初级场-发生线圈以最小的结构组成,这三个初级场-发生线圈此处被称为 X、Y 和 Z 驱动线圈。它们可以通过在圆柱体表面缠绕导体的图案来形成。通常,每个线圈由另一个导体图案屏蔽,称为“屏蔽线圈”,它缠绕于围绕驱动线圈的另一个圆柱体。屏蔽该驱动线圈以避免在环绕的金属结构中引起涡电流和随之在实体里产生随时间变化的磁场。

[0004] 通常的 X 和 Y 驱动线圈分别代表性地包含四个线圈,排列成两对,一对在径向上与另一对相反,且每对中的线圈轴向并置,并相对于圆柱体调准。每个线圈有角度地在圆柱体表面扩展略小于 180°。线圈的外观被称作“鞍状绕组”。组成 X 驱动线圈的四个线圈串联连接,组成 Y 驱动线圈的四个线圈串联连接。图 1 显示了串联连接线圈的一个传统排列。图 1 所示的排列以展开的圆柱体表面显示。就每个 X 驱动线圈和 Y 驱动线圈而言,每个相对线圈对的线圈在其中中心互相连接,一个线圈对中一个线圈的外部连接于另一个线圈对中一个线圈的外部。一个线圈对中另一个线圈的外部 and 另一个线圈对中另一个线圈的外部各自连接电源单元(无图示)的终端。在设计上,X 和 Y 驱动线圈大体相似,X 驱动线圈相对于圆柱体,在径向上放置于 Y 驱动线圈的内部或外部,并在角度上与 Y 驱动线圈偏离 90 度。

[0005] 驱动线圈通常注入环氧树脂以提供电绝缘和机械强度。然而,如果空间上相邻的树脂-填充驱动线圈之间存在高于某临界值的电位差,就会在微观空间内发生局部电荷再分配以及树脂中的不均匀性。这种现象称作“局部放电”并能产生宽带的电干扰,这对应用于 MRIS 的敏感的无线电频率探测系统是有害的。

发明内容

[0006] 本发明的目的就是解决这个问题。

[0007] 根据本发明的一个方面,提供一个用于核磁共振成像和光谱仪装置的线圈排列结构,该线圈排列结构包括至少两组位于圆柱体之上的驱动线圈,每组驱动线圈与对称电源连接并由该对称电源驱动,并包括至少两个电气串联连接在一起的驱动线圈,其中,第一组线圈的高电位线圈与所述圆柱体的第一端相邻,而第一组线圈的低电位线圈则与所述圆柱体的第二端相邻;并且第二组线圈的高电位线圈与所述圆柱体的第二端相邻,而第二组线圈的低电位线圈则与所述圆柱体的第一端相邻,从而在使用中,所述至少两组驱动线圈相

邻部分之间的电位差达到最小。

[0008] 较佳的是,所述屏蔽线圈连接在各个组中驱动线圈的第一和第二段之间,以使该屏蔽线圈电气相邻于电路的虚地,该电路当所述组在使用中连接于对称交流电源单元的时候形成。更佳的排列是,屏蔽线圈跨接于虚地。

[0009] 放置屏蔽线圈以使其电气相邻于电路的虚地,有利于使屏蔽线圈装配内的电位差最小化,从而在屏蔽线圈中局部放电的可能性达到最小。而且,在驱动线圈和屏蔽线圈间的互感有助于至少部分消除屏蔽线圈的自感。

[0010] 驱动线圈可以包含包括至少两个串联连接在一起的驱动线圈的至少一组驱动线圈,其中,空间地排列该线圈,使得在使用中其邻近部分之间的电位差达到最小化,因而将其间的局部放电最小化。

[0011] 根据本发明的另一个方面,提供一个用于核磁共振成像和光谱仪装置的驱动线圈排列,该驱动线圈排列包括至少一组包括至少两个串联连接在一起的驱动线圈的驱动线圈,其中,空间地排列该线圈,使得在使用中其相邻部分之间的电位差为最小化,从而将其间的局部放电最小化。

[0012] 较好的是,驱动线圈如此排列,以使其在使用中,其处于某个极性的最高电位的部分,在空间上远离同时处于相反极性的最高电位的驱动线圈部分。

[0013] 驱动线圈可以这样排列,以使其在使用中,其中线圈最高电位的部分在空间上与同时在相同极性的某个电位的驱动线圈的部分相邻,或与处于任意一个极性的低电位的驱动线圈部分相邻。

[0014] 这里可以是两个或更好是三个驱动线圈组,每组包括至少两个串联连接在一起的驱动线圈。较佳的,每组包括四个串联连接的驱动线圈。每组可以包括连接于驱动线圈间的屏蔽线圈。

[0015] 处于某个极性最高电位的驱动线圈部分可以与同时处于相反极性最高电位的部分在轴向隔开和/或在径向隔开,相对于放有驱动线圈的圆柱体。

[0016] 驱动线圈可以这样排列:排列第一组线圈以形成驱动线圈的最里层,其高电位线圈与圆柱体的一端相邻,而低电位线圈与圆柱体的另一端相邻;排列第二组线圈以形成在外侧径向上并与径向上最里层并置的层,其高电位线圈与圆柱体的另一端相邻,而其低电位线圈则与圆柱体的一端相邻。可以排列第三组驱动线圈以形成与第二组并置的径向上的最外层,第三组的高电位线圈与圆柱体的一端相邻,而第三组的低电位线圈与圆柱体的另一端相邻。

[0017] 可以如此排列驱动线圈以使第一组线圈的最高电位线圈和第二组线圈的最高电位线圈在圆柱体的表面形成径向上的最里层;如此排列驱动线圈以使第一组和第二组驱动线圈的最低电位线圈形成第二层,在径向上的外侧并与最里层并置,从而允许第三组驱动线圈的线圈在径向上放置于第二层外侧,这样第三组线圈的高电位段与组成径向上最里层的第一和第二组高电位线圈经低电位线圈的径向中间第二层在径向上隔开。

[0018] 更好的是,驱动线圈的第一和第二组相应于X驱动线圈和Y驱动线圈,驱动线圈的第三组相应于Z驱动线圈。

[0019] 至少一些驱动线圈可以基本上螺旋地缠绕,并且这些在使用中用于电气连接相邻于电源或连接于屏蔽线圈的驱动线圈的段在段的最中心端上分别具有连接点,即各螺旋缠

绕线圈的“眼”，用于连接所述电源或屏蔽线圈。

[0020] 同组电气相邻并螺旋缠绕的线圈较佳地在每个线圈的最外端连接在一起。

[0021] 驱动线圈可放置在一个或更多平面表面上或围绕其放置，而不是在圆柱体的弯曲表面。可以理解的是，上述提到的圆柱体的半径对应于平面表面的垂直方向，所述圆柱体的轴对应于平面表面的长度。

附图说明

[0022] 现在仅参考附图举例说明本发明的具体实施例，其中：

[0023] 图 1 是传统的 X 和 Y 驱动线圈的二维示意图；

[0024] 图 2 是互相连接并连接于电源单元的 Y 驱动线圈和屏蔽线圈的示意图；

[0025] 图 2a 是互相连接并连接于电源单元的 Z 驱动线圈和屏蔽线圈的示意图；

[0026] 图 3 是图 2 中的 Y 驱动线圈以及 X 驱动线圈的二维示意图；以及

[0027] 图 4 是图 2 和图 3 中的 Y 驱动线圈以及 Z 驱动线圈的二维示意图。

具体实施方式

[0028] 如图 2 示意性地所示，所采用的装置 10 是 MRIS。该装置 10 包括驱动线圈 20、屏蔽线圈 30 和电源单元 (PSU) 40。该驱动线圈是 Y 驱动线圈。需要注意的是，为参考图 2 说明，驱动线圈 20 可以是 X、Y 或 Z 驱动线圈，该原理参考针对所有驱动线圈的一般应用的图 1 来描述。图 2 所示的屏蔽线圈 30 是那些搜寻以屏蔽图 2 所示驱动线圈 20 的线圈。

[0029] 驱动线圈 20 和屏蔽线圈 30 的一些特征是传统的。驱动线圈 20 包含 4 个放置于圆柱体（无图示）外表面的螺旋缠绕的线圈 20。驱动线圈 20 排列成两对，例如顶对和底对，每对与另一对完全相反。屏蔽线圈 30 被排列在驱动线圈 20 的外侧和四周，也同样包含 4 个排列成完全相反的两对螺旋缠绕的线圈。

[0030] 驱动线圈 20 不同于传统线圈的地方在于它们是电气连接的。驱动线圈 20 通过第一电子连接器 42 与 PSU40 连接。每个电子连接器 42 分别连接于每相反对的第一线圈 20 和 PSU40 的每个终端之间。形成每个相反对的两个线圈 20 通过各个第二电子连接器 43 连接在一起。每个相反对的第二线圈 20 连接于各个第三电子连接器 44 的一端。每个第三电子连接器 44 的另一端连接到屏蔽线圈 30 的相反对的第一屏蔽线圈 30。该屏蔽线圈通过第四电子连接器 45 连接在一起。

[0031] 总而言之，该排列是一对称排列，其中所有的驱动线圈 20 和屏蔽线圈 30 都是串联连接的。4 个屏蔽线圈 30 在串联的中心，夹在两对驱动线圈 20 的中间，它们依次夹在 PSU40 的两个终端中间。

[0032] PSU40 是一个对称的电源单元。这些 PSU 有两个带电终端，而不是一个带电终端和一个中性终端，设置每个终端以提供与另一个终端在相位上相差 180 度的交流电。在电子元件之间连接对称的 PSU 中，在由此形成的电路的电子中点上产生了虚地。

[0033] 在装置 10 的使用中，操作 PSU40 以连接在驱动线圈 20 和屏蔽线圈 30 间的随时间变化的电位差，使得在由此所产生的电路中点产生虚地 50。因为屏蔽线圈 30 连接在驱动线圈 20 的中间，所以虚地 50 基本上在沿屏蔽线圈 30 所组合串联的段的中间。这样，在一起考虑的时候，跨接于屏蔽线圈 30 的电位差被最小化。这样就能使在屏蔽线圈 40 部分之间

的局部放电的可能性以及其所带来的上述有害的效应最小化。

[0034] 可以理解的是,实际上,虚地 50 会在位置上有微小地变化,并且可能与上述描述中的屏蔽线圈 40 不一致。虽然这种虚地 50 的位置变化不是最佳的,但这并不重要,只要虚地 50 保留在至少基本相邻于屏蔽线圈 30 处使得跨接于屏蔽线圈 30 的电位差维持在要发生局部放电的水平以下即可。

[0035] 在这个实施例中,采用在电气中点提供虚地的对称 PSU40 的特征可使跨接于屏蔽线圈 30 部分的局部放电的发生最小化。采用对称 PSU40 的另一优点是,它将驱动线圈 20 和屏蔽线圈 30 的部分所提高到的最大电位,是采用传统非对称交流电来产生同样电位差所得到的最大电位的一半。这样,相比传统非对称 PSU 的使用,对称 PSU40 的采用也可以减少驱动线圈 20 中局部放电的发生。

[0036] 如上所述,参考图 2 所描述的实施例的驱动线圈 20 是 Y 驱动线圈,但也可以是 X 或 Z 驱动线圈。当它们是 Z 线圈时,可以理解,每个 Z 驱动线圈可以代替每对并置的 Y 驱动线圈。该排列如图 2a 所示。

[0037] 参考图 3 和图 4 说明本实施例的另一个方面。最好该方面与参考图 2 所描述的方面相结合,虽然可以想到,这个方面,或参考图 2 所述的方面,可以相对各其他方面独立应用。下面参考图 3 和图 4 所描述的方面是单独使用的,任何对屏蔽线圈的引用都可以被忽略,并且可考虑用直接的电连接来代替这种线圈。

[0038] 图 3 显示了图 2 中的 X 驱动线圈 60 和 Y 驱动线圈 20,它们从圆柱体(无图示)的表面移开并摆开成二维表面。X 驱动线圈 60 的排列与 Y 驱动线圈 20 的相似,包含两对完全相反的螺旋-缠绕线圈。每对 X 驱动线圈 60 与每对相邻的 Y 驱动线圈 20 在角度上偏移 90° 。由此,形成第一对 X 驱动线圈 62,它由在圆柱体第一端的第一线圈 62a 和在圆柱体另一端的第二线圈 62b 组成。有第一对 Y 驱动线圈 22 与该第一对 X 驱动线圈 62 在角度上有偏离并与该第一对 X 驱动线圈交叠,而且该第一对 Y 驱动线圈由在圆柱体第一端的第一线圈 22a 和在另一端的第二线圈 22b 组成。有第二对 X 驱动线圈 64 与所述的第一对 Y 驱动线圈 22 在角度上有偏离并与该第一对 Y 驱动线圈交叠,而且该第二对 X 驱动线圈由在圆柱体第一端的第一线圈 64a 和在另一端的第二线圈 64b 组成。最后,有第二对 Y 驱动线圈 24 与该第二对 X 驱动线圈 64(和第一对 X 驱动线圈 62)在角度上有偏离并与该第二对 X 驱动线圈(和第一对 X 驱动线圈 62)交叠,而且该第二对 Y 驱动线圈由在圆柱体第一端的第一线圈 24a 和在另一端的第二线圈 24b 组成。

[0039] 更好的是,如参考图 2 在前文所述的,X 驱动线圈 60 以基本相同于 Y 驱动线圈连接于对应其的屏蔽线圈的方式连接于其所对应的屏蔽线圈(图 3 中未示出)。

[0040] 组成每对线圈 22、62、22 和 64 的两个线圈 22a, 22b ; 62a, 62b ; 24a, 24b ; 64a, 64b 在其各个最外端连接在一起。

[0041] 第一对 X 驱动线圈 62 的第一个线圈 62a 在其最中心端连接对称 PSU40(图 3 中未示)的一个终端。该对 62 的第二个线圈 62b 在其最里端连接所对应屏蔽线圈的一端。该屏蔽线圈的另一端连接到第二对 X 驱动线圈 64 的第二个线圈 64b 的最里端。该对 64 的第一线圈 64a 在其最里端连接于对称 PSU40 的另一个终端。

[0042] 第一对 Y 驱动线圈 22 的第二个线圈 22b 在其最中心端连接另一个与 PSU40 基本相同的对称 PSU(图 3 中未示)的一个终端。该对 22 的第一个线圈 22a 在其最里端连接所

对应屏蔽线圈的一端。该屏蔽线圈的另一端连接到第二 Y 驱动线圈 24 的第一个线圈 24a 的最里端。该对线圈 24 的第一线圈 24a 连接于另一个 PSU 的另一个终端。

[0043] 在使用中,最高电位的区域是连接于对称 PSU40 终端的线圈 62a,22b,64a,24b 的内部区域。最低电位的区域是连接于屏蔽线圈的线圈 62b,22a,64b,24a 的内部区域。图 3 中,用于描写形成驱动线圈 20、60 的导体段的线条的形式表示该段的电位。无论正负极,粗实线表示最高电位;细实线仅表示高电位;虚线表示低电位;点线表示最低电位,即最接近中性。

[0044] 以上所述线圈 22a、22b;62a,62b;24a,24b;64a,64b 的空间排列确保了高电位区域在空间上互相远离并与低电位区域相邻。这在邻近导体间电位差的最小化上是有利的,从而使在这些高电位区域发生局部放电的可能性最小。

[0045] 图 4 显示了仅在图 3 中的 Y 驱动线圈 20,以及 Z 驱动线圈 80。Z 驱动线圈 80 包含四个线圈,每个线圈都以基本圆周的方向成螺旋形地缠绕于圆柱体的外表面。Z 驱动线圈沿圆柱体的长度轴向分布。图 4 显示 Y 驱动线圈 20 和 Z 驱动线圈,它们以二维平面展开。

[0046] Z 驱动线圈 80 的定位类似于传统的 MRIS 装置,其中,Z 驱动线圈的第一个线圈 80a 与上述的圆柱体的第一端相邻,设置第二个线圈 80b、第三个线圈 80c 和第四个线圈 80d 逐步远离第一端,从而使第四个 Z 驱动线圈 80d 与圆柱体的另一端相邻。

[0047] Z 驱动线圈 80 安装在 Y 驱动线圈 20 径向上的外侧,后者依次安装在 X 驱动线圈 60 径向上的外侧。由此,Z 驱动线圈 80 通过中间放置的 Y 驱动线圈 20 在径向上与 X 驱动线圈 60 隔离。

[0048] 四个 Z 驱动线圈 80 互相连接以及连接到 PSU 的方式不同于传统的 MRIS 装置。第一 Z 驱动线圈 80a 的一端连接于与 PSU40 基本相同的另一个对称 PSU(图 4 未示)的一个终端,第一 Z 驱动线圈 80a 的另一端连接于第三 Z 驱动线圈 80c 的第一端。第二 Z 驱动线圈的一端连接于所述另一个对称 PSU 的另一个终端,第二 Z 驱动线圈 80c 的另一端连接于第四驱动线圈 80d 的第一端。

[0049] 第三 Z 驱动线圈 80c 和第四 Z 驱动线圈 80d 中每一个的另一端连接于相应的屏蔽线圈(无图示)的任意侧,以使这些屏蔽线圈在一侧串联连接在 Z 驱动线圈的第一线圈 80a 和第三线圈 80c 之间,在另一侧串联连接在 Z 驱动线圈的第四线圈 80d 和第二线圈 80b 之间。Z 驱动线圈 80 依次串联连接在 PSU40 的终端之间。可以理解的是,它的排列基本类似于参考图 2 所描述的排列。在可替换的实施例中,第三 Z 驱动线圈 80c 与第四 Z 驱动线圈 80d 中每一个的另一端连接在一起。

[0050] 在操作中,在最高电位的 Z 驱动线圈 80 的段是电气相邻于对称 PSU40 两个终端的部分。如图 3 所示,用于描写 Z 驱动线圈 80 的线条的表示这些导体的电位。这样,Z 驱动线圈 80 的高电位段在空间上远离 Y 驱动线圈 20 的高电位区域而在空间上与它们的低电位区域相邻。如上所述,X 驱动线圈 60 相对于圆柱体在径向上与 Z 驱动线圈 80 隔离,这是由 Y 驱动线圈 20 在径向上放置在它们之间所带来的结果。由此,Z 驱动线圈在轴向上与 Y 驱动线圈 20 的高电位区域隔开,并在轴向上与 X 驱动线圈 60 的高电位区域隔开。

[0051] 在这个实施例中,可以理解的是,第一 Z 驱动线圈 80a 可以连接于第四 Z 驱动线圈 80d,而不是连接于第三 Z 驱动线圈;第二 Z 驱动线圈 80b 可以连接于第三 Z 驱动线圈 80c,而不是连接于第四 Z 驱动线圈 80d,基本不改变排列。

[0052] 在该实施例中,采用了 X、Y 和 Z 驱动线圈 60、20、80 的排列,由此 X 驱动线圈 60 在径向上处于最里面,Z 驱动线圈 80 在径向上处于最外面,而 Y 驱动线圈 20 在径向上处于中间。可以看出,可以把该排列方向设置,也能基本达到同样的效果。

[0053] 在一个可替换的实施例中,图中未示,可以看出,Z 驱动线圈没有被排列成使其高电位段与圆柱体的一端相邻。取而代之地,可以看出,包括高电位区域的 X 驱动线圈和 Y 驱动线圈中的任意一个被放置在径向上的最里面,从而产生与圆柱体外表面相邻的高电位层。这些高电位线圈的每一个都含有一个径向上位于其外侧的各个其它轴的低电位驱动线圈,以形成低电位层。可随后用任何简便的方式把 Z 驱动线圈放在低电位层的周围。

[0054] 同样可以看出,在该可替换实施例中的驱动线圈的径向排列可以反向设置,从而 Z 驱动线圈在径向上处于最里面,高电位的 X 和 Y 驱动线圈组在径向上处于最外面,以及低电位的 X 和 Y 驱动线圈在径向上处于中间。可以理解的是,这种反向排列可以达到与所述可替换实施例中第一论述排列基本相同的结果。

..

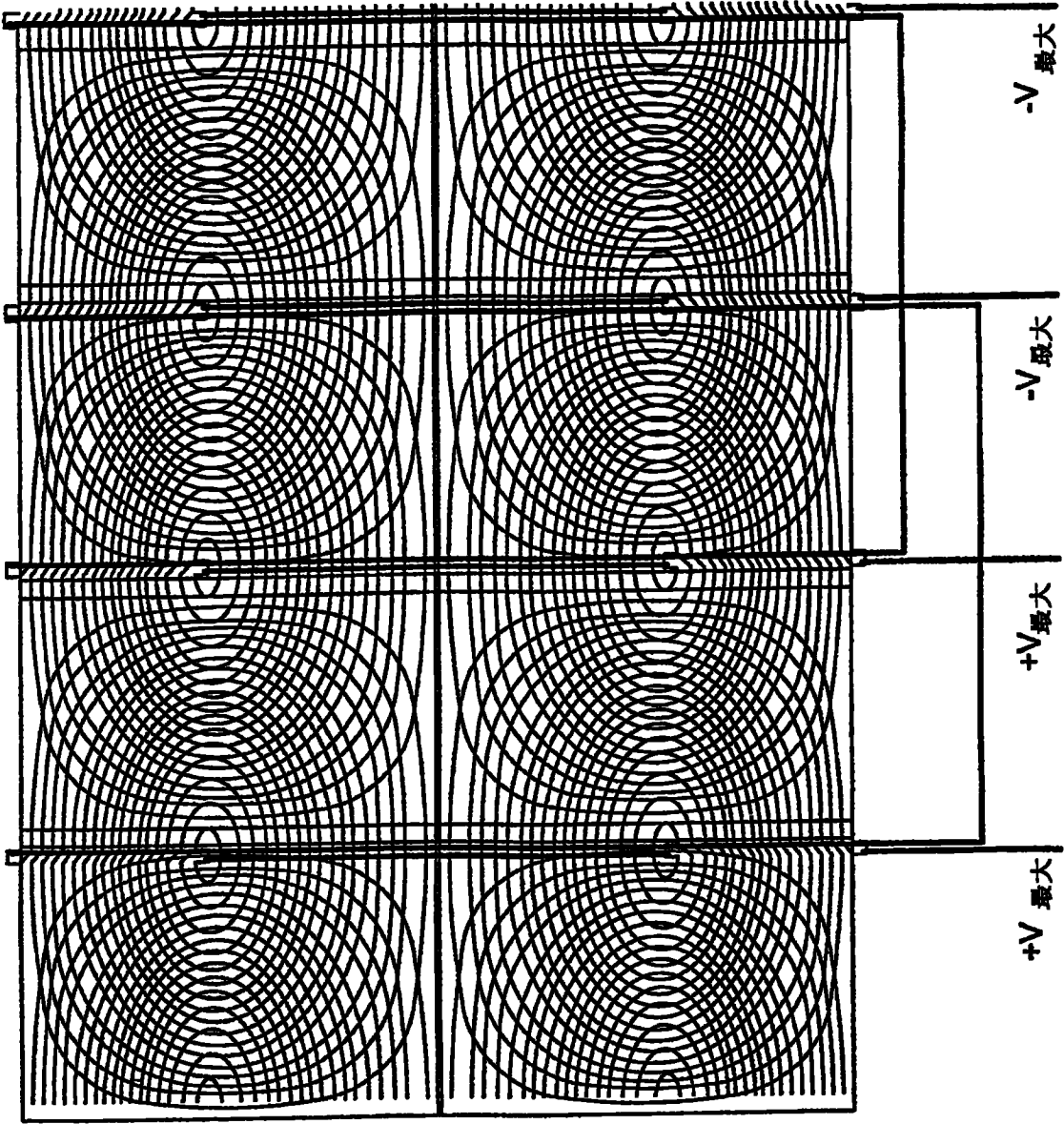


图 1

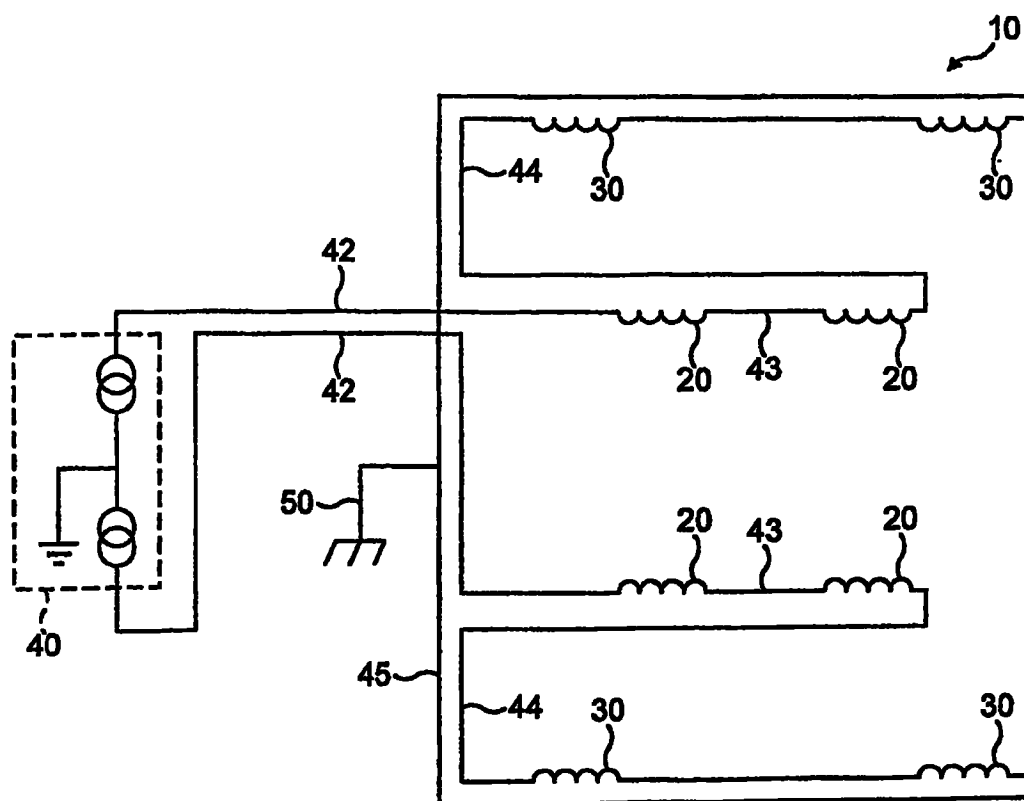


图 2

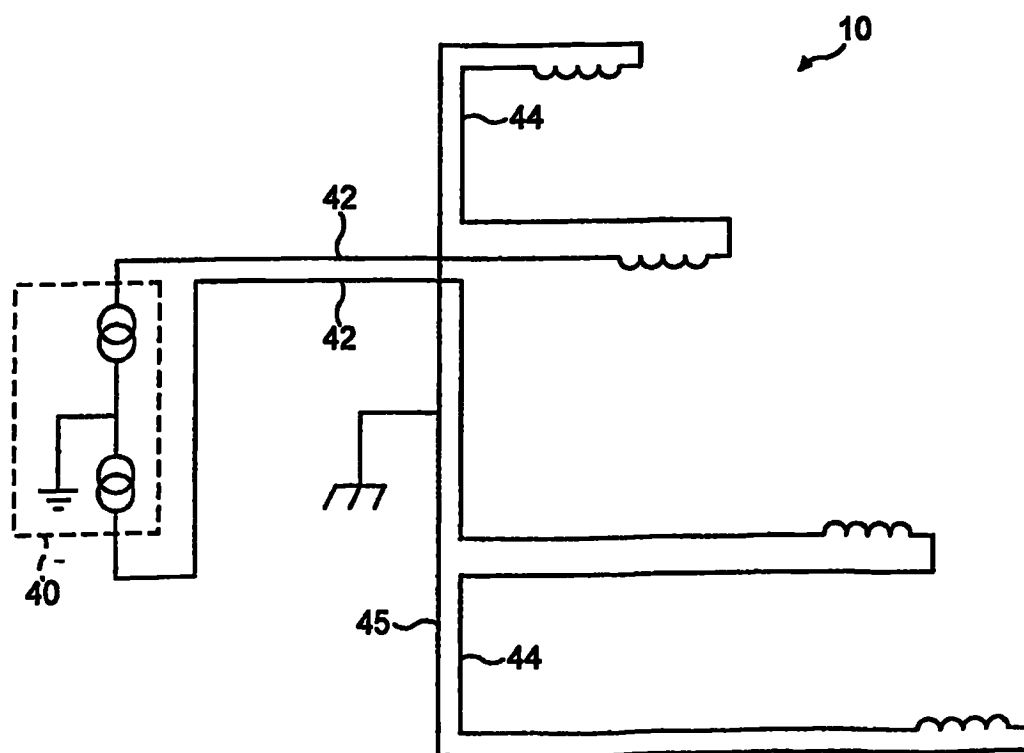


图 2a

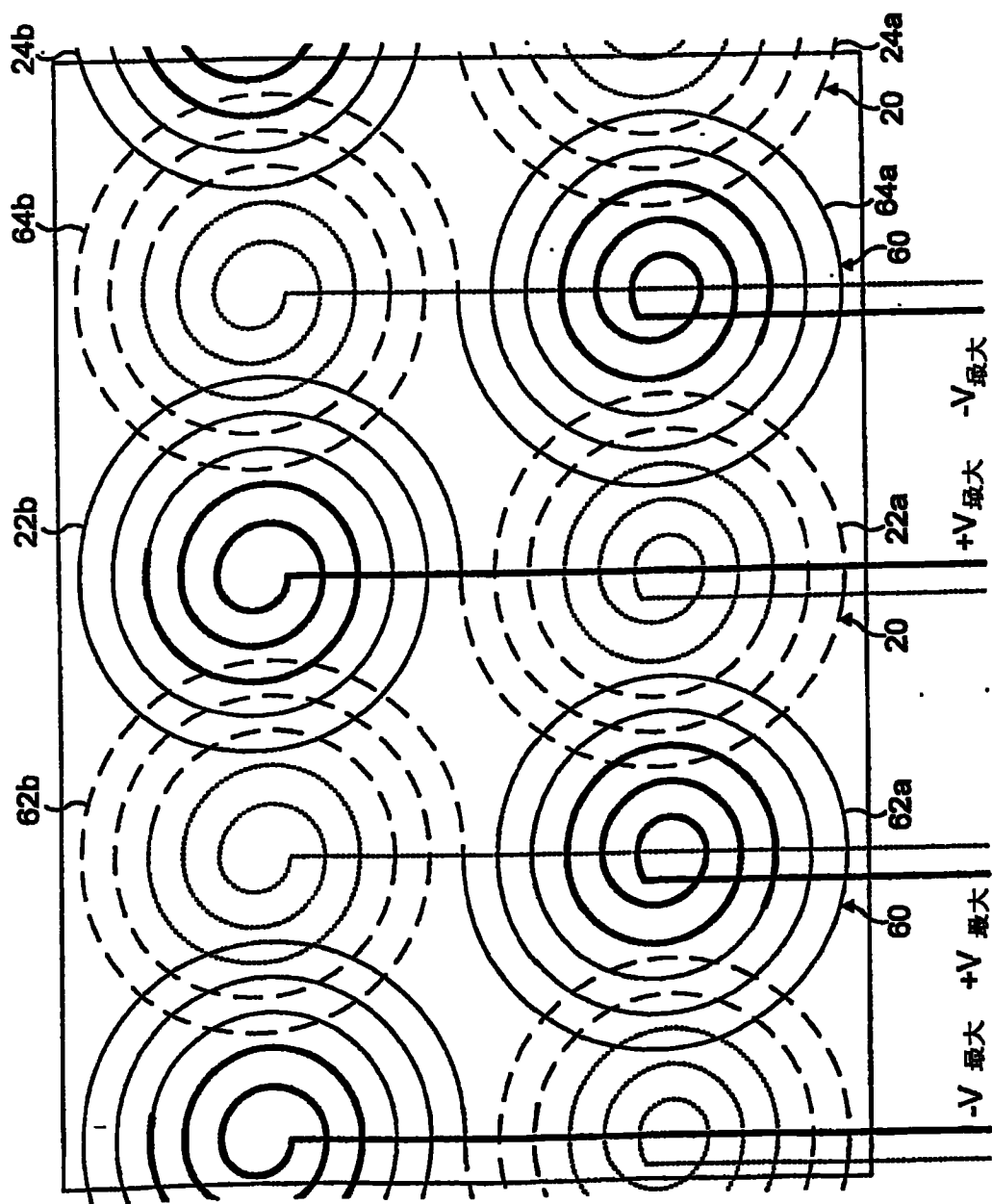


图 3

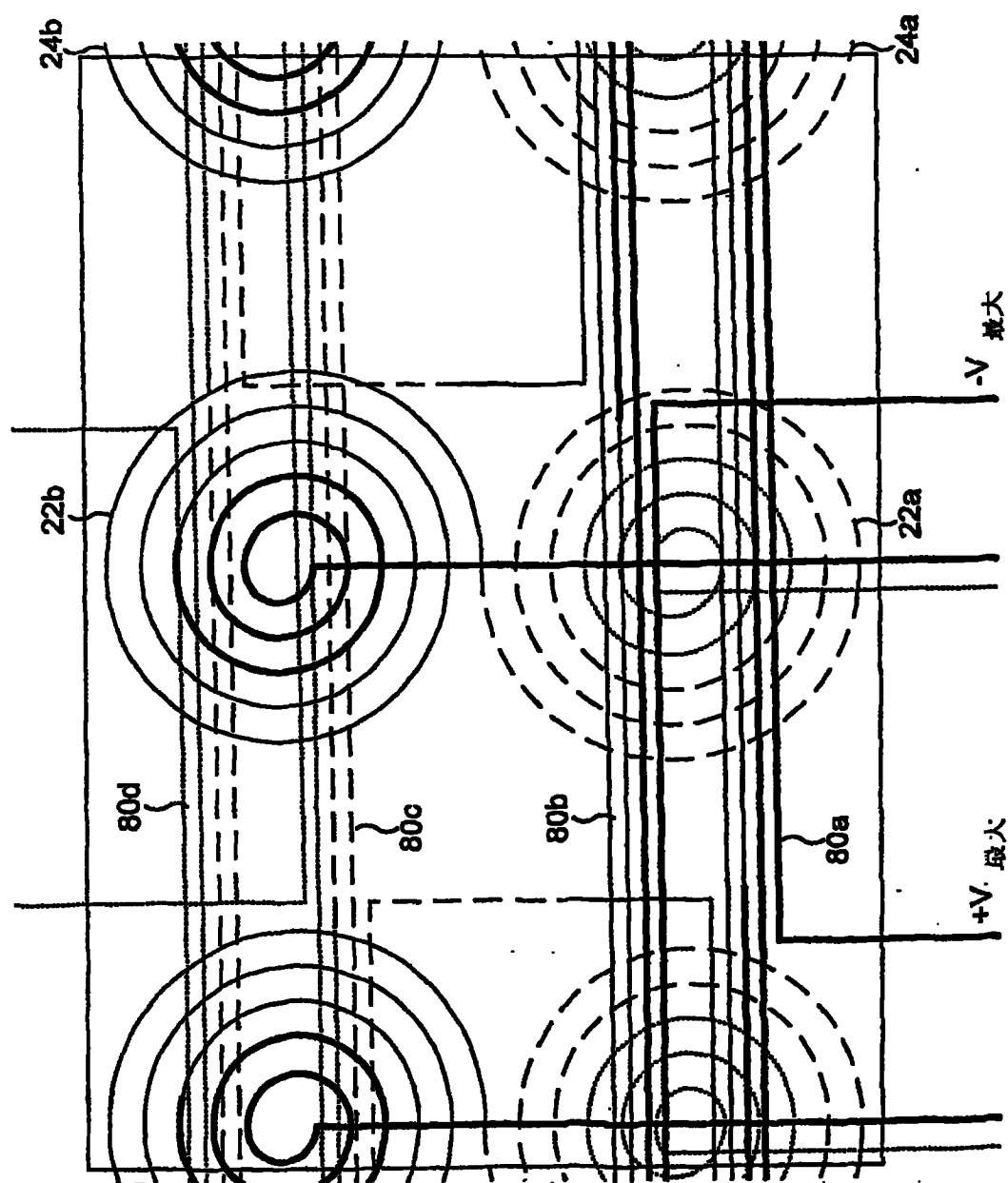


图 4