

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5124985号
(P5124985)

(45) 発行日 平成25年1月23日(2013.1.23)

(24) 登録日 平成24年11月9日(2012.11.9)

(51) Int. Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)

G09G 3/30 K
G09G 3/20 624B
G09G 3/20 641D
G09G 3/20 642E
G09G 3/20 611E

請求項の数 1 (全 15 頁)

(21) 出願番号 特願2006-143328 (P2006-143328)
(22) 出願日 平成18年5月23日(2006.5.23)
(65) 公開番号 特開2007-316163 (P2007-316163A)
(43) 公開日 平成19年12月6日(2007.12.6)
審査請求日 平成21年1月30日(2009.1.30)

(73) 特許権者 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100118290
弁理士 吉井 正明
(74) 代理人 100094363
弁理士 山本 孝久
(74) 代理人 100120640
弁理士 森 幸一
(72) 発明者 浅野 慎
東京都品川区北品川6丁目7番35号 ソ
ニー株式会社内

審査官 小川 浩史

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項1】

一フィールドに渡って線順次走査を行うために各水平期間に同期して制御信号を順次供給する行状の走査線と、線順次走査に合わせて映像信号を供給する列状の信号線と、各走査線と各信号線とが交差する部分に配されて画面を構成する画素回路とを含み、

各画素回路は、少なくともサンプリングトランジスタと、ドライブトランジスタと、スイッチングトランジスタと、電気光学素子とを含み、

前記サンプリングトランジスタは、一水平期間に合わせて走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングし、

前記ドライブトランジスタは、該サンプリングされた映像信号に応じた出力電流を該電気光学素子に供給し、

前記電気光学素子は、該ドライブトランジスタから供給された出力電流により該映像信号に応じた輝度で発光して画面に画像を表示し、

前記スイッチングトランジスタは該出力電流が流れる電流路に配されており、走査線から供給される別の制御信号に応じてオンオフ動作し、オフ状態のとき該出力電流を遮断する一方オン状態のとき該出力電流を該電気光学素子に供給して発光させ、

以って一フィールド内で該電気光学素子が発光する発光期間を制御して、画面の輝度レベルを調整可能にする画像表示装置において、

前記スイッチングトランジスタは、走査線から供給される制御信号に応じてオンオフ動作を複数回繰り返し、以って該電気光学素子が発光する発光期間を一フィールド内で複数

10

20

回に分けて設定し、更に各発光期間の時間長が異なるように調整可能とし、

前記スイッチングトランジスタは、発光期間の時間長を調整するとき、一フィールド内の複数の発光期間のうち一部の時間長を一水平期間に相当する一調整単位で調整し、一フィールド内の複数の発光期間の時間長が同一であるときにいずれかの発光期間の時間長を増加または減少させる場合、一フィールド内の複数の発光期間のうち時間的に後ろにある発光期間を優先してその時間長を増加または減少させる画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は画像表示装置に関する。より詳しくは、有機EL発光素子などの電気光学素子を画素としてマトリクス状に配列した、アクティブマトリクス型の画像表示装置に関する。さらに詳しくは、自発光型画像表示装置の画面輝度調整技術に関する。

10

【背景技術】

【0002】

従来から有機EL素子などの発光素子を画素に用いたアクティブマトリクス型の画像表示装置が知られており、例えば以下の特許文献1に開示がある。従来の画像表示装置は、基本的に、一フィールドに渡って線順次走査を行うために各水平期間に同期して制御信号を順次供給する行状の走査線と、線順次走査に合わせて映像信号を供給する列状の信号線と、各走査線と各信号線とが交差する部分に配されて画面を構成する画素回路とを含む。各画素回路は、少なくともサンプリングトランジスタと、ドライフトランジスタと、スイッチングトランジスタと、有機EL発光素子などの電気光学素子とを含む。サンプリングトランジスタは、一水平期間に合わせて走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングする。ドライフトランジスタは、サンプリングされた映像信号に応じた出力電流を電気光学素子に供給する。電気光学素子は、ドライフトランジスタから供給された出力電流により映像信号に応じた輝度で発光して画面に画像を表示する。スイッチングトランジスタは、出力電流が流れる電流路に配されており、走査線から供給される別の制御信号に応じオンオフ動作し、オフ状態のとき出力電流を遮断する一方オン状態のとき出力電流を電気光学素子に供給して発光させる。これにより一フィールド内で電気光学素子が発光する発光期間を制御して、画面の輝度レベル(ピーク輝度)を調整可能にしている。

20

30

【特許文献1】特開2001-60076

【0003】

この様に発光期間を可変調整することで、入力映像信号の振幅を変化させることなく画面のピーク輝度を制御できる。一フィールド当たりの発光期間が長いと、その分一フィールド当たりの発光量が大きくなり人間が知覚する画面の輝度が高くなる。逆に一フィールド当たりの発光期間が短いと、その分一フィールド当たりの発光量が小さくなり人間が知覚する画面の輝度が低くなる。これは、入力映像信号がデジタル信号の場合、信号の階調数を減少させることなく、ピーク輝度の制御が出来ることを意味する。また入力映像信号がアナログ信号の場合、信号振幅が減少しないため、ノイズ耐性が強くなる。これによって高画質でピーク輝度コントロールが可能な画像表示装置を実現している。

40

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上述した発光期間をオンオフする技術は、フリッカの問題が生じる。この問題を解消する手段として、一フィールド内で発光期間のオンオフを繰り返す手法が提案されており、例えば特許文献2に開示がある。

【特許文献2】特開2003-216100

【0005】

一方で、画面表示の平均輝度レベルが大きい画像のときはピーク輝度を低くするように制御し、平均輝度レベルが小さい画像のときはピーク輝度を高く制御することで、消費電

50

力を抑えながら、コントラストが高い高画質の画像表示装置を提供できる。さらに望ましくは、画面表示しながら、フィールドの変化ごとにピーク輝度の制御を行うことで、ピーク輝度の変化を認識させず、違和感なくピーク輝度コントロールを行うことが出来る。但し、ピーク輝度の変化を認識させないための条件として、発光期間の変化によるピーク輝度の変化の一調整ステップが、人間の輝度変化の認識限度以下であることが要求される。従来の画像表示装置はこの点の配慮がなく、解決すべき課題となっている。

【課題を解決するための手段】

【0006】

上述した従来の技術の課題に鑑み、本発明はピーク輝度の変化を認識させず、違和感なくピーク輝度のコントロールが可能な画像表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち本発明は、一フィールドに渡って線順次走査を行うために各水平期間に同期して制御信号を順次供給する行状の走査線と、線順次走査に合わせて映像信号を供給する列状の信号線と、各走査線と各信号線とが交差する部分に配されて画面を構成する画素回路とを含み、各画素回路は、少なくともサンプリングトランジスタと、ドライブトランジスタと、スイッチングトランジスタと、電気光学素子とを含み、前記サンプリングトランジスタは、一水平期間に合わせて走査線から供給される制御信号に応じ導通して信号線から供給された映像信号をサンプリングし、前記ドライブトランジスタは、該サンプリングされた映像信号に応じた出力電流を該電気光学素子に供給し、前記電気光学素子は、該ドライブトランジスタから供給された出力電流により該映像信号に応じた輝度で発光して画面に画像を表示し、前記スイッチングトランジスタは該出力電流が流れる電流路に配されており、走査線から供給される別の制御信号に応じてオンオフ動作し、オフ状態のとき該出力電流を遮断する一方オン状態のとき該出力電流を該電気光学素子に供給して発光させ、以って一フィールド内で該電気光学素子が発光する発光期間を制御して、画面の輝度レベルを調整可能にする画像表示装置において、前記スイッチングトランジスタは、走査線から供給される制御信号に応じてオンオフ動作を複数回繰り返す、以って該電気光学素子が発光する発光期間を一フィールド内で複数回に分けて設定し、更に各発光期間の時間長が異なるように調整可能とすることを特徴とする。

【0007】

好ましくは、前記スイッチングトランジスタは、画面に画像を表示中リアルタイムで、発光期間の時間長を調整可能である。その場合、前記スイッチングトランジスタは、一フィールドあたり、複数の発光期間のうち一の発光期間の時間長を一水平期間に相当する一調整単位だけ調整する。又前記スイッチングトランジスタは、フィールド毎に発光期間を変えて画面の輝度レベルを調整する際、複数の発光期間のうち少なくとも一の発光期間はその時間長を変えない。又好ましくは、前記スイッチングトランジスタは、発光期間の時間長を調整するとき、複数の発光期間でその時間長の差が、一水平期間に相当する一調整単位以内にする。この場合、前記スイッチングトランジスタは、一フィールド内の複数の発光期間の時間長が同一であるときに、いずれかの発光期間の時間長を増加する場合、一フィールド内の複数の発光期間の内時間的に後ろにある発光期間を優先してその時間長を増加する。又前記スイッチングトランジスタは、一フィールド内の複数の発光期間の時間長が同一であるときに、いずれかの発光期間の時間長を減少させる場合、一フィールド内の複数の発光期間の内時間的に後ろにある発光期間を優先してその時間長を減少させる。

【発明の効果】

【0008】

本発明によれば、各画素回路のスイッチングトランジスタは、走査線から供給される制御信号に応じてオンオフ動作を複数回繰り返す、以って電気光学素子が発光する発光期間を一フィールド内で複数回に分けて設定している。これにより、画面のフリッカを効果的に抑制しつつ、画面の輝度レベルを調整可能である。本発明の特徴事項として各画素回路のスイッチングトランジスタは、さらに複数回に分かれた各発光期間の時間長が互いに異なるように調整可能としている。これにより、各発光期間の時間長を一括で変える場合に

10

20

30

40

50

比べ、輝度レベルの調整幅が小さくなり、その分ピーク輝度の変化を認識させず、違和感なくピーク輝度コントロールを行うことが出来る。好ましくは、スイッチングトランジスタは、一フィールド当り、複数の発光期間の内一つの発光期間の時間長を一水平期間に相当する一調整単位（一調整ステップ）だけ調整する。この様にすることで、発光期間の変化によるピーク輝度の変化の調整ステップが、人間の輝度変化の認識限度以下に抑えることが出来る。

【発明を実施するための最良の形態】

【0009】

以下図面を参照して本発明の実施の形態を詳細に説明する。図1は、本発明にかかる画像表示装置の全体構成を示すブロック図である。図示する様に、本画像表示装置は、画面1を備えている。この画面1は行列状に配された画素2の集合からなる。個々の画素2は画素回路となっており、括弧で示した行番号と列番号の組み合わせで位置が特定される。画面1の周辺には線順次走査を行うVスキャナが配されている。本実施形態では、Vスキャナは第1Vスキャナ3と第2Vスキャナ4とに分かれている。また画面1の上辺部には、映像信号を供給するHドライバ5が配されている。

10

【0010】

画面1には上述した画素2の他に、走査線VSCANと信号線DATAが形成されている。行状の走査線VSCANは、一フィールドに渡って線順次走査を行うために各水平期間(1H)に同期して制御信号を順次供給する。本実施形態は各行当り走査線が2本配されており、VSCAN1とVSCAN2で区別している。第1Vスキャナ3は一方の走査線VSCAN1に制御信号を供給する。第2Vスキャナ4は、他方の走査線VSCAN2に別の制御信号を供給する。画面1には列状の信号線DATAも形成されている。この信号線DATAはHドライバ5に接続されており、Vスキャナ側の線順次走査に合わせて映像信号dataを供給している。個々の画素2は、各走査線VSCANと各信号線DATAとが交差する部分に配されており、画面1を構成する。なお、各走査線VSCANの行番号を特に指定する場合は括弧書きで表すようにしている。例えば1行目の一方の走査線はVSCAN1(1)で表し、同じく1行目の他方の走査線はVSCAN2(1)で表してある。

20

【0011】

図2は、図1に示した画素2の基本的な構成を示す回路図である。図示する様に、各画素回路2は、少なくともサンプリングトランジスタTr1と、ドライブトランジスタTr3と、スイッチングトランジスタTr2と、有機EL発光素子OLEDなどからなる電気光学素子とを含んでいる。またサンプリングトランジスタTr1とドライブトランジスタTr3との間には通常映像信号のサンプルホールド機能や補正機能を奏する付加回路5が配されている。なお本明細書では、画素2の回路構成を説明する場合、画素回路2と表記する場合がある。

30

【0012】

図示する様に本実施例の場合、ドライブトランジスタTr3はPチャンネル型となっており、そのソースが電源ラインVDD1に接続されている一方、ドレインはスイッチングトランジスタTr2を介して発光素子OLEDのアノードに接続している。発光素子OLEDのカソードは接地ラインVSS1に接続している。スイッチングトランジスタTr2のゲートは走査線VSCAN2に接続されている。一方サンプリングトランジスタTr1の一端は信号線DATAに接続する一方、他端は付加回路5を介してドライブトランジスタTr3のゲートに接続している。サンプリングトランジスタTr1のゲートは走査線VSCAN1に接続している。

40

【0013】

サンプリングトランジスタTr1は、一水平期間に合わせて走査線VSCAN1(i)から供給される制御信号に応じ導通して信号線DATAから供給された映像信号をサンプリングする。サンプリングされた映像信号は付加回路5に保持される。ドライブトランジスタTr3は、付加回路5に保持された映像信号に応じた出力電流を発光素子OLEDに

50

供給する。具体的には、ドライブトランジスタTr3は飽和領域で動作し、サンプリングされた映像信号に応じた入力電圧をゲートに受け、これに従ってドレイン電流を出力電流として発光素子OLEDに供給する。ドライブトランジスタTr3は飽和領域で動作し、ゲートとソース間に印加されるゲート電圧に応じてソースとドレイン間にドレイン電流を流す。発光素子OLEDは、ドライブトランジスタTr3から供給された出力電流により映像信号に応じた輝度で発光し、画面1に所望の画像を表示する。スイッチングトランジスタTr2は上述の出力電流が流れる電流路に配されている。本実施例の場合、このスイッチングトランジスタTr2はドライブトランジスタTr3と発光素子OLEDの間に挿入されているが、本発明はこれに限られるものではない。一般に出力電流路は電源ラインVDD1から接地ラインVSS1に沿って形成されており、VDD1とVSS1の間のい
10
ずれかにスイッチングトランジスタTr2が挿入される。スイッチングトランジスタTr2は、走査線VSCAN2(i)から供給される制御信号に応じてオンオフ動作し、オフ状態のとき出力電流を遮断する一方オン状態のとき出力電流を発光素子OLEDに供給して発光させる。これにより、一フィールド内で発光素子OLEDが発光する発光期間を制御して、画面の輝度レベル(ピーク輝度)を調整可能にしている。

【0014】

本発明の特徴事項として、スイッチングトランジスタTr2は、走査線VSCAN2(i)から供給される制御信号に応じてオンオフ動作を複数回繰り返し、以って発光素子OLEDが発光する発光期間を一フィールド内で複数回に分けて設定し、さらに各発光期間の時間長が異なるように調整可能としている。好ましくはスイッチングトランジスタTr
20
2は、画面1に画像を表示中リアルタイムで、発光期間の時間長を調整可能である。この場合、スイッチングトランジスタTr2は、一フィールド当り、複数の発光期間の内一つの発光期間の時間長を一水平期間(1H)に相当する一調整単位(調整ステップ)だけ調整する。スイッチングトランジスタTr2は、フィールド毎に発光期間を変えて画面の輝度レベルを調整する際、複数の発光期間の内少なくとも一つの発光期間はその時間長を変えないようにしている。さらにスイッチングトランジスタTr2は、発光期間の時間長を調整するとき、複数の発光期間でその時間長の差が、一水平期間(1H)に相当する一調整単位(一調整ステップ)以内にしている。この場合、スイッチングトランジスタTr2は、一フィールド内の複数の発光期間の時間長が同一であるときに、いずれかの発光期間の時間長を増加する場合、一フィールド内の複数の発光期間の内時間的に後ろにある発光
30
期間を優先してその時間長を増加する。逆にいずれかの発光期間の時間長を減少させる場合、一フィールド内の複数の発光期間の内時間的に後ろにある発光期間を優先してその時間長を減少させる。

【0015】

図3は、発光素子の集合で構成する画面の輝度と入力映像信号の信号電圧との関係を示すグラフである。換言するとドライブトランジスタから供給される出力電流と入力映像信号の信号電圧との関係を示すグラフである。ここで特性カーブAは発光期間を長く設定した場合であり、特性カーブBは一フィールド内におけるトータルの発光期間を短く設定した場合である。いずれの場合も、出力電流の増加と共に輝度は大きくなる。その際、発光期間が長い方が、短い方に比べ、全体的な輝度レベルが高くなっている。この様に本画像
40
表示装置は、一フィールド内における発光期間を調整することで、画面の輝度レベル(ピーク輝度)を自在に調整することが出来る。

【0016】

図4は、図1及び図2に示した画像表示装置の動作説明に供するタイミングチャートである。但し、このタイミングチャートは一フィールドで発光期間を1回に設定した場合である。この場合は、フリッカが目立つので好ましくないが、本発明の理解を容易にするため参考例としてここに詳細に説明する。タイミングチャートAは発光期間を長く設定した場合で、タイミングチャートBは発光期間を短く設定した場合である。画素の1行目、2行目及び3行目に順次印加される制御信号VSCAN1, VSCAN2と、これに応じて動作する画素の駆動状態を同じ時間軸にとって表してある。以下本明細書では説明を簡略
50

化するため、走査線とこれに対応する制御信号を同じ参照符号で表す。行番号は括弧付の番号で区別している。例えば、V S C A N 1 (1) は、1 行目の画素のサンプリングトランジスタ $T r 1$ のゲートに印加される制御信号である。また V S C A N 2 (1) は同じく 1 行目の画素回路のスイッチングトランジスタのゲートに印加される制御信号であり、発光期間を指定している。駆動状態 (1) は、制御信号 V S C A N 1 (1) 及び V S C A N 2 (1) に応じた 1 行目の画素回路の駆動状態を表しており、書込期間と発光期間と消灯期間に分かれている。書込期間はサンプリングトランジスタが制御信号 V S C A N 1 に応じて映像信号をサンプリングする期間である。発光期間はスイッチングトランジスタが V S C A N 2 に応じオンして発光素子が発光する期間であり、消灯期間はスイッチングトランジスタがオフして発光素子が消灯する期間である。

10

【 0 0 1 7 】

タイミングチャート A に示すように、制御信号 V S C A N 1 が行毎に線順次走査され、画素回路が行毎に映像信号をサンプリングする。各行に割り当てられる書込期間は一水平期間 (1 H) に相当している。また別の制御信号 V S C A N 2 が同じく行毎に線順次走査され、各行の画素回路が順次発光期間になる。制御信号 V S C A N 2 がハイレベルからローレベルに切換ると、発光素子は発光期間から消灯期間になる。このようなフィールド操作を繰り返すことで、画面の画像を書き換えていき、所望の動画表示を行う。図から明らかのように、一フィールド内で、発光期間は一度あり、残りは消灯期間となっている。この発光期間は制御信号 V S C A N 2 のハイレベルになっている期間で制御できる。タイミングチャート A は制御信号 V S C A N 2 のハイレベルになっている期間 (以下単にパルス幅と呼ぶ場合がある) を長く設定した場合であり、その分発光期間は長くなっている。従って、画面の輝度レベル (ピーク輝度) は高い。なお、制御信号 V S C A N 2 の波形は、予め外部から供給されたスタートパルスをシフトレジスタで順次転送することにより、作成されている。スタートパルスの波形を変えることで、発光期間を自在に調整可能である。その際、シフトレジスタは一フィールドで 1 回線順次走査を完了してリセットされるので、スタートパルスの波形を更新するタイミングは、フィールド単位となる。即ち一フィールドに 1 回発光期間を調整できる。シフトレジスタは 1 H 周期のクロック信号に応じてスタートパルスを転送するので、その分解能は通常 1 H、もしくは、その n ($n = 1, 2, 3, \dots$) 倍である。このため、発光期間の一調整単位 (一調整ステップ) は一水平期間 (1 H)、もしくは、その n ($n = 1, 2, 3, \dots$) 倍と同じになる。ここでは、 $n = 1$ の場合を説明する。

20

30

【 0 0 1 8 】

タイミングチャート B は、基本的にタイミングチャート A と同じであるが、発光期間を規定する制御信号 V S C A N 2 のパルス幅が短くなっている。この分一フィールド内における発光期間が短くなる一方、消灯期間が長くなる。発光期間が短くなるので、その分画面の輝度レベルが低くなる。

【 0 0 1 9 】

図 5 は、ピーク輝度のリアルタイム調整を示すグラフである。このグラフはピーク輝度と経過時間との関係を示している。前述したように本画像表示装置は一フィールド (1 F) に 1 回一水平期間 (1 H) の調整ステップ幅で、画面輝度レベルの調整を行うことが出来る。図示の例は、一フィールド毎にピーク輝度を一ステップずつ順に上昇させた場合を表している。

40

【 0 0 2 0 】

このときスイッチングトランジスタのゲートに印加される制御信号 V S C A N 2 (i) の波形は、一フィールド毎にパルス幅が 1 H ずつ増えている。図示の例では、最初のフィールドでパルス幅が m 水平期間であり、次のフィールドでパルス幅が $m + 1$ 水平期間に増え、さらに次のフィールドでパルス幅が ($m + 2$) 水平期間と順に増加している。これに伴い、発光期間が一フィールド毎に 1 H ずつ順に増えていく。丁度画面表示に適したピーク輝度となったところで、この調整を打ち切ること、最適な画面輝度レベルが得られる。

50

【 0 0 2 1 】

図6は、別の参考例を示すタイミングチャートである。理解を容易にするため、図4に示した最初の参考例のタイミングチャートと同じ表記を採用している。タイミングチャートAは発光期間が長い場合であり、タイミングチャートBは発光期間が短い場合である。いずれの場合も、一フィールド(1F)で2個の発光期間を含んでいる。換言すると、制御信号VSCAN2は一フィールド(1F)で2個のパルスを含んでいる。スイッチングトランジスタは制御信号VSCAN2に応答してオンオフを2回繰り返すことで、発光期間を2回に分けている。これにより、フリッカを抑制することが出来る。

【 0 0 2 2 】

タイミングチャートAとBを比較すれば明らかなように、発光期間の調整は、前後2回の発光期間で同じ時間幅だけ調整している。従って、最小調整幅は、一発光期間につき1Hで2回あるので、一フィールド毎の最小調整幅は2Hになる。

【 0 0 2 3 】

図7は、図6に示した参考例におけるピーク輝度と経過時間の変化を表したグラフである。図6の参考例は、一フィールド毎に二水平期間(2H)に相当する分だけピーク輝度を可変調整可能である。一般に画面調整では、ピーク輝度の変化を認識させず違和感なくピーク輝度コントロールを行うことが好ましい。ピーク輝度の変化を認識させないための条件として、発光期間の変化によるピーク輝度の変化の一調整ステップが、人間の輝度変化の認識限度以下であることが要求される。図7の参考例の場合、一調整ステップが2Hとなっている。この幅は場合により人間の輝度変化の認識限度を超えることがある。従ってピーク輝度コントロールをリアルタイムで行う場合、フィールド毎にピーク輝度の変化が認識される場合があり、違和感を生じる恐れがある。図7の下段に、発光期間を規定する制御信号VSCAN2(i)の波形を示す。最初に一フィールドで、前後2回の発光期間はいずれも(m/2)水平期間となっている。なお以降の説明では、mは偶数を表している。次の一フィールドで前後二つの発光期間はいずれも1Hだけ増加するようになっている。したがって、合計で2H分だけ発光期間が長くなっている。この様に、図6の参考例は、一フィールド毎に発光期間が2H単位で増加するため、ピーク輝度のリアルタイム調整で、操作者に違和感が生じる場合がある。

【 0 0 2 4 】

図8は、本発明の第1実施形態を示す波形図である。図8の上段は、発光期間が増加する場合の制御信号VSCAN2(i)の波形を表し、下段は発光期間が減少する場合の制御信号VSCAN2(i)の波形を表している。発光期間が増加する場合、波形図から明らかなように、一フィールドで前後2つある発光期間のうち、一方のみが1Hだけ増加している。この様に制御信号VSCAN2の波形を調整することで、一フィールド毎に発光期間を一調整単位だけ増加させることが出来る。同様に発光期間を減少する場合にも、一フィールドにつき前後2回ある発光期間で一方のみを一調整単位だけ減少させるようにしている。この様に本実施形態では、一フィールド内の発光期間が複数ある場合、発光期間の1つのみの時間長を変化させることで、一フィールド内の調整ステップを最小単位の1Hに設定することが出来る。これによって画面を表示しながら、違和感なくピーク輝度コントロールが可能になる。

【 0 0 2 5 】

図9は、本発明にかかる画像表示装置の第2実施形態を示す波形図である。理解を容易にするため、第1実施形態を示した図8の波形図と同様な表記を採用している。図9の上段は発光期間が増加する場合における制御信号VSCAN2(i)の波形変化を表している。下段は発光期間が減少する場合における制御信号VSCAN2(i)の波形変化をフィールド単位で表している。いずれの場合も図8に示した第1実施形態と同じように一フィールド内の発光期間が複数ある場合で、発光期間の1つのみその時間長をフィールド毎に段階的に変化させている。本実施形態はさらに望ましく、一フィールド内に限らず隣接フィールド間を考慮した場合も、発光輝度の調整ステップが小さくなるように設定している。即ち一フィールド内の複数の発光期間が同一であるときに発光期間を増加させる場合

10

20

30

40

50

、一フィールド内の複数の発光期間の時間的に後にある発光期間を優先して増加させる。逆に一フィールド内の複数の発光期間が同一であるときに発光期間を減少させる場合、一フィールド内の複数の発光期間の時間的に後にある発光期間を優先して減少させている。これによってさらに画面を表示しながら、違和感なくピーク輝度コントロールを行うことが出来る。

【 0 0 2 6 】

なお上述した第 1 実施形態及び第 2 実施形態はいずれも発光期間が一フィールド内で 2 回あったが、別に 3 回としても良い。この場合発光期間を変化させるとき、一フィールド内の 1 / 3 の発光期間を変化させても良いし、 2 / 3 の発光期間を変化させても良い。発光期間を変化させる数が少なければ、より違和感のない輝度変化が実現できる。但し違和感のない範囲内で発光期間を変化させる数を多くすることで、輝度変化の応答速度を上げることが出来る。

10

【 0 0 2 7 】

図 1 0 は、図 2 に示した画素回路に含まれる付加回路 5 の具体的な構成例を示す回路図である。図 1 0 の実施例は、付加回路 5 が極めて単純な構成となっており、 1 個の画素容量 C_s で構成されている。この画素容量 C_s の一端は電源ライン $V_{DD} 1$ に接続され、他端はドライブトランジスタ $T_r 3$ のゲートに接続されている。

【 0 0 2 8 】

図 1 0 の下段に本実施例にかかる画素回路 2 の動作説明に供するタイミングチャートを載せてある。このタイミングチャートは i 行目の画素回路 2 に印加される制御信号 $V_{SCAN} 1 (i)$ 及び $V_{SCAN} 2 (i)$ と i 行目の画素回路 2 の駆動状態を同じ時間軸で表記している。 i 行目の画素回路の駆動状態 (i) は書込期間と発光期間と消灯期間とを含んでいる。これは、基本的に図 6 に示したタイミングチャートと同じである。

20

【 0 0 2 9 】

$V_{SCAN} 1 (i)$ がハイレベルになると、サンプリングトランジスタ $T_r 1$ がオンし、信号線 $DATA$ から供給された映像信号がサンプリングされ、画素容量 C_s に保持される。これが書込期間である。その後制御信号 $V_{SCAN} 2 (i)$ の最初のパルスがスイッチングトランジスタ $T_r 2$ のゲートに印加され、最初の発光期間になる。続いて $V_{SCAN} 2 (i)$ の 2 番目のパルスがスイッチングトランジスタ $T_r 2$ のゲートに印加され、 2 回目の発光期間に入る。この様にして図 1 0 に示す画素回路 2 は、一フィールドを 2 回の発光期間に分けている。各発光期間で、ドライブトランジスタ $T_r 3$ は画素容量 C_s に保持された映像信号に応じた出力電流を発光素子 $OLED$ に供給している。以上の説明から明らかなように、図 1 0 の実施例の付加回路 5 は、単純に映像信号をサンプルホールドする機能を有するだけである。

30

【 0 0 3 0 】

図 1 1 は、画素回路の第 2 実施例を示す模式図である。理解を容易にするため、図 1 0 に示した第 1 実施例と同じ表記を採用しており、上段が回路構成図で下段が動作説明用のタイミングチャートである。図 1 1 に示すように、本画素回路 2 の付加回路 5 は第 1 実施例より複雑な構成となっており、スイッチングトランジスタ $T_r 4$ 及び $T_r 5$ が追加され、さらに結合容量 C_c が挿入されている。一方のスイッチングトランジスタ $T_r 4$ はドライブトランジスタ $T_r 3$ のゲートとドレインとの間に挿入され、そのゲートには別の制御信号 $V_{SCAN} 3 (i)$ が印加されている。スイッチングトランジスタ $T_r 5$ は所定のオフセット電位 V_{ofs} と画素容量 C_s の一端とに接続されており、そのゲートには制御信号 $V_{SCAN} 4 (i)$ が印加されている。結合容量 C_c は画素容量 C_s の一端とドライブトランジスタ $T_r 3$ のゲートとの間に挿入されている。

40

【 0 0 3 1 】

タイミングチャートに示すように、画素回路 2 の駆動状態は、第 1 実施例で説明した書込期間、発光期間及び消灯期間に加え、補正期間が含まれる。この補正期間は $V_{SCAN} 2 (i)$ 、 $V_{SCAN} 3 (i)$ 及び $V_{SCAN} 4 (i)$ がハイレベルになったときに実行される。この補正期間では、ドライブトランジスタ $T_r 3$ の閾電圧が検出され、画素容量

50

Csに書き込まれる。これにより、ドライブトランジスタTr3の閾電圧のばらつきをキャンセルすることが出来る。即ち図11に示した画素回路2は、電圧書き込み型でこれにドライブトランジスタTr3の閾電圧補正機能を組み込んだものである。

【0032】

図12は、画素回路の第3実施例を示す模式図である。理解を容易にするため、図11に示した第2実施例と同様の表記を取っている。図12の上段に画素回路2の構成を示し、下段に動作説明用のタイミングチャートを挙げてある。本画素回路2はドライブトランジスタTr3がNチャンネル型で第1実施例及び第2実施例と同じように電圧書き込み型となっている。ドライブトランジスタTr3をNチャンネル型としたところで、スイッチングトランジスタTr2は電源VDD1側に挿入されている。

10

【0033】

この画素回路2に組み込まれた付加回路5はドライブトランジスタTr3の閾電圧補正機能とさらにドライブトランジスタTr3のソース電位のブートストラップ機能を実現している。この目的で付加回路5は、スイッチングトランジスタTr4及びTr5が追加になっている。一方のスイッチングトランジスタTr4はドライブトランジスタTr3のソースと所定の初期電位Vin1との間に接続され、そのゲートには制御信号VSCAN3(i)が印加される。他方のスイッチングトランジスタTr5はドライブトランジスタTr3のゲートと所定のオフセット電位Vofsとの間に接続され、そのゲートには制御信号VSCAN4(i)が印加される。なお画素容量CsはドライブトランジスタTr3のゲートとソースとの間に接続されている。また発光素子OLEDの等価容量をColed

20

【0034】

タイミングチャートから明らかなように、この画素回路2の駆動状態は、書込期間、発光期間及び消灯期間に加え、補正期間を含んでいる。この補正期間で制御信号VSCAN3、VSCAN4及びVSCAN2が順次ハイレベルとなり、ドライブトランジスタTr3の閾電圧を検出して画素容量Csに保持しておく。これによりドライブトランジスタTr3の閾電圧のばらつきをキャンセルできる。さらに、発光期間に入るとスイッチングトランジスタTr4がオフするため、ドライブトランジスタTr3のゲート/ソース間電圧は画素容量Csによって常に一定に保持される。従って発光期間に入り出力電流が発光素子OLEDに流れてそのアノード電位(即ちドライブトランジスタTr3のソース電位)が上昇すると、これに連動してドライブトランジスタTr3のゲート電位も上昇するブートストラップ動作が行われ、結果的に発光素子OLEDに供給される出力電流は常に一定となる。

30

【0035】

図13は、画素回路の第4実施例を示しており、理解を容易にするため先の実施例と同様な表記を採用している。図13の上段は第4実施例にかかる画素回路の構成を表し、下段はその動作状態を示すタイミングチャートである。第1ないし第3実施例の画素回路が電圧書き込み型であるのに対し、本実施例はカレントミラー回路を利用した電流書き込み型となっている。図示する様に本画素回路2の付加回路5は、スイッチングトランジスタTr4及びTr5が追加になっている。一方のスイッチングトランジスタTr4はサンプリングトランジスタTr1とドライブトランジスタTr3のゲートとの間に挿入され、そのゲートには制御信号VSCAN3(i)が印加されている。他方のスイッチングトランジスタTr5はドライブトランジスタTr3と同じPチャンネル型であり、電源ラインVDD1とサンプリングトランジスタTr1との間に接続されている。ここでドライブトランジスタTr3とスイッチングトランジスタTr5はトランジスタTr4を介してゲートが相互に接続されており、いわゆるカレントミラー構成となっている。本画素回路2は、信号線DATAに流れる映像信号電流に応じた信号電流をカレントミラー回路でドライブトランジスタTr3に流すようにしたものである。これにより、ドライブトランジスタTr3の閾電圧のばらつきや移動度のばらつきをキャンセルするようにしている。

40

【0036】

50

図14は画素回路の第5実施例を表しており、理解を容易にするため図13の第4実施例と同様の表記を採用している。図14の上段は本実施例にかかる画素回路の構成を表し、下段はその動作を表すタイミングチャートである。本画素回路2はカレントコピー電流書き込み型である。画素回路2の付加回路5は、画素容量Csに加えスイッチングトランジスタTr4が追加になっている。このスイッチングトランジスタTr4は信号線DATAとドライブトランジスタTr3のドレインとの間に接続され、そのゲートには制御信号VSCAN3(i)が印加される。下段のタイミングチャートに示すように、画素回路2は制御信号VSCAN1、VSCAN2及びVSCAN3にตอบสนองして、カレントコピー電流書き込み、発光及び消灯を順に行う。

【図面の簡単な説明】

10

【0037】

【図1】本発明にかかる画像表示装置の全体構成を示すブロック図である。

【図2】図1に示した画像表示装置に含まれる画素回路の一般的な構成を示す回路図である。

【図3】画面の輝度と信号電圧との関係を示すグラフである。

【図4】画像表示装置の参考例を示すタイミングチャートである。

【図5】同じく参考例に供する模式図である。

【図6】画像表示装置の他の参考例のタイミングチャートである。

【図7】他の参考例の説明に供する模式図である。

【図8】本発明にかかる画像表示装置の第1実施形態を示すタイミングチャートである。

20

【図9】本発明にかかる画像表示装置の第2実施形態を示すタイミングチャートである。

【図10】本発明にかかる画像表示装置に組み込まれる画素回路の第1実施例を示す模式図である。

【図11】同じく画素回路の第2実施例を示す模式図である。

【図12】同じく画素回路の第3実施例を示す模式図である。

【図13】同じく画素回路の第4実施例を示す模式図である。

【図14】同じく画素回路の第5実施例を示す模式図である。

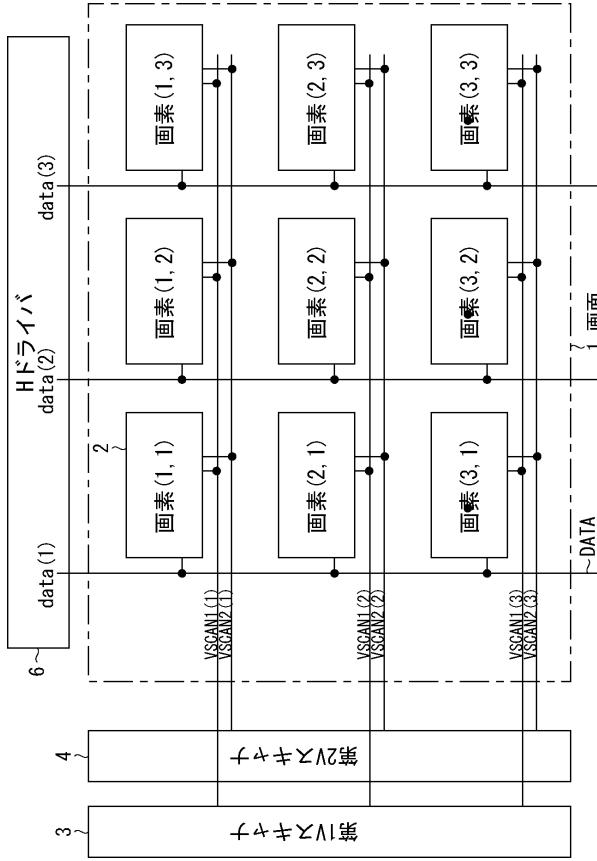
【符号の説明】

【0038】

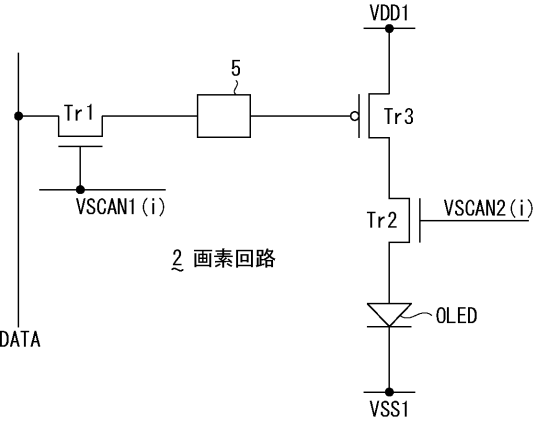
1・・・画面、2・・・画素（画素回路）、3・・・第1Vスキャナ、4・・・第2Vスキャナ、5・・・付加回路、6・・・Hドライバ

30

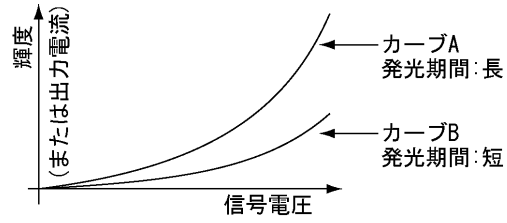
【図1】



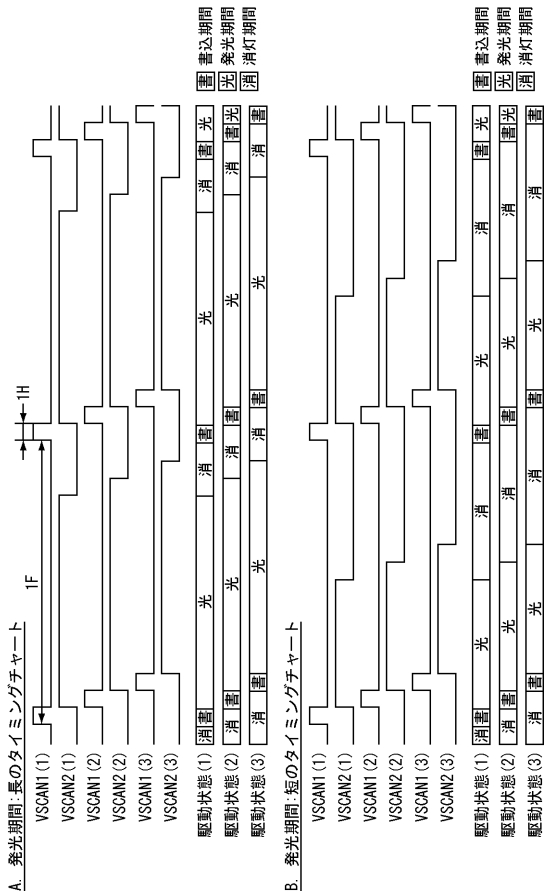
【図2】



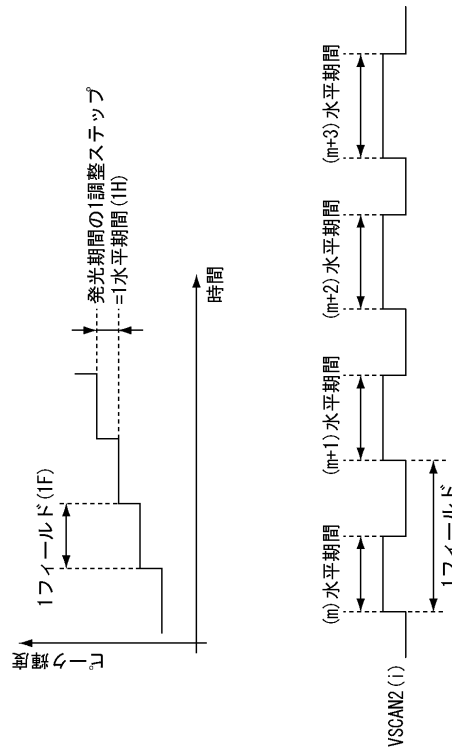
【図3】



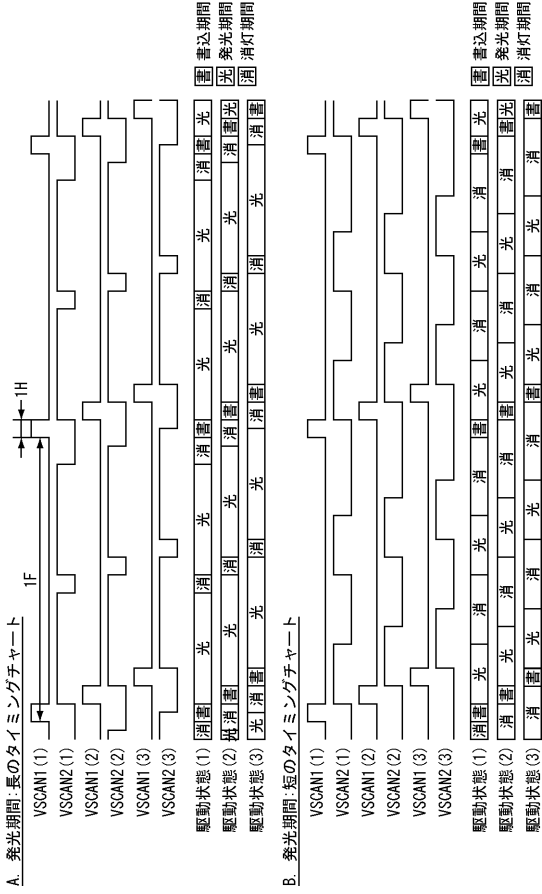
【図4】



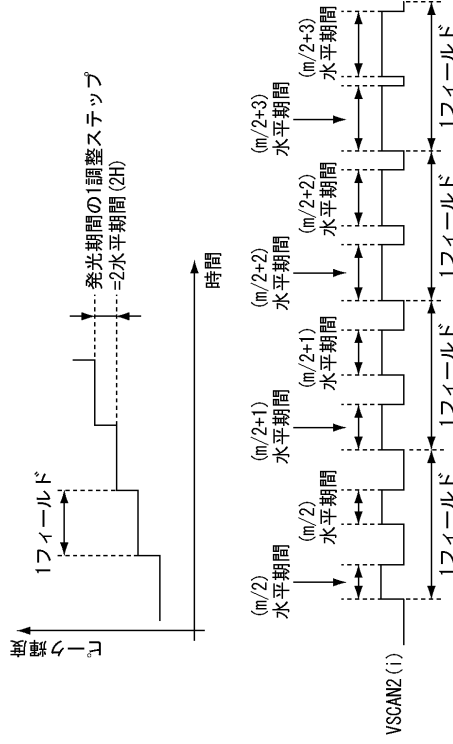
【図5】



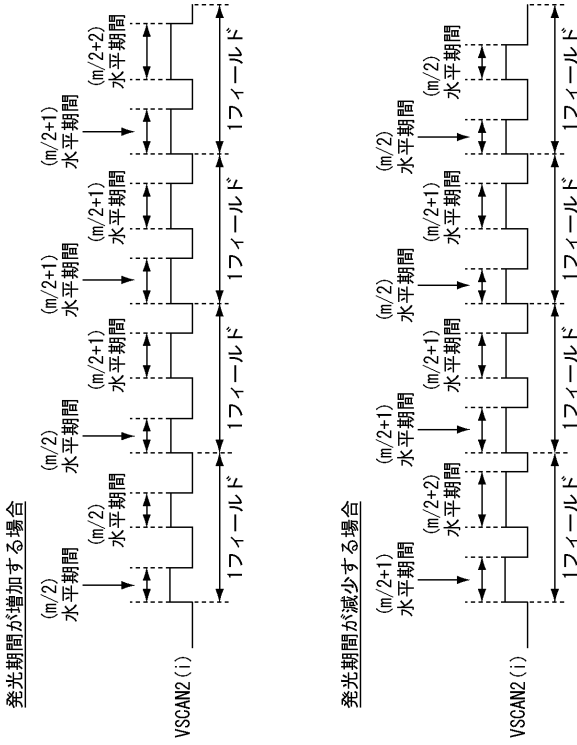
【図 6】



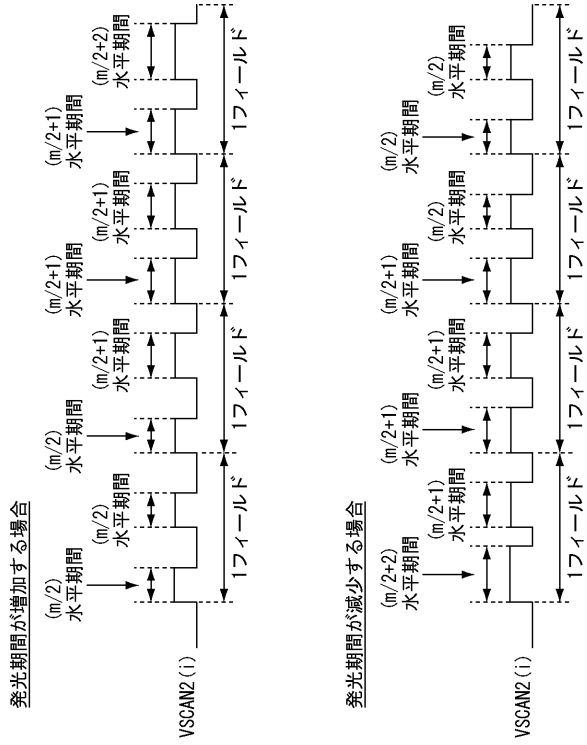
【図 7】



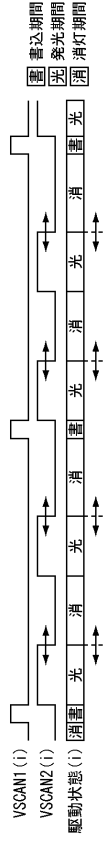
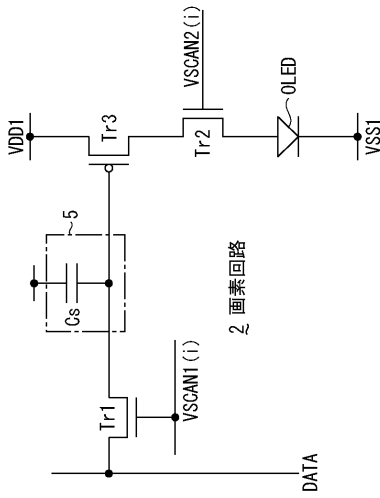
【図 8】



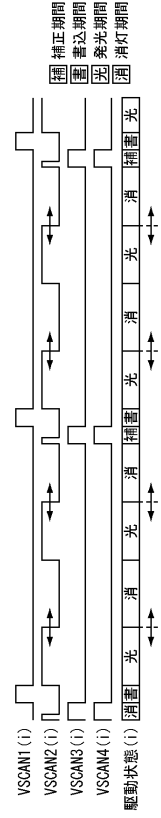
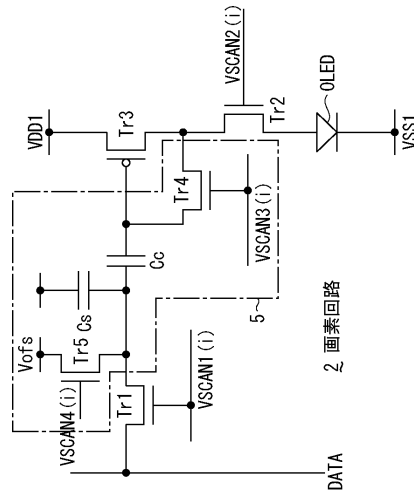
【図 9】



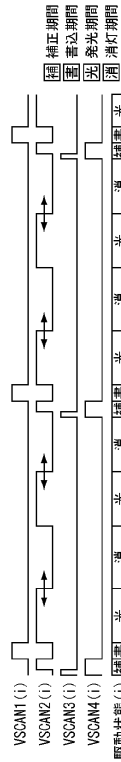
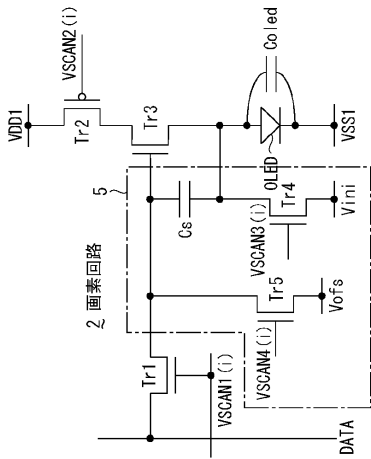
【 図 1 0 】



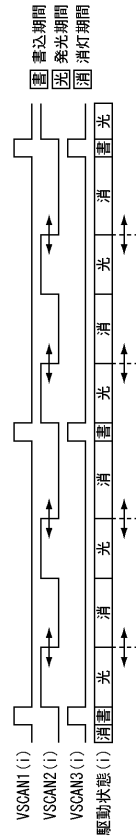
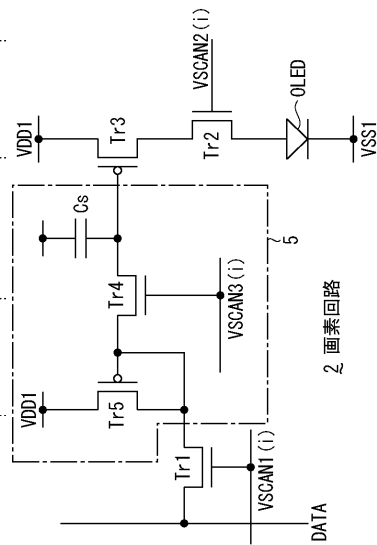
【 図 1 1 】



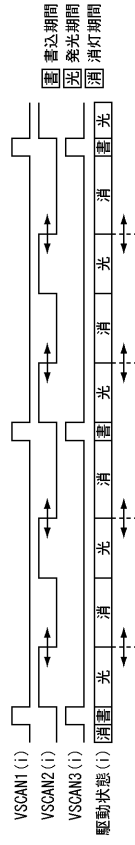
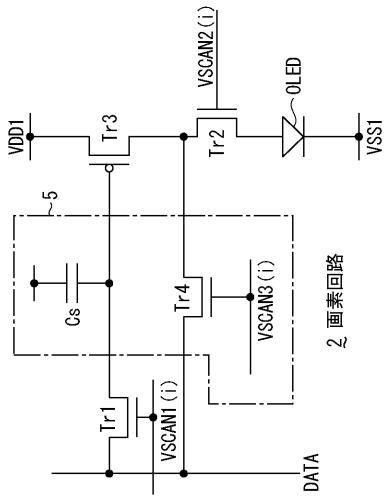
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



フロントページの続き

(56)参考文献 特開2003-122303(JP,A)
特開2004-191752(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09G 3/20-3/38