

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 8 月 3 日 (03.08.2023)



(10) 国际公布号
WO 2023/142157 A1

(51) 国际专利分类号:

G02F 1/1333 (2006.01) **G09F 9/33** (2006.01)
G02F 1/1362 (2006.01)

(21) 国际申请号: PCT/CN2022/075465

(22) 国际申请日: 2022 年 2 月 8 日 (08.02.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:

202210091034.0 2022 年 1 月 26 日 (26.01.2022) CN

(71) 申请人: 武汉华星光电技术有限公司(WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(72) 发明人: 龙时宇 (LONG, Shiyu); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司(PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 阵列基板和显示面板

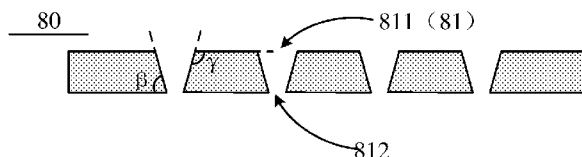


图 3

(57) Abstract: The present application provides an array substrate and a display panel. The array substrate comprises a first substrate and a flat layer located on one side of the first substrate. A first through hole is formed in the flat layer. According to the present application, the cross-sectional area of the first through hole in the direction of the flat layer pointing to the first substrate is gradually reduced, and the included angle between the side wall of the first through hole and the first substrate ranges from 50° to 90°, such that the area occupied by the first through hole on the flat layer is reduced, thereby improving the aperture ratio of the display panel.

(57) 摘要: 本申请提供一种阵列基板和显示面板, 该阵列基板包括第一基底、及位于第一基底一侧的平坦层, 平坦层上设置有第一通孔; 本申请通过设置第一通孔在平坦层指向第一基底方向上的横截面积逐渐减小, 且第一通孔的侧壁与第一基底之间的夹角范围为 50° ~ 90°, 从而减小第一通孔的在平坦层上所占据的面积, 进而提升显示面板的开口率。



WO 2023/142157 A1

阵列基板和显示面板

技术领域

本申请涉及显示技术领域，尤其涉及一种阵列基板和显示面板。

背景技术

- 5 随着显示技术的发展，显示器件已被广泛的应用于人们生活中的各个领域，显示器件的种类也随之变得越来越多，目前，常用的显示设备包括液晶显示器 (Liquid Crystal Display, LCD)、有机发光二极管 (Organic Light-Emitting Diode, 简称 OLED) 显示面板以及主动矩阵有机发光二极管体面板 (Active Matrix/Organic Light Emitting Diode, AMOLED)。
- 10 在现有的显示屏的制作过程中，业内通常采用 PLN 材料作为平坦层，对应所述平坦层进行通孔，现有技术是采用曝光、显影的方式来制备；然而，由于在工艺制备过程中受所述平坦层自身材料的限制，所述通孔的锥度角 (taper) 较小，所述通孔两侧呈圆弧形，从而导致所述通孔在所述平坦层上所占据的面积较大，使得所述像素的面积较小，进而导致显示产品的开口率下降。

15 技术问题

本申请实施例提供一种阵列基板和显示面板，用以缓解相关技术中的不足。

技术解决方案

- 为实现上述效果，本申请实施例提供了一种阵列基板，包括：
- 20 第一基底；
- 平坦层，位于所述第一基底的一侧，所述平坦层设置有第一通孔；其中，所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，且所述第一通孔的侧壁与所述第一通孔的底面之间的夹角范围为 50° ~ 90° 。
- 25 在本申请实施例所提供的阵列基板中，所述第一通孔的侧壁与所述平坦层远离所述第一基底的一侧的夹角范围为 90° ~ 130° 。
- 在本申请实施例所提供的阵列基板中，所述第一通孔的侧壁包括第一部

分，在垂直于所述第一基底的方向上，所述第一部分的截面呈直线型。

在本申请实施例所提供的阵列基板中，在垂直于所述第一基底的方向上，所述第一通孔的侧壁的截面呈直线型。

在本申请实施例所提供的阵列基板中，所述第一通孔包括远离所述第一基底一侧的第一开口、及靠近所述第一基底一侧的第二开口；

其中，所述第一开口的最大宽度与所述第二开口的最大宽度比值为 $M:N$ ， M 的范围为 $2\sim3$ ， N 的范围为 $3\sim4.5$ 。

在本申请实施例所提供的阵列基板中，在垂直于所述第一基底的方向上，所述第一开口的最大宽度范围为 2 微米至 8 微米，所述第二开口的最大宽度范围为 1.5 微米至 6 微米。

在本申请实施例所提供的阵列基板中，所述阵列基板包括支撑区，所述第一通孔在所述第一基底上的正投影位于所述支撑区外。

在本申请实施例所提供的阵列基板中，所述阵列基板还包括位于所述平坦层远离第一基底的一侧的钝化层；其中，所述钝化层设有与所述第一通孔连通的第二通孔，且所述第二通孔的侧壁与所述第一基底之间的夹角范围为 $50^\circ\sim90^\circ$ 。

在本申请实施例所提供的阵列基板中，所述第二通孔的侧壁与所述第一基底之间的夹角与所述第一通孔的侧壁与所述第一基底之间的夹角大小相等。

在本申请实施例所提供的阵列基板中，所述第一通孔的深度和所述第二通孔的深度之和的范围为 1 微米至 2.5 微米。

在本申请实施例所提供的阵列基板中，所述阵列基板还包括一电极层，所述电极层覆盖所述第二通孔的侧壁、所述第一通孔的侧壁以及所述第一通孔的底部。

本申请实施例提供一种显示面板，所述显示面板包括一阵列基板，所述阵列基板包括：

第一基底；

平坦层，位于所述第一基底的一侧，所述平坦层设置有第一通孔；其中，所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，且所述第一通孔的侧壁与所述第一通孔的底面之间的夹角范围为 50°

~90°。

在本申请实施例所提供的显示面板中,所述第一通孔的侧壁与所述平坦层远离所述第一基底的一侧的夹角范围为 90° ~130°。

5 在本申请实施例所提供的显示面板中,所述第一通孔的侧壁包括第一部分,在垂直于所述第一基底的方向上,所述第一部分的截面呈直线型。

在本申请实施例所提供的显示面板中,在垂直于所述第一基底的方向上,所述第一通孔的侧壁的截面呈直线型。

在本申请实施例所提供的显示面板中,所述第一通孔包括远离所述第一基底一侧的第一开口、及靠近所述第一基底一侧的第二开口;

10 其中,所述第一开口的最大宽度与所述第二开口的最大宽度比值为 M: N, M 的范围为 2~3, N 的范围为 3~4.5。

在本申请实施例所提供的显示面板中,在垂直于所述第一基底的方向上,所述第一开口的最大宽度范围为 2 微米至 8 微米,所述第二开口的最大宽度范围为 1.5 微米至 6 微米。

15 在本申请实施例所提供的显示面板中,所述阵列基板包括支撑区,所述第一通孔在所述第一基底上的正投影位于所述支撑区外。

在本申请实施例所提供的显示面板中,所述阵列基板还包括位于所述平坦层远离第一基底的一侧的钝化层;其中,所述钝化层设有与所述第一通孔连通的第二通孔,且所述第二通孔的侧壁与所述第一基底之间的夹角范围为 50°

20 ~90°。

在本申请实施例所提供的显示面板中,所述第二通孔的侧壁与所述第一基底之间的夹角与所述第一通孔的侧壁与所述第一基底之间的夹角大小相等。

有益效果

25 本申请实施例的有益效果: 本申请实施例提供一种阵列基板和显示面板,所述阵列基板包括第一基底;平坦层,位于所述第一基底的一侧,所述平坦层设置有第一通孔;其中,本申请实施例通过设置所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小,且所述第一通孔的侧壁与所述第

一基底之间的夹角范围为 50° ~ 90° ，从而减小所述第一通孔的在所述平坦层上所占据的面积，进而提升所述显示面板的开口率。

附图说明

5 下面结合附图，通过对本申请的具体实施方式详细描述，将使本申请的技术方案及其它有益效果显而易见。

图 1 为现有阵列基板的平坦层的截面示意图；

图 2 为本申请实施例所提供的阵列基板的截面示意图；

图 3 为本申请实施例所提供的阵列基板的平坦层的截面示意图；

10 图 4 为现有阵列基板中平坦层通孔的俯视图；

图 5 为本申请实施例所提供的阵列基板中平坦层通孔的俯视图

图 6 为本申请实施例所提供的阵列基板的制备方法的步骤流程图；

图 7A~图 7E 为本申请实施例所提供的阵列基板制备过程中的结构示意图。

15 本发明的实施方式

本申请提供一种彩膜层的光学调节方法、显示面板以及移动终端，为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。

20 请参阅图 1，为现有阵列基板的平坦层的截面示意图。

在现有技术中，业内通常采用 PLN 材料作为平坦层，并采用曝光、显影的方式在所述平坦层 80 形成第一通孔 81，形成；然而，由于在工艺制备过程中受所述平坦层自身材料的限制，所述第一通孔 81 的锥度角（taper）较小，且所述第一通孔 81 两侧呈圆弧形，从而导致所述第一通孔 81 在所述平坦层
25 80 上所占据的面积较大，使得像素的面积较小，进而导致显示产品的开口率下降。基于此，本申请提供一种阵列基板和显示面板，用以提高所述显示面板的开口率。

请参阅图 2~图 7E，本申请提供一种阵列基板和显示面板，所述阵列基板

1 包括第一基底 10、及位于所述第一基底 10 一侧的平坦层 80，所述平坦层 80 上设置有第一通孔 81；其中，所述第一通孔 81 在所述平坦层 80 指向所述第一基底 10 方向上的横截面积逐渐减小，且所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 范围为 $50^\circ \sim 90^\circ$ 。

5 可以理解的是，本申请通过设置所述第一通孔 81 在所述平坦层 80 指向所述第一基底 10 方向上的横截面积逐渐减小，且所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 范围为 $50^\circ \sim 90^\circ$ ，从而减小所述第一通孔 81 的在所述平坦层 80 上所占据的面积，进而提升所述显示面板的开口率。

现结合具体实施例对本申请的技术方案进行描述。

10 请结合图 2 和图 3；其中，图 2 为本申请实施例所提供的阵列基板的截面示意图；图 3 为本申请实施例所提供的阵列基板的平坦层的截面示意图。

本实施例提供一种阵列基板 1，所述阵列基板 1 包括第一基底 10 和依次层叠设置于所述第一基底 10 一侧的缓冲层 20、有源层 30、栅极绝缘层 40、第一金属层 50、层间绝缘层 60、第二金属层 70、平坦层 80、第一电极层 90、
15 钝化层 100 以及第二电极层 110。

所述第一基底 10 包括依次层叠设置的第一衬底 11、间隔层 12 以及第二衬底 13，其中，所述第一衬底 11 和所述第二衬底 13 均可以包括刚性衬底或柔性衬底，当所述第一衬底 11 和所述第二衬底 13 均为刚性衬底时，材料可以是金属或玻璃，当所述第一衬底 11 和所述第二衬底 13 均为柔性衬底时，材料
20 可以包括丙烯酸树脂、甲基丙烯酸树脂、聚异戊二烯、乙烯基树脂、环氧基树脂、聚氨酯基树脂、纤维素树脂、硅氧烷树脂、聚酰亚胺基树脂、聚酰胺基树脂中的至少一种；所述间隔层 12 的材质包括但不限于氮化硅 (SiN_x)、硅氧化物 (SiO_x) 等具有吸水性能的材质，本实施例对所述第一衬底 11、所述第二衬底 13 以及所述间隔层 12 的材料均不做限制。

25 所述有源层 30 包括但不限于多晶硅有源层或氧化物有源层，所述第一金属层 50 和所述第二金属层 70 的材料均包括钼 (Mo)、铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钕 (Nd)、铱 (Ir)、铬 (Cr)、钙 (Ca)、钛 (Ti)、钽 (Ta) 和钨 (W) 中的至少一种金属，所述第二金属层 70 与所述有源层 30 电性连接；其中，本实施例对所述有源层 30 的种类，所述第一金属层 50

和所述第二金属层 70 材料均不做具体限制。

具体地，在本实施例中，所述第一金属层 50 包括但不限于栅极 51，所述第二金属层 70 包括源极 71 和漏极 72，进一步的，所述阵列基板 1 内设置有穿过所述栅极绝缘层 40 和所述层间绝缘层 60 的第一过孔 102 和第二过孔 103，
5 所述第二金属层 70 穿过所述第一过孔 102 和所述第二过孔 103 与所述有源层 30 连接形成所述源极 71 和所述漏极 72。

在本实施例中，所述第一电极层 90 和所述第二电极层 110 的材料包括但不限于氧化铟锡，所述第一电极层 90 包括但不限于公共电极 91，所述第二电极层 110 包括但不限于像素电极 111。

10 需要说明的是，在本实施例中，所述阵列基板 1 包括第一基底 10 和依次层叠设置于所述第一基底 10 一侧的缓冲层 20、有源层 30、栅极绝缘层 40、第一金属层 50、层间绝缘层 60、第二金属层 70、平坦层 80、第一电极层 90、钝化层 100 以及第二电极层 110 仅用于举例说明，本实施例对所述阵列基板 1 的膜层结构不做具体限制。

15 在本实施例中，所述平坦层 80 设置有第一通孔 81，所述像素电极 111 通过所述第一通孔 81 与所述漏极 72 电性连接；其中，所述第一通孔 81 在所述平坦层 80 指向所述第一基底 10 方向上的横截面积逐渐减小，且所述第一通孔 81 的侧壁与所述第一通孔 81 的底面之间的夹角 β 范围为 $50^\circ \sim 90^\circ$ ，其中所述第一通孔 81 的底面为所述第一通孔 81 靠近所述第一基底 10 的一侧。

20 具体地，在本实施例中，所述第一通孔 81 的侧壁与所述平坦层 80 远离所述第一基底 10 的一侧的夹角范围 γ 为 $90^\circ \sim 130^\circ$ ，可以理解的是，本实施例通过设置所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 范围为 $50^\circ \sim 90^\circ$ ，所述第一通孔 81 的侧壁与所述平坦层 80 远离所述第一基底 10 的一侧的夹角范围 γ 为 $90^\circ \sim 130^\circ$ ，从而减小所述第一通孔 81 的开口大小，
25 进而减小所述第一通孔 81 的在所述平坦层 80 上所占据的面积。

需要说明的是，在一实施例中，所述第一通孔 81 的侧壁包括第一部分（图中未画出），在垂直于所述第一基底 10 的方向上，所述第一部分的截面呈直线型，具体地，所述第一部分与所述平坦层 80 远离所述第一基底 10 的一侧衔接，且所述平坦层 80 在与所述第一部分的衔接处为直线型；进一步地，在一实施

例中，在垂直于所述第一基底 10 的方向上，所述第一通孔 81 的侧壁的截面呈直线型。

承上，所述第一通孔 81 的侧壁还包括其他部分，在垂直于所述第一基底 10 的方向上，所述其他部分的截面可以呈直线型，也可以圆弧形，本实施例对此不做具体限制；可以理解的是，上述所述第一部分与所述平坦层 80 远离所述第一基底 10 的一侧衔接，且所述平坦层 80 在与所述第一部分的衔接处为直线型仅用于举例说明，在另一实施例中，所述第一部分与所述平坦层 80 远离所述第一基底 10 的一侧的衔接处还可以为圆弧形，本实施例对此不做具体限制。

在本实施例中，所述第一通孔 81 包括远离所述第一基底 10 一侧的第一开口 811、及靠近所述第一基底 10 一侧的第二开口 812；其中，所述第一开口 811 的最大宽度与所述第二开口 812 的最大宽度比值为 $M:N$ ， M 的范围为 2~3， N 的范围为 3~4.5；具体地，所述第一开口 811 的最大宽度范围为 2 微米至 8 微米，所述第二开口 812 的最大宽度范围为 1.5 微米至 6 微米。

在本实施例中，所述第一通孔 81 的开口形状为圆形、椭圆形以及矩形中的一种，进一步地，本实施例以所述第一通孔 81 的开口形状为圆形为例对本申请的技术方案进行举例说明。

在本实施例中，所述第一通孔 81 远离所述第一基底 10 一侧的开口的直径 R_3 为 2.9 微米，所述第一通孔 81 靠近所述第一基底 10 一侧的开口的直径 R_4 为 1.5 微米，所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 为 74° 。

请结合图 2、图 3、图 4 和图 5；其中，图 4 为现有阵列基板中平坦层通孔的俯视图；图 5 为本申请实施例所提供的阵列基板中平坦层通孔的俯视图。

需要说明的是，在现有技术中，所述平坦层 80 通常采用有机材料制备，为了使所述像素电极 111 与所述漏极 72 连接，现有技术通常采用曝光、显影的方式在所述平坦层 80 形成第一通孔 81，然而，由于在工艺制备过程中受所述平坦层 80 自身材料的限制，所述第一通孔 81 的锥度角 (taper) 较小，具体地，在现有技术中，所述平坦层 80 上设有多个所述第一通孔 81，所述第一通孔 81 的开口形状为圆形，所述第一通孔 81 远离所述第一基底 10 一侧的开口的直径 R_1 为 6.8 微米，所述第一通孔 81 靠近所述第一基底 10 一侧的开口的

直径 R2 为 3.1 微米，所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 α 为 43° ，根据圆形的面积公式 $S = \pi \cdot R^2$ 可知，任一所述第一通孔 81 在所述平坦层 80 上所占据的面积 S1 为 36.30 平方微米。

在本实施例中，所述平坦层 80 上设有多个所述第一通孔 81，所述第一通孔 81 的开口形状为圆形，所述第一开口 811 的直径 R3 为 2.9 微米，所述第二开口 812 的直径 R4 为 1.5 微米，所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 为 74° ，根据圆形的面积公式 $S = \pi \cdot R^2$ 可知，任一所述第一通孔 81 在所述平坦层 80 上所占据的面积 S2 为 6.60 平方微米，本实施例相对于现有技术来说，所述第一通孔 81 在所述平坦层 80 上所占据的面积减小了 82%。

可以理解的是，本实施例通过设置所述第一通孔 81 的开口形状为圆形，所述第一通孔 81 远离所述第一基底 10 一侧的开口的直径 R3 为 2.9 微米，所述第一通孔 81 靠近所述第一基底 10 一侧的开口的直径 R4 为 1.5 微米，所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 为 74° ，从而减小了所述第一通孔 81 在所述平坦层 80 上所占据的面积，进而可以节省面板空间，从而提高了采用所述阵列基板 1 的显示面板的像素开口率。

在本实施例中，所述钝化层 100 上开设有与所述第一通孔 81 连通的第二通孔 101，且所述第二通孔 101 的侧壁与所述第一基底 10 之间的夹角范围为 $50^\circ \sim 90^\circ$ ，所述电极层通过所述第一通孔 81 和所述第二通孔 101 与所述漏极 72 连接。

进一步地，所述第二通孔 101 的侧壁与所述第一基底 10 之间的夹角与所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角大小相等，在垂直于所述第一基底 10 的方向上，所述第二通孔 101 的侧壁的截面呈直线型，其中，所述第一通孔 81 的深度和所述第二通孔 101 的深度之和的范围为 1 微米~2.5 微米，所述像素电极 111 覆盖所述第二通孔 101 的侧壁、所述第一通孔 81 的侧壁以及所述第一通孔 81 的底部，所述像素电极 111 的厚度范围为 450 埃米~520 埃米；需要说明的是，本实施例对所述第一通孔 81 的深度、所述第二通孔 101 的深度以及所述像素电极 111 的厚度均不做具体限制。

可以理解的是，本实施例通过在所述钝化层 100 上开设有与所述第一通孔

81 连通的第二通孔 101，且所述第二通孔 101 的侧壁与所述第一基底 10 之间的夹角与所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角大小相等，从而使得所述第二通孔 101 和所述第一通孔 81 可以采用同一道光罩图案化形成，减少了工艺制程步骤，不增加生产成本，适于规模化制作。

5 可以理解的是，在现有技术中，所述第一通孔 81 的开口形状为圆形，所述第一通孔 81 远离所述第一基底 10 一侧的开口的直径 R_1 为 6.8 微米，所述第一通孔 81 靠近所述第一基底 10 一侧的开口的直径 R_2 为 3.1 微米，所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 α 为 43° ；在本实施例中，
10 所述第一通孔 81 的开口形状为圆形，所述第一通孔 81 远离所述第一基底 10 一侧的开口的直径 R_3 为 2.9 微米，所述第一通孔 81 靠近所述第一基底 10 一侧的开口的直径 R_4 为 1.5 微米，所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角 β 为 74° 均仅用于举例说明，本实施例对所述第一通孔 81 的尺寸不做具体限定。

需要说明的是，本实施例所提供的阵列基板 1 可应用于液晶显示面板中，
15 所述液晶显示面板包括位于所述像素电极 111 远离所述钝化层 100 一侧的多个隔垫柱，其中，所述阵列基板 1 包括支撑区，所述第一通孔 81 在所述第一基底 10 上的正投影位于所述支撑区外，所述隔垫柱在所述第一基底 10 上的正投影位于所述支撑区；可以理解的是，本实施例通过设置所述第一通孔 81 在所述第一基底 10 上的正投影位于所述支撑区外，所述隔垫柱在所述第一基底 10
20 上的正投影位于所述支撑区，从而避免所述隔垫柱位于所述第一通孔 81 上方而降低所述隔垫柱站位处的平坦性，降低了所述液晶显示面板因为所述隔垫柱不稳而导致的挤压漏光风险。

请参阅图 6，本申请实施例所提供的阵列基板的制备方法的步骤流程图。

在本实施例中，所述阵列基板 1 的制备方法包括以下步骤：

25 步骤 S10：在第一基底 10 上制备一平坦层 80。

具体地，在本实施例中，所述步骤 S10 包括以下步骤：

步骤 S11：在第一基底 10 上依次制备缓冲层 20、有源层 30、栅极绝缘层 40、第一金属层 50、层间绝缘层 60 以及第二金属层 70；其中，所述第一基底 10 包括依次层叠设置的第一衬底 11、间隔层 12 以及第二衬底 13，所述第一

金属层 50 包括但不限于栅极 51, 所述第二金属层 70 包括源极 71 和漏极 72。

步骤 S12: 在所述第二金属层 70 上制备所述平坦层 80, 所述平坦层 80 的材料包括但不限于有机材料。

5 步骤 S20: 采用一光罩对所述平坦层 80 进行刻蚀, 在所述平坦层 80 上形成第一通孔 81, 其中, 所述第一通孔 81 在所述平坦层 80 指向所述第一基底 10 方向上的横截面积逐渐减小, 在垂直于所述第一基底 10 的方向上, 所述第一通孔 81 的侧壁的截面呈直线型, 且所述第一通孔 81 的侧壁与所述第一基底 10 之间的夹角范围为 50° ~ 90° 。

其中, 在所述步骤 S20 之前, 所述阵列基板 1 地制备方法还包括以下步骤:

10 步骤 S13: 在所述平坦层 80 上依次制备第一电极层 90 和钝化层 100, 其中, 所述第一电极层 90 包括但不限于公共电极 91, 如图 7A 所示。

在本实施例中, 步骤 S20 包括以下步骤:

步骤 S21: 在所述钝化层 100 上制备一光阻层 120, 如图 7B 所示。

15 步骤 S22: 采用第一半色调掩模板 130 对所述光阻层 120 进行曝光, 所述第一半色调掩模板 130 上包括第一透光区 131; 其中, 所述第一透光区 131 为圆形, 所述第一透光区 131 的直径范围为 2 微米至 8 微米, 如图 7C 所示。

步骤 S23: 对所述光阻层 120 进行显影, 去除对应于所述第一透光区 131 的所述光阻层 120, 在所述光阻层 120 上形成一通槽 121, 如图 7D 所示。

20 步骤 S24: 刻蚀对应所述通槽 121 处的所述钝化层 100 和所述平坦层 80, 形成第二通孔 101 和所述第一通孔 81, 其中, 所述第二通孔 101 与所述第一通孔 81 连通, 且在垂直于所述第一基底 10 的方向上, 所述第二通孔 101 的侧壁的截面呈直线型, 如图 7E 所示。

步骤 S25: 剥离剩余所述光阻层 120。

25 需要说明的是, 在现有技术中, 由于在所述阵列基板的工艺制备过程中受所述平坦层 80 自身材料的限制, 在对所述平坦层 80 进行开孔时, 其解析度无法做到小于 3 微米, 即, 所述第一通孔 81 靠近所述第一基底 10 一侧的开口的直径大于 3 微米, 从而无法满足高 PPI (像素密度单位) 显示设备的需求。

而本申请通过在所述钝化层 100 上制备一光阻层 120, 采用第一半色调掩模板 130 对所述光阻层 120 进行曝光、随后对所述光阻层 120 进行显影, 去除

对应于所述第一透光区 131 的所述光阻层 120，在所述光阻层 120 上形成一通槽 121，然后，刻蚀对应所述通槽 121 处的所述钝化层 100 和所述平坦层 80，形成第二通孔 101 和所述第一通孔 81，因此在本实施例中，可以通过控制所述第一半色调掩模板 130 上所述第一透光区 131 的大小，从而控制所述光阻层 120 上开设的所述通槽 121 的大小，进而满足制备高 PPI（像素密度单位）显示设备的需求；可以理解的是，对光阻材料进行曝光，可以制得直径大小小于 2 微米的通孔，属于现有技术，本实施例对此不做过多赘叙。

在本实施例中，所述阵列基板 1 的制备方法还包括以下步骤：

步骤 S30：在所述钝化层 100 上制备第二电极层 110，所述第二电极层 110 包括但不限于像素电极 111，所述像素电极 111 通过所述第二通孔 101 和所述第一通孔 81 与所述漏极 72 电性连接。

可以理解的是，本实施例通过在所述钝化层 100 上开设有与所述第一通孔 81 连通的所述第二通孔 101，且在垂直于所述第一基底 10 的方向上，所述第二通孔 101 的侧壁的截面呈直线型，从而使得所述第二通孔 101 和所述第一通孔 81 采用同一道光罩图案化形成，减少了工艺制程步骤，不增加生产成本，适于规模化制作。

本实施例提供一种显示面板，所述显示面板包括但不限于发光二极管（Light-Emitting Diode，简称 LED）和有机发光二极管显示面板（Organic Light Emitting Diode，简称 OLED）中的一种，本实施例对此不做具体限制；需要说明的是，本实施例以所述显示面板为发光二极管显示面板为例对本申请的技术方案进行描述。

在本实施例中，所述显示面板包括上述任一实施例中所述的阵列基板、与所述阵列基板相对设置的彩膜基板、及位于所述阵列基板和所述彩膜基板之间的液晶层。

可以理解的是，所述阵列基板已经在上述实施例中进行了详细的说明，在此不在重复说明。

在本实施例中，所述显示面板还包括与所述阵列基板相对设置的彩膜基板、位于所述阵列基板和彩膜基板之间的液晶层和隔垫层。

其中，所述隔垫层包括多个隔垫柱，所述隔垫柱为圆台体，进一步地，所

述隔垫柱倒置设于所述阵列基板和所述彩膜基板之间，即所述隔垫柱半径大的一端与所述彩膜基板接触，所述隔垫柱半径小的一端与所述阵列基板接触，从而起到良好地支撑作用。

可以理解的是，本实施例通过设置所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，在垂直于所述第一基底的方向上，所述第一通孔的侧壁的截面呈直线型，且所述第一通孔的侧壁与所述第一基底之间的夹角范围为 $50^{\circ} \sim 90^{\circ}$ ，从而在垂直于所述第一基底的方向上，使相邻所述通孔之间的所述平坦层的截面呈直线型，增加所述隔垫柱站位处的平坦性，从而降低了显示面板的因所述隔垫柱不稳导致的挤压漏光风险。

综上所述，本申请提供一种阵列基板和显示面板，所述阵列基板包括第一基底、及位于所述第一基底一侧的平坦层，所述平坦层上设置有第一通孔；其中，所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，且所述第一通孔的侧壁与所述第一基底之间的夹角 β 范围为 $50^{\circ} \sim 90^{\circ}$ ；本申请通过设置所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，且所述第一通孔的侧壁与所述第一基底之间的夹角 β 范围为 $50^{\circ} \sim 90^{\circ}$ ，从而减小所述第一通孔的在所述平坦层上所占据的面积，进而提升所述显示面板的开口率。

可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权 利 要 求 书

1、一种阵列基板，其中，包括：

第一基底；

平坦层，位于所述第一基底的一侧，所述平坦层设置有第一通孔；其中，

5 所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，且所述第一通孔的侧壁与所述第一通孔的底面之间的夹角范围为 50° ~ 90° 。

2、如权利要求1所述的阵列基板，其中，所述第一通孔的侧壁与所述平坦层远离所述第一基底的一侧的夹角范围为 90° ~ 130° 。

10 3、如权利要求2所述的阵列基板，其中，所述第一通孔的侧壁包括第一部分，在垂直于所述第一基底的方向上，所述第一部分的截面呈直线型。

4、如权利要求2所述的阵列基板，其中，在垂直于所述第一基底的方向上，所述第一通孔的侧壁的截面呈直线型。

15 5、如权利要求1所述的阵列基板，其中，所述第一通孔包括远离所述第一基底一侧的第一开口、及靠近所述第一基底一侧的第二开口；

其中，所述第一开口的最大宽度与所述第二开口的最大宽度比值为M:N，M的范围为2~3，N的范围为3~4.5。

20 6、如权利要求5所述的阵列基板，其中，在垂直于所述第一基底的方向上，所述第一开口的最大宽度范围为2微米至8微米，所述第二开口的最大宽度范围为1.5微米至6微米。

7、如权利要求1所述的阵列基板，其中，所述阵列基板包括支撑区，所述第一通孔在所述第一基底上的正投影位于所述支撑区外。

25 8、如权利要求1所述的阵列基板，其中，所述阵列基板还包括位于所述平坦层远离第一基底的一侧的钝化层；其中，所述钝化层设有与所述第一通孔连通的第二通孔，且所述第二通孔的侧壁与所述第一基底之间的夹角范围为 50° ~ 90° 。

9、如权利要求8所述的阵列基板，其中，所述第二通孔的侧壁与所述第一基底之间的夹角与所述第一通孔的侧壁与所述第一基底之间的夹角大小相等。

10、如权利要求 9 所述的阵列基板，其中，所述第一通孔的深度和所述第二通孔的深度之和的范围为 1 微米~2.5 微米。

11、如权利要求 8 所述的阵列基板，其中，所述阵列基板还包括一电极层，所述电极层覆盖所述第二通孔的侧壁、所述第一通孔的侧壁以及所述第一通孔的底部。

12、一种显示面板，其中，所述显示面板包括一阵列基板，所述阵列基板包括：

第一基底；

平坦层，位于所述第一基底的一侧，所述平坦层设置有第一通孔；其中，所述第一通孔在所述平坦层指向所述第一基底方向上的横截面积逐渐减小，且所述第一通孔的侧壁与所述第一通孔的底面之间的夹角范围为 50° ~ 90° 。

13、如权利要求 12 所述的显示面板，其中，所述第一通孔的侧壁与所述平坦层远离所述第一基底的一侧的夹角范围为 90° ~ 130° 。

14、如权利要求 13 所述的显示面板，其中，所述第一通孔的侧壁包括第一部分，在垂直于所述第一基底的方向上，所述第一部分的截面呈直线型。

15、如权利要求 13 所述的显示面板，其中，在垂直于所述第一基底的方向上，所述第一通孔的侧壁的截面呈直线型。

16、如权利要求 12 所述的显示面板，其中，所述第一通孔包括远离所述第一基底一侧的第一开口、及靠近所述第一基底一侧的第二开口；

其中，所述第一开口的最大宽度与所述第二开口的最大宽度比值为 M: N，M 的范围为 2~3，N 的范围为 3~4.5。

17、如权利要求 16 所述的显示面板，其中，在垂直于所述第一基底的方向上，所述第一开口的最大宽度范围为 2 微米至 8 微米，所述第二开口的最大宽度范围为 1.5 微米至 6 微米。

18、如权利要求 12 所述的显示面板，其中，所述阵列基板包括支撑区，所述第一通孔在所述第一基底上的正投影位于所述支撑区外。

19、如权利要求 12 所述的显示面板，其中，所述阵列基板还包括位于所述平坦层远离第一基底的一侧的钝化层；其中，所述钝化层设有与所述第一通

孔连通的第二通孔,且所述第二通孔的侧壁与所述第一基底之间的夹角范围为 50° ~ 90° 。

20、如权利要求 19 所述的显示面板,其中,所述第二通孔的侧壁与所述第一基底之间的夹角与所述第一通孔的侧壁与所述第一基底之间的夹角大小相等。

5

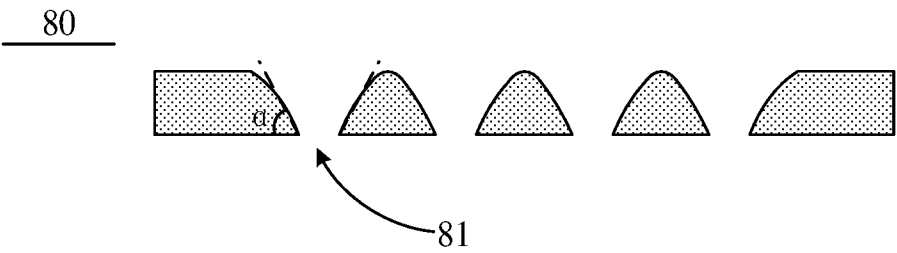


图 1

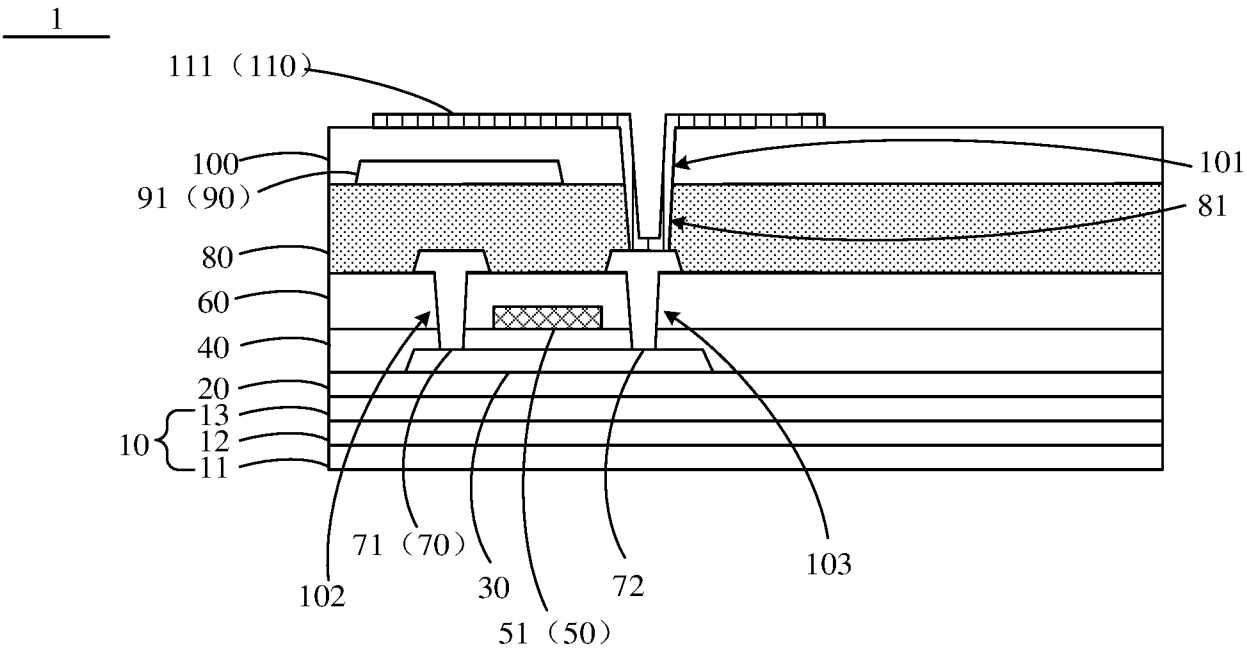


图 2

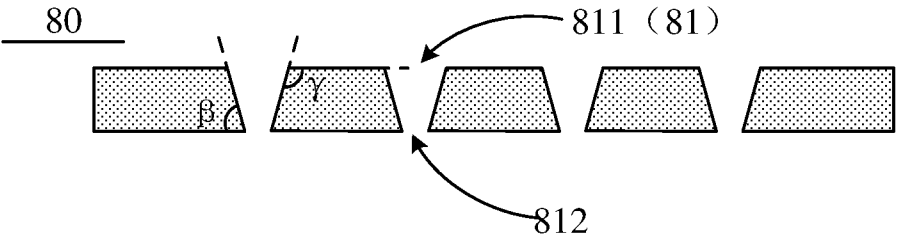


图 3

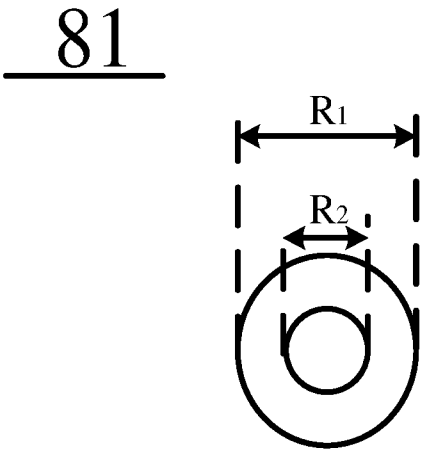


图 4

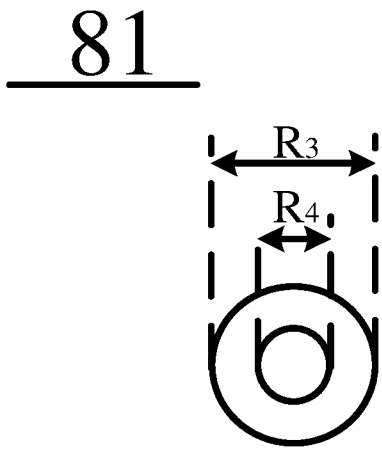


图 5

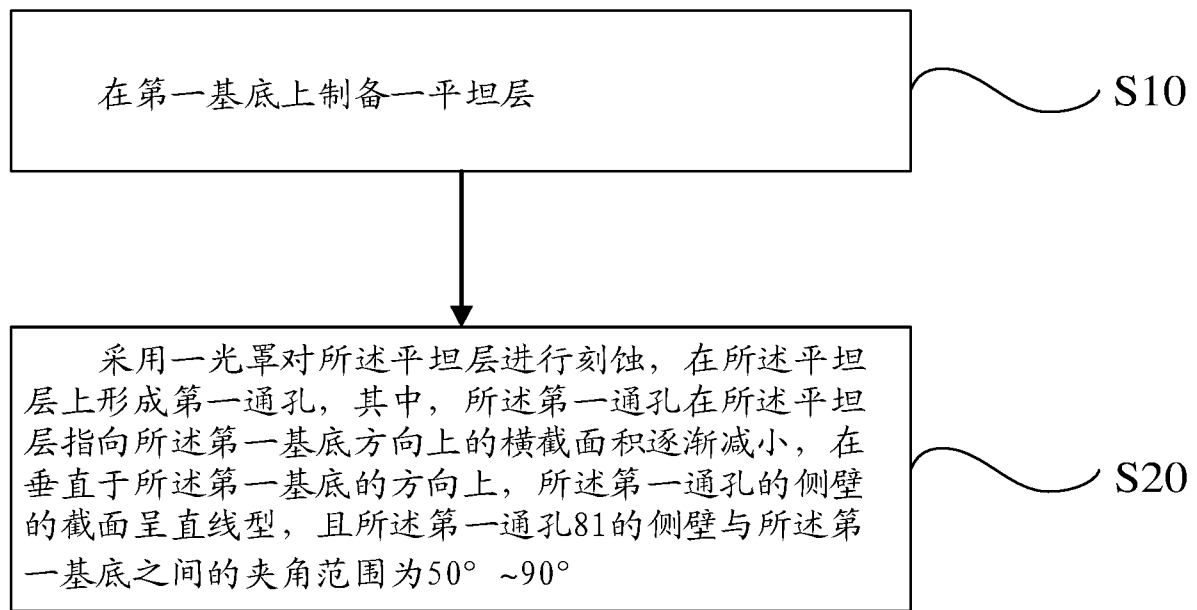


图 6

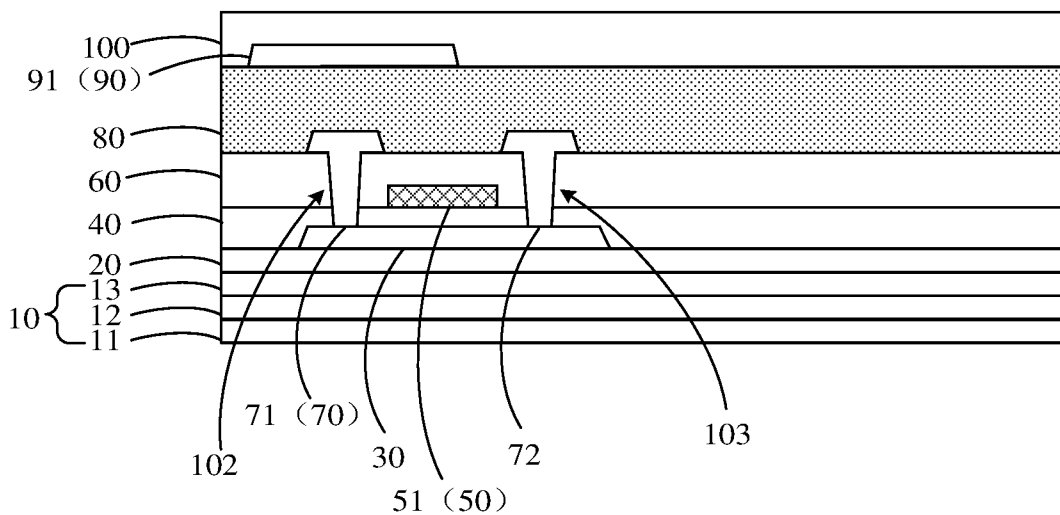


图 7A

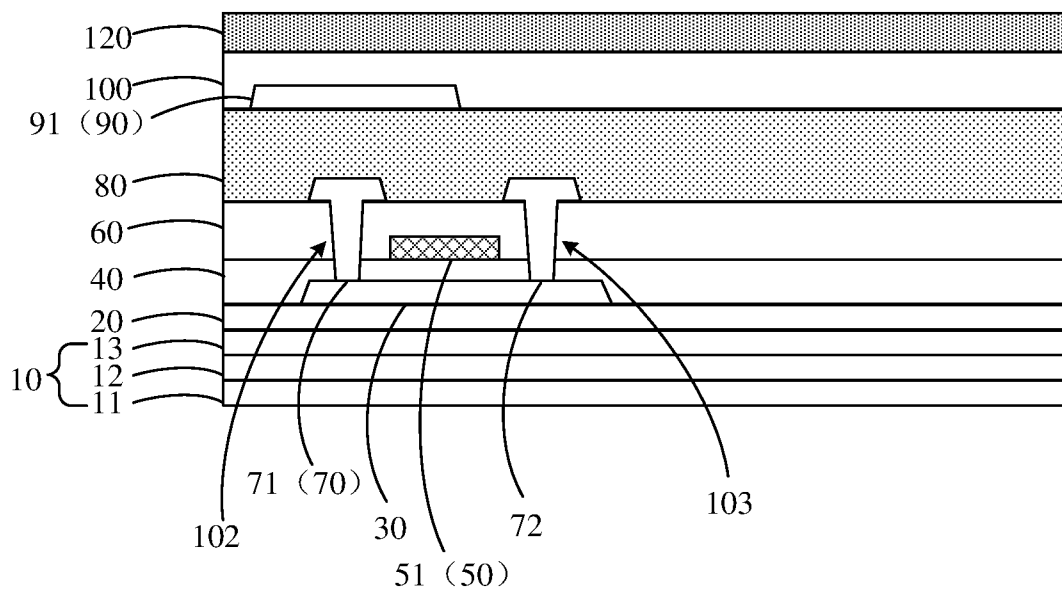


图 7B

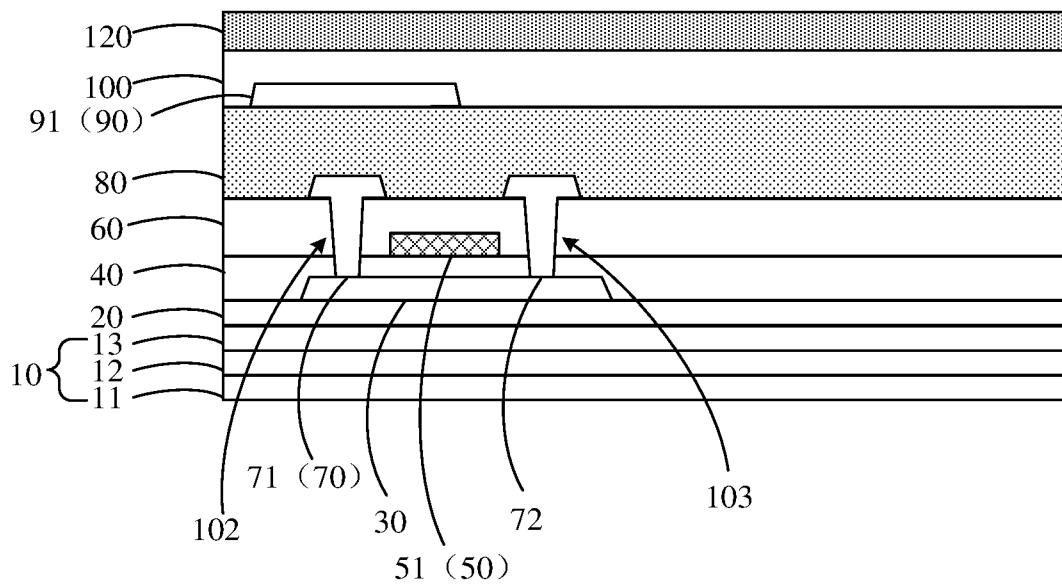
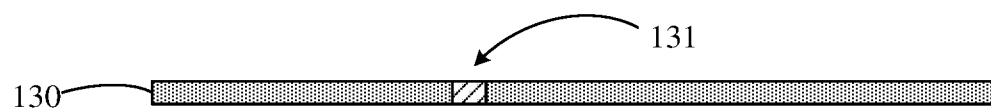


图 7C

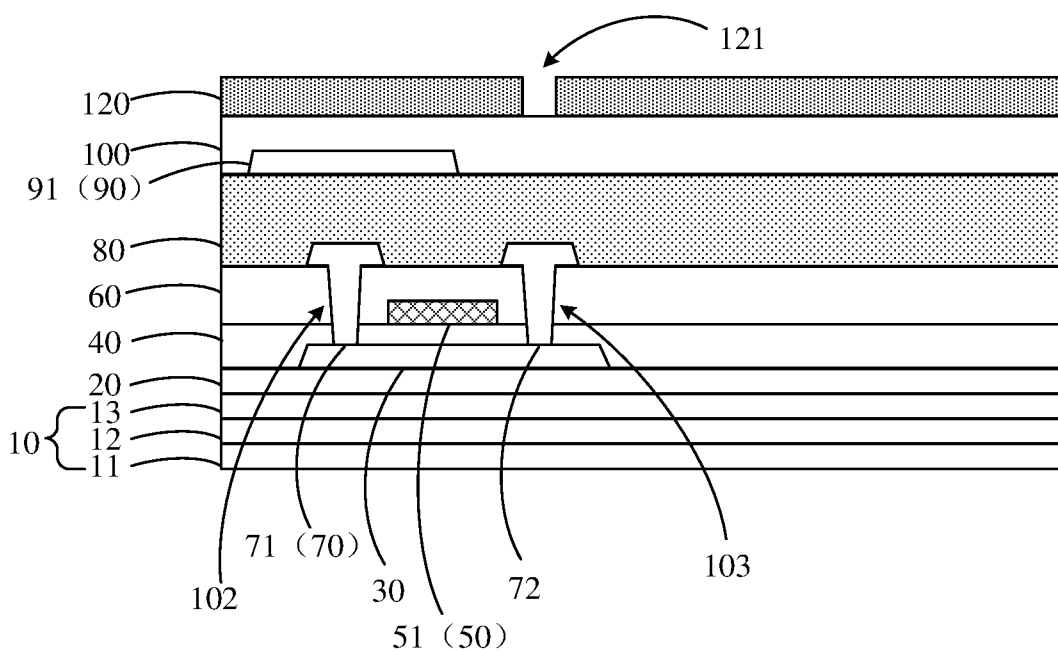


图 7D

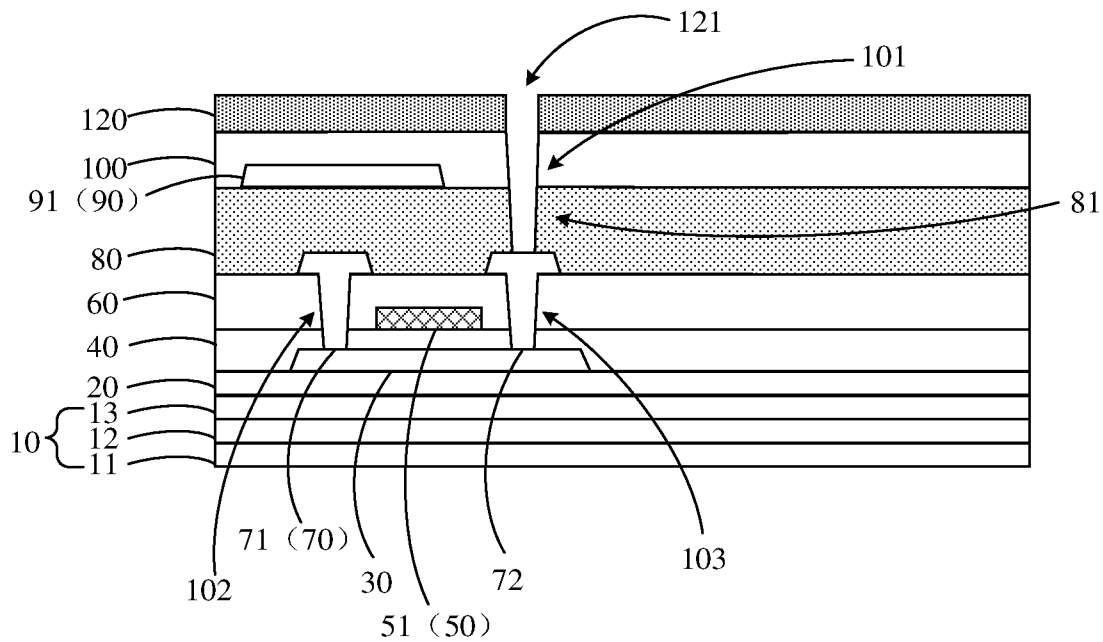


图 7E

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/075465

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1333(2006.01)i; G02F 1/1362(2006.01)i; G09F 9/33(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L G02F G09F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, IEEE: 显示面板, 显示基板, 夹角, 锥形角, 锥形, 坡度角, 坡度, 斜坡, 通孔, 过孔, 平坦层, 平坦化层, 钝化层, display panel, taper, hole, trough, planar layer, passivation layer

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 105895581 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 24 August 2016 (2016-08-24) description, paragraphs [0006]-[0007], and figures 1-2	1-7, 12-18
Y	CN 105895581 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 24 August 2016 (2016-08-24) description, paragraphs [0006]-[0007], and figures 1-2	8-11, 19-20
Y	CN 105702623 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 22 June 2016 (2016-06-22) description, paragraphs [0052]-[0080], and figures 3-14	8-11, 19-20
A	CN 112181196 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 05 January 2021 (2021-01-05) entire document	1-20
A	CN 110600482 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 20 December 2019 (2019-12-20) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 October 2022

Date of mailing of the international search report

26 October 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/075465**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 106024807 A (TIANMA MICRO-ELECTRONICS CO., LTD. et al.) 12 October 2016 (2016-10-12) entire document	1-20
A	US 2017179420 A1 (APPLE INC.) 22 June 2017 (2017-06-22) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/075465

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	105895581	A	24 August 2016	CN	105895581	B	01 January 2019
CN	105702623	A	22 June 2016	CN	105702623	B	12 March 2019
CN	112181196	A	05 January 2021	None			
CN	110600482	A	20 December 2019	WO	2021027024	A1	18 February 2021
				US	2021408067	A1	30 December 2021
				CN	110600482	B	22 February 2022
				US	11315952	B2	26 April 2022
CN	106024807	A	12 October 2016	CN	106024807	B	29 November 2019
US	2017179420	A1	22 June 2017	None			

国际检索报告

国际申请号

PCT/CN2022/075465

A. 主题的分类

G02F 1/1333(2006.01)i; G02F 1/1362(2006.01)i; G09F 9/33(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L G02F G09F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, IEEE: 显示面板, 显示基板, 夹角, 锥形角, 锥形, 坡度角, 坡度, 斜坡, 通孔, 过孔, 平坦层, 平坦化层, 钝化层, display panel, taper, hole, trough, planar layer, passivation layer

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 105895581 A (武汉华星光电技术有限公司) 2016年8月24日 (2016 - 08 - 24) 说明书第[0006]-[0007]段, 图1-2	1-7, 12-18
Y	CN 105895581 A (武汉华星光电技术有限公司) 2016年8月24日 (2016 - 08 - 24) 说明书第[0006]-[0007]段, 图1-2	8-11, 19-20
Y	CN 105702623 A (武汉华星光电技术有限公司) 2016年6月22日 (2016 - 06 - 22) 说明书第[0052]-[0080]段, 图3-14	8-11, 19-20
A	CN 112181196 A (武汉华星光电技术有限公司) 2021年1月5日 (2021 - 01 - 05) 全文	1-20
A	CN 110600482 A (武汉华星光电半导体显示技术有限公司) 2019年12月20日 (2019 - 12 - 20) 全文	1-20
A	CN 106024807 A (上海天马有机发光显示技术有限公司 等) 2016年10月12日 (2016 - 10 - 12) 全文	1-20
A	US 2017179420 A1 (APPLE INC.) 2017年6月22日 (2017 - 06 - 22) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2022年10月14日

国际检索报告邮寄日期

2022年10月26日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

王光军

电话号码 86-(10)-53961225

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/075465

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105895581	A	2016年8月24日	CN	105895581	B	2019年1月1日
CN	105702623	A	2016年6月22日	CN	105702623	B	2019年3月12日
CN	112181196	A	2021年1月5日	无			
CN	110600482	A	2019年12月20日	WO	2021027024	A1	2021年2月18日
				US	2021408067	A1	2021年12月30日
				CN	110600482	B	2022年2月22日
				US	11315952	B2	2022年4月26日
CN	106024807	A	2016年10月12日	CN	106024807	B	2019年11月29日
US	2017179420	A1	2017年6月22日	无			