

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-181109

(P2008-181109A)

(43) 公開日 平成20年8月7日(2008.8.7)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/13357 (2006.01)	G02F 1/13357	2H091
G02F 1/133 (2006.01)	G02F 1/133 535	2H093
F21V 8/00 (2006.01)	F21V 8/00 601Z	3K014
F21V 23/04 (2006.01)	F21V 23/04	
F21Y 101/02 (2006.01)	F21Y 101:02	
審査請求 未請求 請求項の数 15 O L (全 49 頁) 最終頁に続く		

(21) 出願番号	特願2007-328123 (P2007-328123)	(71) 出願人	000153878
(22) 出願日	平成19年12月20日 (2007.12.20)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2006-352691 (P2006-352691)		神奈川県厚木市長谷398番地
(32) 優先日	平成18年12月27日 (2006.12.27)	(72) 発明者	山崎 舜平
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	梅崎 敦司
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		Fターム(参考)	2H091 FA02Y FA14Y FA14Z FA32Z FA34Y
			FA35Y FA41Z FA42Z FA45Z GA01
			GA02 GA13

最終頁に続く

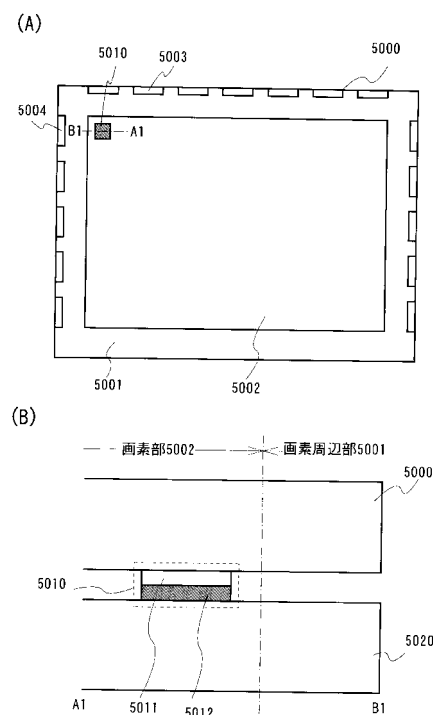
(54) 【発明の名称】 液晶表示装置及びそれを用いた電子機器

(57) 【要約】

【課題】より小型で高精度な光センサによる輝度調整機能を有する液晶表示装置を提供することとする。また、輝度調整機能により、高画質及び低消費電力な液晶表示装置を提供することを目的とする。

【解決手段】液晶表示パネルとバックライト装置との間に、光電変換装置を配置する。光電変換装置（フォトICともいう）は、光を検知するセンサ部、及びセンサ部を駆動する駆動部を有している。表示に影響を与える液晶表示パネルに入射した外部からの光をセンサ部で探知し、その情報をバックライト装置へフィードバックすることで、バックライト装置の光の強度の制御を行うことができる。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、前記光電変換装置は、前記バックライト装置と前記液晶パネルの前記画素部との間に配置されていることを特徴とする液晶表示装置。

【請求項 2】

センサ部及び駆動部を含む光電変換装置と、画素部及び画素周辺部が設けられた液晶パネルと、バックライト装置とを有し、前記センサ部は、前記バックライト装置と前記液晶パネルの前記画素部との間に配置され、
前記駆動部は、前記バックライト装置と前記液晶パネルの前記画素周辺部との間に配置されていることを特徴とする液晶表示装置。

10

【請求項 3】

センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、前記液晶パネルの前記画素部は透光領域及び遮光領域を含み、前記センサ部は、前記バックライト装置と前記液晶パネルの前記画素部の前記透光領域との間に配置されていることを特徴とする液晶表示装置。

【請求項 4】

センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、前記液晶パネルの前記画素部は透光領域及び遮光領域を含み、前記センサ部は、前記バックライト装置と前記液晶パネルの前記画素部の前記透光領域との間に配置され、
前記駆動部は、前記バックライト装置と前記液晶パネルの前記画素部の前記遮光領域との間に配置されていることを特徴とする液晶表示装置。

20

【請求項 5】

請求項 1 乃至 4 のいずれか一項において、前記遮光領域には、配線が配置されていることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至 4 のいずれか一項において、前記遮光領域には、トランジスタが配置されていることを特徴とする液晶表示装置。

30

【請求項 7】

請求項 1 乃至 4 のいずれか一項において、前記遮光領域には、ブラックマトリクスが配置されていることを特徴とする液晶表示装置。

【請求項 8】

請求項 1 乃至 7 のいずれか一項において、前記液晶パネルの前記画素周辺部には、単結晶基板上に形成された回路が配置されていることを特徴とする液晶表示装置。

40

【請求項 9】

請求項 1 乃至 7 のいずれか一項において、前記液晶パネルの前記画素周辺部には、前記液晶パネルの前記画素部と同一基板上に回路が形成されていることを特徴とする液晶表示装置。

【請求項 10】

センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、前記液晶パネルの前記画素部は透光領域及び反射領域を含み、前記センサ部は、前記バックライト装置と前記液晶パネルの前記画素部の前記透光領域との間に配置されていることを特徴とする液晶表示装置。

50

【請求項 1 1】

センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、

前記液晶パネルの前記画素部は透光領域及び反射領域を含み、

前記センサ部は、前記バックライト装置と前記液晶パネルの前記画素部の前記透光領域との間に配置され、

前記駆動部は、前記バックライト装置と前記液晶パネルの前記画素部の前記反射領域との間に配置されていることを特徴とする液晶表示装置。

【請求項 1 2】

請求項 1 0 又は請求項 1 1 において、

前記液晶パネルの前記画素部の前記透光領域には透光性を有する第 1 の画素電極が配置され、

前記液晶パネルの前記画素部の前記反射領域には反射性を有する第 2 の画素電極が配置されていることを特徴とする液晶表示装置。

【請求項 1 3】

請求項 1 乃至 1 2 のいずれか一項において、

前記光電変換装置が光を検知するときに、前記バックライト装置が消灯することを特徴とする液晶表示装置。

【請求項 1 4】

請求項 1 乃至 1 3 のいずれか一項において、

前記光電変換装置が検知した明るさに基づいて、バックライト装置の輝度を変化させる回路を有する液晶表示装置。

【請求項 1 5】

請求項 1 乃至 1 4 のいずれか一項に記載の液晶表示装置を有する電子機器。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置に関し、特に光電変換装置を有する液晶表示装置に関する。また、そのような液晶表示装置を用いた電子機器に関する。

【背景技術】**【0002】**

一般的に電磁波の検知用途に用いられる光電変換装置は数多く知られており、例えば紫外線から赤外線にかけて感度を有するものは総括して光センサと呼ばれている。その中でも波長 400nm ~ 700nm の可視光線領域に感度を持つものは特に可視光センサと呼ばれ、人間の生活環境に応じて照度調整やオン / オフ制御などが必要な機器類に数多く用いられている。

【0003】

例えば、液晶表示装置のバックライト装置の輝度を制御する輝度制御装置として光センサを用いることが行われている（例えば、特許文献 1 参照。）。

【特許文献 1】特開平 10 - 222129 号公報**【発明の開示】****【発明が解決しようとする課題】****【0004】**

しかし、特許文献 1 では、光センサがバックライト装置の背面に配置される構成であるため、液晶表示装置が大型化してしまう。また、バックライト装置の輝度を検知できても、表示画面側の外部の明るさを検知することができなかった。

【0005】

上記問題を鑑み、本発明は、より小型で高精度な光センサによる輝度調整機能を有する液晶表示装置を提供すること目的とする。また、輝度調整機能により、高画質及び低消費電力な液晶表示装置を提供することを目的とする。

10

20

30

40

50

【課題を解決するための手段】

【0006】

本発明は、液晶表示装置において、液晶表示パネルとバックライト装置との間に、光電変換装置を配置することを特徴とする。本発明の光電変換装置（フォトＩＣともいう）は、光を検知するセンサ部、及びセンサ部を駆動する駆動部を有している。表示に影響を与える液晶表示パネルに入射した外部からの光をセンサ部で探知し、その情報をバックライト装置へフィードバックすることで、バックライト装置の光の強度の制御を行うことができる。従って表示部の表示輝度のばらつきを防ぐことができ、高画質な表示を行うことができる。また、外光を効率よく使用することができるため、過剰なバックライト装置の駆動を防ぐことができ、液晶表示装置を高信頼性及び低消費電力とすることが可能となる。

10

【0007】

本発明は液晶表示パネルとバックライト装置との間に光電変換装置を配置し、表示パネルを透過した外光をセンサ部で検知できればよいため、バックライト装置内に光電変換装置を設けることができる。バックライト装置は、光源の他に、導光板、反射板、拡散板などを含む光学シートを有してもよく、光電変換装置は光学シート上に設けてもよい。

【0008】

光電変換装置が光を検知するときに、バックライト装置を消灯することによって、光電変換装置にバックライト装置の光を検知させずに、外光のみを検知させることができる。

【0009】

本発明の液晶表示装置の一形態は、光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、光電変換装置は、バックライト装置と液晶パネルの画素部との間に配置されている。

20

【0010】

本発明の液晶表示装置の一形態は、センサ部及び駆動部を含む光電変換装置と、画素部及び画素周辺部が設けられた液晶パネルと、バックライト装置とを有し、センサ部は、バックライト装置と液晶パネルの画素部との間に配置され、駆動部は、バックライト装置と液晶パネルの画素周辺部との間に配置されている。

【0011】

本発明の液晶表示装置の一形態は、センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、液晶パネルの画素部は透光領域及び遮光領域を含み、センサ部は、バックライト装置と液晶パネルの画素部の透光領域との間に配置されている。

30

【0012】

本発明の液晶表示装置の一形態は、センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、液晶パネルの画素部は透光領域及び遮光領域を含み、センサ部は、バックライト装置と液晶パネルの画素部の透光領域との間に配置され、駆動部は、バックライト装置と液晶パネルの画素部の遮光領域との間に配置されている。

【0013】

本発明の液晶表示装置の一形態は、センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、液晶パネルの画素部は透光領域及び反射領域を含み、センサ部は、バックライト装置と液晶パネルの画素部の透光領域との間に配置されている。

40

【0014】

本発明の液晶表示装置の一形態は、センサ部及び駆動部を含む光電変換装置と、画素部が設けられた液晶パネルと、バックライト装置とを有し、液晶パネルの画素部は透光領域及び反射領域を含み、センサ部は、バックライト装置と液晶パネルの画素部の透光領域との間に配置され、駆動部は、バックライト装置と液晶パネルの画素部の反射領域との間に配置されている。

【0015】

50

上記構成において、遮光領域には配線、トランジスタ、ブラックマトリクスなどを配置することができる。また透過領域には透光性の第1の画素電極を配置し、反射領域には反射性を有する第2の画素電極を配置することができる。

【0016】

なお、本書類（明細書、特許請求の範囲又は図面など）に示すスイッチは、様々な形態のものを用いることができる。例としては、電氣的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特定のものに限定されない。例えば、スイッチとして、トランジスタ（例えば、バイポーラトランジスタ、MOSトランジスタなど）、ダイオード（例えば、PNダイオード、PINダイオード、ショットキーダイオード、MIM（Metal Insulator Metal）ダイオード、MIS（Metal Insulator Semiconductor）ダイオード、ダイオード接続のトランジスタなど）、サイリスタなどを用いることができる。または、これらを組み合わせた論理回路をスイッチとして用いることができる。

10

【0017】

スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性（導電型）は特に限定されない。ただし、オフ電流を抑えたい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を有するトランジスタやマルチゲート構造を有するトランジスタ等がある。または、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源（V_{ss}、GND、0Vなど）の電位に近い状態で動作する場合はNチャネル型トランジスタを用いることが望ましい。反対に、ソース端子の電位が、高電位側電源（V_{dd}など）の電位に近い状態で動作する場合はPチャネル型トランジスタを用いることが望ましい。なぜなら、Nチャネル型トランジスタではソース端子が低電位側電源の電位に近い状態で動作するとき、Pチャネル型トランジスタではソース端子が高電位側電源の電位に近い状態で動作するとき、ゲートソース間電圧の絶対値を大きくできるため、スイッチとして、動作が容易であるからである。また、ソースフォロウ動作をしてしまうことが少ないため、出力電圧の大きさが小さくなってしまうことが少ないからである。

20

【0018】

なお、Nチャネル型トランジスタとPチャネル型トランジスタの両方を用いて、CMOS型のスイッチをスイッチとして用いてもよい。CMOS型のスイッチにすると、Pチャネル型トランジスタまたはNチャネル型トランジスタのどちらか一方のトランジスタが導通すれば電流が流れるため、スイッチとして機能しやすくなる。例えば、スイッチへの入力信号の電圧が高い場合でも、低い場合でも、適切に電圧を出力させることができる。さらに、スイッチをオン・オフさせるための信号の電圧振幅値を小さくすることができるので、消費電力を小さくすることもできる。

30

【0019】

なお、スイッチとしてトランジスタを用いる場合、スイッチは、入力端子（ソース端子またはドレイン端子の一方）と、出力端子（ソース端子またはドレイン端子の他方）と、導通を制御する端子（ゲート端子）とを有している。一方、スイッチとしてダイオードを用いる場合、スイッチは、導通を制御する端子を有していない場合がある。そのため、トランジスタよりもダイオードをスイッチとして用いた方が、端子を制御するための配線を少なくすることができる。

40

【0020】

なお、本書類（明細書、特許請求の範囲又は図面など）において、AとBとが接続されている、と明示的に記載する場合は、AとBとが電氣的に接続されている場合と、AとBとが機能的に接続されている場合と、AとBとが直接接続されている場合とを含むものとする。ここで、A、Bは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。したがって、本書類（明細書、特許請求の範囲又は図面など）が開示する構成において、所定の接続関係、例えば、図または文章に示された接続関係

50

に限定されず、図または文章に示された接続関係以外のものも含むものとする。

【0021】

例えば、AとBとが電氣的に接続されている場合として、AとBとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオードなど）が、AとBとの間に1個以上配置されていてもよい。あるいは、AとBとが機能的に接続されている場合として、AとBとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（DA変換回路、AD変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフタ回路など）、電圧源、電流源、切り替え回路、増幅回路（信号振幅または電流量などを大きくできる回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、AとBとの間に1個以上配置されていてもよい。あるいは、AとBとが直接接続されている場合として、AとBとの間に他の素子や他の回路を挟まずに、AとBとが直接接続されていてもよい。

10

【0022】

なお、AとBとが直接接続されている、と明示的に記載する場合は、AとBとが直接接続されている場合（つまり、AとBとの間に他の素子や他の回路を間に介さずに接続されている場合）と、AとBとが電氣的に接続されている場合（つまり、AとBとの間に別の素子や別の回路を挟んで接続されている場合）とを含むものとする。

20

【0023】

なお、AとBとが電氣的に接続されている、と明示的に記載する場合は、AとBとが電氣的に接続されている場合（つまり、AとBとの間に別の素子や別の回路を挟んで接続されている場合）と、AとBとが機能的に接続されている場合（つまり、AとBとの間に別の回路を挟んで機能的に接続されている場合）と、AとBとが直接接続されている場合（つまり、AとBとの間に別の素子や別の回路を挟まずに接続されている場合）とを含むものとする。つまり、電氣的に接続されている、と明示的に記載する場合は、単に、接続されている、とのみ明示的に記載されている場合と同じであるとする。

【0024】

なお、表示素子、表示素子を有する装置である表示装置、発光素子、発光素子を有する装置である発光装置は、様々な形態を用いたり、様々な素子を有することができる。例えば、表示素子、表示装置、発光素子または発光装置としては、EL素子（有機物及び無機物を含むEL素子、有機EL素子、無機EL素子）、電子放出素子、液晶素子、電子インク、電気泳動素子、グレーティングライトバルブ（GLV）、プラズマディスプレイ（PDP）、デジタルマイクロミラーデバイス（DMD）、圧電セラミックディスプレイ、カーボンナノチューブ、など、電気磁氣的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を用いることができる。なお、EL素子を用いた表示装置としてはELディスプレイ、電子放出素子を用いた表示装置としてはフィールドエミッションディスプレイ（FED）やSED方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）など、液晶素子を用いた表示装置としては液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）、電子インクや電気泳動素子を用いた表示装置としては電子ペーパーがある。

30

40

【0025】

なお、本書類（明細書、特許請求の範囲又は図面など）に記載されたトランジスタとして、様々な形態のトランジスタを用いることができる。よって、用いるトランジスタの種類に限定はない。例えば、非晶質シリコン、多結晶シリコン、微結晶（マイクロクリスタル、セミアモルファスとも言う）シリコンなどに代表される非単結晶半導体膜を有する薄膜トランジスタ（TFET）などを用いることができる。このようなTFETを用いる場合、様々なメリットがある。例えば、単結晶シリコンの場合よりも低い温度で製造できるため、製造コストの削減、又は製造装置の大型化を図ることができる。製造装置を大きくできる

50

ため、大型基板上に製造できる。そのため、同時に多くの個数の表示装置を製造できるため、低コストで製造できる。さらに、製造温度が低いため、耐熱性の弱い基板を用いることができる。そのため、透光性基板上にトランジスタを製造できる。そして、透光性基板上のトランジスタを用いて表示素子での光の透過を制御することができる。あるいは、トランジスタの膜厚が薄いため、トランジスタを構成する膜の一部は、光を透過させることができる。そのため、開口率を向上させることができる。

【0026】

なお、多結晶シリコンを製造するときに、触媒（ニッケルなど）を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。その結果、ゲートドライバ回路（走査線駆動回路）やソースドライバ回路（信号線駆動回路）、信号処理回路（信号生成回路、ガンマ補正回路、DA変換回路など）を基板上に一体形成することができる。

10

【0027】

なお、微結晶シリコンを製造するときに、触媒（ニッケルなど）を用いることにより、結晶性をさらに向上させ、電気特性のよいトランジスタを製造することが可能となる。このとき、レーザーを用いず、熱処理を加えるだけで、結晶性を向上させることができる。その結果、ゲートドライバ回路（走査線駆動回路）やソースドライバ回路の一部（アナログスイッチなど）を基板上に一体形成することができる。さらに、結晶化のためにレーザーを用いない場合は、シリコンの結晶性のムラを抑えることができる。そのため、高画質な画像を表示することができる。

20

【0028】

ただし、触媒（ニッケルなど）を用いずに、多結晶シリコンや微結晶シリコンを製造することは可能である。

【0029】

または、半導体基板やSOI基板などを用いてトランジスタを形成することができる。これらにより、特性やサイズや形状などのバラツキが少なく、電流供給能力が高く、サイズの小さいトランジスタを製造することができる。これらのトランジスタを用いると、回路の低消費電力化、又は回路の高集積化を図ることができる。

【0030】

または、ZnO、a-InGaZnO、SiGe、GaAs、IZO、ITO、SnOなどの化合物半導体または酸化物半導体を有するトランジスタや、さらに、これらの化合物半導体または酸化物半導体を薄膜化した薄膜トランジスタなどを用いることができる。これらにより、製造温度を低くでき、例えば、室温でトランジスタを製造することが可能となる。その結果、耐熱性の低い基板、例えばプラスチック基板やフィルム基板に直接トランジスタを形成することができる。なお、これらの化合物半導体または酸化物半導体を、トランジスタのチャネル部分に用いるだけでなく、それ以外の用途で用いることもできる。例えば、これらの化合物半導体または酸化物半導体を抵抗素子、画素電極、透光性電極として用いることができる。さらに、それらをトランジスタと同時に成膜又は形成できるため、コストを低減できる。

30

【0031】

または、インクジェットや印刷法を用いて形成したトランジスタなどを用いることができる。これらにより、室温で製造、低真空度で製造、又は大型基板上に製造することができる。また、マスク（レチクル）を用いなくても製造することが可能となるため、トランジスタのレイアウトを容易に変更することができる。さらに、レジストを用いる必要がないので、材料費が安くなり、工程数を削減できる。さらに、必要な部分にのみ膜を付けるため、全面に成膜した後でエッチングする、という製法よりも、材料が無駄にならず、低コストにできる。

40

【0032】

または、有機半導体やカーボンナノチューブを有するトランジスタ等を用いることができる。これらにより、曲げることが可能な基板上にトランジスタを形成することができる。

50

そのため、衝撃に強くできる。

【0033】

さらに、様々な構造のトランジスタを用いることができる。例えば、MOS型トランジスタ、接合型トランジスタ、バイポーラトランジスタなどを本書類（明細書、特許請求の範囲又は図面など）に記載されたトランジスタとして用いることができる。MOS型トランジスタを用いることにより、トランジスタのサイズを小さくすることができる。よって、多くのトランジスタを搭載することができる。バイポーラトランジスタを用いることにより、大きな電流を流すことができる。よって、高速に回路を動作させることができる。

【0034】

なお、MOS型トランジスタ、バイポーラトランジスタなどを1つの基板に混在させて形成してもよい。これにより、低消費電力、小型化、高速動作などを実現することができる。

【0035】

その他、様々なトランジスタを用いることができる。

【0036】

なお、トランジスタが形成されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。トランジスタが形成される基板としては、例えば、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、ゴム基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることができる。あるいは、人などの動物の皮膚（皮表、真皮）又は皮下組織を基板として用いてもよい。または、ある基板でトランジスタを形成し、その後、別の基板にトランジスタを転置し、別の基板上にトランジスタを配置してもよい。トランジスタが転置される基板としては、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、ゴム基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることができる。あるいは、人などの動物の皮膚（皮表、真皮）又は皮下組織を基板として用いてもよい。または、ある基板でトランジスタを形成し、その基板を研磨して薄くしてもよい。研磨される基板としては、単結晶基板、SOI基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）若しくは再生繊維（アセテート、キュブラ、レーヨン、再生ポリエステル）などを含む）、皮革基板、ゴム基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板などを用いることができる。あるいは、人などの動物の皮膚（皮表、真皮）又は皮下組織を基板として用いてもよい。これらの基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい装置の製造、耐熱性の付与、軽量化、又は薄型化を図ることができる。

【0037】

なお、トランジスタの構成は、様々な形態をとることができる。特定の構成に限定されない。例えば、ゲート電極が2個以上のマルチゲート構造を用いてもよい。マルチゲート構造にすると、チャネル領域が直列に接続されるため、複数のトランジスタが直列に接続された構成となる。マルチゲート構造により、オフ電流の低減、トランジスタの耐圧向上による信頼性の向上を図ることができる。あるいは、マルチゲート構造により、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、電圧・電流特性の傾きがフラットな特性にすることができる。電圧・電流特性の傾きがフラットである特性を利用すると、理想的な電流源回路や、非常に高い抵抗値をもつ能動負荷を実現することができる。その結果、特性のよい差動回路やカレントミラー

10

20

30

40

50

回路を実現することができる。また、チャンネルの上下にゲート電極が配置されている構造でもよい。チャンネルの上下にゲート電極が配置されている構造にすることにより、チャンネル領域が増えるため、電流値の増加を図ることができる。又はチャンネルの上下にゲート電極が配置されている構造にすることにより、空乏層ができやすくなるため、S値の低減を図ることができる。チャンネルの上下にゲート電極が配置されると、複数のトランジスタが並列に接続されたような構成となる。

【0038】

あるいは、チャンネル領域の上にゲート電極が配置されている構造でもよいし、チャンネル領域の下にゲート電極が配置されている構造でもよい。あるいは、正スタガ構造または逆スタガ構造でもよいし、チャンネル領域が複数の領域に分かれていてもよいし、チャンネル領域が並列に接続されていてもよいし、チャンネル領域が直列に接続されていてもよい。また、チャンネル領域（もしくはその一部）にソース電極やドレイン電極が重なっていてもよい。チャンネル領域（もしくはその一部）にソース電極やドレイン電極が重なる構造にすることにより、チャンネル領域の一部に電荷がたまって、動作が不安定になることを防ぐことができる。また、LDD領域を設けても良い。LDD領域を設けることにより、オフ電流の低減、又はトランジスタの耐圧向上による信頼性の向上を図ることができる。あるいは、LDD領域を設けることにより、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、電圧・電流特性の傾きがフラットな特性にすることができる。

【0039】

なお、本書類（明細書、特許請求の範囲又は図面など）におけるトランジスタは、様々なタイプを用いることができ、様々な基板上に形成させることができる。したがって、所定の機能を実現させるために必要な回路の全てが、同一の基板上に形成されていてもよい。例えば、所定の機能を実現させるために必要な回路の全てが、ガラス基板、プラスチック基板、単結晶基板、またはSOI基板上に形成されていてもよく、さまざまな基板上に形成されていてもよい。所定の機能を実現させるために必要な回路の全てが同じ基板上に形成されていることにより、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。あるいは、所定の機能を実現させるために必要な回路の一部が、ある基板上に形成されており、所定の機能を実現させるために必要な回路の別の一部が、別の基板上に形成されていてもよい。つまり、所定の機能を実現させるために必要な回路の全てが同じ基板上に形成されていなくてもよい。例えば、所定の機能を実現させるために必要な回路の一部は、ガラス基板上にトランジスタを用いて形成され、所定の機能を実現させるために必要な回路の別の一部は、単結晶基板上に形成され、単結晶基板上のトランジスタで構成されたICチップをCOG (Chip On Glass) でガラス基板に接続して、ガラス基板上にそのICチップを配置してもよい。あるいは、そのICチップをTAB (Tape Automated Bonding) やプリント基板を用いてガラス基板と接続してもよい。このように、回路の一部が同じ基板上に形成されていることにより、部品点数の削減によるコストの低減、又は回路部品との接続点数の低減による信頼性の向上を図ることができる。また、駆動電圧が高い部分や駆動周波数が高い部分の回路は、消費電力が大きくなってしまうので、そのような部分の回路は同じ基板上に形成せず、そのかわりに、例えば、単結晶基板上にその部分の回路を形成して、その回路で構成されたICチップを用いるようにすれば、消費電力の増加を防ぐことができる。

【0040】

なお、本書類（明細書、特許請求の範囲又は図面など）においては、一画素とは画像の最小単位を示すものとする。よって、R（赤）G（緑）B（青）の色要素からなるフルカラー表示装置の場合には、一画素とはRの色要素のドットとGの色要素のドットとBの色要素のドットとから構成されるものとする。なお、色要素は、三色に限定されず、三色以上を用いても良いし、RGB以外の色を用いても良い。例えば、白色を加えて、RGBW（Wは白）としてもよい。また、RGBに、例えば、イエロー、シアン、マゼンタ、エメラ

10

20

30

40

50

ルドグリーン、朱色などを一色以上追加してもよい。または、例えば、RGBの中の少なくとも一色に類似した色を、RGBに追加してもよい。例えば、R、G、B1、B2としてもよい。B1とB2とは、どちらも青色であるが、少し周波数が異なっている。同様に、R1、R2、G、Bとしてもよい。このような色要素を用いることにより、より実物に近い表示を行うことができる。あるいは、このような色要素を用いることにより、消費電力を低減することができる。なお、一画素に、同じ色の色要素のドットが複数個あってもよい。そのとき、その複数の色要素は、各々、表示に寄与する領域の大きさが異なっているてもよい。また、複数個ある、同じ色の色要素のドットを各々制御することによって、階調を表現してもよい。これを、面積階調方式と呼ぶ。あるいは、複数個ある、同じ色の色要素のドットを用いて、各々のドットに供給する信号を僅かに異ならせるようにして、視野角を広げるようにしてもよい。つまり、複数個ある、同じ色の色要素が各々有する画素電極の電位が、各々異なっているてもよい。その結果、液晶分子に加わる電圧が各画素電極によって各々異なる。よって、視野角を広くすることができる。

10

20

30

40

50

【0041】

なお、本書類（明細書、特許請求の範囲又は図面など）において、画素は、マトリクス状に配置（配列）されている場合がある。ここで、画素がマトリクスに配置（配列）されているとは、縦方向もしくは横方向において、画素が直線上に並んで配置されている場合や、ギザギザな線上に配置されている場合を含む。よって、例えば三色の色要素（例えばRGB）でフルカラー表示を行う場合に、ストライプ配置されている場合や、三色の色要素のドットがデルタ配置されている場合も含む。さらに、ベイヤー配置されている場合も含む。なお、色要素は、三色に限定されず、それ以上でもよく、例えば、RGBW（Wは白）や、RGBに、イエロー、シアン、マゼンタなどを一色以上追加したものなどがある。また、色要素のドット毎にその表示領域の大きさが異なっているてもよい。これにより、低消費電力化、又は表示素子の長寿命化を図ることができる。

【0042】

なお、本書類（明細書、特許請求の範囲又は図面など）において、画素に能動素子を有するアクティブマトリクス方式、または、画素に能動素子を有しないパッシブマトリクス方式を用いることができる。

【0043】

アクティブマトリクス方式では、能動素子（アクティブ素子、非線形素子）として、トランジスタだけでなく、さまざまな能動素子（アクティブ素子、非線形素子）を用いることができる。例えば、MIM（Metal Insulator Metal）やTFD（Thin Film Diode）などを用いることも可能である。これらの素子は、製造工程が少ないため、製造コストの低減、又は歩留まりの向上を図ることができる。さらに、素子のサイズが小さいため、開口率を向上させることができ、低消費電力化や高輝度化をはかることができる。

【0044】

なお、アクティブマトリクス方式以外のものとして、能動素子（アクティブ素子、非線形素子）を用いないパッシブマトリクス型を用いることも可能である。能動素子（アクティブ素子、非線形素子）を用いないため、製造工程が少なく、製造コストの低減、又は歩留まりの向上を図ることができる。また、能動素子（アクティブ素子、非線形素子）を用いないため、開口率を向上させることができ、低消費電力化や高輝度化をはかることができる。

【0045】

なお、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本書類（明細書、特許請求の範囲又は図面など）においては、ソース及びドレインとして機能する領域を、ソー

スもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。あるいは、それぞれを第1の電極、第2の電極と表記する場合がある。あるいは、ソース領域、ドレイン領域と表記する場合がある。

【0046】

なお、トランジスタは、ベースとエミッタとコレクタとを含む少なくとも三つの端子を有する素子であってもよい。この場合も同様に、エミッタとコレクタとを、第1端子、第2端子と表記する場合がある。

【0047】

なお、ゲートとは、ゲート電極とゲート配線（ゲート線、ゲート信号線、走査線、走査信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ゲート電極とは、チャンネル領域を形成する半導体と、ゲート絶縁膜を介してオーバーラップしている部分の導電膜のことを言う。なお、ゲート電極の一部は、LDD（Lightly Doped Drain）領域またはソース領域、もしくはドレイン領域と、ゲート絶縁膜を介してオーバーラップしている場合もある。ゲート配線とは、各トランジスタのゲート電極の間を接続するための配線、各画素の有するゲート電極の間を接続するための配線、又はゲート電極と別の配線とを接続するための配線のことを言う。

10

【0048】

ただし、ゲート電極としても機能し、ゲート配線としても機能するような部分（領域、導電膜、配線など）も存在する。そのような部分（領域、導電膜、配線など）は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。つまり、ゲート電極とゲート配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているゲート配線の一部とチャンネル領域がオーバーラップしている場合、その部分（領域、導電膜、配線など）はゲート配線として機能しているが、ゲート電極としても機能していることになる。よって、そのような部分（領域、導電膜、配線など）は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

20

【0049】

なお、ゲート電極と同じ材料で形成され、ゲート電極と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）も、ゲート電極と呼んでも良い。同様に、ゲート配線と同じ材料で形成され、ゲート配線と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）も、ゲート配線と呼んでも良い。このような部分（領域、導電膜、配線など）は、厳密な意味では、チャンネル領域とオーバーラップしていない場合、又は別のゲート電極と接続させる機能を有していない場合がある。しかし、製造における位置精度などの関係で、ゲート電極またはゲート配線と同じ材料で形成され、ゲート電極またはゲート配線と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）がある。よって、そのような部分（領域、導電膜、配線など）もゲート電極またはゲート配線と呼んでも良い。

30

【0050】

なお、例えば、マルチゲートのトランジスタにおいて、1つのゲート電極と、別のゲート電極とは、ゲート電極と同じ材料で形成された導電膜で接続される場合が多い。そのような部分（領域、導電膜、配線など）は、ゲート電極とゲート電極とを接続させるための部分（領域、導電膜、配線など）であるため、ゲート配線と呼んでも良いが、マルチゲートのトランジスタを1つのトランジスタと見なすこともできるため、ゲート電極と呼んでも良い。つまり、ゲート電極またはゲート配線と同じ材料で形成され、ゲート電極またはゲート配線と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）は、ゲート電極やゲート配線と呼んでも良い。さらに、例えば、ゲート電極とゲート配線とを接続させている部分の導電膜であって、ゲート電極またはゲート配線とは異なる材料で形成された導電膜も、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

40

【0051】

なお、ゲート端子とは、ゲート電極の部分（領域、導電膜、配線など）または、ゲート電極と電氣的に接続されている部分（領域、導電膜、配線など）について、その一部分のこ

50

とを言う。

【0052】

なお、ある配線を、ゲート配線、ゲート線、ゲート信号線、走査線、走査信号線などと呼ぶ場合、配線にトランジスタのゲートが接続されていない場合もある。この場合、ゲート配線、ゲート線、ゲート信号線、走査線、走査信号線は、トランジスタのゲートと同じ層で形成された配線、トランジスタのゲートと同じ材料で形成された配線またはトランジスタのゲートと同時に成膜された配線を意味している場合がある。例としては、保持容量用配線、電源線、基準電位供給配線などがある。

【0053】

なお、ソースとは、ソース領域とソース電極とソース配線（ソース線、ソース信号線、データ線、データ信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ソース領域とは、P型不純物（ボロンやガリウムなど）やN型不純物（リンやヒ素など）が多く含まれる半導体領域のことを言う。従って、少しだけP型不純物やN型不純物が含まれる領域、いわゆる、LDD（Lightly Doped Drain）領域は、ソース領域には含まれない。ソース電極とは、ソース領域とは別の材料で形成され、ソース領域と電氣的に接続されて配置されている部分の導電層のことを言う。ただし、ソース電極は、ソース領域も含んでソース電極と呼ぶこともある。ソース配線とは、各トランジスタのソース電極の間を接続するための配線、各画素の有するソース電極の間を接続するための配線、又はソース電極と別の配線とを接続するための配線のことを言う。

【0054】

しかしながら、ソース電極としても機能し、ソース配線としても機能するような部分（領域、導電膜、配線など）も存在する。そのような部分（領域、導電膜、配線など）は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。つまり、ソース電極とソース配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているソース配線の一部とソース領域とがオーバーラップしている場合、その部分（領域、導電膜、配線など）はソース配線として機能しているが、ソース電極としても機能していることになる。よって、そのような部分（領域、導電膜、配線など）は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

【0055】

なお、ソース電極と同じ材料で形成され、ソース電極と同じ島（アイランド）を形成してつながっている部分（領域、導電膜、配線など）や、ソース電極とソース電極とを接続する部分（領域、導電膜、配線など）も、ソース電極と呼んでも良い。さらに、ソース領域とオーバーラップしている部分も、ソース電極と呼んでも良い。同様に、ソース配線と同じ材料で形成され、ソース配線と同じ島（アイランド）を形成してつながっている領域も、ソース配線と呼んでも良い。このような部分（領域、導電膜、配線など）は、厳密な意味では、別のソース電極と接続させる機能を有していない場合がある。しかし、製造における位置精度などの関係で、ソース電極またはソース配線と同じ材料で形成され、ソース電極またはソース配線とつながっている部分（領域、導電膜、配線など）がある。よって、そのような部分（領域、導電膜、配線など）もソース電極またはソース配線と呼んでも良い。

【0056】

なお、例えば、ソース電極とソース配線とを接続させている部分の導電膜であって、ソース電極またはソース配線とは異なる材料で形成された導電膜も、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

【0057】

なお、ソース端子とは、ソース領域や、ソース電極や、ソース電極と電氣的に接続されている部分（領域、導電膜、配線など）について、その一部分のことを言う。

【0058】

なお、ある配線を、ソース配線、ソース線、ソース信号線、データ線、データ信号線などと呼ぶ場合、配線にトランジスタのソース（ドレイン）が接続されていない場合もある。

この場合、ソース配線、ソース線、ソース信号線、データ線、データ信号線は、トランジスタのソース（ドレイン）と同じ層で形成された配線、トランジスタのソース（ドレイン）と同じ材料で形成された配線またはトランジスタのソース（ドレイン）と同時に成膜された配線を意味している場合がある。例としては、保持容量用配線、電源線、基準電位供給配線などがある。

【 0 0 5 9 】

なお、ドレインについては、ソースと同様である。

【 0 0 6 0 】

なお、半導体装置とは半導体素子（トランジスタ、ダイオード、サイリスタなど）を含む回路を有する装置のことをいう。さらに、半導体特性を利用することで機能しうる装置全般を半導体装置と呼んでもよい。または、半導体材料を有する装置のことを半導体装置と言う。

10

【 0 0 6 1 】

なお、表示素子とは、光学変調素子、液晶素子、発光素子、E L 素子（有機E L 素子、無機E L 素子又は有機物及び無機物を含むE L 素子）、電子放出素子、電気泳動素子、放電素子、光反射素子、光回折素子、デジタルマイクロミラーデバイス（D M D）、などのことを言う。ただし、これに限定されない。

【 0 0 6 2 】

なお、表示装置とは、表示素子を有する装置のことを言う。なお、表示装置は、表示素子を含む複数の画素を含んでも良い。なお、表示装置は、複数の画素を駆動させる周辺駆動回路を含んでも良い。なお、複数の画素を駆動させる周辺駆動回路は、複数の画素と同一基板上に形成されてもよい。なお、表示装置は、ワイヤボンディングやバンプなどによって基板上に配置された周辺駆動回路、いわゆる、チップオンガラス（C O G）で接続されたI Cチップ、または、T A Bなどで接続されたI Cチップを含んでも良い。なお、表示装置は、I Cチップ、抵抗素子、容量素子、インダクタ、トランジスタなどが取り付けられたフレキシブルプリントサーキット（F P C）を含んでもよい。なお、表示装置は、フレキシブルプリントサーキット（F P C）などを介して接続され、I Cチップ、抵抗素子、容量素子、インダクタ、トランジスタなどが取り付けられたプリント配線基盤（P W B）を含んでも良い。なお、表示装置は、偏光板または位相差板などの光学シートを含んでも良い。なお、表示装置は、照明装置、筐体、音声入出力装置、光センサなどを含んでも良い。ここで、バックライト装置のような照明装置は、導光板、プリズムシート、拡散シート、反射シート、光源（L E D、冷陰極管など）、冷却装置（水冷式、空冷式）などを含んでも良い。

20

30

【 0 0 6 3 】

なお、照明装置は、導光板、プリズムシート、拡散シート、反射シート、光源（L E D、冷陰極管、熱陰極管など）、冷却装置などを有している装置のことをいう。

【 0 0 6 4 】

なお、発光装置とは、発光素子などを有している装置のことをいう。表示素子として発光素子を有している場合は、発光装置は、表示装置の具体例の一つである。

【 0 0 6 5 】

なお、反射装置とは、光反射素子、光回折素子、光反射電極などを有している装置のことをいう。

40

【 0 0 6 6 】

なお、液晶表示装置とは、液晶素子を有している表示装置をいう。液晶表示装置には、直視型、投写型、透過型、反射型、半透過型などがある。

【 0 0 6 7 】

なお、駆動装置とは、半導体素子、電気回路、電子回路を有する装置のことを言う。例えば、ソース信号線から画素内への信号の入力を制御するトランジスタ（選択用トランジスタ、スイッチング用トランジスタなどと呼ぶことがある）、画素電極に電圧または電流を供給するトランジスタ、発光素子に電圧または電流を供給するトランジスタなどは、駆動

50

装置の一例である。さらに、ゲート信号線に信号を供給する回路（ゲートドライバ、ゲート線駆動回路などと呼ぶことがある）、ソース信号線に信号を供給する回路（ソースドライバ、ソース線駆動回路などと呼ぶことがある）などは、駆動装置の一例である。

【0068】

なお、表示装置、半導体装置、照明装置、冷却装置、発光装置、反射装置、駆動装置などは、互いに重複して有している場合がある。例えば、表示装置が、半導体装置および発光装置を有している場合がある。あるいは、半導体装置が、表示装置および駆動装置を有している場合がある。

【0069】

なお、本書類（明細書、特許請求の範囲又は図面など）において、Aの上にBが形成されている、あるいは、A上にBが形成されている、と明示的に記載する場合は、Aの上にBが直接接して形成されていることに限定されない。直接接してはいない場合、つまり、AとBと間に別の対象物が介在する場合も含むものとする。ここで、A、Bは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

10

【0070】

従って例えば、層Aの上に（もしくは層A上に）、層Bが形成されている、と明示的に記載されている場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、別の層（例えば層Cや層Dなど）は、単層でもよいし、複層でもよい。

20

【0071】

さらに、Aの上方にBが形成されている、と明示的に記載されている場合についても同様であり、Aの上にBが直接接していることに限定されず、AとBとの間に別の対象物が介在する場合も含むものとする。従って例えば、層Aの上方に、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、別の層（例えば層Cや層Dなど）は、単層でもよいし、複層でもよい。

【0072】

なお、Aの上にBが直接接して形成されている、と明示的に記載する場合は、Aの上に直接接してBが形成されている場合を含み、AとBと間に別の対象物が介在する場合は含まないものとする。

30

【0073】

なお、Aの下にBが、あるいは、Aの下方にBが、の場合についても、同様である。

【0074】

なお、本書類（明細書、特許請求の範囲又は図面など）において、明示的に単数として記載されているものについては、単数であることが望ましい。ただし、これに限定されず、複数であることも可能である。同様に、明示的に複数として記載されているものについては、複数であることが望ましい。ただし、これに限定されず、単数であることも可能である。

40

【発明の効果】

【0075】

光電変換装置を液晶表示パネルとバックライト装置との間に設けることによって、液晶表示装置を大型化することなく、表示に影響を与える外部から液晶表示パネルに入射する光のみを光センサで効率よく検知することができる。よって、最適な表示輝度に表示装置の表示部を調整することができる。

【0076】

従って、本発明により、より小型で高精度な、光センサによる輝度調整機能を有する液晶表示装置を提供することができる。本発明の液晶表示装置は、輝度調整機能により、高画質化及び低消費電力化を達成することができる。

50

【発明を実施するための最良の形態】**【0077】**

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同様のものを指す符号は異なる図面間で共通の符号を用いて示し、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

【0078】**(実施の形態1)**

10

本実施の形態では、光電変換装置を備えた液晶表示装置の構成例とシステムブロックとを説明する。なお、本発明の液晶表示装置は光源としてバックライト装置を有するため、液晶表示パネルの画素部は透光領域を有する。

【0079】

光電変換装置を液晶パネルの背面のうち画素部に配置した場合の構成について、図1(A)及び図1(B)を参照して説明する。

【0080】

図1(A)は、光電変換装置を液晶パネルの背面のうち画素部に配置した場合の上面図である。液晶パネル5000は、画素部5002と画素周辺部5001とに分かれている。画素部5002には複数の画素がマトリクス状に配置されている。画素周辺部5001には、信号線入力端子5003及び走査線入力端子5004が形成されている。そして、信号線が信号線入力端子5003から列方向に延在して形成され、走査線が走査線入力端子5004から延在して形成されている。こうすることで、信号線に入力されている信号と走査線に入力されている信号とによって、個々の画素を独立して制御することができる。つまり、画素部5002に画像を表示することが可能となる。

20

【0081】

なお、画素周辺部5001には、信号線駆動回路、走査線駆動回路、又は様々な論理回路が形成されていてもよい。画素周辺部5001には、ICチップが配置されていてもよい。

【0082】

30

光電変換装置5010は、液晶パネル5000の背面のうち画素部5002に配置されている。外部からの光(外光とも言う)は、液晶表示パネル視認側の表示画面において、一部は入射光となって液晶表示パネル内に透過し、他は反射光となって視認側に反射する。表示に有効に利用することのできる光は、液晶表示パネル内に入射した光である。もし、液晶表示パネル視認側の表示画面に光電変換装置を設ける構成であると、表示画面表面で反射してしまう光も検知してしまうことになり、正確な光の検知が困難になってしまう。本実施の形態のように液晶パネル5000とバックライト装置5020との間に、光を検知するセンサ部を有する光電変換装置5010を設ける構成であると、液晶パネル5000内を透過した光のみを正確に検知することができる。

【0083】

40

光電変換装置は、液晶パネルを透過した外光を検知するために、光電変換装置により光を検知する際は、液晶パネルは光を透過できる状態(白表示状態)としておく。

【0084】

また、光電変換装置5010が液晶表示パネルを透過した外光を検知する時に、その領域に対応するバックライト装置を消灯すれば、光電変換装置5010はバックライト装置の光を検知せずに外光の光だけを検知することができる。画素部5002で表示される画像に、光電変換装置5010が影響を与えることを防止することができる。

【0085】

図1(B)は、図1(A)に示した線A1-B1の断面図を示す。なお、図1(A)と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置5

50

010は液晶パネル5000の背面のうち画素部5002に配置されている。したがって、図1(B)に示すように、光電変換装置5010は、液晶パネル5000とバックライト装置5020とに挟まれるように配置されている。なお、光電変換装置5010は、センサ部5011とセンサ部5011を駆動するための駆動部5012とを有する。そして、センサ部5011は液晶パネル5000側を向いて配置されている。駆動部5012はセンサ部5011と液晶パネル5000との間以外であれば、図1(B)のようにセンサ部5011の下に配置されていてもよいし、センサ部5011の横に配置されていてもよいし、センサ部5011を包み込むように配置されていてもよい。駆動部5012をバックライト装置側に設けることにより、バックライト装置からの液晶パネル5000と反対側から入射する光を駆動部5012によって遮断することができ、光電変換装置5010は液晶パネル5000側から入射する光をさらに正確に検知することができる。また、駆動部5012で、バックライト装置からの光よりセンサ部5011を遮光することができる場合は、センサ部で光を検知する際にバックライト装置を必ずしも消灯しなくてもよい。

10

【0086】

なお、光電変換装置5010を配置する箇所は、図1(A)に限定されず、画素部5002に相当する液晶パネル5000の背面であれば様々な箇所に配置することができる。

【0087】

まず、光電変換装置を備えた液晶表示装置のシステムブロックの一例について、図5を参照して説明する。

20

【0088】

画素部1005には、信号線1011が信号線駆動回路1003から延伸して配置されている。走査線1010が走査線駆動回路1004から延伸して配置されている。そして、信号線1011と走査線1010との交差領域に、複数の画素がマトリクス状に配置されている。なお、複数の画素それぞれはスイッチング素子を有している。したがって、複数の画素それぞれに液晶分子の傾きを制御するための電圧を独立して入力することができる。このように各交差領域にスイッチング素子が設けられた構造をアクティブマトリクス型と呼ぶ。ただし、このようなアクティブマトリクス型に限定されず、パッシブマトリクス型の構成でもよい。パッシブマトリクス型は、各画素にスイッチング素子がないため、工程が簡便である。

30

【0089】

光電変換装置1009は、光を検知する機能を有している。そして、検知した光に応じた信号を制御回路1002に出力する機能を有する。なお、検知した光に応じた信号を映像信号1001にフィードバックしてもよい。

【0090】

駆動回路部1008は、制御回路1002、信号線駆動回路1003及び走査線駆動回路1004を有している。制御回路1002には光電変換装置1009が出力する信号、及び映像信号1001が入力されている。制御回路1002は、光電変換装置1009が出力する信号、及び映像信号1001に応じて、信号線駆動回路1003及び走査線駆動回路1004をそれぞれ制御する。そのため、制御回路1002は、信号線駆動回路1003及び走査線駆動回路1004にそれぞれ制御信号を出力する。そして、この制御信号に応じて、信号線駆動回路1003は信号線1011にビデオ信号を出力し、走査線駆動回路1004は走査線1010に走査信号を出力する。そして、画素が有するスイッチング素子が走査信号に応じて選択され、選択された画素にビデオ信号が入力される。

40

【0091】

なお、制御回路1002は、光電変換装置1009が出力する信号、及び映像信号1001に応じて電源1007も制御している。電源1007は、バックライト装置1006へ電力を供給する手段を有している。制御回路1002は、光電変換装置1009が出力する信号に応じて、電源1007がバックライト装置1006へ供給する電力を調整する。例えば、光電変換装置1009が検知した光量が大きければ、それに応じて電源1007

50

がバックライト装置 1006 へ供給する電力を大きくする。こうすることで、液晶表示装置の輝度が高くなるため、液晶表示装置の表示部が見づらくなることを防止することができる。一方、光電変換装置 1009 が検知した光量が小さければ、それに応じて電源 1007 がバックライト装置 1006 へ供給する電力を小さくする。こうすることで、必要以上に液晶表示装置の輝度を高くしなくてもよい。液晶表示装置の消費電力を低減することができる。なお、バックライト装置 1006 としては、エッジライト式のバックライト装置、直下式のバックライト装置、又はフロントライトを用いてもよい。フロントライトとは、画素部の前面側に取り付け、全体を照らす発光体及び導光体で構成された板状のライトユニットである。このようなバックライト装置により、低消費電力で、均等に画素部を照らすことができる。

10

【0092】

光電変換装置 1009 の構成の一例を図 2 (A) を参照して説明する。光電変換装置 1009 は、センサ部 2001、制御部 2002 及び AD 変換回路 2003 として機能する部分を有する。センサ部 2001 は、光を検知する機能を有している。制御部 2002 は、センサ部 2001 が光を検知するタイミングを制御する機能を有する。AD 変換回路 2003 は、センサ部 2001 が検出した光に応じた電流又は電圧をアナログ値からデジタル値に変換する機能を有する。なお、光電変換装置 1009 の構成はこれに限定されず、様々な構成を用いることができる。

【0093】

走査線駆動回路 1004 の構成の一例を図 2 (B) を参照して説明する。走査線駆動回路 1004 は、シフトレジスタ 2011、レベルシフタ 2012 及びバッファ 2013 として機能する回路を有する。シフトレジスタ 2011 には制御回路 1002 からゲートスタートパルス (GSP)、ゲートクロック信号 (GCK) 等の信号が入力される。なお、走査線駆動回路 1004 の構成はこれに限定されず、様々な構成を用いることができる。

20

【0094】

信号線駆動回路 1003 の構成の一例を図 2 (C) を参照して説明する。信号線駆動回路 1003 は、シフトレジスタ 2021、第 1 のラッチ 2022、第 2 のラッチ 2023、レベルシフタ 2024 及びバッファ 2025 として機能する回路を有する。バッファ 2025 として機能する回路とは、弱い信号を増幅させる機能を有する回路であり、オペアンプ等を有する。シフトレジスタ 2021 にはスタートパルス (SSP) 等の信号が入力される。第 1 のラッチ 2022 にはビデオ信号等のデータ (DATA) が入力される。第 2 のラッチ 2023 にはラッチ信号が入力される。第 2 のラッチ 2023 は第 1 のラッチ 2022 から入力される信号を一時保持することができ、ラッチ信号に応じて一斉に画素へ保持した信号を出力することができる。これを線順次駆動と呼ぶ。なお、線順次駆動ではなく、点順次駆動を行う場合は、第 2 のラッチ 2023 は不要となる。なお、信号線駆動回路 1003 の構成はこれに限定されず、様々な構成を用いることができる。

30

【0095】

次に、光電変換装置を備えた液晶表示装置のシステムブロックの動作の一例について、図 3 を参照して説明する。

【0096】

図 3 は、1 画面分の画像を表示する期間に相当する 1 フレーム期間を示す。ただし、1 フレーム期間は特に限定はしないが、画像を見る人がちらつき (フリッカー) を感じないように 1/60 秒以下とすることが好ましい。なお、図 3 のタイミングチャートは、バックライト装置 (照明手段) が点灯するタイミング、光電変換装置が光を検出するタイミング、及び画素部にビデオ信号が書き込まれるタイミング (走査するタイミング) を示している。

40

【0097】

図 3 のタイミングチャートでは、1 フレーム期間を書き込み期間と点灯期間とに分割することができる。

【0098】

50

書き込み期間での動作について説明する。書き込み期間では、各画素にビデオ信号が入力される。つまり、走査線は書き込み期間において走査され、ビデオ信号が各画素に入力される。なお、書き込み期間ではバックライト装置は非点灯状態となっている。このとき、光電変換装置は光を検知する。こうすることで、光電変換装置は、正確な外光を検知することができる。なぜなら、バックライト装置が点灯していないので、光電変換装置は外光だけを検知することができるからである。

【0099】

点灯期間での動作について説明する。点灯期間では、各画素へのビデオ信号の書き込み動作は行われない。したがって、各画素は書き込み期間において入力されたビデオ信号をそれぞれ保持している。そして、各画素がそれぞれ有する液晶素子は、ビデオ信号に応じた透過率となっている。このとき、バックライト装置が点灯することによって、ビデオ信号に応じた画像を表示することができる。

10

【0100】

図3とは別の光電変換装置を備えた液晶表示装置のシステムブロックの動作の一例について、図4(A)及び図4(B)を参照して説明する。

【0101】

図4(A)は、1画面分の画像を表示する期間に相当する1フレーム期間を示す。ただし、1フレーム期間は特に限定はしないが、画像を見る人がちらつき(フリッカー)を感じないように1/60秒以下とすることが好ましい。

【0102】

動作について説明する。まず、書き込み期間 T_a において、1行目から順に走査線に走査信号が入力され、画素が選択される。そして、画素が選択されているときに、信号線から画素へビデオ信号が入力される。そして、画素にビデオ信号が書き込まれると、画素は再び信号が入力されるまでその信号を保持する。この書き込まれたビデオ信号によって表示期間 T_s における各画素の階調が制御される。なお、バックライト装置消灯期間 T_c において、走査線を走査する動作に合わせてバックライト装置が消灯する。バックライト装置消灯期間 T_c は書き込み期間 T_a よりも長い。このバックライト装置消灯期間 T_c において、光電変換装置が配置されている付近のバックライト装置が消灯したときに、光電変換装置は光を検知する。こうすることで、光電変換装置は、正確な外光を検知することができる。なぜなら、バックライト装置が点灯していないので、光電変換装置は外光だけを検知することができるからである。

20

30

【0103】

ここで、図4(B)を参照して、 i 行目の画素行に着目して説明する。まず、書き込み期間 T_a において1行目から順に走査線に走査信号が入力される。そして、書き込み期間 T_a のうち期間 $T_b(i)$ において、 i 行目の画素が選択される。 i 行目の画素が選択されているときに、信号線から i 行目の画素にビデオ信号が入力される。そして、 i 行目の画素にビデオ信号が書き込まれると、 i 行目の画素は再び信号が入力されるまでその信号を保持する。この書き込まれたビデオ信号によって表示期間 T_s における i 行目の画素の階調が制御される。なお、期間 $T_b(i)$ 、及びその前後の期間では、バックライト装置が非点灯状態となる。このバックライト装置が消灯している期間が期間 $T_d(i)$ である。そして、 i 行目付近に光電変換装置が配置されている場合は、期間 $T_d(i)$ において光電変換装置は光を検知する。こうすることで、光電変換装置は、正確な外光を検知することができる。なぜなら、バックライト装置が点灯していないので、光電変換装置は外光だけを検知することができるからである。

40

【0104】

本発明を適用した本実施の形態において、光電変換装置を液晶表示パネルとバックライト装置との間に設けることによって、液晶表示装置を大型化することなく、表示に影響を与える外部から液晶表示パネルに入射する光のみを光センサで効率よく検知することができる。よって、最適な表示輝度に液晶表示装置の表示部を調整することができる。

【0105】

50

従って、本発明により、より小型で高精度な輝度調整機能を有する液晶表示装置を提供することができる。本発明の液晶表示装置は、輝度調整機能により、高画質化及び低消費電力化を達成することができる。

【0106】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0107】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0108】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【0109】

（実施の形態2）

本実施の形態では、実施の形態1とは別の光電変換装置を液晶パネルの背面に配置した場合の構成について説明する。なお、本実施の形態で説明する液晶パネルの構成に限定はなく、様々な構成を用いることができる。なお、本実施の形態で説明する光電変換装置の構成に限定はなく、様々な構成を用いることができる。なお、本実施の形態で説明するバックライト装置の構成に限定はなく、様々な構成を用いることができる。

【0110】

光電変換装置を液晶パネルの背面のうち画素部に配置した場合の構成について、図32（A）及び図32（B）を参照して説明する。なお、実施の形態1で説明した図1（A）及び図1（B）と同様なものには同じ符号を用いてその説明を省略する。

【0111】

図32（A）は、光電変換装置を液晶パネルの背面のうち画素部に配置し、その一部を液晶パネルの背面のうち画素周辺部に配置した場合の上面図である。なお、光電変換装置5010のセンサ部は、液晶パネル5000の背面のうち画素部5002に配置されている。一方、光電変換装置5010の駆動部は、液晶パネル5000の背面のうち画素部5002に配置されていてもよいし、液晶パネル5000の背面のうち画素周辺部5001に配置されていてもよい。こうすることで、液晶パネル5000の画素部5002を透過する光量の低減を抑えることができる。

【0112】

図32（B）は、図32（A）に示した線A8 - B8の断面図を示す。なお、図32（A）と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置5010は、液晶パネル5000の背面のうち画素部5002に配置し、その一部が液晶パネルの背面のうち画素周辺部5001に配置されている。したがって、図32（B）に示すように、光電変換装置5010は、液晶パネル5000とバックライト装置5020とに挟まれるように配置されている。なお、光電変換装置5010は、センサ部5011とセンサ部5011を駆動するための駆動部5012とを有する。そして、センサ部5011は、バックライト装置5020と液晶パネル5000の画素部5002との間に配置されている。駆動部5012は、バックライト装置5020と液晶パネル5000の画素周辺部5001との間に配置されている。こうすることで、液晶パネル5000の画

10

20

30

40

50

素部 5 0 0 2 を透過する光量の低減を抑えることができる。

【 0 1 1 3 】

なお、光電変換装置 5 0 1 0 を配置する箇所は、図 3 2 (A) に限定されず、画素部 5 0 0 2 に相当する液晶パネル 5 0 0 0 の背面であれば様々な箇所に配置することができる。例えば、図 6 (A) に示すように、光電変換装置 5 0 1 0 を図 3 2 (A) とは異なる箇所に配置してもよい。あるいは、図 6 (B) に示すように、複数の光電変換装置 (光電変換装置 5 0 1 0 a、光電変換装置 5 0 1 0 b、光電変換装置 5 0 1 0 c 及び光電変換装置 5 0 1 0 d) が配置されていてもよい。こうすることで、それぞれの光電変換装置で光を検知して、それらの情報を平均して液晶表示装置の周辺の明るさを求めることができる。したがって、正確な液晶表示装置の周辺の明るさを求めることができる。

10

【 0 1 1 4 】

図 1 (A)、図 1 (B)、図 6 (A)、図 6 (B)、図 3 2 (A) 及び図 3 2 (B) よりも詳細な、光電変換装置を液晶パネルの背面のうち画素部に配置した場合の構成について、図 7 (A) 及び図 7 (B) を参照して説明する。

【 0 1 1 5 】

図 7 (A) は、光電変換装置を液晶パネルの背面のうち画素周辺部に配置した場合の上面図である。なお、図 7 (A) は、画素部周辺部を拡大して示した領域 7 0 0 0 の上面図である。領域 7 0 0 0 は、遮光領域 7 0 0 1 と透光領域 7 0 0 2 とに分けることができる。遮光領域 7 0 0 1 とは光が透過しない領域のことをいう。透光領域 7 0 0 2 とは光が透過する領域のことをいう。図 7 (A) では、遮光領域 7 0 0 1 には配線が形成され、透光領域 7 0 0 2 には何も形成されていない。なお、遮光領域 7 0 0 1 には、配線の他に、ブラックマトリクス、トランジスタ、反射電極、又は様々な素子が形成されていてもよい。あるいは、ICチップなどが配置されていてもよい。なお、透光領域 7 0 0 2 には、透明性を有する材料で形成される膜、透光性を有する薄い膜、シリコンなどが形成されていてもよい。

20

【 0 1 1 6 】

光電変換装置 7 0 1 0 は、液晶パネルの背面のうち遮光領域 7 0 0 1 に配置されている。そして、光電変換装置 7 0 1 0 の一部が液晶パネルの背面のうち透光領域 7 0 0 2 に配置されている。

【 0 1 1 7 】

図 7 (B) は、図 7 (A) に示した A 2 - B 2 の断面図を示す。なお、図 7 (A) と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置 7 0 1 0 は液晶パネルの背面のうち画素周辺部に配置されている。したがって、図 7 (B) に示すように、光電変換装置 7 0 1 0 は、液晶パネル 7 0 3 0 とバックライト装置 7 0 2 0 とに挟まれるように配置されている。なお、光電変換装置 7 0 1 0 は、センサ部 7 0 1 1 とセンサ部 7 0 1 1 を駆動するための駆動部 7 0 1 2 とに分けることができる。そして、センサ部 7 0 1 1 は、液晶パネル 7 0 3 0 のうち画素周辺部の透光領域 7 0 0 2 に配置されている。駆動部 7 0 1 2 の大部分は、液晶パネル 7 0 3 0 の背面のうち画素周辺部の遮光領域 7 0 0 1 に配置されている。こうすることで、透光領域 7 0 0 2 が小さい領域 (複数の配線が形成されている場所など) に、光電変換装置 7 0 1 0 を配置することができる。この理由について説明する。外光が入射する場所にセンサ部 7 0 1 1 が配置されていれば、光電変換装置 7 0 1 0 は外光を検知することができる。駆動部 7 0 1 2 は、外光が入射する場所に配置する必要はない。したがって、図 7 (A) に示すように、センサ部 7 0 1 1 が透光領域 7 0 0 2 に配置されていれば、駆動部 7 0 1 2 が遮光領域 7 0 0 1 に配置されていても、光電変換装置 7 0 1 0 は外光を検知することができる。

30

40

【 0 1 1 8 】

なお、光電変換装置 7 0 1 0 が配置される場所はこれに限定されず、様々な場所に配置することができる。例えば、トランジスタが配置されている箇所、ブラックマトリクスが形成されている箇所などに、光電変換装置 7 0 1 0 を配置することができる。

【 0 1 1 9 】

50

次に、図 7 (A) 及び図 7 (B) とは別の光電変換装置を液晶パネルの背面のうち画素部に配置した場合の構成について、図 8 (A) 及び図 8 (B) を参照して説明する。

【 0 1 2 0 】

図 8 (A) は、光電変換装置を液晶パネルの背面のうち画素部に配置した場合の上面図である。なお、図 8 (A) は、画素部を拡大して示し、画素 8 0 0 1、画素 8 0 0 2 及び画素 8 0 0 3 を示している。なお、図示はしないが、画素部には他にも複数の画素が配置されている。画素 8 0 0 1、画素 8 0 0 2 及び画素 8 0 0 3 は、半透過型の構造である。したがって、画素 8 0 0 1 は反射領域 8 0 0 4 と透光領域 8 0 0 7 とに分けられている。同様に、画素 8 0 0 2 は反射領域 8 0 0 5 と透光領域 8 0 0 8、画素 8 0 0 3 は反射領域 8 0 0 6 と透光領域 8 0 0 9 とにそれぞれ分けられている。反射領域 8 0 0 4、反射領域 8 0 0 5 及び反射領域 8 0 0 6 はそれぞれ、光が入射するとその光を反射する機能を有する。透光領域 8 0 0 7、透光領域 8 0 0 8 及び透光領域 8 0 0 9 はそれぞれ、バックライト装置の光を透過する機能を有している。

10

【 0 1 2 1 】

光電変換装置 8 0 1 0 は、液晶パネルの背面のうち反射領域 (反射領域 8 0 0 4、反射領域 8 0 0 5 及び反射領域 8 0 0 6) にそれぞれ配置されている。そして、光電変換装置 8 0 1 0 の一部が液晶パネルの背面のうち透光領域 (透光領域 8 0 0 7、透光領域 8 0 0 8 及び透光領域 8 0 0 9) にそれぞれ配置されている。こうすることで、画素部に光電変換装置を配置しても、画素の光を透過できる面積の減少を少なくすることができる。

【 0 1 2 2 】

図 8 (B) は、図 8 (A) に示した A 3 - B 3 の断面図を示す。なお、図 8 (A) と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置 8 0 1 0 は液晶パネルの背面のうち画素部に配置されている。したがって、図 8 (B) に示すように、光電変換装置 8 0 1 0 は、液晶パネル 8 0 3 0 とバックライト装置 8 0 2 0 とに挟まれるように配置されている。なお、光電変換装置 8 0 1 0 は、センサ部 8 0 1 1 とセンサ部 8 0 1 1 を駆動するための駆動部 8 0 1 2 とに分けることができる。そして、センサ部 8 0 1 1 は、液晶パネル 8 0 3 0 のうち画素部の透光領域 8 0 0 7 に配置されている。駆動部 8 0 1 2 の大部分は、液晶パネル 8 0 3 0 の背面のうち反射領域 8 0 0 4 に配置されている。こうすることで、光電変換装置を液晶パネルの背面のうち画素部に配置しても、画素の輝度の低下を抑えることができる。

20

30

【 0 1 2 3 】

なお、光電変換装置 8 0 1 0 の駆動部 8 0 1 2 に反射性の材料を形成することで、画素に反射電極を形成するための工程を削減することができる。あるいは、駆動部 8 0 1 2 の材料の一部に反射性を持たせることで、画素に反射電極を形成するための工程を削減することができる。

【 0 1 2 4 】

なお、図 8 (A) 及び図 8 (B) では、3つの画素の領域に1つの光電変換装置を配置した場合について説明したがこれに限定されず、様々な構成を用いることができる。例えば、1画素に1つの光電変換装置を配置してもよい。4画素以上の領域に1つの光電変換装置を配置してもよい。

40

【 0 1 2 5 】

なお、全ての画素の領域に光電変換装置を配置してもよい。あるいは、特定の画素の領域だけに光電変換装置を配置してもよい。

【 0 1 2 6 】

なお、図 8 (A) 及び図 8 (B) では、光電変換装置が画素部に配置されている場合について説明したが、表示に寄与しない画素が形成される領域に光電変換装置を配置してもよい。

【 0 1 2 7 】

図 8 (A) 及び図 8 (B) とは別の光電変換装置を液晶パネルの背面のうち画素部に配置した場合の構成について図 9 (A) 及び図 9 (B) を参照して説明する。

50

【 0 1 2 8 】

図 9 (A) は、光電変換装置を液晶パネルの背面のうち画素部に配置した場合の上面図である。なお、図 9 (A) は、画素部を拡大して示し、画素 9 0 0 1、画素 9 0 0 2 及び画素 9 0 0 3 を示している。なお、図示はしないが、画素部には複数の画素が配置されている。画素 9 0 0 1、画素 9 0 0 2 及び画素 9 0 0 3 は、半透過型の構造である。したがって、画素 9 0 0 1 は反射領域 9 0 0 4 と透光領域 9 0 0 7 とに分けられている。同様に、画素 9 0 0 2 は反射領域 9 0 0 5 と透光領域 9 0 0 8、画素 9 0 0 3 は反射領域 9 0 0 6 と透光領域 9 0 0 9 とにそれぞれ分けられている。反射領域 9 0 0 4、反射領域 9 0 0 5 及び反射領域 9 0 0 6 はそれぞれ、光が入射するとその光を反射する機能を有する。透光領域 9 0 0 7、透光領域 9 0 0 8 及び透光領域 9 0 0 9 はそれぞれ、バックライト装置の光を透過する機能を有している。

10

【 0 1 2 9 】

光電変換装置 9 0 1 0 は、液晶パネルの背面のうち反射領域 9 0 0 4 に配置されている。そして、光電変換装置 9 0 1 0 の一部が液晶パネルの背面のうち透光領域 9 0 0 7 に配置されている。同様に、光電変換装置 9 0 5 0 は、液晶パネルの背面のうち反射領域 9 0 0 5 に配置されている。そして、光電変換装置 9 0 5 0 の一部が液晶パネルの背面のうち透光領域 9 0 0 8 に配置されている。同様に、光電変換装置 9 0 4 0 は、液晶パネルの背面のうち反射領域 9 0 0 6 に配置されている。そして、光電変換装置 9 0 4 0 の一部が液晶パネルの背面のうち透光領域 9 0 0 9 に配置されている。こうすることで、画素部に光電変換装置を配置しても、画素の光を透過できる面積の減少を少なくすることができる。

20

【 0 1 3 0 】

図 9 (B) は、図 9 (A) に示した A 4 - B 4 の断面図を示す。なお、図 9 (A) と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置 9 0 1 0 は液晶パネルの背面のうち画素部に配置されている。したがって、図 9 (B) に示すように、光電変換装置 9 0 1 0 は、液晶パネル 9 0 3 0 とバックライト装置 9 0 2 0 とに挟まれるように配置されている。なお、光電変換装置 9 0 1 0 は、センサ部 9 0 1 1 とセンサ部 9 0 1 1 を駆動するための駆動部 9 0 1 2 とに分けることができる。なお、光電変換装置 9 0 4 0 及び光電変換装置 9 0 5 0 もそれぞれ、センサ部と駆動部とに分けることができる。そして、センサ部 9 0 1 1 は、液晶パネル 9 0 3 0 のうち画素部の透光領域 9 0 0 7 に配置されている。駆動部 9 0 1 2 の大部分は、液晶パネル 9 0 3 0 の背面のうち反射領域 9 0 0 4 に配置されている。なお、光電変換装置 9 0 5 0 及び光電変換装置 9 0 4 0 も光電変換装置 9 0 1 0 と同様にそれぞれ、画素 9 0 0 2 と画素 9 0 0 3 とに配置されている。こうすることで、光電変換装置を液晶パネルの背面のうち画素部に配置しても、画素の輝度の低下を抑えることができる。なお、光電変換装置のセンサ部（センサ部 9 0 1 1）はカラーフィルタ 9 0 3 1 を介した外光を検知する。したがって、光電変換装置は特定の色要素の光だけを検知することができる。

30

【 0 1 3 1 】

なお、画素 9 0 0 1、画素 9 0 0 2 及び画素 9 0 0 3 にそれぞれ、R、G、Bのカラーフィルタが配置されている場合、光電変換装置 9 0 1 0、光電変換装置 9 0 5 0 及び光電変換装置 9 0 4 0 はそれぞれ、Rの色要素の外光、Gの色要素の外光、Bの色要素の外光だけを検知することができる。

40

【 0 1 3 2 】

なお、光電変換装置 9 0 1 0、光電変換装置 9 0 5 0 及び光電変換装置 9 0 4 0 のそれぞれの駆動部に反射性の材料を形成することで、画素に反射電極を形成するための工程を削減することができる。あるいは、光電変換装置 9 0 1 0、光電変換装置 9 0 5 0 及び光電変換装置 9 0 4 0 のそれぞれの駆動部の材料の一部に反射性を持たせることで、画素に反射電極を形成するための工程を削減することができる。

【 0 1 3 3 】

なお、画素部に形成されている画素の全てに、それぞれ光電変換装置を配置してもよい。あるいは、特定の画素だけに光電変換装置を配置してもよい。

50

【 0 1 3 4 】

なお、図 9 (A) 及び図 9 (B) では、光電変換装置が画素部に配置されている場合について説明したが、表示に寄与しない画素が配置されている領域に光電変換装置を配置してもよい。

【 0 1 3 5 】

本発明を適用した本実施の形態において、光電変換装置を液晶パネルとバックライト装置との間に設けることによって、液晶表示装置を大型化することなく、表示に影響を与える外部から液晶パネルに入射する光のみを光センサで効率よく検知することができる。よって、最適な表示輝度に液晶表示装置の表示部を調整することができる。

【 0 1 3 6 】

従って、本発明により、より小型で高精度な輝度調整機能を有する液晶表示装置を提供することができる。本発明の液晶表示装置は、輝度調整機能により、高画質化及び低消費電力化を達成することができる。

【 0 1 3 7 】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【 0 1 3 8 】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。

【 0 1 3 9 】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【 0 1 4 0 】

（実施の形態 3）

本実施の形態では、光電変換装置をバックライト装置に配置した場合の構成について説明する。なお、本実施の形態で説明する液晶パネルの構成に限定はなく、様々な構成を用いることができる。なお、本実施の形態で説明する光電変換装置の構成に限定はなく、様々な構成を用いることができる。なお、本実施の形態で説明するバックライト装置の構成に限定はなく、様々な構成を用いることができる。

【 0 1 4 1 】

光電変換装置をバックライト装置に配置した場合の構成について、図 1 0 (A) 及び図 1 0 (B) を参照して説明する。

【 0 1 4 2 】

図 1 0 (A) は、光電変換装置を直下式のバックライト装置に配置した場合の上面図である。バックライト装置 1 0 0 0 0 は、筐体 1 0 0 0 2 上に複数の光源 1 0 0 0 1 及び複数の光電変換装置 1 0 0 1 0 が配置されている。なお、導光板、反射板、拡散板、ランプリフレクターなどを省略して図示する。なお、光源 1 0 0 0 1 としては発光ダイオードを用いた場合の構成について説明する。光源 1 0 0 0 1 と光電変換装置 1 0 0 1 0 とが同じ筐体 1 0 0 0 2 上に配置されていることによって、光電変換装置 1 0 0 1 0 を配置するためのスペースの増加を抑えることができる。光電変換装置 1 0 0 1 0 は液晶パネルの表示部を透過した光を検知することができるため、表示部周辺の明るさを検知することができる。

。

10

20

30

40

50

【 0 1 4 3 】

なお、光源 1 0 0 0 1 は発光ダイオードに限定されず、様々な構成を用いることができる。例えば、光源 1 0 0 0 1 として、冷陰極管、熱陰極管、無機 E L 又は有機 E L などを用いることができる。

【 0 1 4 4 】

図 1 0 (B) は、図 1 0 (A) に示した A 5 - B 5 の断面図を示す。なお、図 1 0 (A) と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置 1 0 0 1 0 は光源 1 0 0 0 1 が配置されている筐体 1 0 0 0 2 に配置されている。なお、光電変換装置 1 0 0 1 0 は、センサ部 1 0 0 1 1 とセンサ部 1 0 0 1 1 を駆動するための駆動部 1 0 0 1 2 とに分けることができる。そして、センサ部 1 0 0 1 1 は上から入射する光を検知できるように配置されている。駆動部 1 0 0 1 2 はセンサ部 1 0 0 1 1 の下側に配置されている。こうすることによって、光電変換装置 1 0 0 1 0 の配置面積を低減することができる。なお、駆動部 1 0 0 1 2 は、センサ部 1 0 0 1 1 が検知する光を遮らないところであれば、センサ部 1 0 0 1 1 の下側に限定されず、様々なところに配置することができる。

10

【 0 1 4 5 】

なお、光源 1 0 0 0 1 及び光電変換装置 1 0 0 1 0 が配置された筐体 1 0 0 0 2 の上側には光学シート 1 1 1 3 が配置されている。光学シート 1 1 1 3 は、導光板、反射板、拡散板などから構成されている。例えば、光源 1 0 0 0 1 が消灯しているときには、光電変換装置 1 0 0 1 0 は、光学シート 1 1 1 3 に拡散された外光を検知する。一方、光源 1 0 0 0 1 が点灯しているときには、光電変換装置 1 0 0 1 0 は、光源 1 0 0 0 1 の光を検知する。したがって、図 1 0 に示した液晶表示装置は、外光の明るさ、及びバックライト装置の明るさを検知することができる。

20

【 0 1 4 6 】

図 1 0 (A) 及び図 1 0 (B) とは別の、光電変換装置をバックライト装置に配置した場合の構成について、図 1 1 (A) 及び図 1 1 (B) を参照して説明する。なお、図 1 0 (A) 及び図 1 0 (B) と図 1 1 (A) 及び図 1 1 (B) との違いは、光源として冷陰極管を用いたところである。

【 0 1 4 7 】

図 1 1 (A) は、光電変換装置を直下式のバックライト装置に配置した場合の上面図である。バックライト装置 1 1 0 0 は、筐体 1 1 0 2 上に複数の光源 1 1 0 1 及び複数の光電変換装置 1 1 1 0 が配置されている。なお、導光板、反射板、拡散板、ランプリフレクターなどを省略して図示する。なお、光源 1 1 0 1 としては冷陰極管を用いた場合の構成について説明する。光源 1 1 0 1 と光電変換装置 1 1 1 0 とが同じ筐体 1 1 0 2 上に配置されていることによって、光電変換装置 1 1 1 0 を配置するためのスペースの増加を抑えることができる。光電変換装置 1 1 1 0 は液晶パネルの表示部を透過した光を検知することができるため、表示部周辺の明るさを検知することができる。

30

【 0 1 4 8 】

なお、光源 1 1 0 1 は冷陰極管に限定されず、様々な構成を用いることができる。例えば、光源 1 1 0 1 として、熱陰極管、発光ダイオード、無機 E L 又は有機 E L などを用いることができる。

40

【 0 1 4 9 】

図 1 1 (B) は、図 1 1 (A) に示した A 6 - B 6 の断面図を示す。なお、図 1 1 (A) と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置 1 1 1 0 は光源 1 1 0 1 が配置されている筐体 1 1 0 2 に配置されている。なお、光電変換装置 1 1 1 0 は、センサ部 1 1 1 1 とセンサ部 1 1 1 1 を駆動するための駆動部 1 1 1 2 とに分けることができる。そして、センサ部 1 1 1 1 は上から入射する光を検知できるように配置されている。駆動部 1 1 1 2 はセンサ部 1 1 1 1 の下側に配置されている。こうすることによって、光電変換装置 1 1 1 0 の配置面積を低減することができる。なお、駆動部 1 1 1 2 は、センサ部 1 1 1 1 が検知する光を遮らないところであれば、センサ

50

部 1 1 1 1 の下側に限定されず、様々なところに配置することができる。

【 0 1 5 0 】

なお、光源 1 1 0 1 及び光電変換装置 1 1 1 0 が配置された筐体 1 1 0 2 の上側には光学シート 1 1 1 3 が配置されている。光学シート 1 1 1 3 は、導光板、反射板、拡散板などから構成されている。例えば、光源 1 1 0 1 が消灯しているときには、光電変換装置 1 1 1 0 は、光学シート 1 1 1 3 に拡散された外光を検知する。一方、光源 1 1 0 1 が点灯しているときには、光電変換装置 1 1 1 0 は、光源 1 1 0 1 の光を検知する。したがって、図 1 1 に示した液晶表示装置は、外光の明るさ、及びバックライト装置の明るさを検知することができる。

【 0 1 5 1 】

図 1 0 (A)、図 1 0 (B)、図 1 1 (A) 及び図 1 1 (B) とは別の、光電変換装置をバックライト装置に配置した場合の構成について、図 1 2 (A) 及び図 1 2 (B) を参照して説明する。

【 0 1 5 2 】

図 1 2 (A) は、光電変換装置をバックライト装置の光学シート上に配置した場合の上面図である。なお、図 1 2 (A) では、光源などは省略して説明する。光学シート 1 2 0 0 は、導光板、反射板、拡散板などから構成されている。なお、光学シート 1 2 0 0 は、画素周辺部対応領域 1 2 0 1 と画素部対応領域 1 2 0 2 とに分けることができる。光電変換装置 1 2 1 0 は画素周辺部対応領域 1 2 0 1 に配置されている。なお、画素周辺部対応領域 1 2 0 1 とは、液晶パネルの画素周辺部の下側の領域である。画素部対応領域 1 2 0 2 とは、液晶パネルの画素部の下側の領域である。

【 0 1 5 3 】

なお、図 1 2 (A) に用いることができるバックライト装置は、様々な構成を用いることができる。例えば、図 1 2 (A) に用いることができるバックライト装置としては、直下式バックライト装置又はエッジライト式バックライト装置を用いることができる。

【 0 1 5 4 】

なお、光電変換装置 1 2 1 0 が配置されている場所は図 1 2 (A) に限定されず、様々な場所に配置することができる。なお、光電変換装置 1 2 1 0 が配置されている数は、図 1 2 (A) に限定されず、2 つ以上配置されていてもよい。

【 0 1 5 5 】

図 1 2 (B) は、図 1 2 (A) に示した A 7 - B 7 の断面図を示す。なお、図 1 2 (A) と同様なものは同じ記号を用いてその説明を省略する。すでに述べたように、光電変換装置 1 2 1 0 は光学シート 1 2 0 0 上に配置されている。なお、光電変換装置 1 2 1 0 は、センサ部 1 2 1 1 とセンサ部 1 2 1 1 を駆動するための駆動部 1 2 1 2 とに分けることができる。そして、センサ部 1 2 1 1 は光学シート 1 2 0 0 に接して配置されている。駆動部 1 2 1 2 はセンサ部 1 2 1 1 の上側に配置されている。こうすることで、光電変換装置 1 2 1 0 は光学シート 1 2 0 0 の光を検知することができる。これについて具体的に説明する。光学シート 1 2 0 0 の光は、バックライト装置が消灯状態のときは、外光の光が拡散したものである。つまり、外光が光学シート 1 2 0 0 を介して光電変換装置 1 2 1 0 に検知される。したがって、画素周辺部対応領域 1 2 0 1 に外光が入射する必要は無く、液晶パネルの画素周辺部には様々なものを配置又は形成することができる。なお、バックライト装置が発光しているときは、光電変換装置 1 2 1 0 は光学シート 1 2 0 0 を介してバックライト装置の輝度を検知することができる。

【 0 1 5 6 】

なお、本実施の形態において、複数の光電変換装置をバックライト装置に配置してもよいとした。これらの複数の光電変換装置は、配置する箇所、検知する光量、又は検知する色要素などによって、異なる構成又は異なる形状であってもよい。

【 0 1 5 7 】

なお、光電変換装置がバックライト装置に設けられているため、液晶表示装置を小型にすることができる。また、光電変換装置は光源の光を検知することで、バックライト装置の

10

20

30

40

50

劣化を補正することができる。表示に影響を与える液晶表示パネルに入射した外部からの光をセンサ部で探知し、その情報をバックライト装置へフィードバックすることで、バックライト装置の光の強度の制御を行うことができる。従って表示部の表示輝度のばらつきを防ぐことができ、高画質な表示を行うことができる。また、外光を効率よく使用することができるため、過剰なバックライト装置の駆動を防ぐことができ、液晶表示装置を高信頼性及び低消費電力とすることが可能となる。

【0158】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

10

【0159】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。

【0160】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

20

【0161】

（実施の形態4）

本実施の形態では、光電変換装置に印加するバイアスを反転した際に得られる電流特性について図14乃至図16を用いて説明する。

【0162】

図14及び図15に、光電変換装置にバイアスを印加した際得られた出力電流の照度依存性を示す。

30

【0163】

図14中、ELCとは島状半導体領域をエキシマレーザ（Excimer Laser）で結晶化させた薄膜トランジスタを用いて形成されたカレントミラー回路を有する光電変換装置から得られる出力電流における照度依存性を示している。CWとは、連続発振レーザ（Continuous Wave Laser）により島状半導体領域を結晶化した薄膜トランジスタにより形成されたカレントミラー回路を有する光電変換装置から得られる出力電流における照度依存性を示している。正方向、逆方向とは、光電変換装置に印加するバイアス方向を示している。なお、ELCの場合における照度依存性を抜き出したものを図15に示す。

【0164】

40

図14より、逆方向のバイアスを印加した時のみ、エキシマレーザで結晶化した島状半導体領域を有する薄膜トランジスタを用いた光電変換装置の出力電流と、連続発振レーザで結晶化した島状半導体領域を有する薄膜トランジスタを用いた光電変換装置の出力電流に違いがあることが観察される。これは、薄膜トランジスタにおける島状半導体領域の結晶性に由来するものである。正方向のバイアス印加時には光電変換素子の特性を、逆方向のバイアス印加時には光電変換素子から得られる開放電圧 V_{oc} 及び薄膜トランジスタの特性を利用し光の照度を、検出をしているからである。よって、光電変換装置から得られる出力電流の照度依存性は、島状半導体領域の結晶性によって変化させることが可能であることがわかる。なお、島状半導体領域の結晶性が影響を及ぼす薄膜トランジスタの S 値や薄膜トランジスタのしきい値によっても変化させることができる。よって、光電変換装置

50

を所望の照度依存性とすることができる。以上のことから、光電変換装置に印加するバイアスを反転させることで出力電圧もしくは出力電流の範囲を広げることなく、照度の検出範囲を広いものとするのが可能となし、目的に応じた光検出能を有する光電変換装置を得ることができる。

【0165】

ELCの場合、例えば光電変換装置に印加するバイアスを反転させる所定の強度を100lx、出力電流範囲を20nA以上5μA以下と設定すると、検出照度範囲の下限が0.5lx程度、上限は10万lx以上とすることができる。よって、出力電流範囲を広げることなく、検出可能な照度範囲を広げることが可能となる。

【0166】

なお、本発明の液晶表示装置に適用できる光電変換装置の相対感度及び標準比視感度曲線を図16に示す。図16より、光電変換装置の相対感度は標準比視感度に非常に近いことがわかる。よって、光電変換装置は人間の眼に近い視感度を得ることが可能となるため、高性能なものとするのが可能となる。

【0167】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0168】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。

【0169】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【0170】

（実施の形態5）

本実施の形態では、本発明の液晶表示装置に適用できる光電変換装置及びその作製方法について説明する。なお、光電変換装置の部分断面図の一例を図13、図17乃至18に示し、これを用いて説明する。

【0171】

まず、基板（第1の基板310）上に素子を形成する。ここでは基板310として、ガラス基板の一つであるAN100を用いる。

【0172】

次いで、プラズマCVD法で下地絶縁膜312となる窒素を含む酸化珪素膜（膜厚100nm）を形成し、さらに大気にふれることなく、半導体膜例えば水素を含む非晶質珪素膜（膜厚54nm）を積層形成する。なお、下地絶縁膜312は酸化珪素膜、窒化珪素膜、窒素を含む酸化珪素膜を用いて積層してもよい。例えば、下地絶縁膜312として、酸素を含む窒化珪素膜を50nm、さらに窒素を含む酸化珪素膜を100nm積層した膜を形成してもよい。なお、窒素を含む酸化珪素膜や窒化珪素膜は、ガラス基板からのアルカリ金属などの不純物拡散を防止するブロッキング層として機能する。

【0173】

次いで、上記非晶質珪素膜を固相成長法、レーザ結晶化方法、触媒金属を用いた結晶化方法等により結晶化させて、結晶構造を有する半導体膜（結晶性半導体膜）、例えば多結晶

10

20

30

40

50

珪素膜を形成する。ここでは、触媒元素を用いた結晶化方法を用いて多結晶珪素膜を得る。まず、重量換算で10ppmのニッケルを含む酢酸ニッケル溶液をスピナーで塗布する。なお、塗布に代えてスパッタ法でニッケル元素を全面に散布する方法を用いてもよい。次いで、加熱処理を行い結晶化させて結晶構造を有する半導体膜を形成する。ここでは、熱処理(500、1時間)の後、結晶化のための熱処理(550、4時間)を行って多結晶珪素膜を得る。

【0174】

次いで、多結晶珪素膜表面の酸化膜を希フッ酸等で除去する。その後、結晶化率を高め、結晶粒内に残される欠陥を補修するためのレーザ光(XeCl:波長308nm)の照射を大気中、または酸素雰囲気中で行う。

【0175】

レーザ光には波長400nm以下のエキシマレーザ光や、YAGレーザの第2高調波又は第3高調波を用いる。ここでは、繰り返し周波数10~1000Hz程度のパルスレーザ光を用い、当該レーザ光を光学系にて100~500mJ/cm²に集光し、90~95%のオーバーラップ率をもって照射し、シリコン膜表面を走査させればよい。本実施の形態では、繰り返し周波数30Hz、エネルギー密度470mJ/cm²でレーザ光の照射を大気中で行なう。

【0176】

なお、大気中または酸素雰囲気中で行うため、レーザ光の照射により表面に酸化膜が形成される。なお、本実施の形態ではパルスレーザを用いた例を示したが、連続発振のレーザを用いてもよく、半導体膜の結晶化に際し、大粒径に結晶を得るためには、連続発振が可能な固体レーザを用い、基本波の第2高調波~第4高調波を適用するのが好ましい。代表的には、Nd:YVO₄レーザ(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を適用すればよい。

【0177】

連続発振のレーザを用いる場合には、出力10Wの連続発振のYVO₄レーザから射出されたレーザ光を非線形光学素子により高調波に変換する。あるいは、共振器の中にYVO₄結晶と非線形光学素子を入れて、高調波を射出する方法もある。そして、好ましくは光学系により照射面にて矩形状または楕円形状のレーザ光に成形して、被処理体に照射する。このときのエネルギー密度は0.01~100MW/cm²程度(好ましくは0.1~10MW/cm²)が必要である。そして、10~2000cm/s程度の速度でレーザ光に対して相対的に半導体膜を移動させて照射すればよい。

【0178】

次いで、上記レーザ光の照射により形成された酸化膜に加え、オゾン水で表面を120秒処理して合計1~5nmの酸化膜からなるバリア層を形成する。このバリア層は、結晶化させるために添加した触媒元素、例えばニッケル(Ni)を膜中から除去するために形成する。ここでは、オゾン水を用いてバリア層を形成したが、酸素雰囲気下の紫外線の照射で結晶構造を有する半導体膜の表面を酸化する方法や酸素プラズマ処理により結晶構造を有する半導体膜の表面を酸化する方法やプラズマCVD法やスパッタ法や蒸着法などで1~10nm程度の酸化膜を堆積してバリア層を形成してもよい。なお、バリア層を形成する前にレーザ光の照射により形成された酸化膜を除去してもよい。

【0179】

次いで、バリア層上にスパッタ法にてゲッタリングサイトとなるアルゴン元素を含む非晶質珪素膜を10nm~400nm、ここでは膜厚100nmで成膜する。ここでは、アルゴン元素を含む非晶質珪素膜は、シリコンターゲットを用いてアルゴンを含む雰囲気下で形成する。プラズマCVD法を用いてアルゴン元素を含む非晶質珪素膜を形成する場合、成膜条件は、モノシランとアルゴンの流量比(SiH₄:Ar)を1:99とし、成膜圧力を6.665Paとし、RFパワー密度を0.087W/cm²とし、成膜温度を350とする。

【0180】

その後、650 に加熱された炉に入れて3分の熱処理を行い触媒元素を除去（ゲッターリング）する。これにより結晶構造を有する半導体膜中の触媒元素濃度が低減される。炉に代えてランプアニール装置を用いてもよい。

【0181】

次いで、バリア層をエッチングストッパとして、ゲッターリングサイトであるアルゴン元素を含む非晶質珪素膜を選択的に除去した後、バリア層を希フッ酸で選択的に除去する。なお、ゲッターリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、酸化膜からなるバリア層をゲッターリング後に除去することが望ましい。

【0182】

なお、触媒元素を用いて半導体膜の結晶化を行わない場合には、上述したバリア層の形成、ゲッターリングサイトの形成、ゲッターリングのための熱処理、ゲッターリングサイトの除去、バリア層の除去などの工程は不要である。

10

【0183】

次いで、得られた結晶構造を有する半導体膜（例えば結晶性珪素膜）の表面にオゾン水で薄い酸化膜を形成した後、第1のフォトリソマスクを用いてレジストからなるマスクを形成し、所望の形状にエッチング処理して島状に分離された半導体膜である島状半導体領域331及び332を形成する（図17（A）参照）。島状半導体領域を形成した後、レジストからなるマスクを除去する。

【0184】

次いで、必要があれば薄膜トランジスタのしきい値を制御するために微量な不純物元素（ホウ素またはリン）のドーピングを行う。ここでは、ジボラン（ B_2H_6 ）を質量分離しないでプラズマ励起したイオンドーピング法を用いる。

20

【0185】

次いで、フッ酸を含むエッチャントで酸化膜を除去すると同時に島状半導体領域331及び332の表面を洗浄した後、ゲート絶縁膜313となる珪素を主成分とする絶縁膜を形成する。ここでは、プラズマCVD法により115nmの厚さで窒素を含む酸化珪素膜（組成比Si=32%、O=59%、N=7%、H=2%）を形成する。

【0186】

次いで、ゲート絶縁膜313上に金属膜を形成した後、第2のフォトリソマスクを用いて加工を行い、ゲート電極334及び335、配線314及び315、端子電極350を形成する（図17（B）参照）。この金属膜として、例えば窒化タンタル及びタンゲステン（W）をそれぞれ30nm、370nm積層した膜を用いる。

30

【0187】

ゲート電極334及び335、配線314及び315、端子電極350として、上記以外にもチタン（Ti）、タンゲステン（W）、タンタル（Ta）、モリブデン（Mo）、ネオジム（Nd）、コバルト（Co）、ジルコニウム（Zr）、亜鉛（Zn）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、白金（Pt）、アルミニウム（Al）、金（Au）、銀（Ag）、銅（Cu）から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層膜、或いは、これらの窒化物、例えば、窒化チタン、窒化タンゲステン、窒化タンタル、窒化モリブデンからなる単層膜、又はこれらの積層膜を用いることができる。

40

【0188】

次いで、島状半導体領域331及び332への一導電型を付与する不純物の導入を行って、薄膜トランジスタ112のソース領域及びドレイン領域337、薄膜トランジスタ113のソース領域及びドレイン領域338の形成を行う。本実施の形態ではnチャネル型薄膜トランジスタを形成するものとし、n型の不純物、例えばリン（P）、砒素（As）を島状半導体領域331及び332に導入する。

【0189】

次いで、CVD法により酸化珪素膜を含む第1の層間絶縁膜（図示しない）を50nm形成した後、それぞれの島状半導体領域に添加された不純物元素を活性化処理する工程を行

50

う。この活性化工程は、ランプ光源を用いたラピッドサーマルアニール法（RTA法）、或いはYAGレーザまたはエキシマレーザを基板310の裏面から照射する方法、或いは炉を用いた熱処理、或いはこれらの方法のうち、いずれかと組み合わせた方法によって行う。

【0190】

次いで、水素及び酸素を含む窒化珪素膜を含む第2の層間絶縁膜316を、例えば10nmの膜厚で形成する。

【0191】

次いで、第2の層間絶縁膜316上に絶縁物材料から成る第3の層間絶縁膜317を形成する（図17（D）参照）。第3の層間絶縁膜317はCVD法で得られる絶縁膜を用いることができる。本実施の形態においては固着強度を向上させるため、第3の層間絶縁膜317として、900nmの膜厚で形成した窒素を含む酸化珪素膜を形成する。

【0192】

次に、熱処理（300～550℃で1～12時間の熱処理、例えば窒素雰囲気中410℃で1時間）を行い、島状半導体膜を水素化する。この工程は第2の層間絶縁膜316に含まれる水素により島状半導体膜のダングリングボンドを終端させるために行うものである。なお、ゲート絶縁膜313の存在に関係なく島状半導体膜を水素化することができる。

【0193】

なお、第3の層間絶縁膜317として、シロキサンを用いた絶縁膜、及びそれらの積層構造を用いることも可能である。シロキサンは、シリコン（Si）と酸素（O）との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、アリール基）が用いられる。なお、置換基にフルオロ基を含んでいても良い。

【0194】

第3の層間絶縁膜317としてシロキサンを用いた絶縁膜、及びそれらの積層構造を用いた場合は、第2の層間絶縁膜316を形成後、島状半導体膜を水素化するための熱処理を行い、次に第3の層間絶縁膜317を形成することもできる。

【0195】

次いで、第3のフォトリソマスクを用いてレジストからなるマスクを形成し、第1の層間絶縁膜、第2の層間絶縁膜316、第3の層間絶縁膜317、及びゲート絶縁膜313を選択的にエッチングしてコンタクトホールを形成する。そして、レジストからなるマスクを除去する。

【0196】

なお、第3の層間絶縁膜317は必要に応じて形成すればよく、第3の層間絶縁膜317を形成しない場合は、第2の層間絶縁膜316を形成後に第1の層間絶縁膜、第2の層間絶縁膜316及びゲート絶縁膜313を選択的にエッチングしてコンタクトホールを形成する。

【0197】

次いで、スパッタ法で金属積層膜を成膜した後、第4のフォトリソマスクを用いてレジストからなるマスクを形成し、選択的に金属膜をエッチングして、配線319、接続電極320、端子電極351、薄膜トランジスタ112のソース電極及びドレイン電極341、薄膜トランジスタ113のソース電極及びドレイン電極342を形成する。そして、レジストからなるマスクを除去する。なお、本実施の形態の金属膜は、膜厚100nmのTi膜と、膜厚350nmのSiを微量に含むAl膜と、膜厚100nmのTi膜との3層を積層したものとする。

【0198】

なお、配線319、接続電極320、端子電極351、及び薄膜トランジスタ112のソース電極及びドレイン電極341、薄膜トランジスタ113のソース電極及びドレイン電極342を単層の導電膜により形成する場合は、耐熱性及び導電率等の点からチタン膜（Ti膜）が好ましい。なお、チタン膜に変えて、タンゲステン（W）、タンタル（Ta）、モリブデン（Mo）、ネオジム（Nd）、コバルト（Co）、ジルコニウム（Zr）、

10

20

30

40

50

亜鉛（Zn）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、白金（Pt）から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層膜、或いは、これらの窒化物、例えば、窒化チタン、窒化タンゲステン、窒化タンタル、窒化モリブデンからなる単層膜、又はこれらの積層膜を用いることができる。配線 319、接続電極 320、端子電極 351、及び薄膜トランジスタ 112 のソース電極及びドレイン電極 341、薄膜トランジスタ 113 のソース電極及びドレイン電極 342 を単層膜にすることにより、作製工程において成膜回数を減少させることが可能となる。

【0199】

以上の工程で、多結晶珪素膜を用いたトップゲート型の薄膜トランジスタ 112 及び 113 を作製することができる。なお、薄膜トランジスタ 112 及び 113 の S 値は、半導体膜の結晶性や半導体膜とゲート絶縁膜との界面状態で変化させることが可能である。

10

【0200】

次いで、後に形成される光電変換層（代表的にはアモルファスシリコン）と反応して合金になりにくい導電性の金属膜（チタン（Ti）またはモリブデン（Mo）など）を成膜した後、第 5 のフォトリソマスクを用いてレジストからなるマスクを形成し、選択的に導電性の金属膜をエッチングして配線 319 を覆う保護電極 318 を形成する（図 18（A）参照）。ここでは、スパッタ法で得られる膜厚 200 nm の Ti 膜を用いる。なお、接続電極 320、端子電極 351、薄膜トランジスタのソース電極及びドレイン電極においても保護電極 318 と同様の金属膜によって覆われる。従って、導電性の金属膜は、これらの電極における 2 層目の Al 膜が露呈されている側面も覆うため、導電性の金属膜は光電変換層へのアルミニウム原子の拡散も防止できる。

20

【0201】

ただし、配線 319、接続電極 320、端子電極 351、薄膜トランジスタ 112 のソース電極及びドレイン電極 341、薄膜トランジスタ 113 のソース電極及びドレイン電極 342 を単層の導電膜で形成する場合、すなわち図 13（B）で示すように、これらの電極又は配線に代えて配線 404、接続電極 405、端子電極 401、薄膜トランジスタ 112 のソース電極及びドレイン電極 402、薄膜トランジスタ 113 のソース電極及びドレイン電極 403 を形成する場合は、保護電極 318 は形成しなくてもよい。

【0202】

次に第 3 の層間絶縁膜 317 上に、p 型半導体層 111p、i 型半導体層 111i 及び n 型半導体層 111n を有する光電変換層 111 を形成する。

30

【0203】

p 型半導体層 111p は、13 族の不純物元素、例えばホウ素（B）を含んだセミアモルファスシリコン膜をプラズマ CVD 法にて成膜し形成しても良いし、セミアモルファスシリコン膜を形成後、13 族の不純物元素を導入してもよい。

【0204】

なお、保護電極 318 は光電変換層 111 の最下層、本実施の形態では p 型半導体層 111p と接している。

【0205】

p 型半導体層 111p を形成したら、さらに i 型半導体層 111i 及び n 型半導体層 111n を順に形成する。これにより p 型半導体層 111p、i 型半導体層 111i 及び n 型半導体層 111n を有する光電変換層 111 が形成される。

40

【0206】

i 型半導体層 111i としては、例えばプラズマ CVD 法でセミアモルファスシリコン膜を形成すればよい。なお、n 型半導体層 111n としては、15 族の不純物元素、例えばリン（P）を含むセミアモルファスシリコン膜を形成してもよいし、セミアモルファスシリコン膜を形成後、15 族の不純物元素を導入してもよい。

【0207】

なお、p 型半導体層 111p、i 型半導体層 111i、n 型半導体層 111n として、セ

50

ミアモルファス半導体膜だけではなく、アモルファス半導体膜を用いてもよい。

【0208】

次いで、全面に絶縁物材料（例えば珪素を含む無機絶縁膜）からなる封止層324を厚さ（ $1\mu\text{m} \sim 30\mu\text{m}$ ）で形成して図18（B）の状態を得る。ここでは絶縁物材料膜としてCVD法により、膜厚 $1\mu\text{m}$ の窒素を含む酸化珪素膜を形成する。無機絶縁膜を用いることにより密着性の向上を図っている。

【0209】

次いで、封止層324をエッチングして開口部を設けた後、スパッタ法により端子121及び122を形成する。端子121及び122は、チタン膜（Ti膜）（ 100nm ）と、ニッケル膜（Ni膜）（ 300nm ）と、金膜（Au膜）（ 50nm ）との積層膜とする。こうして得られる端子121及び端子122の固着強度は5Nを超え、端子電極として十分な固着強度を有している。

【0210】

以上の工程で、半田接続が可能な端子121及び端子122が形成され、図18（C）に示す構造が得られる。

【0211】

このようにして、例えば1枚の大面積基板（例えば $600\text{cm} \times 720\text{cm}$ ）からは大量のフォトICチップ（ $2\text{mm} \times 1.5\text{mm}$ ）、即ち光電変換装置のチップを製造することが可能である。次いで、個々に切断して複数のフォトICチップを切り出す。

【0212】

切り出した1つのフォトICチップ（ $2\text{mm} \times 1.5\text{mm}$ ）の断面図を図19（A）に示し、その上面図を図19（B）、下面図を図19（C）に示す。なお、図19（A）において、基板310、素子形成領域410、端子121及び端子122を含む総膜厚は、 $0.8 \pm 0.05\text{mm}$ である。

【0213】

なお、光電変換装置の総膜厚を薄くするために、基板310をCMP処理等によって削って薄くした後、ダイサーで個々に切断して複数の光電変換装置を切り出してもよい。

【0214】

なお、図19（B）において、端子121及び122の一つの電極サイズは、 $0.6\text{mm} \times 1.1\text{mm}$ であり、電極間隔は 0.4mm である。なお、図19（C）において受光部411の面積は、 1.57mm^2 である。なお、増幅回路部412には、約100個の薄膜トランジスタが設けられている。

【0215】

最後に、得られた光電変換装置を基板360の実装面に実装する（図13（A）参照）。なお、端子121と電極361、並びに端子122と電極362との接続には、それぞれ半田364及び363を用い、予め基板360の電極361及び362上にスクリーン印刷法などによって半田を形成しておき、半田と端子電極を当接した状態にしてから半田リフロー処理を行って実装する。半田リフロー処理は、例えば不活性ガス雰囲気中、 $255 \sim 265$ 程度の温度で約10秒行う。なお、半田の他に金属（金、銀等）で形成されるパンプ、又は導電性樹脂で形成されるパンプ等を用いることができる。なお、環境問題を考慮して鉛フリー半田を用いて実装してもよい。

【0216】

以上のようにして、光電変換装置を作製することができる。なお、光を検出するために基板310側から光電変換層111に光を入射する以外の箇所には筐体等を用いて光を遮断しても良い。なお、筐体は光を遮断する機能を有する材料なら何を用いてもよく、例えば金属材料や黒色顔料を有する樹脂材料等を用いて形成すればよい。このような構造とすることで、より信頼性の高い光検出機能を有する光電変換装置とすることができる。

【0217】

本実施の形態では光電変換装置が有する増幅回路をnチャネル型薄膜トランジスタで形成する場合について説明したが、pチャネル型薄膜トランジスタでも良い。なお、pチャネ

10

20

30

40

50

ル型薄膜トランジスタは島状半導体領域への一導電型を付与する不純物を、p型の不純物、例えばホウ素(B)に代えればnチャネル型薄膜トランジスタと同様のように作製することができる。次に、増幅回路をpチャネル型薄膜トランジスタを用いて形成した例について示す。

【0218】

また、単結晶半導体基板を用いて光電変換装置を作製した例を図34に示す。図34において、単結晶半導体基板(図34においてはシリコン基板)上にトランジスタ602、603が形成されている。トランジスタ602、603はサイドウォール構造の絶縁層を有するトップゲート型のトランジスタである。

【0219】

増幅回路、例えばカレントミラー回路をpチャネル型薄膜トランジスタで形成した光電変換装置の断面図を図20に示す。なお、図20はpチャネル型の薄膜トランジスタ201及び202、並びに光電変換素子を示している。なお、図13と同様のものに関しては共通の符号を用いて示し、同一部分又は同様な機能を有する部分の詳細な説明は省略する。上述したように、薄膜トランジスタ201の島状半導体領域及び薄膜トランジスタ202の島状半導体領域には、p型の不純物、例えばホウ素(B)が導入されており、薄膜トランジスタ201にはソース領域及びドレイン領域241、薄膜トランジスタ202にはソース領域及びドレイン領域242が形成される。なお、光電変換素子が有する光電変換層222は、n型半導体層222n、i型半導体層222i、p型半導体層222pを順次積層した構成となっている。なお、n型半導体層222n、i型半導体層222i、p型半導体層222pには、それぞれn型半導体層111n、i型半導体層111i、p型半導体層111pと同様の材料及び作製方法を用いて形成することができる。

【0220】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容(一部でもよい)は、別の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0221】

同様に、本実施の形態の各々の図で述べた内容(一部でもよい)は、別の実施の形態の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。

【0222】

なお、本実施の形態は、他の実施の形態で述べた内容(一部でもよい)を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【0223】

(実施の形態6)

本実施の形態では増幅回路をボトムゲート型薄膜トランジスタを用いて形成した光電変換装置及びその作製方法の例を、図21乃至図23を用いて説明する。

【0224】

まず基板310上に、下地絶縁膜312及び金属膜511を形成する(図21(A)参照)。この金属膜511として、本実施の形態では例えば窒化タンタル及びタングステン(W)をそれぞれ30nm、370nm積層した膜を用いる。

【0225】

なお、金属膜511として、上記以外にもチタン(Ti)、タングステン(W)、タンタル(Ta)、モリブデン(Mo)、ネオジム(Nd)、コバルト(Co)、ジルコニウム

10

20

30

40

50

(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、白金(Pt)、アルミニウム(Al)、金(Au)、銀(Ag)、銅(Cu)から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層膜、或いは、これらの窒化物、例えば、窒化チタン、窒化タングステン、窒化タンタル、窒化モリブデンからなる単層膜を用いることができる。

【0226】

なお、下地絶縁膜312を基板310上に形成せず、金属膜511を直接基板310に形成してもよい。

【0227】

次に金属膜511を加工して、ゲート電極512及び513、配線314及び315、端子電極350を形成する(図21(B)参照)。

【0228】

次いで、ゲート電極512及び513、配線314及び315、端子電極350を覆うゲート絶縁膜514を形成する。本実施の形態では、珪素を主成分とする絶縁膜、例えばプラズマCVD法により形成される115nmの厚さで窒素を含む酸化珪素膜(組成比Si=32%、O=59%、N=7%、H=2%)を用いてゲート絶縁膜514を形成する。

【0229】

次にゲート絶縁膜514上に島状半導体領域515及び516を形成する。島状半導体領域515及び516は、実施の形態5で述べた島状半導体領域331及び332と同様の材料及び作製工程により形成すればよい(図21(C)参照)。

【0230】

島状半導体領域515及び516を形成したら、後に薄膜トランジスタ501のソース領域及びドレイン領域521、薄膜トランジスタ502のソース領域及びドレイン領域522となる領域以外を覆ってマスク518を形成し、一導電型を付与する不純物の導入を行う(図21(D)参照)。一導電型の不純物としては、nチャネル型薄膜トランジスタを形成する場合には、n型不純物としてリン(P)、砒素(As)を用い、pチャネル型薄膜トランジスタを形成する場合には、p型不純物としてホウ素(B)を用いればよい。本実施の形態ではn型不純物であるリン(P)を島状半導体領域515及び516に導入し、薄膜トランジスタ501のソース領域及びドレイン領域521並びにこれら領域の間にチャンネル形成領域、薄膜トランジスタ502のソース領域及びドレイン領域522並びにこれら領域の間にチャンネル形成領域を形成する。なお、必要があればチャンネル形成領域に薄膜トランジスタのしきい値を制御するために微量な不純物元素(ホウ素またはリン)をドーピングしても良い。

【0231】

次いでマスク518を除去し、図示しない第1の層間絶縁膜、第2の層間絶縁膜316及び第3の層間絶縁膜317を形成する(図21(E)参照)。第1の層間絶縁膜、第2の層間絶縁膜316及び第3の層間絶縁膜317の材料及び作製工程は実施の形態5の記載に基づけばよい。

【0232】

次に第1の層間絶縁膜、第2の層間絶縁膜316及び第3の層間絶縁膜317にコンタクトホールを形成し、金属膜を成膜、さらに選択的に金属膜をエッチングして、配線319、接続電極320、端子電極351、薄膜トランジスタ501のソース電極及びドレイン電極531、薄膜トランジスタ502のソース電極及びドレイン電極532を形成する。そして、レジストからなるマスクを除去する。なお、本実施の形態の金属膜は、膜厚100nmのTi膜と、膜厚350nmのSiを微量に含むAl膜と、膜厚1000nmのTi膜との3層を積層したものとする。

【0233】

また配線319及びその保護電極318、接続電極320及びその保護電極533、端子電極351及びその保護電極538、薄膜トランジスタ501のソース電極及びドレイン

10

20

30

40

50

電極 5 3 1 並びにその保護電極 5 3 6、薄膜トランジスタ 5 0 2 のソース電極及びドレイン電極 5 3 2 並びにその保護電極 5 3 7 に代えて、それぞれ図 1 3 (B) の配線 4 0 4、接続電極 4 0 5、端子電極 4 0 1、薄膜トランジスタ 1 1 2 のソース電極及びドレイン電極 4 0 2、薄膜トランジスタ 1 1 3 のソース電極及びドレイン電極 4 0 3 と同様に、単層の導電膜を用いてそれぞれの配線や電極を形成してもよい。

【 0 2 3 4 】

以上のようにして、ボトムゲート型の薄膜トランジスタ 5 0 1 及び 5 0 2 を作製することができる (図 2 2 (A) 参照) 。

【 0 2 3 5 】

次に、第 3 の層間絶縁膜 3 1 7 上に、p 型半導体層 1 1 1 p、i 型半導体層 1 1 1 i 及び n 型半導体層 1 1 1 n を含む光電変換層 1 1 1 を形成する (図 2 2 (B) 参照) 。光電変換層 1 1 1 の材料及び作製工程等は、実施の形態 5 を参照すればよい。

10

【 0 2 3 6 】

次いで、封止層 3 2 4、端子 1 2 1 及び 1 2 2 を形成する (図 2 2 (C) 参照) 。端子 1 2 1 は n 型半導体層 1 1 1 n に接続されており、端子 1 2 2 は端子 1 2 1 と同一工程で形成される。

【 0 2 3 7 】

さらに電極 3 6 1 及び 3 6 2 を有する基板 3 6 0 を、半田 3 6 4 及び 3 6 3 で実装する。なお、基板 3 6 0 上の電極 3 6 1 は、半田 3 6 4 で端子 1 2 1 に実装されている。また基板 3 6 0 の電極 3 6 2 は、半田 3 6 3 端子 1 2 2 に実装されている (図 2 3 (A) 参照)

20

【 0 2 3 8 】

図 2 3 (A) に示す光電変換装置において、光電変換層 1 1 1 に入射する光は、主に基板 3 1 0 側から入るが、これに限られない。なお、図 2 3 (B) に示すように基板 3 1 0 側の光電変換層 1 1 1 が形成される領域以外に筐体 5 5 0 を設けても良い。なお、筐体 5 5 0 は、光を遮断する機能を有する材料なら何を用いてもよく、例えば金属材料や黒色顔料を有する樹脂材料等を用いて形成すればよい。このような構造とすることで、より信頼性の高い光検出機能を有する光電変換装置とすることができる。

【 0 2 3 9 】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容 (一部でもよい) は、別の図で述べた内容 (一部でもよい) に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

30

【 0 2 4 0 】

同様に、本実施の形態の各々の図で述べた内容 (一部でもよい) は、別の実施の形態の図で述べた内容 (一部でもよい) に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。

40

【 0 2 4 1 】

なお、本実施の形態は、他の実施の形態で述べた内容 (一部でもよい) を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【 0 2 4 2 】

(実施の形態 7)

本実施の形態では、バイアス切り替え手段の一例として、バイアス切り替えを行う回路について、図 2 4 ~ 図 2 8 を用いて説明する。

【 0 2 4 3 】

50

図 2 4 に示す回路は、光電変換装置から得られる電流を電圧として出力した出力電圧が、ある一定値に達した際に光電変換装置に印加するバイアスを反転させる回路である。即ち、所定の照度を境にバイアスを反転させる回路である。なお、図 2 4 の回路では、基準電圧 V_r を境界として、出力電圧が V_r を超えた場合にバイアスを反転するようにする。

【 0 2 4 4 】

図 2 4 及び図 2 5 において、9 0 1 は光電変換装置出力 V_{ps} 、9 0 2 は基準電圧 V_r を決定するための基準電圧生成回路、9 0 3 はコンパレータ、9 0 4 は出力バッファであり、ここでは出力バッファ 9 0 4 は 1 段目 9 0 4 a、2 段目 9 0 4 b、3 段目 9 0 4 c を有している。なお、出力バッファは 3 段しか記載していないが、4 段以上にすることも可能であり、また 1 段だけに設計することも可能である。なお、コンパレータ 9 0 3、出力バッファ 9 0 4 は、それぞれ図 2 8 におけるバイアス切り替え手段 1 0 2、電源 1 0 3 に相当し、9 0 5 は光電変換素子 1 0 1 及び抵抗 1 0 4 に相当する。

10

【 0 2 4 5 】

図 2 5 は図 2 4 の具体的な回路構成を示しており、コンパレータ 9 0 3 は p チャネル型薄膜トランジスタ 9 1 1 及び 9 1 3、n チャネル型薄膜トランジスタ 9 1 2 及び 9 1 4、抵抗 9 2 1 を有している。なお、基準電圧生成回路 9 0 2 は抵抗 9 2 3 及び 9 2 4 を有し、これらを用い基準電圧 V_r を決定している。

【 0 2 4 6 】

なお、図 2 5 において出力バッファ 9 0 4 は一段目 9 0 4 a のみを記載しており、その一段は、p チャネル型薄膜トランジスタ 9 1 5 及び n チャネル型薄膜トランジスタ 9 1 6 で形成される。なお、図 2 5 においては n チャネル型薄膜トランジスタはゲート電極が 1 つであるシングルゲートの薄膜トランジスタを示しているが、オフ電流を小さくするために、ゲート電極が複数ある薄膜トランジスタすなわちマルチゲートの薄膜トランジスタ、例えばゲート電極を 2 つ有するダブルゲートの薄膜トランジスタで形成してもよい。なお他の段も 9 0 4 a と同様の回路にて形成すればよい。

20

【 0 2 4 7 】

また図 2 5 において出力バッファ 9 0 4 の一段を、図 2 7 (A) に示す回路 9 4 2 及び図 2 7 (B) に示す回路 9 4 4 に代えてもよい。図 2 7 (A) に示す回路 9 4 2 は n チャネル型薄膜トランジスタ 9 1 6 及び p チャネル型薄膜トランジスタ 9 4 1 で形成されており、図 2 7 (B) に示す回路 9 4 4 は n チャネル型薄膜トランジスタ 9 1 6 及び 9 4 3 で形成されている。

30

【 0 2 4 8 】

なお、光電変換装置出力 V_{ps} には、光電変換装置から得られた電流を電圧として出力した出力電圧を用いてもよいし、その出力電圧を増幅回路で増幅させた電圧を用いてもよい。

【 0 2 4 9 】

なお、図 2 8 では基準電圧生成回路により基準電圧 V_r を決定しているが、その他の基準電圧を得たい場合には図 2 6 に示すように基準電圧 V_r を外部回路 9 3 1 から直接入力してもよいし (図 2 6 (A) 参照)、いくつかの入力電圧をセクタ (アナログスイッチ等) を用いて選択する回路 9 3 2 から入力しても良い (図 2 6 (B) 参照)。

40

【 0 2 5 0 】

なお、図 2 5 に示す回路において、基準電圧 V_r は、コンパレータを構成している薄膜トランジスタの閾値電圧以上 (閾値電圧が V_{th} とすると、 $V_{th} < V_r$) とする必要がある。これを満足するよう、基準電圧または光電変換装置出力 V_{ps} を調整する必要がある。

【 0 2 5 1 】

光電変換装置の出力 V_{ps} は、コンパレータ 9 0 3 の p チャネル型薄膜トランジスタ 9 1 1 のゲート電極に入力され、基準電圧生成回路 9 0 2 からの電圧値と比較され、基準電圧生成回路からの電圧値より小さい場合は、電源 1 0 3 のうち電源 1 0 3 a に接続され、図 2 8 (A) に示す方向に電流が流れる。また基準電圧生成回路からの電圧値より大きい場

50

合は、電源 1 0 3 のうち電源 1 0 3 b に接続され、図 2 8 (B) に示す方向に電流が流れる。

【 0 2 5 2 】

以上のようなバイアス切り替え手段を用いて光電変換装置に印加するバイアスを反転させることで、出力電圧もしくは出力電流の範囲を広げることなく、検出可能な照度範囲を広げることが可能となる。

【 0 2 5 3 】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（一部でもよい）は、別の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

10

【 0 2 5 4 】

同様に、本実施の形態の各々の図で述べた内容（一部でもよい）は、別の実施の形態の図で述べた内容（一部でもよい）に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分の組み合わせることにより、さらに多くの図を構成させることができる。

【 0 2 5 5 】

なお、本実施の形態は、他の実施の形態で述べた内容（一部でもよい）を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

20

【 0 2 5 6 】

（実施の形態 8）

本実施の形態では、本発明により得られた液晶表示装置を様々な電子機器に組み込んだ例について説明する。本発明が適用される電子機器として、コンピュータ、ディスプレイ、携帯電話、テレビなどが挙げられる。それらの電子機器の具体例を図 2 9、図 3 0、図 3 1 (A)、及び図 3 1 (B) に示す。

【 0 2 5 7 】

30

図 2 9 は携帯電話に本発明を適用した一例であり、本体 (A) 7 0 1、本体 (B) 7 0 2、筐体 7 0 3、操作キー 7 0 4、音声入力部 7 0 5、音声出力部 7 0 6、回路基板 7 0 7、表示パネル (A) 7 0 8、表示パネル (B) 7 0 9、蝶番 7 1 0、透光性材料部 7 1 1、光電変換装置 7 1 2 を有している。

【 0 2 5 8 】

光電変換装置 7 1 2 は筐体 7 0 3 側から入射する光を検知し、検知した外部光の照度に合わせて表示パネル (A) 7 0 8 及び表示パネル (B) 7 0 9 の輝度コントロールを行ったり、光電変換装置 7 1 2 で得られる照度に合わせて操作キー 7 0 4 の照明制御を行う。これにより携帯電話の消費電力を低減することができる。

【 0 2 5 9 】

40

次に上記とは異なる携帯電話の例について図 3 0 に示す。図 3 0 において、7 2 1 は本体、7 2 2 は筐体、7 2 3 は表示パネル、7 2 4 は操作キー、7 2 5 は音声出力部、7 2 6 は音声入力部、7 2 7 は光電変換装置である。

【 0 2 6 0 】

図 3 0 に示す携帯電話では、光電変換装置 7 2 7 により、外部の光を検知することにより表示パネル 7 2 3 の輝度を制御することが可能である。さらに、表示パネル 7 2 3 に設けられているバックライト装置の輝度を検出し、輝度を制御することも可能となる。よって、消費電力を低減することが可能となる。

【 0 2 6 1 】

図 3 1 (A) はコンピュータであり、本体 7 3 1、筐体 7 3 2、表示部 7 3 3、キーボー

50

ド 7 3 4、外部接続ポート 7 3 5、ポインティングデバイス 7 3 6、光電変換装置 7 3 7 等を含む。光電変換装置 7 3 7 は周囲の明るさを検知して、その情報がフィードバックされて表示部 7 3 3（またはバックライト装置の輝度）が調節される。

【 0 2 6 2 】

図 3 1（B）は表示装置でありテレビ受像器などがこれに当たる。本表示装置は、筐体 7 4 1、支持台 7 4 2、表示部 7 4 3、光電変換装置 7 4 4 などによって構成されている。光電変換装置 7 4 4 は周囲の明るさを検知して、その情報がフィードバックされて表示部 7 4 7（またはバックライト装置の輝度）が調節される。

【 0 2 6 3 】

図 3 3（A）及び図 3 3（B）は、本発明の液晶表示装置をカメラ、例えばデジタルカメラに組み込んだ例を示す図である。図 3 3（A）は、デジタルカメラの前面方向から見た斜視図、図 3 3（B）は、後面方向から見た斜視図である。図 3 3（A）において、デジタルカメラには、リリースボタン 8 0 1、メインスイッチ 8 0 2、ファインダ窓 8 0 3、フラッシュ 8 0 4、レンズ 8 0 5、鏡胴 8 0 6、筐体 8 0 7 が備えられている。なお、図 3 3（B）において、ファインダ接眼窓 8 1 1、モニタ 8 1 2、操作ボタン 8 1 3、光電変換装置 8 1 4 が備えられている。

10

【 0 2 6 4 】

リリースボタン 8 0 1 は、半分の位置まで押下されると、焦点調整機構および露出調整機構が作動し、最下部まで押下されるとシャッターが開く。メインスイッチ 8 0 2 は、押下又は回転によりデジタルカメラの電源の ON / OFF を切り替える。ファインダ窓 8 0 3 は、デジタルカメラの前面のレンズ 8 0 5 の上部に配置されており、図 3 3（B）に示すファインダ接眼窓 8 1 1 から撮影する範囲やピントの位置を確認するための装置である。フラッシュ 8 0 4 は、デジタルカメラの前面上部に配置され、被写体輝度が低いときに、リリースボタンが押下されてシャッターが開くと同時に補助光を照射する。レンズ 8 0 5 は、デジタルカメラの正面に配置されている。レンズは、フォーカシングレンズ、ズームレンズ等により構成され、図示しないシャッター及び絞りと共に撮影光学系を構成する。なお、レンズの後方には、CCD（Charge Coupled Device）等の撮像素子が設けられている。鏡胴 8 0 6 は、フォーカシングレンズ、ズームレンズ等のピントを合わせるためにレンズの位置を移動するものであり、撮影時には、鏡胴を繰り出すことにより、レンズ 8 0 5 を手前に移動させる。なお、携帯時は、レンズ 8 0 5 を沈銅させてコンパクトにする。なお、本実施の形態においては、鏡胴を繰り出すことにより被写体をズーム撮影することができる構造としているが、この構造に限定されるものではなく、筐体 8 0 7 内での撮影光学系の構成により鏡胴を繰り出さずともズーム撮影が可能なデジタルカメラでもよい。ファインダ接眼窓 8 1 1 は、デジタルカメラの後面上部に設けられており、撮影する範囲やピントの位置を確認する際に接眼するために設けられた窓である。操作ボタン 8 1 3 は、デジタルカメラの後面に設けられた各種機能ボタンであり、セットアップボタン、メニューボタン、ディスプレイボタン、機能ボタン、選択ボタン等により構成されている。

20

30

【 0 2 6 5 】

光電変換装置 8 1 4 を図 3 3（A）及び図 3 3（B）に示すカメラに組み込むと、光電変換装置 8 1 4 が光の有無及び強さを感知することができ、これによりカメラの露出調整等を行うことができる。光電変換装置 8 1 4 は周囲の明るさを検知して、その情報がフィードバックされてモニタ 8 1 2（またはバックライト装置の輝度）が調節される。

40

【 0 2 6 6 】

また本発明の液晶表示装置はその他の電子機器、例えばプロジェクションテレビ、ナビゲーションシステム等に応用することが可能である。すなわち光を検出する必要があるものであればいかなるものにも用いることが可能である。光を検出した結果をフィードバックすることで、消費電力を低減することが可能となる。

【 0 2 6 7 】

なお、本実施の形態において、様々な図を用いて述べてきたが、各々の図で述べた内容（

50

一部でもよい)は、別の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、これまでに述べた図において、各々の部分に関して、別の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0268】

同様に、本実施の形態の各々の図で述べた内容(一部でもよい)は、別の実施の形態の図で述べた内容(一部でもよい)に対して、適用、組み合わせ、又は置き換えなどを自由に行うことができる。さらに、本実施の形態の図において、各々の部分に関して、別の実施の形態の部分を組み合わせることにより、さらに多くの図を構成させることができる。

【0269】

なお、本実施の形態は、他の実施の形態で述べた内容(一部でもよい)を、具現化した場合の一例、少し変形した場合の一例、一部を変更した場合の一例、改良した場合の一例、詳細に述べた場合の一例、応用した場合の一例、関連がある部分についての一例などを示している。したがって、他の実施の形態で述べた内容は、本実施の形態への適用、組み合わせ、又は置き換えを自由に行うことができる。

【図面の簡単な説明】

【0270】

【図1】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図2】本発明の液晶表示装置のシステムブロック。

【図3】本発明の光電変換装置のタイミングチャート。

【図4】本発明の光電変換装置のタイミングチャート。

【図5】本発明の表示装置のシステムブロック。

【図6】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図7】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図8】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図9】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図10】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図11】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図12】本発明の光電変換装置を配置した液晶表示装置を示す図。

【図13】本発明の光電変換装置の断面図。

【図14】本発明の光電変換装置の出力電流における照度依存性を示す図。

【図15】本発明の光電変換装置の出力電流における照度依存性を示す図。

【図16】本発明の光電変換装置の相対感度及び標準比視感度曲線を示す図。

【図17】本発明の光電変換装置の作製工程を示す図。

【図18】本発明の光電変換装置の作製工程を示す図。

【図19】本発明の光電変換装置を示す図。

【図20】本発明の光電変換装置の断面図。

【図21】本発明の光電変換装置の作製工程を示す図。

【図22】本発明の光電変換装置の作製工程を示す図。

【図23】本発明の光電変換装置の作製工程を示す図。

【図24】バイアス切り替え手段について説明する図。

【図25】バイアス切り替え手段について説明する図。

【図26】バイアス切り替え手段について説明する図。

【図27】バイアス切り替え手段について説明する図。

【図28】バイアス切り替え手段について説明する図。

【図29】本発明の光電変換装置を実装した装置を示す図。

【図30】本発明の光電変換装置を実装した装置を示す図。

【図31】本発明の光電変換装置を実装した装置を示す図。

【図32】本発明の光電変換装置を配置した表示装置を示す図。

【図33】本発明の光電変換装置を実装した装置を示す図。

10

20

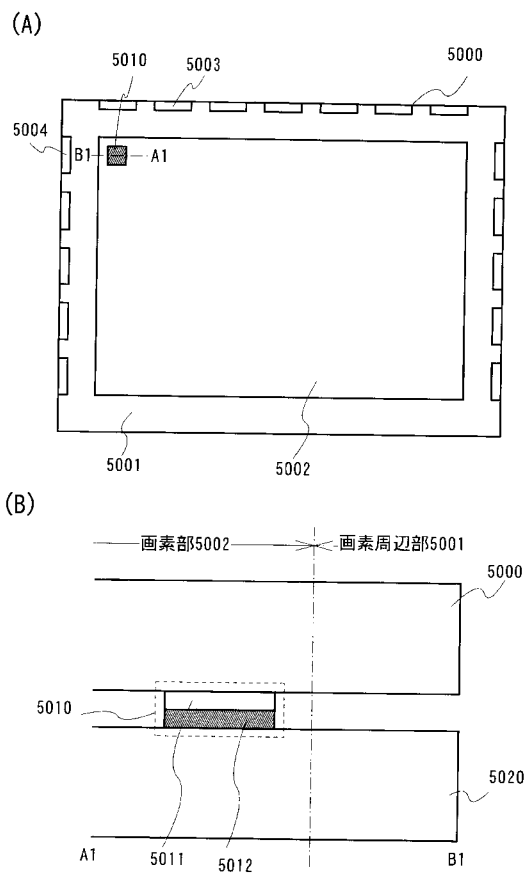
30

40

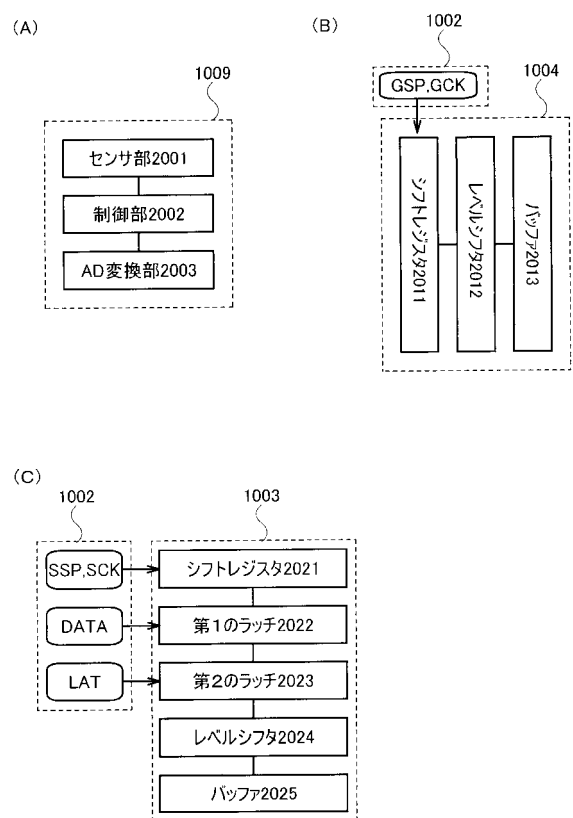
50

【図 3 4】本発明の光電変換装置を示す図。

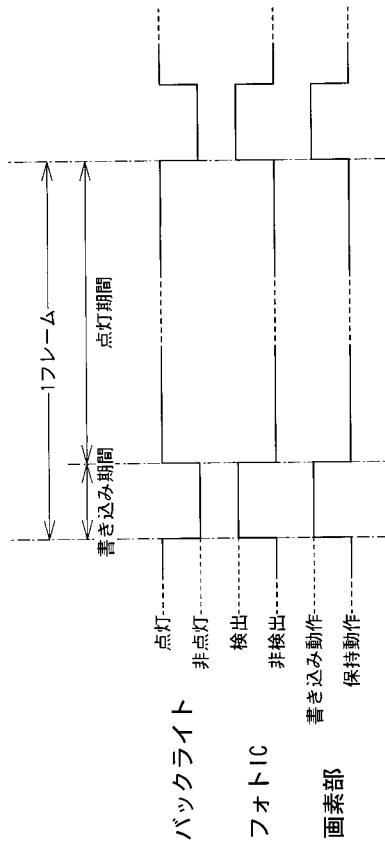
【図 1】



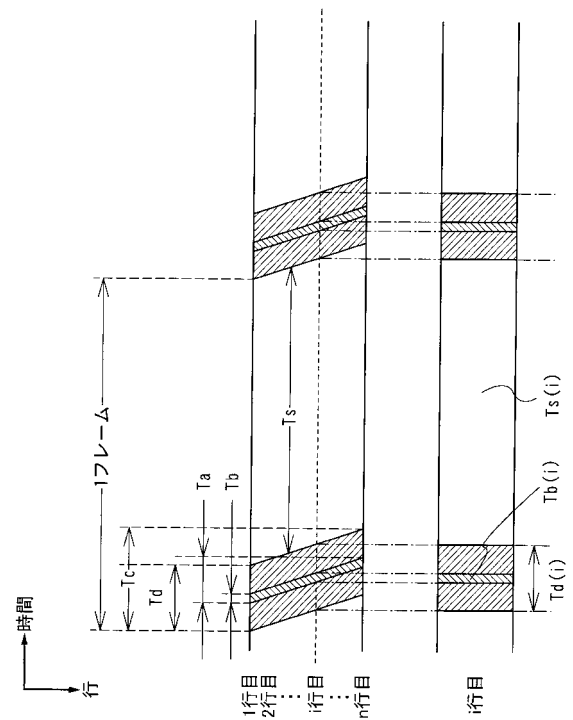
【図 2】



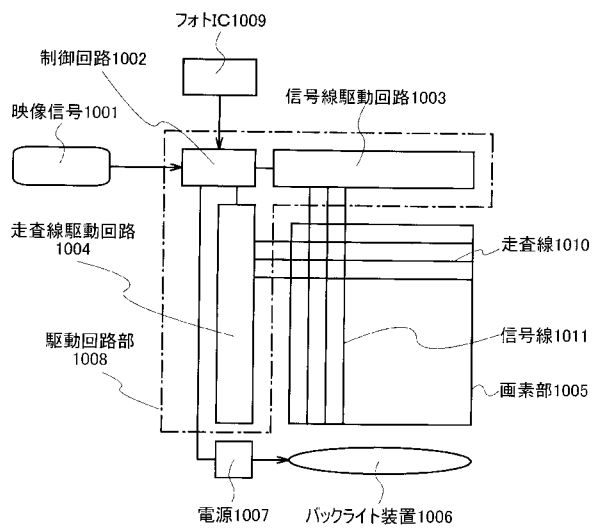
【図3】



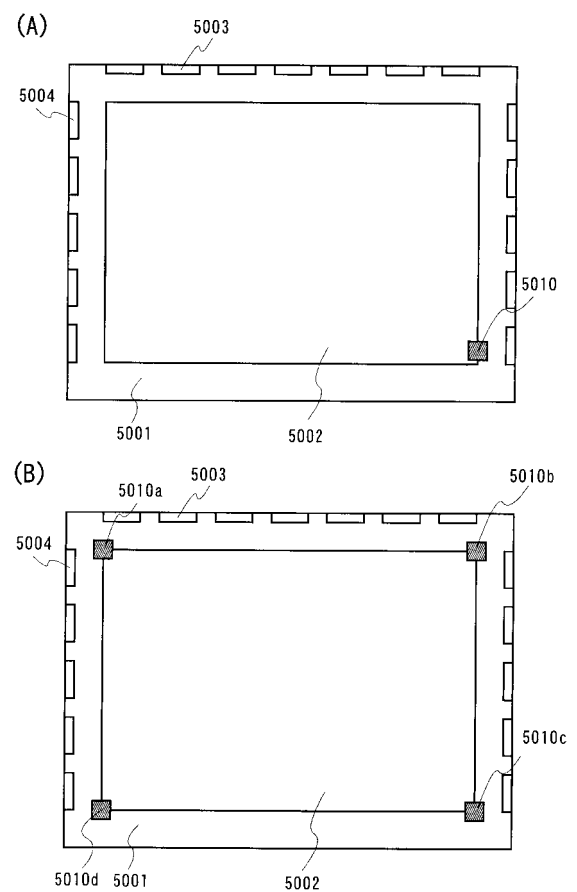
【図4】



【図5】

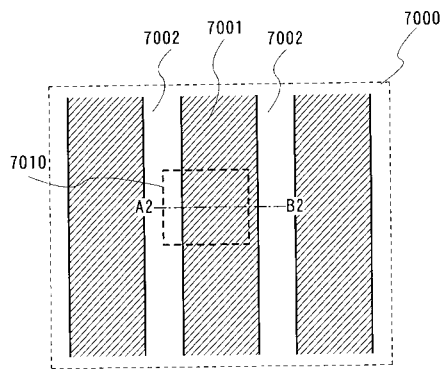


【図6】

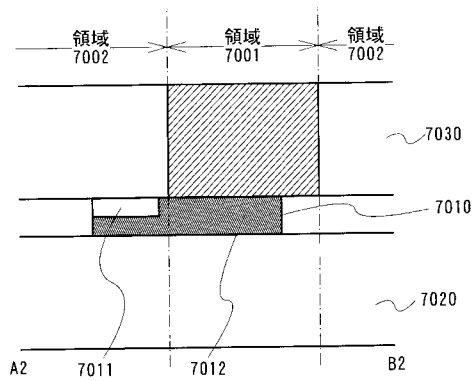


【図 7】

(A)

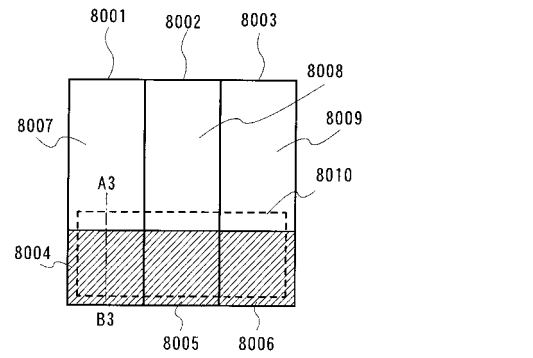


(B)

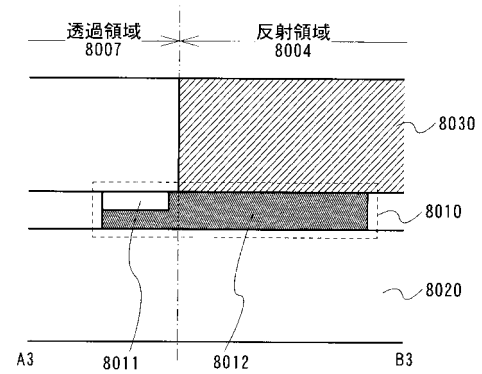


【図 8】

(A)

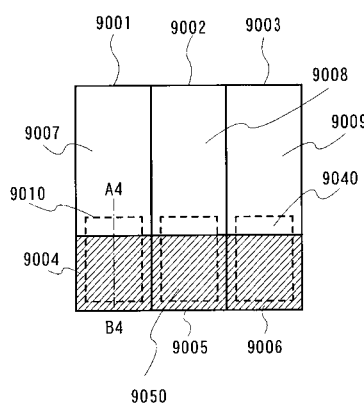


(B)

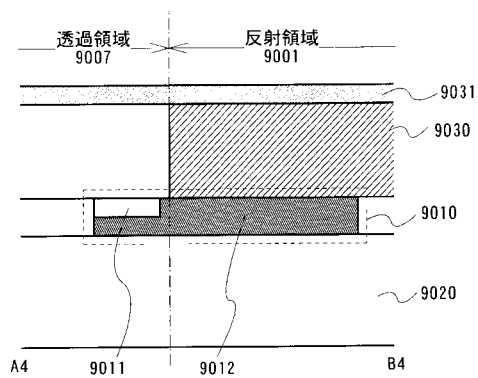


【図 9】

(A)

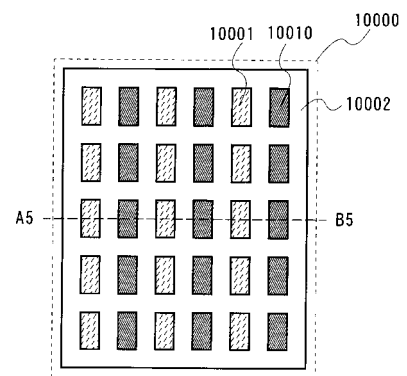


(B)

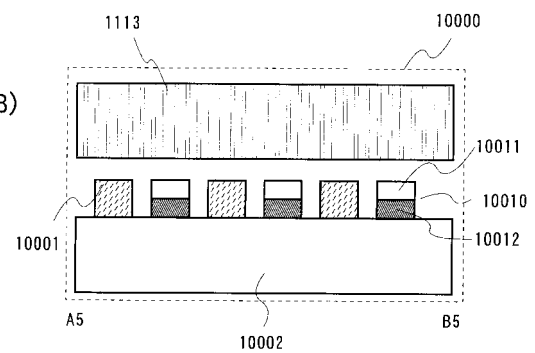


【図 10】

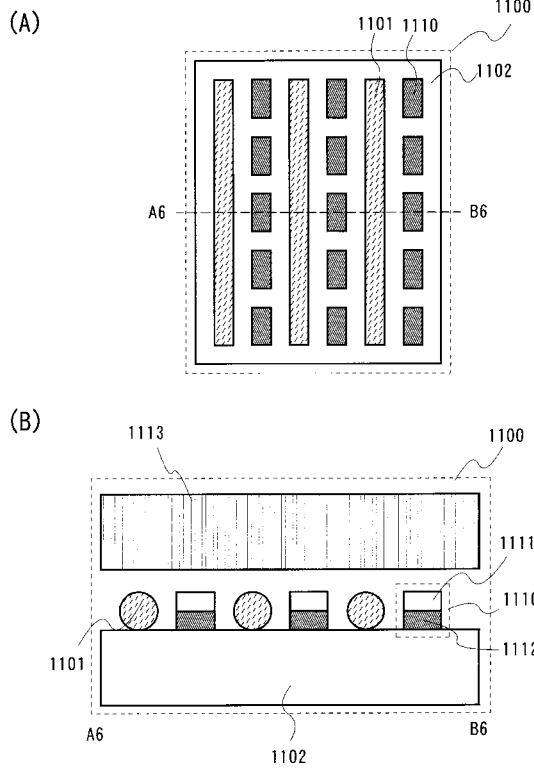
(A)



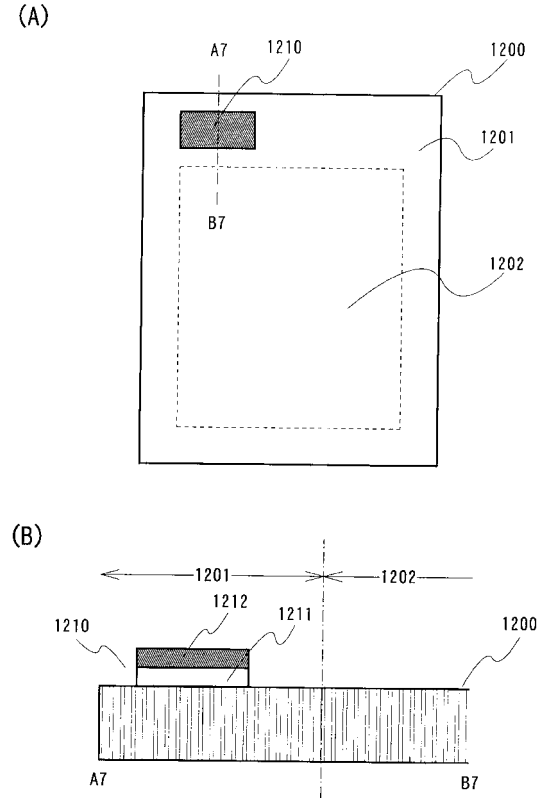
(B)



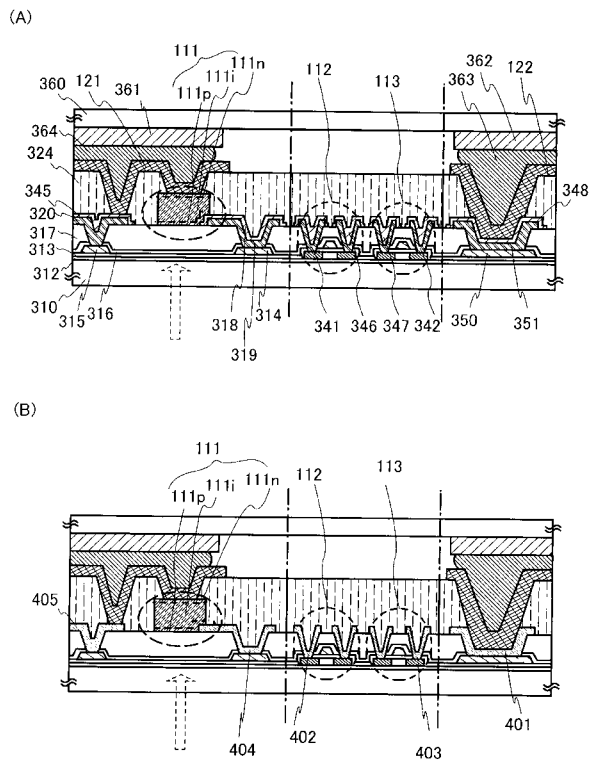
【図 1 1】



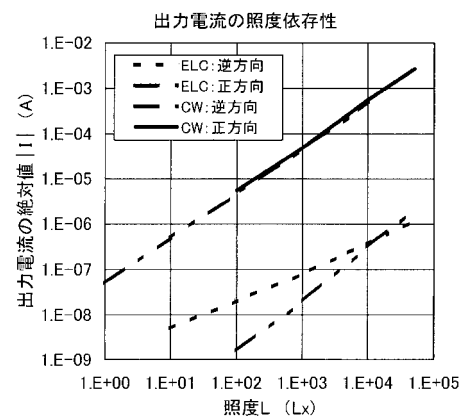
【図 1 2】



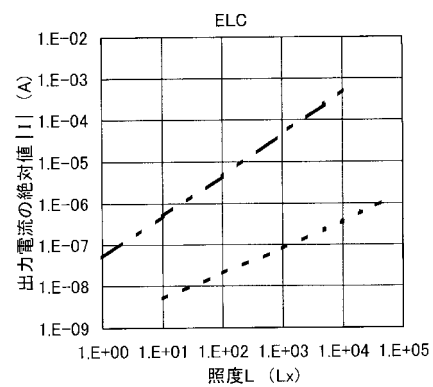
【図 1 3】



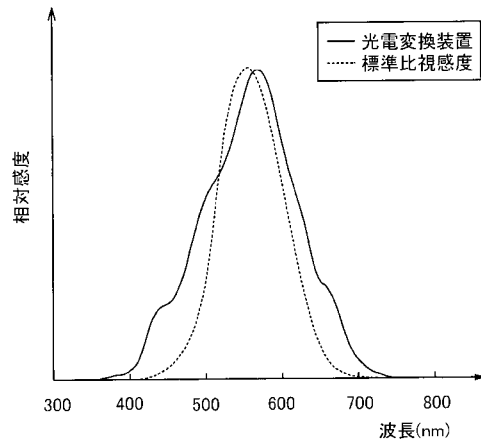
【図 1 4】



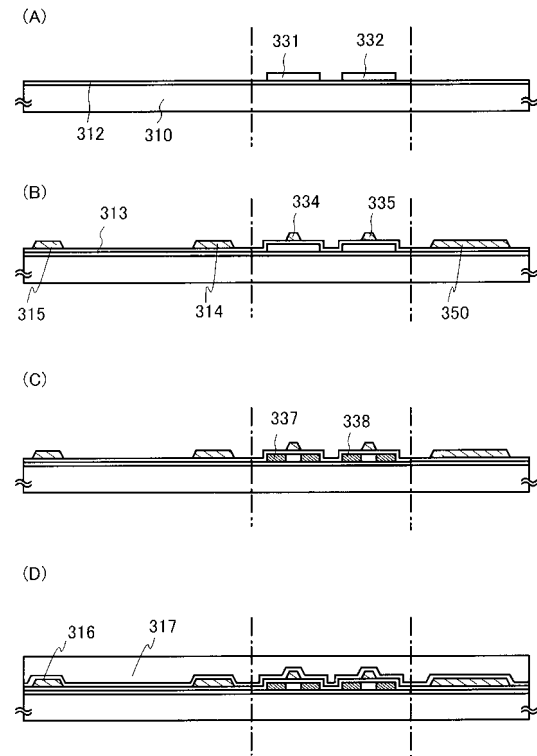
【図 1 5】



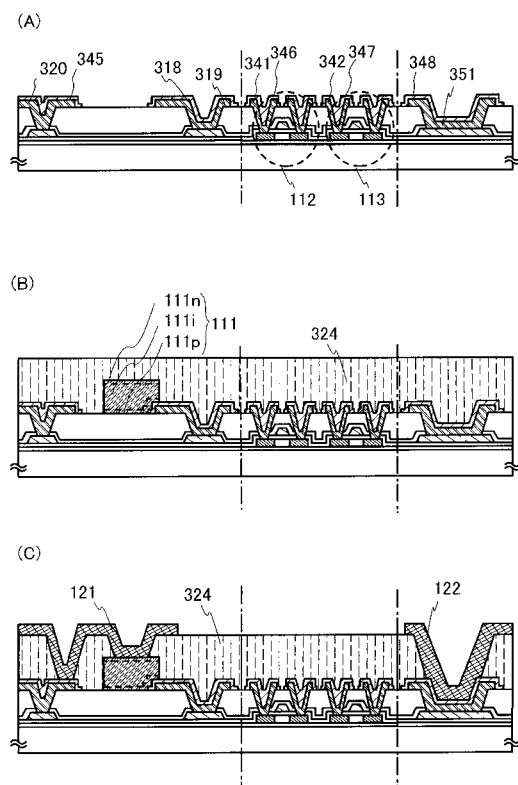
【図 16】



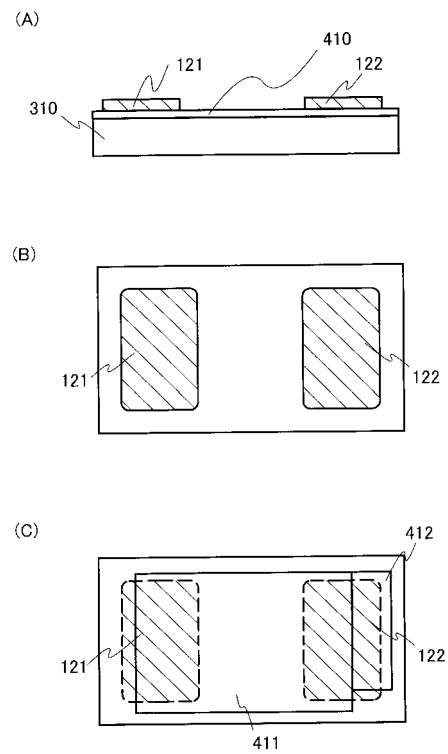
【図 17】



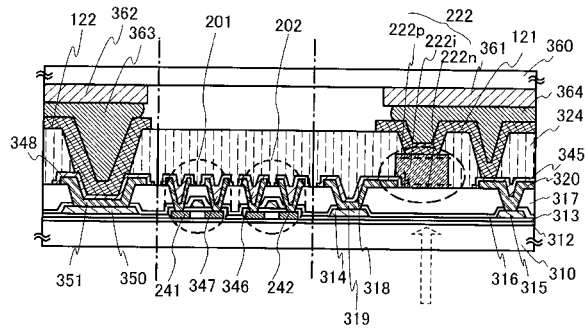
【図 18】



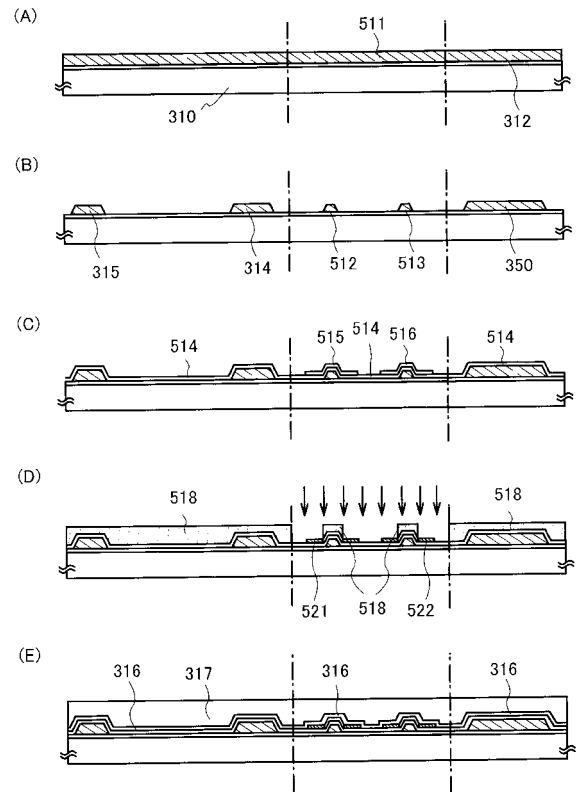
【図 19】



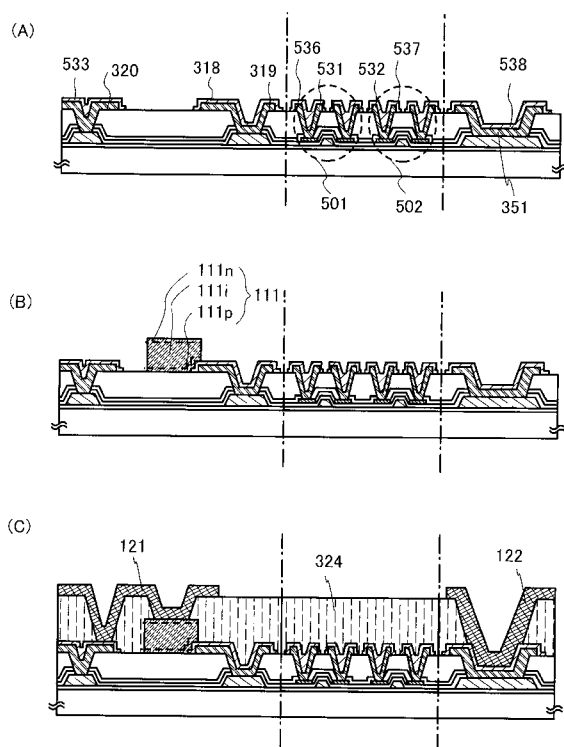
【図 20】



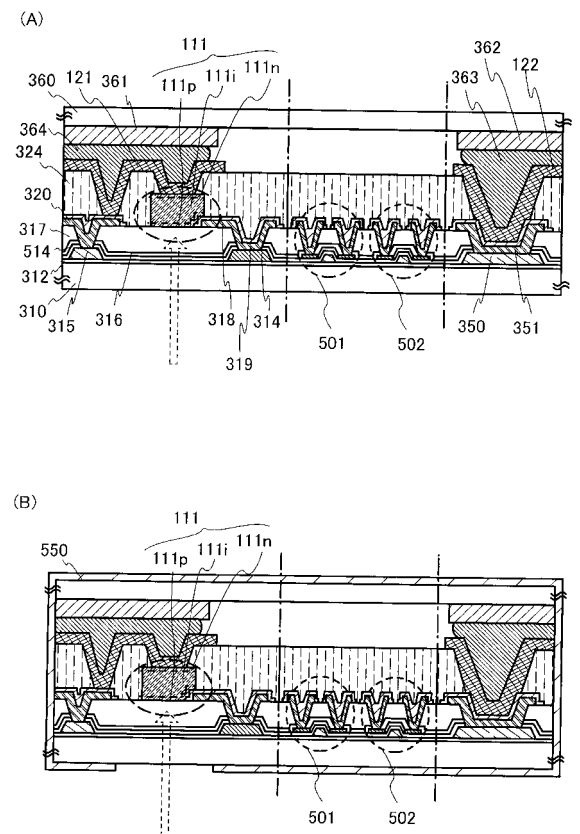
【図 21】



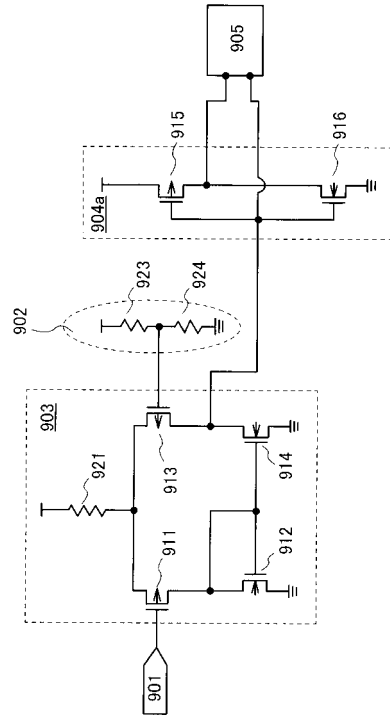
【図 22】



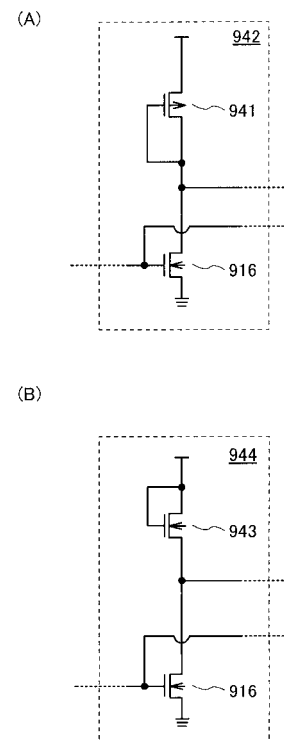
【図 23】



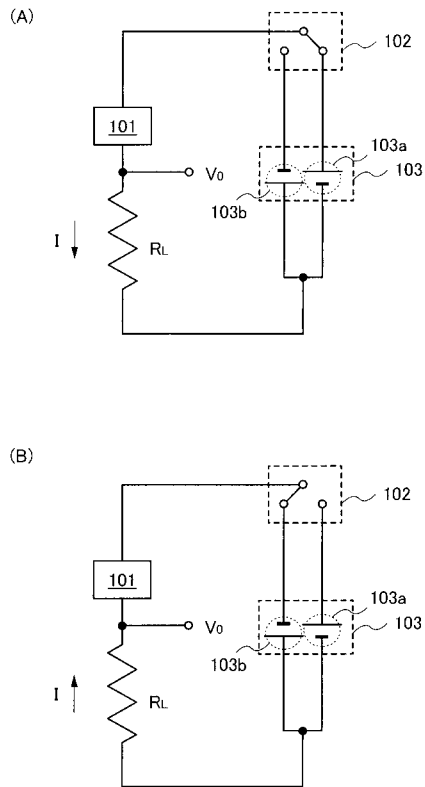
【 図 2 5 】



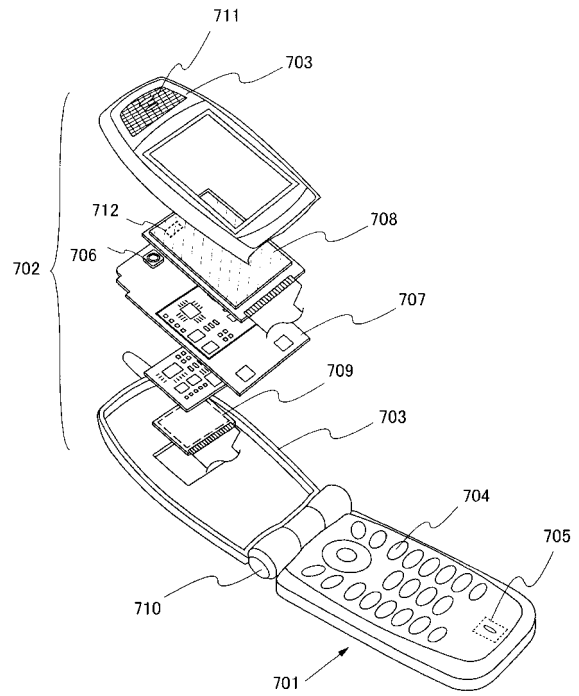
【 図 2 7 】



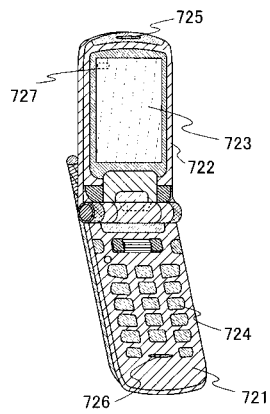
【図 28】



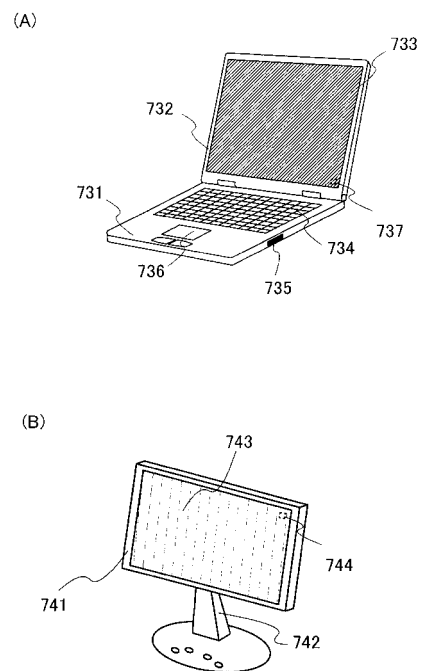
【図 29】



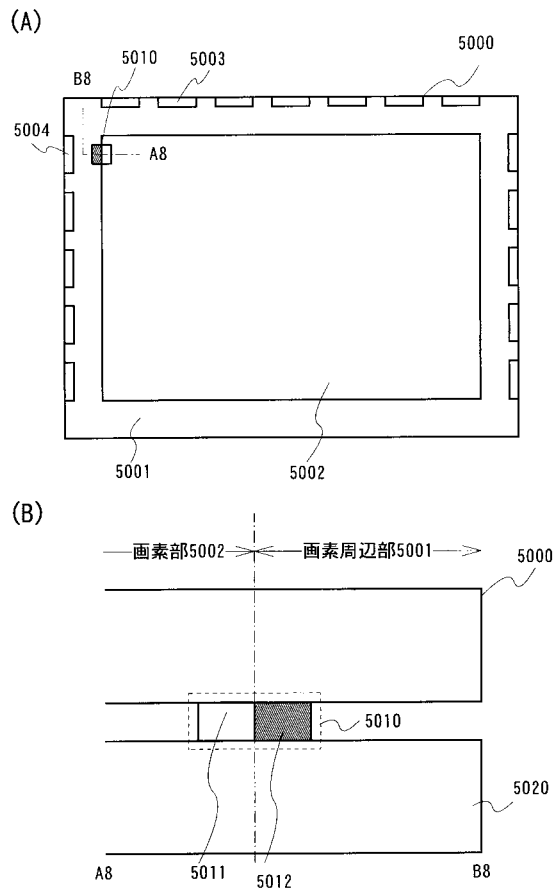
【図 30】



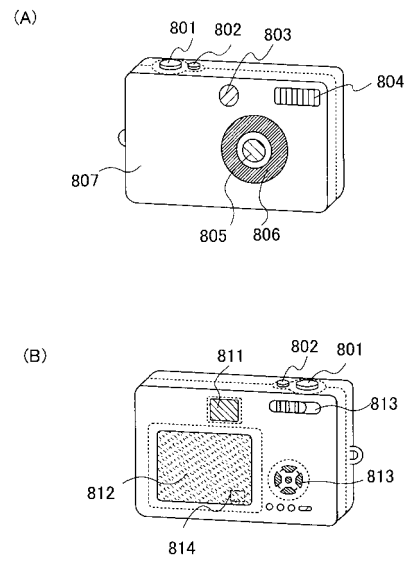
【図 31】



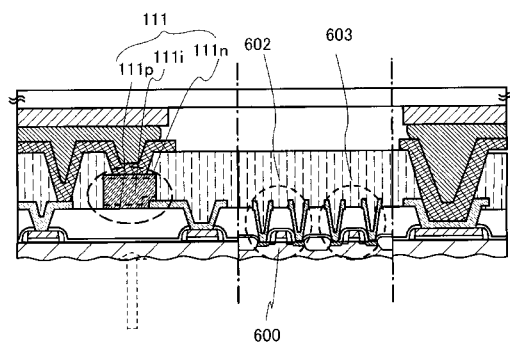
【図 3 2】



【図 3 3】



【図 3 4】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
F 2 1 Y 103/00	(2006.01)	F 2 1 Y 103:00		
F 2 1 Y 105/00	(2006.01)	F 2 1 Y 105:00	1 0 0	

F ターム(参考) 2H093 NC01 NC09 NC10 NC11 NC12 NC22 NC24 NC26 NC34 NC42
NC53 NC56 ND07 ND39 ND42 NE01 NE03
3K014 AA01 AA02 GA03