



NORGE

(12) PATENT

(19) NO

(11) 307395

(13) B1

(51) Int Cl⁷ G 11 C 16/06

Patentstyret

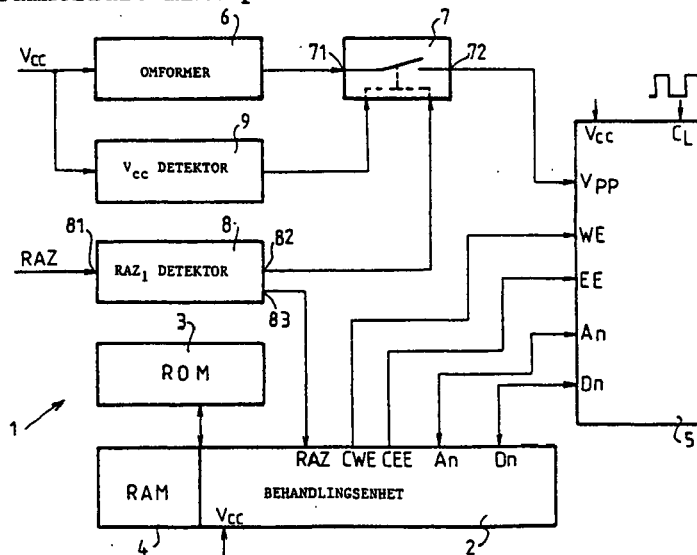
(21) Søknadsnr	19903630	(86) Int. inng. dag og søknadsnummer	1989.12.19, PCT/FR89/00660
(22) Inng. dag	1990.08.17	(85) Videreføringsdag	1990.08.17
(24) Løpedag	1989.12.19	(30) Prioritet	1988.12.20, FR, 8816788
(41) Alm. tilgj.	1990.10.17		
(45) Meddelt dato	2000.03.27		
(71) Patenthaver	Bull CP8, Rue Eugène-Hénaff, F-78190 Trappes, FR		
(72) Oppfinner	Michel Ugon, Maurepas, FR		
(74) Fullmektig	Bryn & Aarflot AS, 0104 Oslo		

(54) Benevnelse Databehandlings-system innbefattende en elektrisk slettbar, reprogrammerbar, ikke-flyktig hukommelse

(56) Anførte publikasjoner US 4692904, US 4612632

(57) Sammendrag

Databehandlings-anordning innbefattende minst en sentral databehandlings-enhet (2), og minst en ikke-flyktig, slettbar og elektrisk omprogrammerbar hukommelse (5), i hvert fall under delvis kontroll av behandlings-enheten. Anordningen er karakterisert ved at den omfatter deteksjonsmidler (8) for et signal for å be om reinitialisering av anordningens registre, styremidler (7) for å hindre tilførsel av minst ett signal (V_{pp} , WE, EE) som er essensielt for å programmere den ikke-flyktige hukommelsen (5) i hvert fall når nevnte signal for å be om reinitialisering (RAZ) av anordningens registre har et nivå (RAZ₁) tilstrekkelig til å aktivisere reinitialiseringsprosessen. En særlig interessant anvendelse av denne anordningen vedrører monolittiske og/eller selv-programmerbare mikroprosesser.



Oppfinnelsen vedrører et databehandlings-system som omfatter en behandlingsenhet, hukommelsesmidler og beskyttelsesmidler. Hukommelsesmidlene omfatter en elektrisk slettbar og reprogrammerbar ikke-flyktig hukommelse. Denne hukommelsen programmeres ved hjelp av minst ett programmeringssignal. Beskyttelsesmidlene er innrettet for å beskytte den ikke-flyktige hukommelsen mot eventuell tilfeldig programmering på grunn av en forbigående driftsmodus eller en interferens-driftsmodus. Behandlingsenheten kan eksempelvis være en mikroprosessor.

I et databehandlingssystem inneholder den ikke-flyktige hukommelsen data som ikke må endres når arrangementet er forbundet med spenning, eller når den elektriske forsyningen til arrangementet avbrytes eller forstyrres. Spesielt kan i hvert fall noen av instruksjonene som utgjør det operative programmet i arrangementet således være skrevet i en ikke-flyktig hukommelse. Den ikke-flyktig hukommelsen som inneholder instruksjonene er generelt ikke slettbar. Imidlertid eksisterer ikke-flyktige, programmerbare hukommelser, d.v.s. hukommelser hvor innholdet kan modifiseres.

Noen av disse hukommelsene må slettes før de kan modifiseres, for eksempel ved eksponering for en kilde av ultrafiolett stråling. Denne typen omprogrammerbare, ikke-flyktige hukommelser krever fysisk inngripen utenfra, ihvertfall ved sletting, hvilket gjør det umulig å benytte slike hukommelser i systemer hvor omprogrammeringen kontrolleres fullstendig av behandlingsenheten. For å bøte på denne ulempen er det konstruert omprogrammerbare, ikke-flyktige hukommelser hvor skrivingen eller slettingen utføres ved tilførsel av elektriske signaler på nivå sammenlignbare med nivåene man typisk støter på i databehandlings-systemer. Disse hukommelsene betegnes ofte EEPROMs, som er en forkortelse dannet av de første bokstavene i den engelske betegnelsen (electrically erasable programmable read only memory).

I den følgende beskrivelsen skal betegnelsen "programmering" forstås i vid forstand, og den betegner enhver

handling som fører til at innholdet i hukommelsen modifiseres, med andre ord skriving eller sletting av innholdet i hele eller deler av hukommelsen.

Som eksempel nevnes at kjente logiske kretser forsynes med en spenning på 5V, mens programmeringspenningen til elektrisk slettbare, omprogrammerbare ikke-flyktige hukommelser generelt ligger i området på tilnærmet 12 til 20 V. På grunn av den lave energien som er nødvendig for å modifisere innholdet deres, er det konstruert databehandlings-systemer som benytter den samme forsyningskilden til å levere både spenningen nødvendig for den logiske kretsen og programmeringsspenningen for de ikke-flyktige hukommelsene forbundet med systemene. Forsynings-spenningen til hele arrangementet svarer til en av de to påkrevde spenningene, og en omformerkrets er tilveiebrakt for å oppnå den andre. Med de kjente kretsene leverer forsyningskilden generelt spenningen nødvendig for den logiske kretsen, og en omformer, så som en diodepumpe, gjør det mulig å oppnå spenningen nødvendig for å programmere den ikke-flyktige hukommelsen.

Det er klart at systemer hvor forsynings-spenningene for de logiske kretsene og for å programmerere den ikke-flyktige hukommelsen ville være identiske er mulige å forstille seg og lage. I dette tilfellet ville det ikke finnes noen omformer.

Viktigheten av elektrisk slettbare, omprogrammerbare ikke-flyktige hukommelser er klar fordi de kan programmeres direkte under kommando av behandlingseenheten, uten innvirkning fra omgivelsene, hvilket for eksempel gjør det mulig for behandlingseenheten selv å modifisere programmet den inneholder, eller ved bruk å legge inn data som vil være nødvendig ved neste gangs bruk, og forbli i stand til å modifisere seg selv ved neste gangs bruk eller ved senere bruk.

Dette er for eksempel tilfellet i databehandlings-systemet som benytter et mikrokretskort omfattende minst en mikroprosessor og en ikke-flyktig hukommelse for bank eller betalings-applikasjoner. En ikke-flyktig hukommelse av denne typen kan bygges inn for å bevare akkumulerte posteringer til

debet og/eller kredit, såvel som gjenværende kjøpesaldo, hvilket er data utsatt for endringer fra engangsbruk til nestegangs bruk. Ikke desto mindre må slike data bevares, fordi de er viktige for systemets virkemåte.

Naturligvis kan programmeringen utføres etter forespørsel utenfra. I dette tilfellet sjekker behandlingsenheten legitimiteten til forespørselen, og overvåker operasjonene ettersom de foretas.

Databehandlings-systemer som omfatter en behandlingsenhet og en slettbar og elektrisk programmerbar ikke-flyktig hukommelse kan utgjøre en mengde realisert på ett enkelt substrat, som da vil utgjøre en monolittisk mikroprosessor, som valgfritt kan være selvprogrammerbar, dersom mikroprosessen selv kan modifisere data skrevet i den ikke-flyktige hukommelsen uten innvirkning utenfra.

Når den har en enkelt forsyningskilde, har en slik struktur ikke desto mindre ulemper, fordi det ved disse overgangstilstander mellom funksjoner kan hende at innholdet av den ikke-flyktige hukommelsen modifiseres utilsiktet når behandlingsenheten ikke tilbyr overvåking.

Det kan faktisk hende at programmerings-spenningen og kommando-signalene byttes feilaktig ved en tid når ikke alle de logiske kretsene i behandlings-arrangementet er stabilisert.

Programmerings-spenningen er en spenning nødvendig for modifikasjon av den ikke-flyktige hukommelsen, m.a.o. skriving eller sletting. Den tilføres i løpet av en modifiseringsfase samtidig som et korresponderende kommandosignal, d.v.s. et signal for å bekrefte skriving eller sletting.

Denne typen feilaktige modifiseringsfenomener kan inntre spesielt når arrangementet blir forbundet med spenning, eller når spenningen til arrangementet kuttes. Det kan hende at omformerer er i stand til å levere en spenning ved et tilstrekkelig nivå for å programmere den ikke-flyktige hukommelsen før minimumsnivået nødvendig for at de logiske kretsene i arrangementet skal fungere tilfredsstillende er til stede, eller etter at det ikke lenger er til stede. Dersom

programmerings-spenningen tilføres, og et signal for å bekrefte slettingen eller skrivingen samtidig sendes transient til hukommelses-kretsen, blir ordren om sletting eller skriving tatt til følge. I dette tilfellet kan hele arrangementet begynne å oppføre seg på en fullstendig uforutsigbar måte, siden informasjonen modifiseres på en fullstendig ukontrollert måte.

Det kan også hende at slike fenomener inntreffer i løpet av reinitialisering av de logiske kretsene i systemet, d.v.s. etter at den minimale operasjonsspenningen til kretsene er nådd, men mens behandlingsenheten ennå ikke har fullstendig kontroll over operasjonene. Det skal bemerkes at reinitialiseringsfasen kan vare i flere klokkesykler. I løpet av denne tiden kan ordrer om skriving eller sletting av den ikke-flyktige hukommelsen inntre utilsiktet.

Disse ulempene er delvis overvunnet ved å bygge inn kretser som gjør det mulig å forhindre tilførsel av programmerings-spenning så lenge forsynings-spenningen til kretsene som omgir den ikke-flyktige hukommelsen ikke er på et tilstrekkelig nivå. For eksempel beskriver "Memory Components Handbook" utgitt av Intel, 1983-utgaven, kapittel 5, som drøfter elektrisk slettbar omprogrammerbare ikke-flyktige hukommelser, ulike anordninger for skrive- eller slette-beskyttelse som forhindrer svitsjing av programmerings-spenningen og/eller av bekreftelses-signalene så lenge forsynings-spenningen ikke er på et tilstrekkelig nivå. For dette formålet koples programmerings-spenningen i en ikke-flyktig hukommelse via en elektronisk bryter som respons på en slette- eller skrive-ordre. Kretsene som måler de logiske kretsenes forsynings-spenning forhindrer enhver svitsjing av programmerings-spenningen ved å sette bryteren ut av funksjon så lenge forsynings-spenningen til de logiske kretsene ikke er på sitt minste påkrevde nivå.

I tillegg er anordningene beskrevet i denne publikasjonen tilpasset til å sette bryteren i funksjon like før reinitialisering av kretsene for å sjekke den ikke-flyktige hukommelsen, hvilket er nødvendig før enhver skrive- eller

slette-operasjon på hukommelsen startes. For å oppnå dette holdes kretsene som hindrer tilførsel av programmerings-spenning, igjen, slik at effekten av dem vil stoppe en viss tid etter at anordningen er forbundet med spenning, fra hvilken tid kretsene er antatt å være stabiliserte. Så snart de stopper å virke kan reinitialiserings-ordren sendes.

Disse forholdsreglene kan vise seg å være utilstrekkelige, siden de forhindrende anordningene nevnt ovenfor ikke er aktive i løpet av reinitialiseringsfasen av kretsen assosiert med hukommelsen. Enda viktigere er det at de overhodet ikke tar hensyn til det faktum at behandlingsenheten, som det er meningen å forbinde hukommelsen med, kan bli reinitialisert av en prosess fullstendig forskjellig fra den til kretsene som hører til den ikke-flyktige hukommelsen.

Som et resultat av dette, er forsinkelseskretsen som forhindrer tilførsel av programmerings-spenningen i en forhåndsbestemt periode etter forbindelse til spenning ikke absolutt tilpasset alle omgivelser hvor en slik ikke-flyktig hukommelse kan plasseres. Mer bestemt gjør den det ikke mulig å sikre at registrene reinitialiseres i fullstendig sikkerhet. Spesielt forhindrer den ikke feilaktig programmering av den ikke-flyktige hukommelsen i løpet av denne reinitialiseringsfasen.

På denne bakgrunn er formålet med oppfinnelsen å overvinne disse ulempene ved å foreslå midler som gjør det mulig å forhindre programmering av den ikke-flyktige hukommelsen i løpet av reinitialiserings-fasene av systemet hvor hukommelsen er inkorporert, uten at det skal være nødvendig å foreta tilpasninger senere når arrangementet settes i funksjon.

Oppfinnelsen gjør bruk av det faktum at reinitialiseringsfasen ikke kan finne sted med mindre en reinitialiseringsordre eller signal er tilført til ulike regioner i systemet. Reinitialiserings-ordren inntreffer som respons til en reinitialiserings-forespørsel, som kan være automatisk, som for eksempel er tilfellet når et arrangement forbindes med spenning, etter den minimale operative spenningen er oppnådd,

eller en reinitialiserings-ordre kan inntre som respons på en forespørsel med opprinnelse enten i arrangementet selv eller fra brukeren. Forespørselen oversettes til et signal for forespørsel om reinitialisering.

Hvordan denne reinitialiserings-ordren frembringes ligger utenfor omfanget av den foreliggende oppfinnelsen. Det er likeledes kjent at et signal for å be om reinitialisering kalles aktivt når dets nivå er slik at det tas til følge av arrangementet ved at reinitialiserings-ordren vil bli sendt. Det er inaktivt når dets nivå er slik at reinitialiserings-ordren ikke kan sendes. Avhengig av systemet er et signal for å be om reinitialisering enten aktivt i HØY tilstand eller aktivt i LAV tilstand. Det er aktivt i HØY tilstand, og motsatt inaktivt i LAV tilstand, når dets verdi for eksempel må være nær den nominelle operative spenningen til arrangementet for at reinitialiseringen skal finne sted, og i dette tilfellet må verdien være null for at det skal være inaktivt. Det er aktivt i LAV tilstand, og motsatt inaktivt i HØY tilstand, når lederne som overfører signalet må føres til null-potensial for at reinitialisering skal kunne finne sted, og når disse lederne må føres til et potensial nær den nominelle operative spenningen for at reinitialisering ikke skal kunne finne sted.

Ifølge oppfinnelsen er det således tilveiebrakt et databehandlings-system av den innledningsvis angitte type, og systemet ifølge oppfinnelsen kjennetegnes ved at

- beskyttelses-registeranordninger innrettet for å settes i en rekke binære konfigurasjoner, hvor hver konfigurasjon omfatter en forutbestemt gruppe binære tilstander, hvilke beskyttelses-registeranordninger er i stand til å sende programmeringssignalet til den ikke-flyktige hukommelsen bare når de er satt i en forutbestemt programmerings-konfigurasjon, og omfatter skiftregister-anordninger som innbefatter en rekke registerceller som er sammenkoplet serielt, hvilke skiftregister-anordninger har en eneste, seriell inngang koplet til behandlingsenheten for å motta et signal tilpasset for å sette registeranordningene i den forutbestemte

programmerings-konfigurasjonen;

- reinitialiseringsanordninger innrettet for å sette beskyttelses-registeranordningene i en reinitialiserings-konfigurasjon hver gang databehandlingssystemet reinitialiseres, hvilken reinitialiserings-konfigurasjon er annerledes enn programmerings-konfigurasjonen, og
- et forutbestemt konfigureringsprogram utføres av behandlingssenheden hver gang systemet mottar et signal som beordrer programmering av den ikke-flyktige hukommelsen, hvilket konfigureringsprogram omfatter en rekke suksessive instruksjoner som er i stand til å sette beskyttelses-registeranordningene i programmerings-konfigurasjonen;
- idet programmering av den ikke-flyktige hukommelsen avbrytes av en eventuell tilfeldig modifisering av programmeringskonfigurasjonen som er satt i beskyttelses-registeranordningene.

Oppfinnelsen er således særlig fordelaktig, fordi den ikke lenger benytter empiriske betraktninger for forsinkelsen etter forbindelse til spenning, men istedet benytter verdier som er konstante fra ett arrangement til et annet. Faktisk er det slik at for et arrangement med nominell operativ spenning på for eksempel 5V, og med reinitialiserings-signal som er aktivt i LAV tilstand, er det tilstrekkelig å verifisere at verdien på reinitialiserings-signalet er nær en nullverdi for å forhindre tilførsel av en spenning nødvendig for programmeringen.

Videre går det med de kjente arrangementene ifølge tidligere kjent teknikk ikke an å forhindre tilførsel av en programmerings-spenning når en reinitialisering hadde funnet sted i løpet av operasjon eller etter forbindelse til spenning, siden tidskonstanten som drev forhindringen av programmering i disse arrangementene ifølge tidligere kjent teknikk ikke ble tilgjengelig før forbindelse til spenning. Med den foreliggende oppfinnelsen er forhindring av tilførsel av en spenning nødvendig for programmering effektiv uavhengig av for hvilket tidspunkt signalet for å be om reinitialisering dukker opp. Videre er det sikkert, med midlene utnyttet i den

foreliggende oppfinnelsen, at tilførsel av en spenning nødvendig for programmering er forhindre i hele varigheten av reinitialiserings-fasen, siden et signal som er aktivt i løpet av hele reinitialiserings-signalet benyttes til å styre midlene for å forhindre programmerings-spenningen. Faktisk er det slik at reinitialiseringsordren er til stede kun dersom signalet for å be om reinitialisering er aktivt.

Det skal bemerkes at oppfinnelsen er anvendbar til enhver type databehandlings-arrangement hvor behandlings-enheten har mer eller mindre delvis kontroll over programmeringen av den ikke-flyktige hukommelsen, den er m.a.o. anvendbar særlig til selvprogrammerbare mikroprosessorer, og til enten monolittiske eller ikke-monolittiske mikroprosessorer.

Ytterligere kjennetegn og fordeler ved den foreliggende oppfinnelsen vil bli tydeliggjort gjennom den medfølgende beskrivelsen, sett i sammenheng med de vedføyde tegningene, hvor:

Fig. 1 er et diagram som skjematisk viser en variant av et databehandlings-arrangement ifølge oppfinnelsen, Fig. 2 og 3 viser to varianter av de forhindrede midlene med omgivelser, Fig. 4 - 7 er diagram som skjematisk fremstiller andre varianter av systemet.

I figur 1 er en første utførelsesform av et arrangement ifølge oppfinnelsen vist skjematisk.

Arrangementet 1 omfatter en sentralenhet 2, eller sentral behandlingsenhet som utfører et program lagret i et leseminne 3, betegnet med sin engelske forkortelse ROM.

Den sentrale behandlingsenheten kan inneholde eller være forbundet med et hurtigminne 4, igjen betegnet ved sin engelske forkortelse RAM.

Den sentrale behandlingsenheten mottar forsynings-spenningen V_{cc} til systemet.

Videre, ifølge oppfinnelsen, omfatter arrangementet en ikke-flyktig hukommelse 5, av den elektrisk slettbar og programmerbare typen. I den følgende beskrivelsen vil denne hukommelsen bli kalt den reprogrammerbare hukommelsen.

For å gjøre skrive- eller sletteoperasjoner mulige, omfatter den reprogrammerbare hukommelsen 5, et inntak for en programmerings-spenning V_{pp} , et skrivegyldighets-signal WE, og et slette-gyldighetssignal EE, såvel som datalinjer D_n og adresse-linjer A_n . Konteringen av data og adresselinjene er sikret på kjent måte av behandlings-enheten 2, og data og adressebusser, av hvilke kun noen er vist her for enkelthets skyld, er koplet inn mellom behandlingsenheten 2 og hukommelsens adresse og datalinjer. Den reprogrammerbare hukommelsen 5 omfatter også en inngang for et klokkesignal CL. Klokken kan tilhøre arrangementet, eller den kan tilhøre en tredje innretning, som den må forbindes med.

I tilfellet hvor håndtering av skriving eller sletting sikres av behandlingsenheten 2, stammer gyldighets-signalene for skriving WE eller sletting EE fra tilsvarende utganger CWE og CEE på behandlingsenheten, og tilførsel av programmerings-spenningen V_{pp} til det indre av den ikke-flyktige hukommelsen 5 er underordnet en tilsvarende forespørsel utstedt av behandlingsenheten.

I bank-applikasjoner, for eksempel, når et slikt arrangement er innesluttet i mikrokretskort, fås klokkesignalet fra et eksternt signal.

Tilsvarende kan bekreftelsen på skriving eller sletting gis på ulike måter avhengig av typen hukommelse som benyttes, og det kan hende at komplementære innganger er nødvendige. Diagrammet her er ment å illustrere at programmerings-spenningen generelt ikke tilføres alene, men istedet må tilføres sammen med en skrive- eller sletteordre.

Tilsvarende er interne kretser i den reprogrammerbare hukommelsen 5, eller kretser forbundet med denne, som ikke er vist for å holde tegningen enkel og er kjente per se, tilveie-brakt for å forhindre programmerings-spenningen V_{pp} så lenge en skrive- eller slette-forespørsel ikke er kjent for hukommelsen.

Disse kretsene er utenfor rekkevidden til den foreliggende oppfinnelsen, men er for eksempel beskrevet i detalj i Intel-boken allerede nevnt i innledningen til

søknaden. Generelt detekterer disse interne kretsene nærvær av en forespørsel på en inngang WE eller EE på den ikke-flyktige hukommelsen, for internt å håndtere endringen fra den programmerbare spenningen.

Programmeringsspenningen V_{pp} kan fås fra tilførsels-spenningen V_{cc} nødvendig for de logiske kretsene i systemet. Denne spenningen V_{cc} tilføres direkte til en inngang på den sentrale behandlings-enheten, og i tilfellet den er forskjellig fra spenningen V_{pp} , hvilket er sant for de fleste tilfellene med dagens teknologi, er en omformer 6 tilveiebrakt for å oppnå programmerings-spenningen fra tilførsels-spenningen. Hvis den nominelle tilførsels-spenningen V_{cc} er 5 V og den nominelle programmerings-spenningen V_{pp} er 18 V, kan omformer 6 for eksempel omfatte en diode-pumpe.

I henhold til den foreliggende oppfinnelsen omfatter arrangementet 1 midler 7, 8 for å forhindre tilførsel av programmerings-spenningen V_{pp} i løpet av reinitialiserings-fasene. For dette formålet er, i en utførelsesform, en detektor 8 tilveiebrakt, som måler verdien av spenningen på signalet RAZ som ber om reinitialisering av arrangementet, og ved sine utganger leverer et signal som styrer programmerings-spenningens forhindringsmidler 7 på en slik måte at tilførsel av denne spenningen forhindres, så lenge verdien av forespørsels-signalet for reinitialisering er slik at dette signalet kan tas hensyn til for å aktivere reinitialiseringen, eller m.a.o. når dette signalet har oppnådd et nivå RAZ1, ved hvilken tid det må betraktes å være aktiv.

I tilfellet hvor reinitialiserings-signalet er aktivt i LAV tilstand, oppfanger detektormidlene for signalet for reinitialiserings-forespørsel nivået på dette signalet, og forårsaker at tilførsel av en spenning nødvendig for programmering forhindres når nivået er mindre enn eller lik terskelen. Omvendt: når dette signalet er aktivt i HØY tilstand, forhindres tilførsel av programmerings-spenningen når signalet for reinitialiserings-forespørsel når et nivå nær verdien av den nominelle operative spenningen til de logiske kretsene i systemet.

Kjente kretser gjør det mulig å utføre en reinitialiserings-forespørsel automatisk etter en ny forbindelse til spenning, ved hjelp av en krets som måler tilførsels-spenningen V_{cc} , og leverer et reinitialiserings-signal, for eksempel så snart den mindre operative spenningen C_{ccmin} , eller når verdien på tilførsels-spenningen er mellom minsteverdien og den nominelle verdien.

Fortrinnsvis, som vist i figur 1, forårsaker nivådetektoren 8 for reinitialiserings-signalet også at reinitialiserings-ordren tilføres behandlingsenheten 2. For dette formålet mottar inngangen 81 på detektoren 8 reinitialiserings-signalet sendt for eksempel etter forbindelse av systemet til spenning. Midlene for å få dette reinitialiserings-signalet er ikke vist her for ikke å gjøre tegningen unødigt komplisert.

En utgang 82 på detektoren er forbundet med en inngang på forhindreings-midlene 7 for programmerings-spenningen og en annen utgang 83 på detektoren er forbundet til behandlingsenhetens reinitialiserings-inngang. Så lenge nivået på reinitialiserings-signalet tilstede ved inngangen på detektoren ikke er tilstrekkelig, og dette signalet forutsetningsvis ikke betyr en reinitialiserings-forespørsel, gjør denne strukturen det mulig for utgangen 82 på detektoren 8 forbundet med en inngang på forhindreings-midlene 7 å levere et signal slik at tilførsel av programmerings-spenningen kan godkjennes. Som det vil gå frem av nedenstående, er forhindreingsmidlene 7 også tvangsstyrt av en detektor 9 som leverer et signal for å forhindre tilførsel av programmerings-spenningen dersom den minste operative spenningen til de logiske kretsene i arrangementet ikke er nådd. I fravær av et reinitialiserings-forespørselssignal ved inngangen 81 på detektoren 8, og når den minste operative spenningen er nådd, godkjenner således forhindreingsmidlene 7 tilførsel av programmerings-spenningen, dersom en forespørsel om å programmere den reprogrammerbare hukommelsen er utstedt, kan denne tas hensyn til.

Når den første utgangen 82 er i sistnevnte tilstand,

leverer detektoren 8 et signal over sin utgang 83 som svarer til at reinitialiseringen av behandlingsenheten 2 ikke aktiveres, fordi reinitialiserings-signalet er utilstrekkelig til å bli betraktet som aktivt.

Detektoren 8 er fortrinnsvis en terskeldetektor uten hysteres, slik at så snart verdien på reinitialiserings-signalet tilført dens inngang 81 er slik at signalet kan bekreftes, så endres dens utganger 82, 83 til en tilstand slik at på den ene siden forhindringsmidlene 7 aktiveres, og samtidig en ordre som forårsaker reinitialisering av behandlingsenheten tilføres inngangen på denne enheten. Omvendt gjelder det at så snart nivået på signalet tilført inngangen 81 på detektoren er slik at signalet ikke må betraktes som aktivt, så endrer utgangene 82, 83 til en motsatt tilstand. Hvis for eksempel den nominelle operasjonsspenningen til de logiske kretsene i arrangementet er 5 V, så endrer nivået ved utgangene på detektoren umiddelbart fra null til 5 V, eller fra 5 V til 0 V så snart signalet tilført inngangen 81 på detektoren krysser terskelen for byttet.

Endelig, avhengig av hvor vidt den aktive tilstanden til reinitialiserings-signalet er i LAV eller HØY tilstand, bestemmes bytteterskelen til detektoren 8 forskjellig. I tilfellet hvor forespørselssignalet for reinitialisering tilført inngangen 81 på betraktes aktivt i LAV tilstand, hvilket tilkjenne gir at verdien på dette signalet kan variere mellom den nominelle operasjonsverdien og null-verdien, blir for eksempel inntreden av et reinitialiserings-signal oversatt til en overgang i signalet tilført inngangen 81 på detektoren 8 mellom den nominelle verdien og null-verdien. Motsatt gjelder det at når forespørsels-signalet om reinitialisering forsvinner, etter at arrangementets registre er tilbakestilt til null, så endres signalet tilført inngangen på detektoren fra null-verdien til den nominelle verdien. M.a.o. vil, i dette tilfellet, et forespørsels-signal om reinitialisering som inntreffer bli overført til en bakkant av signalet tilført inngangen på detektoren 8, og når forespørsels-signalet om

reinitialisering forsvinner, vil dette blir overført til inntreden av en forkant ved den samme inngangen. Dette er fordelaktig, idet det er tilstrekkelig å utforme eller velge terskeldetektoren slik at bytte-terskelen er mellom den nominelle tilførselsverdien og nullverdien. For eksempel, dersom den nominelle operasjons-spenningen til kretsene er 5 V, og i tilfellet hvor reinitialiserings-signalet er aktivt i LAV tilstand, så vil terskeldetektoren bli valgt slik at byttet finner sted når signalet tilført inngangen 81 på detektoren er av størrelsesorden 4 V, og i tilfellet hvor reinitialiserings-signalet er aktivt i HØY tilstand, vil bytteterskelen for eksempel være 2 V. Det skal forstås at disse verdiene ikke er begrensende, men de demonstrerer at det er fordelaktig for bytteverdien å være nær verdien hvor reinitialiserings-signalet ikke er aktivt, men for en endring i tilstanden av dette signalet, mellom sine inaktive og aktive tilstander, å bli tatt hensyn til svært raskt, slik at ingen tid går tapt for reinitialisering. Dette gjør det mulig å tilføre den effektive reinitialiserings-ordren til behandlingsenheten fra den ene siden, og et signal fra forhindreingsmidlene 7, som fører til at tilførsel av programmerings-spenningen forhindres, på den andre siden, ganske raskt.

Således gjelder det at dersom en skrivebekreftelsesordre tilføres skrivebekreftelses-inngangen WE på den reprogrammerbare hukommelsen 5, eller dersom en slettebekreftelsesordre tilføres slettebekreftelses-inngangen EE på denne hukommelsen, så vil tilførsel av en eller den andre av disse ordrene være inoperativ så lenge reinitialiseringen har funnet sted, siden programmerings-spenningen V_{pp} er forhindret.

Som det går frem av denne tegningen, er forhindreingsmidlene 7 fortrinnsvis plassert mellom utgangen på omformerer 6, når en slik finnes, og inngangen for programmerings-spenningen V_{pp} til den ikke-flyktige hukommelsen.

Sammenstillingen som omfatter forhindreingsmidlene 7 og

terskeldetektor-kretsen 8, for å detektere forhindre-
terskelen RAZ1, omfatter faktisk en elektrisk terskelbryter,
som godkjenner tilførsel av utgangs-spenningen på omformer 6
til inngangen på den reprogrammerbare hukommelsen 5, når
forespørsels-signalet om reinitialisering RAZ når en
tilstrekkelig høy verdi RAZ1, ved hvilken terskel den kan tas
hensyn til for å føre til reinitialisering av systemets
logiske kretser.

Ordrene for skrivebekreftelse WE, eller slettebekreftelse
EE, utstedes av den sentrale behandlings-enheten 2. Så lenge
de logiske kretsene i den sentrale behandlingsenheten 2 ikke
er stabiliserte, kan et skrive- eller slette-
bekreftelsessignal bli overført utilsiktet til den ikke-
flyktige hukommelsen. Som en konsekvens av dette, er i en
ikke vist variant, kretser for å forhindre disse signalene
tilveiebrakt, overstyrt på samme måten av terskel-detektoren
8, for å forhindre overføring av et slikt signal, som ville
bli utstedt av den sentrale behandlingsenheten 2 så lenge
reinitialiserings-signalet ikke er på et tilstrekkelig høyt
nivå. I ethvert tilfelle må imidlertid midlene 7 for å
forhindre programmerings-spenningen V_{pp} beholdes, fordi det kan
hende at transiente signaler som hører til de interne
elektroniske kretsene i den reprogrammerbare hukommelsen 5
genereres inne i denne hukommelsen, særlig i skrive- eller
slettebekreftelses-kretsene, hvilket kunne føre til
ukontrollerbar sletting eller skriving av data i den
reprogrammerbare hukommelsen, særlig når den forbindes med
spenning.

Dette er grunnen til at midlene 7 for å forhindre
tilførsel av programmerings-spenning fortrinnsvis fortsatt er
til stede, selv om kretsene for å forhindre skrive- eller
slette-bekreftelsesspenningene er til stede.

Figur 1 viser også en krets 9, med en inngang som mottar
arrangementets forsynings-spenning V_{cc} , og en utgang som er
forbundet til forhindre-midlene 7 for programmerings-
spenningen. Denne kretsen 9 er en terskeldetektor, som har
som funksjon å forhindre tilførsel av programmerings-

spenningen hver gang forsynings-spenningen V_{cc} er lavere enn en gitt verdi, hvilken verdi er minimums-verdien nødvendig for at de logiske kretsene i arrangementet skal fungere korrekt.

Denne kretsen er kjent i seg selv, og den er referert til i innledningen til den foreliggende søknaden. Som et supplement til kretsene spesifikke for den foreliggende oppfinnelsen, som er aktive i arrangementets reinitialiserings-faser, gjør denne kretsen det mulig å forhindre tilførsel av programmerings-spenningen når arrangementet forbindes med spenning, eller når forsyningen til arrangementet er av, eller når en utilsiktet spennings-reduksjon inntreffer.

Virkningen av denne detektoren 9 forbundet med forhindringsmidlene 7 utfyller detektoren 8 for reinitialiserings-signalnivået RAZ1 forbundet med disse midlene 7 for å forhindre tilførsel av programmerings-spenningen, slik at programmerings-spenningen V_{pp} ikke kan tilføres de tilsvarende inngangs-terminalene på den reprogrammerbare hukommelsen 5 når enten nivået på forsynings-spenningen V_{cc} eller nivået på forespørsels-signalet om reinitialisering er inkompatibelt.

Figur 2 viser et prinsipp for å utføre forhindringsmidlene 7, når kun verdien av reinitialiserings-signalet tas hensyn til for å bestemme om tilførsel av programmerings-spenningen til den reprogrammerbare hukommelsen 5 skal godkjennes eller forhindres. Forhindringsmidlene 7 er for eksempel utført som en alt-eller-ingen-ting transistor-sammenstilling 73, som slipper programmerings-spenningen V_{pp} gjennom når forespørsels-signalet for reinitialisering ikke lenger er aktivt. For dette formålet er de interne kretsene i forhindrings-midlene 7 montert slik at styre-elektroden 74 på transistorsammenstillingen 73, mottar signalet fra kretsen 8, som detekterer verdien på forespørsels-signalet for reinitialisering. Inngangen 71 på forhindringsmidlene er forbundet med utgangen på omformerer 6, eller generelt til kretsen som leverer programmerings-spenningen, dersom den er uavhengig av forsyningskretsen for de logiske kretsene, og utgangen 72 på forhindringsmidlene 7, er forbundet med

inngangen for programmerings-spenningen V_{pp} til den reprogrammerbare hukommelsen 5. For eksempel blir signalet tilført inngangen 71 på forhindreingsmidlene 7, overført til sluket på MOS transistor-sammenstillingen, mens utgangen 72 er forbundet med kilden til den samme sammenstillingen. I dette tilfellet er en motstand 75 plassert mellom styreelektroden, eller m.a.o porten (gate) og jord.

Detektorkretsen 8 er fortrinnsvis en terskeldetektor uten hysteres. Denne kretsen er valgt på en slik måte at den ved sin utgang gir et signal som gjør transistor-sammenstillingen 73 ledende når reinitialiserings-signalet ikke lenger er aktivt.

Som et resultat av dette forhindres tilførsel av programmerings-spenningen V_{pp} av forhindreings-kretsen 7 så snart forespørsels-signalet for reinitialisering er aktivt.

Figur 3 viser tilfellet hvor ikke bare forespørsels-signalet for reinitialisering, men også tilfellet hvor nivået på forsynings-spenningen til de logiske kretsene i arrangementet, tas hensyn til for å forhindre tilførsel av programmerings-spenningen V_{pp} til den reprogrammerbare hukommelsen. I dette tilfellet er styremidlene 7 tilpasset til å ta hensyn til signalet utstedt av detektoren 8 i forhold til nivået på forespørsels-signalet for reinitialisering og/eller signalet til detektoren 9 for nivået på forsynings-spenningen. Detektoren 9 er også en terskel-detektor, som ved sin utgang leverer et styresignal for forhindreingsmidlene 7, som godkjenner programmeringen dersom en forespørsel om dette er utstedt, når forsynings-spenningen er mellom minimumsverdien V_{ccmin} , ved hvilken de logiske kretsene begynner å fungere korrekt, og den nominelle forsynings-spenningen V_{ccnom} . Således gjelder det at i tilfellet med kretser forsynt med en nominell spenning på 5 V, leverer detektoren 9 et signal som godkjenner tilførsel av programmerings-spenningen så snart spenningen er 4 V, for eksempel, i tilfellet hvor de logiske kretsene fungerer korrekt ved spenninger høyere enn 3 V.

I dette tilfellet kan styremidlene 7 for eksempel være arrangert som følger: de omfatter den første transistor 73

nevnt ovenfor, som ved de av sine elektroder mottar signalet utstedt av omformerer 6, mens en annen av dens elektroder er forbundet med utgangen 72, til V_{pp} -inngangen til den reprogrammerbare hukommelsen 5. Styreelektroden 74 til denne transistoren mottar signalet utstedt av detektoren 8, som måler nivået på forespørsels-signalet for reinitialisering, og en andre transistor 76, med styreelektrode 77 forbundet til utgangen av detektoren 9 for forsynings-spenningen, er plassert mellom motstanden 75 og felles-punktet for utgangene fra detektor 8 og styreelektroden 74 til den første transistoren 73, slik at den andre elektroden på denne andre transistoren 76, er forbundet med dette fellespunktet, og dens tredje elektrode er forbundet til motstanden 75.

I dette tilfellet er den første transistoren 73 ledende når et signal tilføres dens styreelektrode 74, via detektoren 8 for forespørsels-signalet for reinitialisering, og når samtidig den andre transistoren 76 ikke er ledende. For at denne andre transistoren 76 skal være ledende for å forhindre programmering, må et signal tilføres dens styreelektrode 77, hvilket er tilfellet når detektoren 9 detekterer at forsynings-spenningen er lavere enn minimumsverdien for korrekt virkemåte av de logiske kretsene i systemet.

Selvsagt er enhver annen type sammenstilling mulig. Tegningene beskrevet ovenfor er kun en illustrasjon av prinsippet for arrangementets virkemåte. Det viktigste er at midlene 7 for å forhindre programmerings-spenningen omfatter en kontrollert bryter som godkjenner tilførsel av denne programmerings-spenningen V_{pp} utelukkende når forsynings-verdien er korrekt og reinitialiserings-signalet ikke er aktivt.

Videre viser denne tegningen at detektoren 8 omfatter en enkelt utgang forbundet med både styreelektroden til forhindrings-midlene og til reinitialiserings-inngangen til behandlings-enheten 2. Dette kan tilveiebringes for tilfellet hvor den benyttede teknologi tillater samme signallnivå for både styring og reinitialisering.

Imidlertid har kretsen beskrevet ovenfor ulempen at

tilførsel av programmerings-spenningen godkjennes så snart reinitialiserings-ordren forsvinner. På grunn av responstidene til de ulike kretsene kan det hende at ordren om å kansellere forhindring av tilførsel av programmerings-spenningen tas hensyn til før reinitialiserings-ordren er borte, og at et transient fenomen samtidig vil inntre i behandlingskretsene, som bekrefter en ordre om ukontrollerbar sletting eller skriving, slik at feilaktig informasjon muligens kan skrives inn i den programmerbare hukommelsen.

Av denne grunn er, i en variant av prinsippet vist i figur 4, to kretser for å detektere nivået på forespørsel-signalet for reinitialisering av kretsene tilveiebrakt. En første deteksjonskrets 8b, med utgang forbundet til midlene 7 for å forhindre programmerings-spenningen, og en andre deteksjonskrets 10, med utgang forbundet med reinitialiserings-inngangen til behandlingsenheten 2. De to deteksjonskretsene 8b, 10 har ulike deteksjonsterskler RAZ1, RAZ2, slik at når et forespørsels-signal for reinitialisering RAZ forekommer ved inngangen på disse kretsene, leverer den første kretsen 8 et signal for å forhindre midlene 7 før den andre kretsen har aktivert signalet for reinitialisering av behandlingsenheten 2, slik at når et forespørsels-signal for reinitialisering inntreer vil tilførsel av programmerings-spenningen bli forhindret før reinitialiserings-ordren tilføres, og slik at når forespørsels-signalet for reinitialisering tilført inngangen på deteksjonskretsene 8b, 10, endres fra en aktiv tilstand til en inaktiv tilstand, vil sperren oppheves så snart reinitialiserings-ordren tilført den tilsvarende inngangen for behandlings-enheten 2 er borte. Således er en kronologisk følge tilgjengelig mellom tilførsel av de ulike kommando-signalene, hvilket øker den operative sikkerheten til systemet.

I alle tilfeller kommer således forhindringen foran reinitialiserings-basen og oppheving av sperren følger etter slutten av reinitialiserings-fasen.

Følgelig er kretsen i figur 4 svært robust, fordi den tillater ordren om å reinitialisere kretsene i arrangementet å

bli borte før tilførsel av programmerings-spenningen blir godkjent. Videre omfatter denne kretsen midlene for å forhindre programmerings-spenningen når den minste forsynings-spenningen ikke er nådd, slik at, etter tilkopling til spenning, kan godkjenning av tilførsel av programmerings-spenningen ikke ha funnet sted uten at den minste operative spenningen er nådd på den ene siden, og på den andre når reinitialiserings-signalet ikke er aktivt. I tilfelle utilsiktet eller tilsiktet reduksjon i forsynings-spenningen, fører deteksjons-kretsen 9 for forsynings-spenningen til at godkjenning av tilførsel av programmering-spenningen V_{pp} forhindres, så snart forsynings-spenningen blir mindre enn eller lik minimums-spenningen for korrekt virkemåte.

Det kan imidlertid hende at arrangementene utført i henhold til de overfor beskrevne variantene ikke fullstendig eliminerer risikoen for utilsiktet sletting eller skriving i den programmerbare hukommelsen 5 når reinitialisering finner sted.

Faktisk er det slik i den utførte varianten at enten blir tilførsel av programmerings-spenningen godkjent samtidig som reinitialiserings-ordren blir borte, eller denne godkjenningen forsinkes i et forhold til forsvinningen av reinitialiserings-ordren, men denne forsinkelsen avhenger utelukkende av overgangs-hastigheten til reinitialiserings-signalets spenningsnivå, som kan være ganske rask.

Generelt finner reinitialiseringen sted i henhold til en programmert sekvens, overstyrt av klokken i systemet, slik at i disse unntakstilfeller kan reinitialiseringen vedvare til etter at signalet selv er blitt borte.

Arrangementene beskrevet i sammenheng med de ovennevnte variantene er slik at når forespørsels-signalet for reinitialisering ikke lenger er aktivt, gis en godkjenning til å tilføre programmerings-spenningen. I dette tilfellet kan det imidlertid hende at skriving eller sletting gjøres utilsiktet før reinitialiseringen er fullstendig ferdig, med begynnelse når godkjenningen av å tilføre programmerings-spenningen gis, dersom en tilsvarende ordre inntrer.

Varianten vist i figur 5 gjør det mulig å unngå en utilsiktet programmering når forespørsels-signalet for reinitialisering ikke lenger er aktivt, mens reinitialiseringen ennå ikke er fullført.

Arrangementet ifølge oppfinnelsen omfatter minst ett register 11, med utgang forbundet til midlene 7, for å forhindre programmerings-spenningen V_{pp} til den reprogrammerbare hukommelse 5, og reinitialiserings-inngangen den er forbundet til, via en kombineringskrets 12, til utgangen på en krets 13 for automatisk reinitialisering etter forbindelse til spenning på den ene siden, og på den andre til linjen for å be om reinitialisering av arrangementet i løpet av operasjonen, fortrinnsvis via en detektor 8 for nivået til forespørsels-signalet for reinitialisering slik at signalet vil bli tatt hensyn til fra en forhåndsbestemt terskel. Datainngangen til registeret 11, er forbundet til en datautgang på den sentrale behandlings-enheten 2 på en slik måte at den er under styring av den sentrale behandlings-enheten.

I tillegg er registeret 11 forbundet til klokken 14, som overstyrer systemet.

I denne tegningen er omformerer 6 også vist mellom forsyningskilden B_{cc} og forhindringsmidlene 7 for programmerings-spenningen.

Den automatiske reinitialiseringskretsen 13 omfatter for eksempel en spennings-detektor sammen med en pulsgenerator som sender en ordre om reinitialisering av registeret 11, så snart spennings-verdien V_{cc} når minimumsverdien nødvendig for korrekt operasjon av systemets logiske kretser. Etter reinitialisering leverer utgangen på registeret 11 et signal slik at forhindrings-midlene 7 forhindrer at programmerings-spenningen tilføres den reprogrammerbare hukommelsen 5.

For at utgangen fra registeret 11 skal kunne plasseres i en konfigurasjon, slik at midlene for å sperre programmerings-spenningen vil godkjenne at denne spenningen tilføres den reprogrammerbare hukommelsen 5, må behandlingsenheten 2 laste registeret 11 i en konfigurasjon slik at utgangen i dette

registeret er i en tilstand motsatt den den inntar når reinitialiseringen inntreffer. For å oppnå dette er en utgang CV_{pp} fra behandlingsenheten 2, forbundet med datainngangen til registeret 11.

Dette gjør arrangementet spesielt robust, siden registeret 11 er satt i en konfigurasjon som svarer til at tilførsel av programmerings-spenningen kun godkjennes etter forespørsel fra behandlingsenheten, når det faktisk er nødvendig å utføre en sletting eller skriving. Følgelig blir sperremidlene 7 aktivert når som helst ingen skriving eller sletting er nødvendig, og sikkerheten er betraktelig.

I en utførelsesform omfatter registeret 11 en elementær hukommelsescelle, som fortrinnsvis settes i en forhåndsbestemt tilstand når reinitialiseringen inntreffer. Imidlertid kan det i unntakstilfeller hende at en slik celle inntar en forskjellig tilstand når reinitialiseringen inntreffer, hvilket, avhengig av situasjonen, kan føre til at tilførsel av programmerings-spenningen godkjennes. Av denne grunn, som det går frem av figur 5, er tilførsel av signaler for å bekrefte skriving WE eller sletting EE fortrinnsvis også underordnet tilstanden av andre registre 15, 16, som initialiseres ved forbindelse til spenning til en tilstand som svarer til at tilførsel av henholdsvis skrivebekreftelses-signalet og slettebekreftelses-signalet forhindres. I denne figur 5 er utgangene til disse to siste registrene 15, 16 forbundet henholdsvis til skrivebekreftelse WE og slettebekreftelse EE inngangene til den reprogrammerbare hukommelsen 5. Denne typen direkte forbindelse gjøres i tilfellet hvor utgangsnivåene til de ovennevnte registrene er kompatible med de nødvendige inngangsnivåene for å bekrefte skriving eller sletting i den reprogrammerbare hukommelsen. I tilfellet hvor nivåene ikke er kompatible, er det nødvendig å tilveiebringe en omformer mellom utgangen til et register og den korresponderende inngangen til den reprogrammerbare hukommelsen. Når en skrive- eller slette-operasjon må utføres lastes behandlingsenheten, via sin utgang (CV_{pp}), synkront med klokken, registeret 11, som styrer sperremidlene 7 i en

tilstand som godkjenner tilførsel av programmerings-spenningen. Samtidig laster den registeret 15 og/eller 16 i en tilstand som svarer til godkjenning av tilførsel av skrive og/eller slettebekreftelses-signalet, avhengig av påkrevd operasjon. Utgangene (CWE, CEE) på behandlingsenheten 2, er forbundet med dette for øyet til datainngangene til de respektive registrene 15 og 16.

Utførelsesformen er spesielt fordelaktig fordi det kan hende at ett av registrene inntar en uønsket tilstand i løpet av reinitialiseringen, men det er likevel ikke særlig sannsynlig at alle registrene tilsiktet vil innta en uønsket konfigurasjon.

Figur 6 viser en variant hvor registrene 11, 15, 16 er skiftregistre med en seriell inngang og parallelle utganger, hver av hvilke således omfatter et ikke-unitært antall multi-vibratorer eller celler, med felles reinitialiserings-innganger som er forbundet med kombineringskretsen 12 identisk emd den i figur 5 som mottar enten det automatiske reinitialiserings-signalet etter forbindelse til spenning eller et signal som ber om reinitialisering i løpet av operasjonen, og som leses sekvensielt synkronisert av arrangementets klokke 14, slik at behandlingsenheten må utføre en rutine med flere instruksjoner for å laste hvert av disse registrene. På tilsvarende måte som i figur 5, omfatter behandlingsenheten utganger (CV_{pp} , CWE, CEE) forbundet med datainngangene til registrene 11, 15, 16 henholdsvis, for å tillate lasting av registrene nødvendig for ønsket operasjon. Videre godkjenner en enkelt lastekonfigurasjon for hver av disse registrene tilførsel av signalet det styrer. D.v.s. at det godkjenner tilførsel av programmerings-spenningen V_{pp} for registeret 11, godkjenning av tilførsel av skrivebekreftelses-signalet WE for registeret 15, eller godkjenning av tilførsel av slettebekreftelses-signalet WE for registeret 16.

Dette er grunnen til at hvert register i figur 6 er forbundet med en forskjellig kombineringskrets: en første 17 for registeret 11 for godkjenning av programmerings-spenningen, en andre 18 for registeret 15 for godkjenning av tilførsel av

skrivebekreftelses-signalet, og en tredje 19 for registeret 16 for godkjenning av tilførsel av slettebekreftelses-signalet. Hver kombineringskrets inneholder så mange ganger som det korresponderende registeret inneholder multivibratorer, slik at tilstanden til hver av multivibratorene til ett register til enhver tid avspeiles i den korresponderende kombineringskretsen. I tillegg har kombineringskretsen som svarer til et register en enkelt utgang, som er forbundet med den tilsvarende inngangen på den reprogrammerbare hukommelsen som den styrer. Denne forbindelsen er direkte dersom signalene er compatible, eller gjøres via tilpasnings- eller omformingskretser dersom signalene ikke er compatible. I det viste eksempelet er således utgangen til kretsen 17 assosiert med registeret 11 forbundet med styreinngangen til midlene 7 for å forhindre programmerings-spenningen V_{pp} , mens utgangene til kombineringskretsene 18 og 19 er forbundet direkte med de respektive inngangene for å bekrefte skrivning og sletting av den reprogrammerbare hukommelsen 5.

I en utførelsesform benyttes kombineringskretsene 17, 18, 19 som, eller i kombinasjon med, kjente logiske funksjoner som ELLER, EKSKLUSIVE ELLER, o.s.v.

Arrangementet beskrevet i figur 6 fungerer som følger: når skrivning er påkrevd, må registeret 11 settes i en tilstand som svarer til at tilførsel av programmerings-spenningen V_{pp} godkjennes, og registeret 15 må samtidig settes i en tilstand som svarer til at tilførsel av skrivebekreftelses-signalet WE godkjennes, ved å utføre bestemte rutiner for å laste hvert av disse registrene. For å godkjenne en sletteoperasjon må tilsvarende registeret 11 for å godkjenne tilførsel av programmerings-spenningen V_{pp} , og deretter må registeret 16 som godkjenner tilførsel av slettebekreftelses-signalet EE lastes.

Det vil således forstås at arrangementet er spesielt pålitelig i dette tilfellet, fordi økningen av antall celler nødvendig for å danne hvert register gjør det høyst usannsynlig at en utilsiktet initialisering vil sette den i en tilstand som svarer til godkjenning av den tilsvarende kommandoen.

Utførelsesformen på figur 6, med tre ulike registre, krever passende valg og lasting av minst to registre når en skrive eller sletteoperasjon skal finne sted. Registeret som godkjenner tilførsel av programmerings-spenningen og registeret som svarer til bekreftelses-signalet for den valgte operasjonen må velges systematisk.

I tillegg, avhengig av hvor vidt sletting av den ikke-flyktige hukommelsen skal være total eller delvis, kan det være nødvendig å utføre spesielle kombinasjoner av utgangstilstanden til disse ulike registrene. Som et resultat av dette må hvert av disse registrene forbindes med en forskjellig utgang på behandlingsenheten, eller forbindes med samme utgang, og midler for valg av og/eller den andre må tilveiebringes for å laste de nødvendige registrene ved hjelp av en forhåndsbestemt programmerings-operasjon.

Figur 7 viser en variant hvor alle registrene er kombinert på en slik måte at de danner ett enkelt skift-register 20, som er forbundet emd en kombineringskrets 21 som omfatter like mange innganger som registeret har multivibratorer, og omfatter en utgang 210 for å styre tilførsel av programmerings-spenningen V_{pp} , en utgang 211 for å styre skrivebekreftelses-signalet WE, og en utgang 212 som styrer slettebekreftelses-signalet EE. Denne strukturen gjør det mulig å benytte kun en enkelt adresseringsmodus når en skrive eller slette-operasjon skal finne sted, som fører til en systematisk lasting av registeret 20. I dette tilfellet ville registeret bli lastet med ulike innhold avhengig av hvor vidt en skriveoperasjon eller total eller delvis sletting av innholdet i den reprogrammerbare hukommelsen 5, er ønsket. For dette formålet er en lastingsenhet CC på behandlingsenheten 2 forbundet med den serielle datainngangen til registeret 20.

I tillegg utføres reinitialisering av registeret 20 på tilsvarende måte som den som er beskrevet i forbindelse med figur 6. D.v.s. den finner sted enten når arrangementet forbindes med spenning ved at et automatisk reinitialiserings-signal tilføres fra kretsen 13, som reagerer som en funksjon

av nivået på forsynings-spenningen V_{cc} , eller etter en reinitialiserings-ordre RAZ i løpet av normal operasjon for systemet, med en kombineringskrets 12 som utfører en logisk ELLER funksjon for å kunne ta hensyn til enten den eller den andre av disse ordrene.

For å benytte dette systemet må like mange rutiner som det er muligheter for påvirkning av den reprogrammerbare hukommelsen 5, finnes i programminnet. Det kan eksempelvis være nødvendig å tilveiebringe en rutine som svarer til komplett sletting av denne hukommelsen, en rutine som svarer til delvis sletting, og en rutine som svarer til skriving av nye data.

Det er videre mulig å forestille seg flere ulike metoder for å laste skiftregisteret som styrer slettingene eller skriving i den reprogrammerbare hukommelsen.

Som det går frem av ovenstående, kan programminnet inneholde flere, komplette rutiner, hver svarende til en spesifikk operasjon, (skriving, total sletting eller delvis sletting) som skal utføres på den reprogrammerbare hukommelsen 5.

De forskjellige variantene som nettopp er beskrevet ovenfor, gir en økende grad av sikkerhet når reinitialisering finner sted, for å forhindre endringer eller slettinger av data i den ikke-flyktige reprogrammerbare hukommelsen 5. Valget mellom den ene eller den andre av variantene gjøres som en funksjon av kompleksiteten til arrangementet, og/eller påkrevd sikkerhetsnivå.

Hvis behandlingsenheten utilsiktet utfører adressehopp til uventede tider, forhindrer imidlertid ikke de ulike variantene som er beskrevet ovenfor programmet i å utføre en ukontrollert sekvens, hvilket i visse tilfeller kan føre til uønskede endringer i den reprogrammerbare hukommelsen 5.

I en utførelsesform, mangler så dette formålet minnet (3), som inneholder det operative programmet til behandlingsenheten, enhver komplett rutine som gjør skriving eller sletting av den reprogrammerbare hukommelsen 5. Hvis et uventet adressehopp skulle inntre, kan dermed behandlingsenheten ikke feilaktig utføre en operasjon av denne typen.

For dette formålet er programmet utformet slik at det er i stand til å skrive en rutine for å skrive eller slette i den reprogrammerbare hukommelsen 5 inn i den flyktige hukommelsen 4. Denne rutinen omfatter å skrive instruksjoner i form av data inn i den flyktige hukommelsen.

Når alle instruksjonene er skrevet inn i den flyktige hukommelsen 4, grener programmet inneholdt i minnet 3 av til denne rutinen skrevet i den flyktige hukommelsen, og denne rutinen blir deretter utført. Ved slutten av skrive eller slette-operasjonen tar programmet inneholdt i minnet 3 tilbake styringen ved å slippe rutinen inneholdt i den flyktige hukommelsen 4. Rutinen kan dermed ikke lenger utføres.

Denne løsningen kan selvsagt bare tilveiebringes dersom den flyktige hukommelsen 4 tillater utføring av programmet der.

Denne løsningen kan tilveiebringes for å realisere en rutine for å laste skiftregisteret eller registrene beskrevet over i sammenheng med figurene 6 og 7, men den er selvsagt like anvendelig til å laste en mye enklere rutine inn i den flyktige hukommelsen, som ville føre til tilførsel av ordre for å programmere og slette og/eller skrive, ved bruk av variantene illustrert i figurene 1 - 5.

Oppfinnelsen er følgelig spesielt enkel i bruk for enhver type databehandlings-arrangement hvor den reprogrammerbare hukommelsen 5 helt eller delvis kan reprogrammeres av behandlingsenheten 2, og den er tilsvarende utformet for å kunne utnyttes i enten monolittiske eller ikke-monolittiske systemer. Således kan den anvendes mer spesielt til monolittiske selvprogrammerbare mikroprosessorer, hvor programmerings-spenningen V_{pp} til den ikke-flyktige hukommelsen den leveres er basert på den generelle forsyningsspenningskilden, og hvor sikkerhet må tilveiebringes når den forbindes eller frakoples spenning, såvel som i løpet av reinitialiseringsfasene.

P A T E N T K R A V

1. Databehandlings-system som omfatter en behandlingsenhet (2), hukommelsesmidler som omfatter en elektrisk slettbar og reprogrammerbar ikke-flyktig hukommelse (5), hvilken hukommelse programmeres ved hjelp av minst et programmeringssignal, og beskyttelsesmidler innrettet for å beskytte den ikke-flyktige hukommelsen mot eventuell tilfeldig programmering på grunn av en forbigående driftsmodus eller en interferens-driftsmodus,

k a r a k t e r i s e r t v e d at beskyttelsesmidlene innbefatter

- beskyttelses-registeranordninger (11, 15 til 19, 20) innrettet for å settes i en rekke binære konfigurasjoner, hvor hver konfigurasjon omfatter en forutbestemt gruppe binære tilstander, hvilke beskyttelses-registeranordninger er i stand til å sende programmeringssignalet til den ikke-flyktige hukommelsen bare når de er satt i en forutbestemt programmerings-konfigurasjon, og omfatter skiftregister-anordninger som innbefatter en rekke registerceller som er sammenkoplet serielt, hvilke skiftregister-anordninger har en eneste, seriell inngang koplet til behandlingsenheten for å motta et signal tilpasset for å sette registeranordningene i den forutbestemte programmerings-konfigurasjonen;
- reinitialiseringsanordninger (8, 12, 13) innrettet for å sette beskyttelses-registeranordningene i en reinitialiseringskonfigurasjon hver gang databehandlingssystemet reinitialiseres, hvilken reinitialiserings-konfigurasjon er annerledes enn programmerings-konfigurasjonen, og
- et forutbestemt konfigureringsprogram utføres av behandlingsenheten hver gang systemet mottar et signal som beordrer programmering av den ikke-flyktige hukommelsen, hvilket konfigureringsprogram omfatter en rekke suksessive instruksjoner som er i stand til å sette beskyttelses-registeranordningene i programmerings-konfigurasjonen;
- idet programmering av den ikke-flyktige hukommelsen avbrytes av en eventuell tilfeldig modifisering av program-

meringskonfigurasjonen som er satt i beskyttelsesregisteranordningene.

2. Databehandlingssystem ifølge krav 1, karakterisert ved at beskyttelsesregisteranordningene innbefatter kombinasjons-kretsanordninger med flere innganger for å motta fra registercellene i skiftregisteranordningene aktiveringssignaler for å aktivere kombinasjons-kretsanordningene, og med minst en utgang for å levere programmeringssignalet til den ikke-flyktige hukommelsen bare dersom aktiveringssignalene utledes fra programmerings-konfigurasjonen.

3. Databehandlingssystem ifølge krav 2, karakterisert ved at den ikke-flyktige hukommelsen er programmert ved hjelp av flere programmeringssignaler, og kombinasjons-kretsanordningene har flere utganger for å levere hvert av programmeringssignalene.

4. Databehandlingssystem ifølge krav 3, karakterisert ved at programmeringssignalene omfatter et forsyningssignal (Vpp), et skrivestyringssignal (WE) og et slettestyringssignal (EE).

5. Databehandlingssystem ifølge krav 1, karakterisert ved at reinitialiseringsmidlene innbefatter en terskel-detektoranordning (13) som direkte aktiverer reinitialiseringsmidlene når systemet forbindes med en forsyningskilde (Vcc) så snart kilden har nådd et minimumsnivå (Vcc min).

6. Databehandlingssystem ifølge krav 5, karakterisert ved at reinitialiseringsmidlene er innrettet for å aktiveres under drift av systemet.

7. Databehandlingssystem ifølge krav 1, karakterisert ved at hukommelsesmidlene

innbefatter en flyktig hukommelse, og at konfigurasjonsprogrammet omfatter eksekverbare instruksjoner som befinner seg i den flyktige hukommelsen.

8. Databehandlingssystem ifølge krav 7, karakterisert ved at de eksekverbare instruksjonene lastes inn i den flyktige hukommelsen av behandlingsenheten når systemet mottar et signal som beordrer programmering av den ikke-flyktige hukommelsen.

9. Databehandlingssystem ifølge krav 7, karakterisert ved at systemet har midler for sletting av instruksjonene som lastes inn i den flyktige hukommelsen så snart de er eksekvert.

10. Databehandlingssystem ifølge krav 1, karakterisert ved at systemet har en monolittisk, autoprogrammerbar struktur.

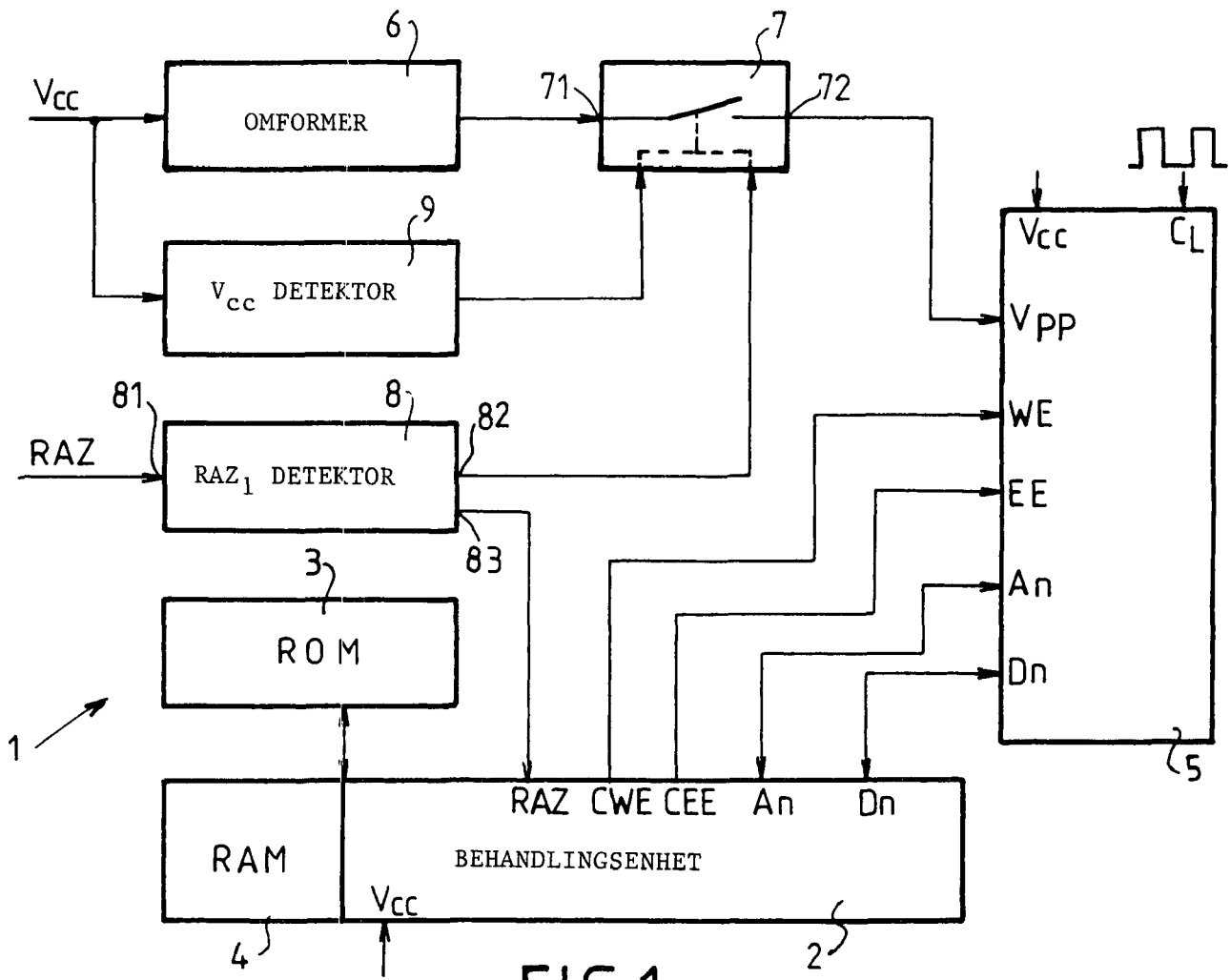


FIG. 1

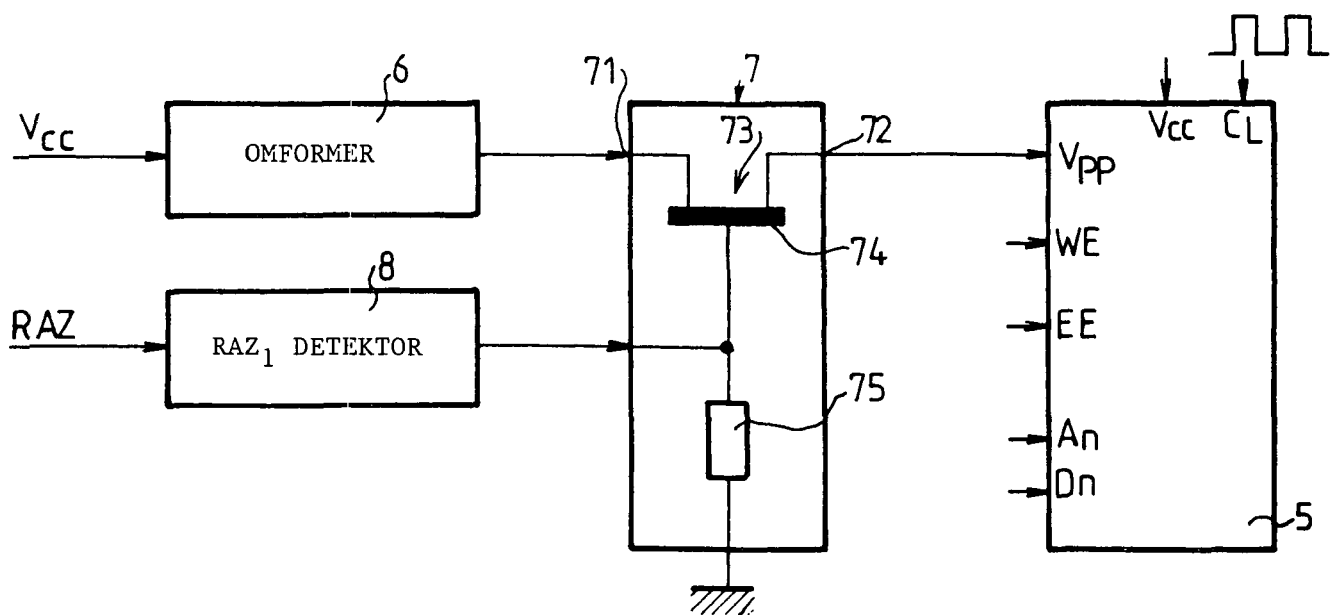


FIG. 2

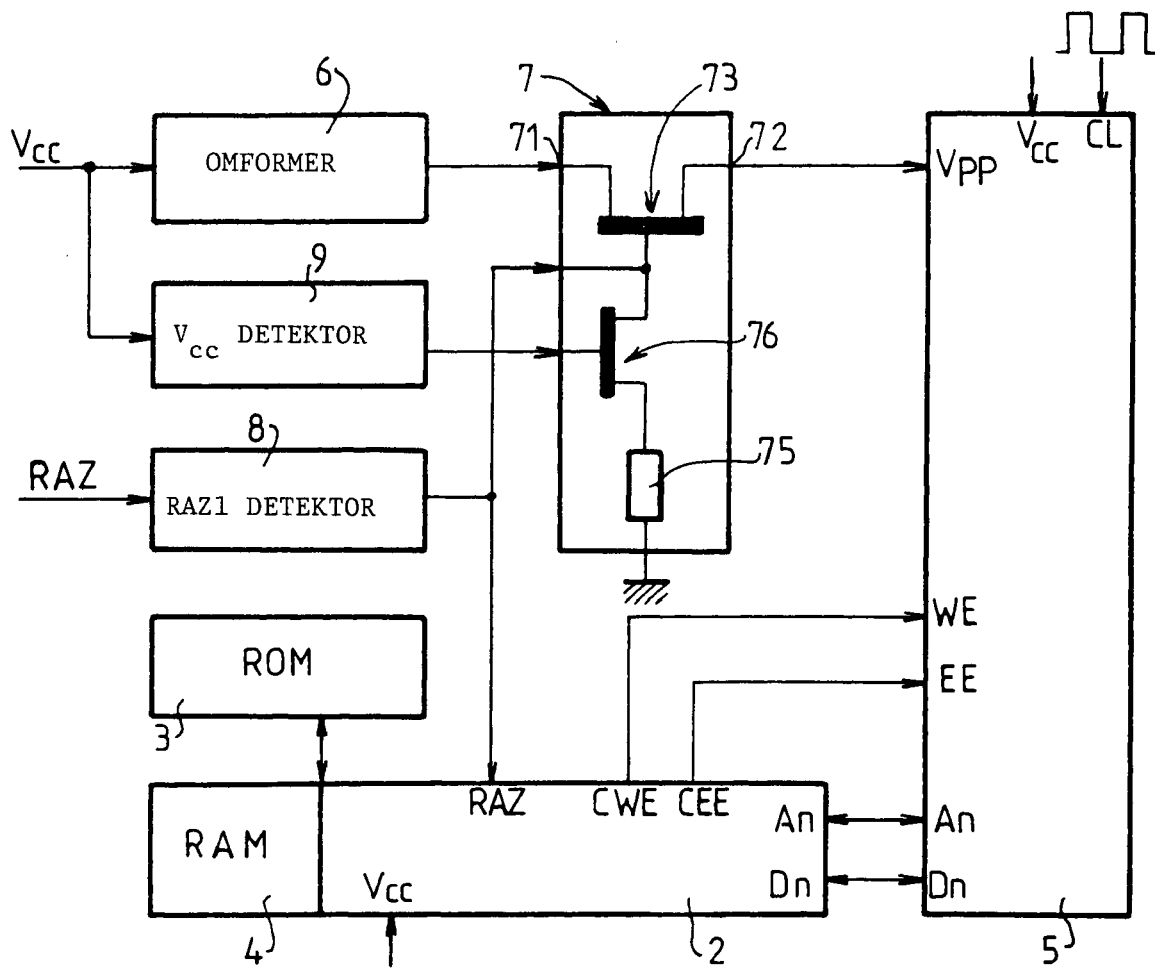


FIG. 3

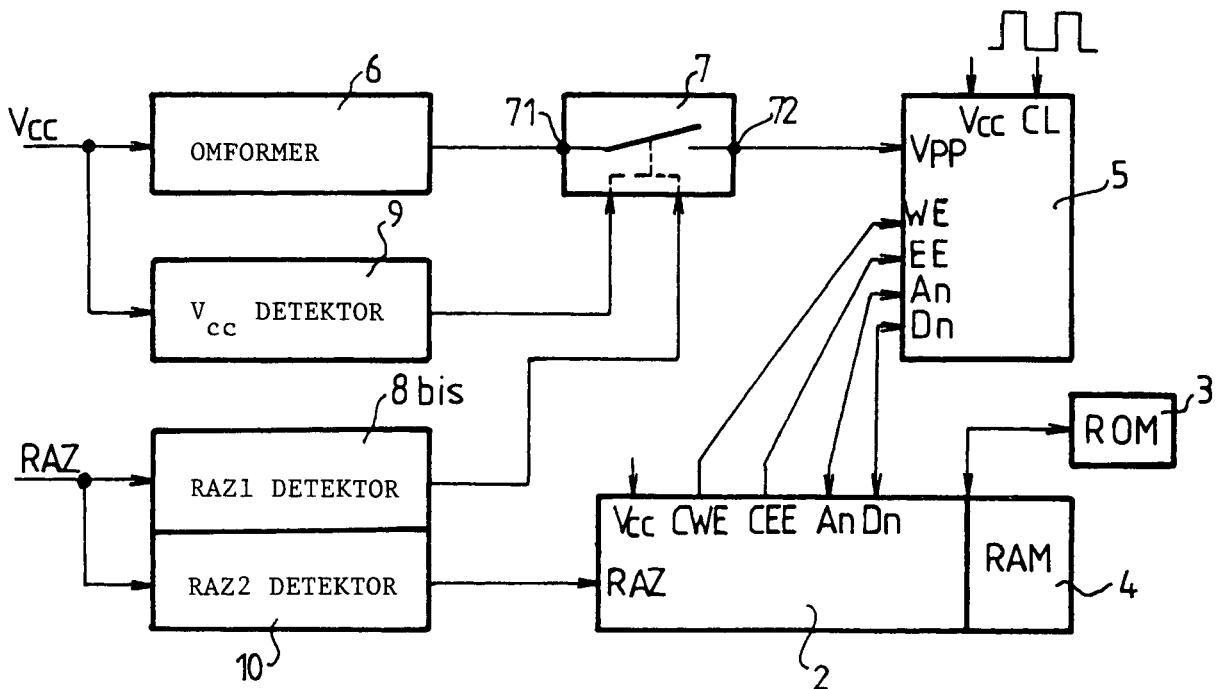


FIG. 4

