

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

111128

Patent tymczasowy dodatkowy
do patentu _____

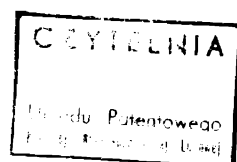
Zgłoszono: 31.05.78 (P. 207264)

Pierwszeństwo: _____

Int. Cl.³ H03K 3/84

Zgłoszenie ogłoszono: 23.04.79

Opis patentowy opublikowano: 30.11.1981



Twórcy wynalazku: Krystyn Plewko, Bogdan Zbierchowski

Uprawniony z patentu tymczasowego: Instytut Łączności, Warszawa (Polska)

Sposób generacji binarnych ciągów pseudoprzypadkowych i układ generacji binarnych ciągów pseudoprzypadkowych

Przedmiotem wynalazku jest sposób generacji binarnych ciągów pseudoprzypadkowych i układ generacji binarnych ciągów pseudoprzypadkowych, umożliwiające symulowanie sygnałów binarnych i dyskretnych procesów zakłóceń w telekomunikacji cyfrowej. Znajdują one zastosowanie w zautomatyzowanej telekomunikacyjnej aparaturze pomiarowej służącej do badania systemów transmisji danych, teletransmisyjnych systemów impulsowo-kodowych oraz ich urządzeń składowych. Sposób i układ według wynalazku znajdują w szczególności zastosowanie w aparaturze do pomiaru błędów oraz zniekształceń czasowych w kanałach dyskretnych transmisji danych i w kanałach cyfrowych systemów impulsowo-kodowych.

Znany sposób generacji binarnych ciągów pseudoprzypadkowych polega na tym, że w rejestrze przesuwającym złożonym z łańcuchowo połączonych komórek pamięciowych, np. przerzutników typu J-K lub D, tworzy się pętlę sprzężenia zwrotnego. Do odpowiednich wejść tych przerzutników doprowadzone są zegarowe impulsy taktujące. Po każdym impulsie taktującym, na wyjściu każdego z przerzutników pojawia się stan jaki istniał na jego wejściu, to jest na wyjściu przerzutnika stopnia poprzedniego. Stan wejścia pierwszego przerzutnika rejestru przesuwającego określony jest przez stan wyjścia układu sprzężenia zwrotnego. Układem sprzężenia zwrotnego może być dowolny, co najmniej dwuwejściowy i jednowyjściowy kombinacyjny układ logiczny. Jedno z wejść tego układu dołączone jest do wyjścia ostatniego przerzutnika w rejestrze przesuwającym, pozostałe wejścia układu kombinacyjnego dołączone są do odpowiednich wyjść przerzutników innych niż ostatni. Wyjściem układu generującego binarne ciągi pseudoprzypadkowe może być wyjście dowolnego przerzutnika.

Znane układy do stosowania wyżej omówionego sposobu zawierają generator zegarowy wytwarzający ciąg impulsów binarnych typu „1:1”, którego wyjście dołączone jest do wejść zegarowych przerzutników typu D. Przerzutniki te w liczbie N połączone są łańcuchowo tworząc rejestr przesuwający. Układem sprzężenia zwrotnego jest układ sumatora typu „modulo dwa” o liczbie wejść W określonej zależnością $2 \leq W \leq N$. Znane układy generatorów binarnych ciągów pseudoprzypadkowych wytwarzać mogą różne ciągi w zależności od liczby N przerzutników w rejestrze przesuwającym oraz w zależności od konfiguracji połączeń wejść sumatora z wyjściami przerzutników.

Znany jest również z opisu patentowego W. Brytanii nr 1308772 układ generatora liczb pseudolosowych, który na swych wyjściach tworzy n ciągów binarnych pseudoprzypadkowych. Układ ten zawiera pewną liczbę elementów bistabilnych oraz taką samą liczbę bramek typu „modulo dwa”. Wejścia taktujące elementów bistabilnych są połączone z wyjściem generatora zegarowego, natomiast wejścia programujące tych elementów są połączone z wyjściami odpowiadających im bramek typu „modulo dwa”. Jedne z wyjść tych bramek są połączone z wyjściami odpowiadających im elementów bistabilnych, natomiast drugie ich wejścia są połączone z wyjściami innych elementów bistabilnych bądź z wyjściami innych bramek typu „suma modulo dwa”. Na wyjściu każdej bramki po impulsie taktującym powstaje binarna liczba pseudolosowa, która jest wpisywana do elementu bistabilnego. Po następnym impulsie taktującym liczba ta jest przekazywana na wyjście elementu bistabilnego, które jest jednocześnie wyjściem jednego z torów generacji układu. Generowane w takt impulsów zegarowych na wyjściach torów generacji, binarne liczby pseudolosowe tworzą ciągi pseudoprzypadkowe, których kolejne wartości binarne zależą od konfiguracji połączeń między wyjściami elementów bistabilnych a wejściami bramek typu „suma modulo dwa”.

Przedstawione powyżej rozwiązania dotyczące generacji ciągów binarnych posiadają niewątpliwie zalety, dzięki którym mogą być wykorzystywane w aparaturze pomiarowej do symulacji sygnałów binarnych i dyskretnych procesów zakłóceńowych. Generowane ciągi w dostatecznym stopniu odtwarzają cechy przypadkowości symulowanych sygnałów binarnych, a jednocześnie są zdeterminowane (cykliczne), co zapewnia jednoznaczną interpretację badanych zjawisk. Rozwiązania te nie umożliwiają jednak zmiany wartości w określonym zakresie odpowiednich parametrów ciągów, które określają strukturę informacyjną generowanego cyklu, co w znacznym stopniu ogranicza zakres ich stosowania.

Istota sposobu według wynalazku polega na sterowaniu w określonym stopniu właściwościami wytwarzanych ciągów binarnych. Sterowanie to jest realizowane przez manipulację sprzężeniami zwrotnymi pomiędzy wyjściami torów generacji a wejściami sumatorów modulo dwa.

Proces generacji binarnych ciągów pseudoprzypadkowych jest złożony z dwóch faz. Faza pierwsza obejmuje programowanie cyklu ciągu i polega na ustaleniu jego pierwszej wartości binarnej oraz nadaniu mu określonej struktury informacyjnej. Po wyzerowaniu w znany sposób stanu komórek pamięciowych, programuje się elementy ustalające przez nadanie każdemu z nich określonej wartości binarnej, tj. zera lub jedności. Stany binarne tych elementów zostają przekazane na wejścia ustalające odpowiadających im komórek pamięciowych, po czym elementy ustalające zostają odłączone.

Programowanie parametrów strukturalnych generowanych ciągów polega na ustaleniu połączeń pomiędzy wyjściami komórek pamięciowych i wybranymi wejściami sumatorów modulo dwa i utworzeniu w ten sposób określonych pętli sprzężeń zwrotnych. W fazie drugiej na wejścia taktujące komórek pamięciowych wprowadza się impulsy otrzymywane z generatora zegarowego. W takt impulsów zegarowych na n wyjściach układu generuje się n pseudoprzypadkowych ciągów, w których wartości binarne kolejnych elementów zostały zaprogramowane.

Układ według wynalazku zawiera matrycę przełączającą, elementy ustalające stany początkowe odpowiadających im komórek pamięciowych, generator zegarowy oraz n torów generacji. Każdy z tych torów zawiera sumator modulo dwa i komórkę pamięciową o wejściach taktującym, ustawiającym, zerującym i programującym oraz wyjściu na którym jest generowany binarny ciąg pseudoprzypadkowy. Wejście taktujące komórki pamięciowej jest połączone z wyjściem generatora zegarowego, wejścia ustalające i zerujące są połączone poprzez przełączniki dwustanowe z wyjściami elementów, które umożliwiają wymuszenie pożądanego stanu komórki pamięciowej podczas zerowania układu oraz programowania pierwszej wartości binarnej ciągu. Wejście programujące komórki pamięciowej jest połączone z wyjściem sumatora modulo dwa, natomiast wyjścia tych komórek, które są jednocześnie wyjściami torów generacji ciągów, są połączone z odpowiednimi wejściami sumatorów modulo dwa. Połączenia te są realizowane przez matrycę przełączającą, która stanowi zbiór elementów przełączających dwustanowych w układzie macierzy prostokątnej o n wierszach i m kolumnach.

Optymalne warunki do programowania i generacji na n wyjściach układu różnych binarnych ciągów pseudoprzypadkowych realizuje układ w którym matryca przełączająca jest zbiorem elementów przełączających dwustanowych w układzie macierzy kwadratowej o n wierszach i n kolumnach, a połączenie każdego wyjścia toru generacji z odpowiednimi wejściami n wejściowego sumatora modulo dwa jest realizowane przez podzbiór elementów przełączających dwustanowych który tworzy kolumnę macierzy kwadratowej matrycy przełączającej.

Zaletą sposobu i układu generacji binarnych ciągów pseudoprzypadkowych według wynalazku jest programowane wytwarzanie jednocześnie n ciągów binarnych, które są wykorzystywane w aparaturze pomiarowej przeznaczonej do badań systemów transmisji danych i systemów impulsowo-kodowych. Binarne ciągi pseudoprzypadkowe wytwarzane sposobem według wynalazku mogą mieć w sposób sterowany zmienioną strukturę informacyjną. Układ generatora według wynalazku ma prostą konstrukcję, wysoką niezawodność działania oraz

łatwość programowania i obsługi. Każdy realizowany rodzaj generowanych ciągów binarnych jest zobrazowany pozycjami elementów przełączających w układzie macierzy $B_{n,m}$ oraz stanami programowanych elementów ustalających stany początkowe komórek pamięciowych.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia ogólny schemat połączeń układu, a fig. 2 jest schematem szczegółowym jednego toru generacji ciągu pseudoprzypadkowego.

W układzie przedstawionym na fig. 1 wyjścia sumatorów modulo dwa $S_1 \dots S_n$ są dołączone do wejść programujących $D_1 \dots D_n$ komórek pamięciowych $X_1 \dots X_n$. Do wejść taktujących $Z_1 \dots Z_n$ tych komórek jest dołączone wyjście generatora zegarowego GZ, a do wejść ustalających $P_1 \dots P_n$ są dołączone poprzez przełączniki dwustanowe $W_1 \dots W_n$ elementy $E_1 \dots E_n$ ustalające stan początkowy komórek pamięciowych $X_1 \dots X_n$. Wyjścia $A_1 \dots A_n$ tych komórek są połączone z odpowiednimi wejściami $WE_1 \dots WE_m$ sumatorów modulo dwa $S_1 \dots S_n$ poprzez elementy przełączające dwustanowe $b_{1,1} \dots b_{n,m}$ macierzy przełączającej $B_{n,m}$. Elementy te tworzą układ macierzy prostokątnej o n wierszach i m kolumnach. Liczba wierszy może się różnić od liczby kolumn; dla $m < n$ wyjścia niektórych torów generacji zostają pominięte w tworzeniu pętli sprzężenia zwrotnego, dla $m > n$ wybranym wejściom $WE_1 \dots WE_m$ sumatorów modulo dwa $S_1 \dots S_n$ nadaje się stałą wartość binarną niezależną od stanu wyjść komórek pamięciowych $X_1 \dots X_n$.

Na figurze 2 pokazano sposób realizacji jednego wybranego wiersza macierzy kwadratowej $B_{n,n}$ wraz z układem sumatora S_n zrealizowanego za pomocą n -wejściowej bramki logicznej typu „Ex-OR” oraz przykład zastosowania jako komórki pamięciowej X_n przerzutnika synchronicznego typu D z wejściami asynchronicznymi, kasującym i ustalającym. Impulsy taktujące z generatora zegarowego są doprowadzane do wejścia zegarowego Z_n .

Proces generacji jest złożony z dwóch faz. W fazie pierwszej nazwanej programowaniem układu po wyzerowaniu w znany sposób stanu komórek pamięciowych $X_1 \dots X_n$ programuje się elementy ustalające $E_1 \dots E_n$ przez nadanie każdemu z nich określonej wartości binarnej. Następnie zwiiera się przełączniki $P_1 \dots P_n$ przekazując stany binarne tych elementów na wejście ustalające $P_1 \dots P_n$ odpowiadającym im komórkom pamięciowym $X_1 \dots X_n$. Również w fazie pierwszej programuje się macierz macierzy przełączającej $B_{n,m}$ ustalając położenie elementów przełączających $b_{1,1} \dots b_{n,m}$. W fazie drugiej nazwanej generacją rozwiera się przełączniki $P_1 \dots P_n$ a następnie włącza się generator zegarowy. W takt impulsów zegarowych na wyjściach $A_1 \dots A_n$ układu są generowane binarne ciągi pseudoprzypadkowe.

Zastrzeżenia patentowe

1. Sposób generacji binarnych ciągów pseudoprzypadkowych polegający na tym, że w każdym z n torów generacji zeruje się stan komórki pamięciowej, której wejście programujące jest połączone z wyjściem sumatora modulo dwa, programuje się element ustalający nadając mu określoną wartość binarną, a następnie przekazuje się stan binarny tego elementu na wejście ustalające komórki pamięciowej, po czym wprowadza się na jej wejście taktujące ciąg impulsów taktujących generując na n wyjściach torów ciągi pseudoprzypadkowe, których kolejne wartości binarne zależą od stanów wejść sumatorów modulo dwa, z n a m i e n n y t y m, że przed wprowadzeniem na wejścia taktujące ($Z_1 \dots Z_n$) komórek pamięciowych ($X_1 \dots X_n$) ciągu impulsów taktujących programuje się parametry strukturalne generowanych ciągów pseudoprzypadkowych łącząc wyjścia komórek pamięciowych ($X_1 \dots X_n$) z wybranymi wejściami ($WE_1 \dots WE_m$) sumatorów modulo dwa ($S_1 \dots S_n$).

2. Układ generacji binarnych ciągów pseudoprzypadkowych zawierający macierz przełączającą stanowiącą zbiór elementów przełączających dwustanowych w układzie macierzy prostokątnej o n wierszach i m kolumnach n elementów ustalających stany początkowe odpowiadających im komórek pamięciowych generator zegarowy wytwarzający ciąg binarnych impulsów taktujących, oraz n torów generacji, z których każdy zawiera sumator modulo dwa i komórkę pamięciową o wejściach taktującym, ustalającym, zerującym oraz co najmniej jednym wejściu programującym i wyjściu, na którym jest generowany binarny ciąg pseudoprzypadkowy, przy czym wejście taktujące komórki pamięciowej jest połączone z wyjściem generatora zegarowego, wejścia ustalające i zerujące są połączone poprzez przełączniki dwustanowe z wyjściami elementów umożliwiających wymuszenie pożądanego stanu komórki pamięciowej podczas zerowania układu oraz programowania pierwszej wartości binarnej ciągu natomiast wejście programujące komórki pamięciowej jest połączone z wyjściem sumatora modulo dwa, którego wybrane wejścia są połączone odpowiednio z wyjściami komórek pamięciowych z n a m i e n n y t y m, że wyjścia ($A_1 \dots A_n$) komórek pamięciowych ($X_1 \dots X_n$) są połączone z odpowiednimi wejściami ($WE_1 \dots WE_m$) sumatorów modulo dwa ($S_1 \dots S_n$) poprzez elementy przełączające dwustanowe ($b_{1,1} \dots b_{n,m}$) macierzy przełączającej ($B_{n,m}$).

3. Układ według zastrz. 2, z n a m i e n n y t y m, że sumator modulo dwa ($S_1 \dots S_n$) ma n wejść ($WE_1 \dots WE_n$), natomiast macierz przełączająca ($B_{n,m}$) jest zbiorem elementów przełączających dwustanowych

$(b_{1,1} \dots b_{n,m})$ w układzie macierzy kwadratowej o n wierszach i n kolumnach, przy czym każde wyjście komórki pamięciowej ($A_1 \dots A_n$) jest połączone z odpowiednimi wejściami ($WE_1 \dots WE_n$) sumatorów modulo dwa ($S_1 \dots S_n$) poprzez podzbiór elementów przełączających dwustanowych ($b_{1,1} \dots b_{n,m}$), który tworzy kolumnę macierzy macierzy przełączającej ($B_{n,n}$).

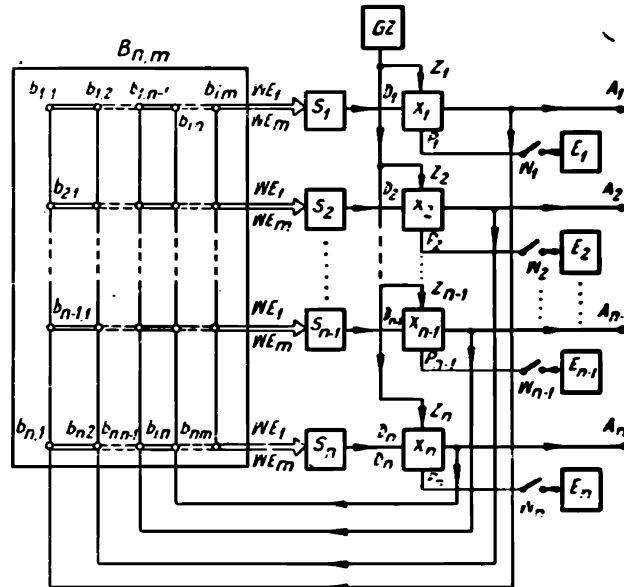


Fig. 1

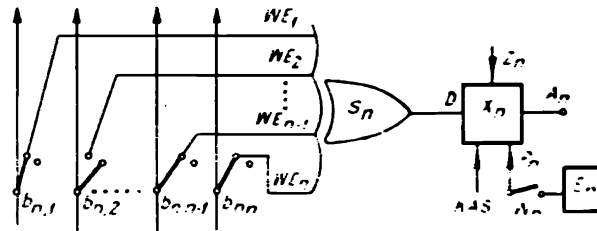


Fig. 2