

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/1343 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년08월14일 10-0613015 2006년08월08일
(21) 출원번호 (22) 출원일자	10-1999-0041720 1999년09월29일	(65) 공개번호 (43) 공개일자	10-2000-0023524 2000년04월25일
(30) 우선권주장	278689	1998년09월30일	일본(JP)
(73) 특허권자	인터내셔널 비지네스 머신즈 코포레이션 미국 10504 뉴욕주 아몬크 뉴오차드 로드 가부시끼가이샤 도시바 일본국 도쿄도 미나토구 시바우라 1쵸메 1방 1코		
(72) 발명자	도쿠히로오사무 일본국시가켄가모군류오초야마즈라35-176 우에다히로유키 일본국시가켄야수군야수초미카미1902-26 마치다마사히코 일본국효고켄히메지시아마루베쿠가미아마루베50구레아레도시바히메지238고		
(74) 대리인	강일우 강동수 최정연 홍기천		

심사관 : 윤성주

(54) 액정소자, 액정 디스플레이 패널 및 그 제조방법

요약

본 발명의 액정 디스플레이 패널의 제조방법은, 첫 번째로 공정 수, 특히 노광 공정 수를 저감함으로써, 생산성을 향상시켜 제조비용을 내리는 것에 있으며, 두 번째로 에칭스토퍼부에 관련하는 트랜지스터 불량의 발생을 억제하고, 액정 디스플레이 패널의 제품 수율 및 품질의 향상을 도모하는 것에 있다.

게이트전극(4)이 형성된 투광성기관(2)에 게이트절연막(6), 채널층(8), 에칭스토퍼층(10)을 성막한 후, 포토리소그래피법에 의하여 게이트전극(4)을 차광마스크로서 기관(2)의 이면으로부터 노광을 행하고, 그 상태로 레지스트를 현상하며, 에칭스토퍼층(10)을 에칭하여 에칭스토퍼(14)를 형성하였다. 그리고 소스·드레인층(16) 및 에칭스토퍼(14)의 잔부를 에칭함으로써, 액정 디스플레이 패널의 제조방법을 구성하였다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은, 본 발명에 관한 액정소자 및 액정 디스플레이 패널의 제조방법의 공정중, 게이트전극의 제조공정을 도시한 도면으로서, (a)는 주요부확대평면도, (b)는 주요부확대 임의단면도,

도 2는, 게이트절연막, 채널층 및 에칭스토퍼층을 성막하는 공정을 나타내는 주요부확대 단면설명도,

도 3은, 에칭스토퍼를 형성하는 공정을 나타내는 설명도로서, (a)는 주요부확대평면도, (b)는 주요부확대임의단면도,

도 4는, 소스·드레인층을 성막하는 공정을 나타내는 주요부확대 임의단면도,

도 5는, 소스·드레인층의 가공공정을 나타내는 설명도로서, (a)는 주요부확대 평면도, (b)는 주요부확대 임의단면도, (c)는 도면(b)의 c-c 단면도,

도 6은, 도 5에 나타내는 액정소자부를 확대하여 나타내는 주요부사시도,

도 7은, 투명도전막의 형성공정을 나타내는 설명도로서, (a)는 주요부확대평면도, (b)는 주요부확대 임의단면도,

도 8은, 스루홀을 형성하는 공정을 나타내는 주요부확대 임의단면도,

도 9는, 신호배선을 형성하는 공정을 나타내는 설명도로서, (a)는 주요부확대평면도, (b)는 주요부확대임의단면도,

도 10은, 도 9에 나타내는 액정소자부를 확대하여 나타내는 주요부사시도,

도 11은, 표면보호층을 형성하여 제조된 액정소자 및 액정 디스플레이 패널을 나타내는 주요부확대 임의단면도,

도 12는, 본 발명에 관한 액정소자 및 액정 디스플레이 패널의 다른 제조방법의 공정에서의 에칭스토퍼를 형성하는 공정을 나타내는 설명도로서, (a)는 주요부확대평면도, (b)는 주요부확대임의단면도,

도 13은, 소스·드레인층을 성막하는 공정을 나타내는 주요부확대 임의단면도,

도 14는, 소스·드레인층의 가공공정을 나타내는 설명도로서, (a)는 주요부확대평면도, (b)는 주요부확대임의단면도, (c)는 도면(b)의 c-c단면도, (d)는 도면 (a)의 d-d 단면도,

도 15는, 종래의 액정소자 및 액정 디스플레이 패널의 제조방법의 공정 중, 게이트전극의 제조공정을 나타낸 도면으로서, (a)는 주요부 확대평면도, (b)는 주요부 확대단면도,

도 16은, 게이트절연막, 채널층 및 에칭스토퍼층을 성막하는 공정을 나타내는 주요부 확대단면 설명도,

도 17은, 에칭스토퍼를 형성하는 공정을 나타내는 설명도로서, (a)는 주요부 확대평면도, (b)는 주요부 확대단면도, (c)는 에칭스토퍼의 확대사시 설명도,

도 18은, 종래의 제조방법에 의한 액정소자 및 액정 디스플레이 패널에 있어서의 액정소자부를 확대하여 나타내는 주요부 사시도이다.

<도면의 주요부분에 대한 부호의 설명>

2 : 투광성기관 4 : 게이트전극
 6 : 게이트절연막 8 : 채널층
 10 : 에칭스토퍼층 12 : 소스·드레인전극하층
 14,36 : 에칭스토퍼 16 : 소스·드레인층
 18 : 화소전극 20 : 패드부
 22 : 스루홀 24 : 신호배선
 26 : 소스전극 28 : 드레인전극
 30 : 전극취출부 32 : 표면보호층
 34 : 액정 디스플레이 패널 38 : 교차부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 보다 상세하게는, a-Si형의 TFT 액정소자 및 액정 디스플레이 패널 및 그 제조방법에 관한 것이다.

종래의 방법에 의한 a-Si 형의 TFT 액정 디스플레이 패널의 제조방법을 1개의 액정소자부를 취출하여 설명한다. 도 15에 나타난 바와 같이, 우선 유리기관(2)의 위에 통상의 방법에 의해 소정형상의 게이트전극(4)을 형성한 뒤, 도 16에 나타난 바와 같이 게이트절연막(6), 채널층(8) 및 에칭스토퍼층이 되는 SiNx막(10)을 순차로 유리기관(2)전체에 성막하여 적층한다. 그리고, 그 SiNx막(10) 위에 레지스트를 도포한 뒤, 도 17에 나타난 바와 같이 소정형상의 게이트전극(4)을 차광마스크로서 유리기관(2)의 이면측에서 노광을 하고, 다음에 유리기관(2)의 정면측에서 레티클을 사용하여 스테퍼(stepper)노광을 한 뒤, 레지스트를 현상한다. 그 후, 희불산(dilute hydrofluoric acid)을 사용하여 SiNx막(10)을 에칭스토퍼(채널보호막)(14)가 되는 개소이외의 부분을 에칭한 뒤, 레지스트를 박리하고 있다.

이 제조방법에 있어서, 에칭스토퍼(14)를 형성하기 위해서는 원래, 유리기관 (2)의 정면측에서 레티클을 사용하여 스테퍼노광을 행하는 1공정에 의해서 달성할 수 있는 것이다. 그런데, 이 에칭스토퍼(14)의 형성공정은, 유리기관(2)의 이면측부터의 노광과, 정면측부터의 노광의 2단계의 노광공정을 통해 형성되어 있다. 이것은, 에칭스토퍼(14)의 형성을 유리기관 (2)의 정면측에서 1회의 노광공정에서 행하면, 게이트전극(4)과의 위치관계가 어긋나기 쉽고, 또한 안정되지 않는 등의 문제가 생긴다. 이에 대하여, 2단계의 노광공정에서 게이트전극(4)을 활용함으로써 에칭스토퍼(14)를 게이트전극(4)의 중앙에 셀프어라인으로 배치하는 작용을 하게 된다. 이에 따라, 소스전극(26)·드레인전극(28)이 게이트전극(4)에 대하여 대칭으로 배치되고, 또한 게이트전극(4)-드레인전극(28), 게이트전극(4)-소스전극(26)사이의 오버랩면적을 작게 할 수가 있는 등의 효과가 있고, 트랜지스터 특성의 향상에 도움이 되고 있다.

그렇지만 액정 디스플레이 패널의 제조에 있어서는, 그 제조 과정이 번잡하고, 공정 수가 대단히 많고, 더구나 그 하나 하나의 공정이 시간을 요하는 작업을 동반하는 것이다. 이 때문에, 공정 수를 줄이는 것은, 생산성을 향상시킬 뿐만 아니라, 과정비용이 큰 비율을 차지하고 있는 액정 디스플레이 패널의 제조비용을 절감하게 되는 것이다.

또한, 에칭스토퍼(14)를 형성하기 위한 레지스트 치수는 현상 후, 1화소당 $20 \times 10 \mu\text{m}$ 정도가 되어, 이 직사각형의 레지스트가 어레이기관 한면에 나열된 상태가 되어 있다. 이와 같이 한 개당 레지스트의 면적이 작은 것부터, 기초인 질화막 (SiNx)과의 부착력이 약하고, 레지스트박리가 발생하기 쉽게 된다. 레지스트가 없어지면, 정상적인 에칭스토퍼(14)가 형성되지 않고, 트랜지스터 불량을 야기하는 원인이 된다.

에칭스토퍼층(10)을 회불산으로 에칭할 때, 통상은 에칭 잔여물이 생기지 않고, 오버에칭이 되도록 설정되어 있다. 그런데, 오버에칭이 과잉으로 진행하면, 도 17(c)에 나타난 바와 같이 에칭스토퍼(14)측벽의 슬로프형상이 아래쪽에서 역 테이퍼가 되고, 윗쪽에서 보아 숨은 "오목한 부분" (15)과 같이 된다. 이 오목한 부분(15)의 부분에 후속 공정으로 퇴적되는 막이나 이물이 부착하면 세정이나 에칭으로 제거되지 않고, 도 18에 나타난 바와 같이, 에칭스토퍼(14)의 위에 형성된 소스전극(26)과 드레인전극(28)과의 사이에서 리크전류가 흘러, 트랜지스터의 리크불량을 일으키는 원인이 된다.

발명이 이루고자 하는 기술적 과제

그래서, 본 발명자 등은 상기 과제를 해결하기 위해서 예의 연구와 개발에 노력한 결과, 본 발명을 생각해내는 데에 도달한 것이고, 본 발명의 첫번째 목적은 공정 수, 특히 노광 공정 수를 저감함으로써, 생산성을 향상시켜, 이로써 제조비용을 내리는 것에 있다.

또한 본 발명의 다른 목적은, 에칭스토퍼부에 관련되는 트랜지스터 불량률의 발생을 억제하고, 액정 디스플레이 패널의 제품 생산수율 및 품질의 향상을 도모하는 것에 있다.

발명의 구성 및 작용

본 발명에 관한 액정소자는, 에칭스토퍼가 마주 대하는 2조의 측면의 각도가 다르게 구성된다. 즉, 본 발명에 관한 액정소자의 에칭스토퍼가 마주 대하는 2조의 측면은, 각각 다른 공정에서 에칭되기 때문에, 통상은 마주 대하는 2조의 측면의 각도는 다르게 구성되게 된다.

또한 본 발명에 관한 액정소자는, 에칭스토퍼가 마주 대하는 적어도 1측면이 기판에 대하여 거의 직각 또는 순 테이퍼로 형성된다. 따라서, 전류의 흐름에 따른 측면이 역 테이퍼이면, 불순물의 잔여물 등에 의한 전류리크가 생기기 때문에, 거의 직각 또는 순 테이퍼인 것이 바람직하다. 한편, 전류의 흐름에 직교하는 측면(소스전극·드레인전극에 덮여 있는 측면)이 제어되지 않은 역 테이퍼이면, 게이트·소스사이 등, 오버랩 량의 변동을 초래하고, 기생용량이 제품마다 변동되어 버리기 때문에, 제어된 거의 직각 또는 순 테이퍼인 것이 바람직하다. 또 전류의 흐름에 직교하는 측면이 습식 에칭을 함으로써 순 테이퍼로 형성할 수 있는 것은, 에칭스토퍼의 피복면적을 크게 잡을 수 있고, 에칭종료 시점근방에서의 오버에칭 량이 억제되기 때문이다.

본 발명에 관한 액정소자는, 에칭스토퍼의 전류의 흐름에 직교하는 적어도 1측면, 즉 소스전극·드레인전극에 덮여 있지 않은 적어도 1측면이 기판에 대하여 거의 직각 또는 순 테이퍼로 형성된다. 따라서, 에칭스토퍼부에 에칭의 잔재나 불순물 등의 부착물이 남는 일은 없고, 소스전극과 드레인전극사이에 리크전류가 흐르는 일은 없다.

다음에, 본 발명에 관한 액정 디스플레이 패널의 제조방법은, 적어도 에칭스토퍼와 소스·드레인층을 동시에 에칭하는 공정을 포함하여 구성된다. 이 제조방법에 의해, 에칭스토퍼의 채널폭방향으로 형성된 지나친 오버 에칭에 의한 오목한 부분이 제거되기 때문에, 소스전극과 드레인전극과의 사이의 리크가 배제된다.

또한 본 발명에 관한 액정 디스플레이 패널의 다른 제조방법은, 게이트전극의 형성된 투광성기판에, 게이트절연막, 채널층, 에칭스토퍼층을 성막한 뒤, 포토리소그래피법에 의해 게이트전극을 차광마스크로서 기판의 이면에서 노광을 하고, 그 대로 레지스트를 현상하여 에칭스토퍼층을 에칭하여, 에칭스토퍼를 형성하는 것이라고 하고 있다. 이 제조방법에 의해 1회의 노광공정에서 에칭스토퍼를 형성할 수가 있어, 생산성이 대폭 향상할 뿐 아니라, 레지스트불량에 의한 에칭스토퍼의 형성불량의 발생이 거의 없게 된다.

또한 본 발명에 관한 액정 디스플레이 패널의 제조방법은, 진술한 공정에 이어서, 소스·드레인층을 성막한 뒤, 포토리소그래피법에 의해 화학기상 에칭에 의해 소스·드레인층 및 에칭스토퍼의 잔부를 에칭하는 것이라고 하고 있다. 이 제조방법에 의해, 에칭스토퍼의 채널폭방향으로 형성된 지나친 오버 에칭에 의한 오목한 부분이 제거되기 때문에, 소스전극과 드레인전극과의 사이의 리크가 배제된다.

(발명의 실시형태)

다음에, 본 발명에 관한 액정소자 및 액정 디스플레이 패널 및 그 제조방법의 실시형태를 도면에 따라서 자세히 설명한다. 또한 설명의 간략화를 위해, 도면에는 1화소분만을 나타낸다. 또한 설명의 형편상, 단면도에는 원칙으로서, TFT부, 축적용량부(Cs), 패드부를 나타낸다.

도 1에 나타난 바와 같이, 우선 투광성기관(2)에 게이트전극(4)을 형성한다. 투광성기관(2)으로서는, 유리기관이 가장 바람직하지만, 투광성을 갖는 기관으로 특히 내열성에 뛰어난 기관이면, 수지기관이라도 좋으며, 또한 가요성을 갖는 것이라도 좋다.

게이트전극(4)은, MoW, Cr, Cu, Ni, Al, Mo, Ag 등으로부터 선택되는 적어도 1종으로 이루어지고, 1층 또는 2층 이상으로 구성된다. 게이트전극(4)은 도전성에 뛰어날 뿐만 아니라, 투광성기관(2)에 대하여 피착성(밀착성)이 좋은 것이 바람직하고, 또한 게이트전극(4)의 위에 씌워지는 게이트절연막(6)에 전극재료의 원자·분자가 확산하지 않는 재질이 바람직하다. 또한 게이트전극(4)의 형성은, 소정의 금속을 증착시키거나, 혹은 금속박을 점착하는 등의 수법으로 투광성기관(2)전면에 피착형성한다. 그 후, 포토레지스트를 도포하며 이어서 레티클을 사용하여 스테퍼노광을 한 뒤, 레지스트를 현상한다. 다음에 플라즈마 에칭에 의하여 게이트전극(4)이 되는 개소이외의 금속층을 제거한 뒤, 포토레지스트를 박리하고, 게이트전극(4)을 얻을 수 있다.

다음에 도 2에 나타난 바와 같이, 게이트전극(4)이 형성된 투광성기관(2) 위에, 순차로 게이트절연막(6), 채널층(8) 및 에칭스토퍼층(10)을 전체에 성막한다. 게이트절연막(6)은 1층 또는 2종이상의 재료에 의해, 1층 또는 2층 이상으로 구성되어 있는 것이 바람직하다. 특히, 게이트절연막(6)의 재질로서 SiOx나 SiNx가 바람직하고, 투광성기관(2)측에 SiOx 막(6a)을, 그 위에 SiNx 막(6b)을 성막하는 것이 바람직하다. SiNx막(6b)은, 그 위에 성막되는 채널층(8)과의 피착성을 높이는 데 바람직하다. 또한 채널층(8)의 재질로서 아모퍼스(amorphous) 실리콘 a-Si가 사용되고, 또한 이 채널층(8)의 위에 성막되는 에칭스토퍼층(10)의 재질로서 SiNx가 사용된다. 이들은, 어느 것이나 상기 방법에 의해 성막된다.

이어서 도 3에 나타난 바와 같이, 에칭스토퍼층(10)의 위에 포토레지스트를 도포한 뒤, 투광성기관(2)의 이면측, 즉 에칭스토퍼층(10) 등이 성막되어 있지 않은 측으로부터 게이트전극(4)을 차광마스크로 하여 노광을 행한다. 다음에, 게이트전극(4)의 영향을 받지 않은 투광성기관(2)의 정면측에서, 차광마스크를 사용하여 노광을 한다. 차광마스크로서 레티클을 사용할 때에는 스테퍼노광이 행하여지지만, 기관(2)전체에 대한 포토마스크가 형성된 차광마스크를 사용할 때는, 1회의 노광이 행하여진다. 기관(2)의 정면에서 노광을 하는 때에 사용하는 레티클이나 그와 다른 차광마스크는, 어느 것이나 후속 공정으로 형성되는 소스·드레인전극하층(12)의 폭(채널폭방향)보다도, 적어도 긴 차광마스크부를 구비하고 있다. 따라서 포토레지스트의 현상을 하였을 때, 기관(2)의 이면부터의 노광과 그 정면부터의 노광에 있어서, 빛이 들어오지 않았던 곳만의 포토레지스트가 남는다. 그래서 에칭스토퍼층(10)만을 습식 에칭함에 의해 동 도면(a)에 나타난 바와 같이, 소스·드레인전극하층(16)의 폭보다도 채널폭방향으로 긴 에칭스토퍼(14)가 형성된다. 그 후, 에칭스토퍼(14) 위에서 포토레지스트를 박리한다. 이 각 공정에서, 기관(2)의 정면에서 노광을 할 때에 사용하는 레티클이나 그 외 다른 차광마스크의 위치 설정은, 대충해도 상관없으므로 위치설정에 따르는 작업성이 비약적으로 향상할 뿐 아니라, 불량률의 발생이 현저하게 감소하고, 또한 품질이 안정되게 된다.

다음에 도 4에 나타난 바와 같이, 에칭스토퍼(14)가 형성된 투광성기관(2)의 위에, 소스·드레인층(16)을 성막한다. 소스·드레인층(16)의 재질로서는, n+ 형 a-Si가 일반적으로 사용된다. 이것은 그 위에 형성되는 소스·드레인전극과 오염접합을 얻기 위해서이다.

소스·드레인층(16)의 성막후, 그 위에 포토레지스트를 도포하고 도 5에 나타난 바와 같이, 소스·드레인전극하층(16)을 포함하는 신호배선과 거의 동형상의 마스크를 갖는 레티클을 사용하여 스테퍼노광한 뒤, 플라즈마 에칭을 한다. 이 플라즈마 에칭에 의해, 소스·드레인층(16), 에칭스토퍼(14), 채널층(8) 및 게이트절연막(6)중 SiNx막(6b)을 신호배선과 거의 동형상으로 동시에 에칭한다. 이 때, 도 6에 2점쇄선으로 나타난 바와 같이, 에칭스토퍼(14)의 채널폭방향의 양끝단은 에칭에 의해 제거되게 된다. 이 플라즈마 에칭에 의해, 소스·드레인전극하층(16), 에칭스토퍼(14), 채널층(8) 및 SiNx막(6b)은 투광성기관(2)에 대하여 거의 직각 내지 순 테이퍼로 형성된다. 그 결과, 에칭스토퍼(14)가 마주 대하는 2조의 측면의 각도는 통상 다른 것이 된다.

그 후 도 7에 나타난 바와 같이, 기관(2)전체에 화소전극층이 되는 ITO 등의 투명도전막을 성막하고, 마찬가지로 포토레지스트의 도포, 스테퍼노광, 포토레지스트의 현상 및 습식 에칭에 의해, 소정형상의 화소전극(18)을 형성한다. 그리고 이어서 포토레지스트를 박리한다. 또한 도 8에 나타난 바와 같이, 게이트전극(4)중 패드부(20)를 덮는 게이트절연막(6)에 스루홀(22)을 형성하기 때문에, 또한 마찬가지로 포토레지스트의 도포, 스테퍼노광, 포토레지스트의 현상, 및 습식 에칭을 하여 스루홀(22)을 형성한 뒤, 포토레지스트를 박리한다.

다음에 도 9에 나타난 바와 같이, 신호배선(24), 소스전극(26), 드레인전극(28) 및 전극취득부(30)를 형성하기 위해서, 도전성금속이 피착된다. 도전성금속으로서는, 1층 또는 2종이상의 도전성에 뛰어난 금속이 사용되고, 1층 또는 2층 이상으로 구성된다. 특히 Mo층/A1층/Mo층의 적층체로 구성되는 것이 바람직하지만, 이 구성에 한정되는 것이 아니다. 도전성금속

속을 증착법 등의 수법에 의해 1층 이상 형성한 뒤, 마찬가지로 레지스트의 도포, 스테퍼노광 및 레지스트의 현상을 한 뒤, 습식 에칭에 의해 도전성금속을 에칭하여 신호배선(24), 소스전극(26), 드레인전극(28) 및 전극취득부(30)를 형성하고, 그 후 플라즈마 에칭에 의해 소스전극(26)과 드레인전극(28)과의 사이 등의 노출된 소스·드레인전극하층(16)을 에칭한다. 이 플라즈마 에칭에 있어서, 도 10에 나타난 바와 같이, n+ 형 a-Si로 이루어지는 소스·드레인전극하층(16)은 에칭되지만, SiNx로 이루어지는 에칭스토퍼(14)는 에칭되는 일이 없어, 따라서 채널층(8)이 에칭되는 일은 없다.

그 후 도 11에 나타난 바와 같이, 필요에 따라서 표면보호층(32)이 형성된다. 표면보호층(32)으로서는, 예를 들면 SiNx 등의 전기적으로 절연성이 높은 재료가 사용되고, 상기 방법에 의해 절연재료를 피착시킨 뒤 포토레지스트의 도포, 스테퍼노광, 포토레지스트의 현상, 플라즈마 에칭 및 포토레지스트의 박리가 행해진다. 이에 따라, 일부의 전극 등을 제외하고 표면 보호층(32)에 의해 덮힌 액정소자 및 액정 디스플레이 패널(34)이 제조된다.

이 제조방법에 있어서, 도 3에서 설명한 바와 같이 기관(2)의 이면부터의 노광공정과, 그 정면으로부터의 노광공정에 의해서, 소스·드레인전극하층(16)의 폭보다도 채널폭방향으로 긴 에칭스토퍼(14)를 형성하는 것으로 하고 있다. 따라서, 기관(2)의 정면에서 노광을 할 때에 사용하는 레티클이나 그 외에 다른 차광마스크의 위치설정은 그리 주의하지 않아도 되기 때문에, 위치설정에 따르는 작업성이 비약적으로 향상할 뿐 아니라, 불량률의 발생이 각별히 감소하고, 또한 품질이 안정하게 된다.

또한 도 5에 있어서 설명한 바와 같이, 소스·드레인전극하층(16)의 폭보다도 채널폭방향으로 길게 형성한 에칭스토퍼(14)를, 소스·드레인전극하층(16)의 형성과 동시에 그 양끝단을 에칭하여 제거하는 것이라고 하고 있다. 이 때문에, 소스·드레인전극하층(16)을 형성하기 위한 레지스트의 위치 결정이 대단히 용이하여 질뿐만 아니라, 위치 결정에 따르는 불량률의 발생이 거의 없게 된다.

또한 도 5 및 도 6에 있어서 설명한 바와 같이, 채널폭방향으로 길게 형성한 에칭스토퍼(14)를 소스·드레인전극하층(16)의 형성과 동시에 그 양끝단을 에칭하여 제거하는 것이라고 하고 있다. 이 때문에 도 6에 나타난 바와 같이, 에칭스토퍼층(10)의 에칭에 있어서, 오버 에칭이 과잉으로 되어 역 테이퍼형상의 오목한 부분(15)이 생겼다고 해도, 소스전극(26)·드레인전극(28)사이에 올라타는 오목한 부분(15)은 에칭에 의해 제거된다. 그 결과, 소스전극(26)·드레인전극(28)사이에 리크가 생기는 일은 없고, 성능 및 품질이 향상한다. 또한 오버 에칭이 과잉으로 되었다고 해도, 오목한 부분(15)이 제거되는 점에서, 양품으로서 사용할 수가 있고 불량률이 대폭 감소하게 된다.

이상, 본 발명에 관한 액정소자 및 액정 디스플레이 패널과 그 제조방법의 1개의 실시형태를 상술하였지만, 본 발명방법은 상술의 실시형태에 한정되는 것이 아니다. 또, 이하의 설명에 있어서, 공통하는 사항은 도면에 부호를 붙이고 설명을 생략하는 경우가 있다.

예를 들면 우선 상술한 바와 같이 도 1에 나타난 바와 같이, 투광성기관(2)에 게이트전극(4)을 형성한다. 다음에 도 2에 나타난 바와 같이, 게이트전극(4)이 형성된 투광성기관(2)의 위에, 순차로 게이트절연막(6), 채널층(8) 및 에칭스토퍼층(10)을 전체에 성막한다.

이어서 도 12에 나타난 바와 같이, 에칭스토퍼층(10)의 위에 포토레지스트를 도포한 뒤, 투광성기관(2)의 이면측, 즉 에칭스토퍼층(10) 등이 성막되어 있지 않은 측에서 게이트전극(4)을 차광마스크노광을 한다. 그리고, 즉시 포토레지스트를 현상한 뒤, 습식 에칭을 하여 포토레지스트를 박리한다. 이 에칭에 의해 게이트전극(4)과 거의 동형상의 에칭스토퍼(36)가 형성되게 된다. 그 후 도 13에 나타난 바와 같이, 에칭스토퍼(36)가 형성된 투광성기관(2)의 위에, 소스·드레인층(16)을 성막한다.

다음에 그 위에 포토레지스트를 도포하여, 도 14에 나타난 바와 같이 소스·드레인전극하층(16)을 포함하는 신호배선과 거의 동형상의 마스크를 갖는 레티클을 사용하여 스테퍼노광한 뒤, 플라즈마 에칭을 한다. 이 플라즈마 에칭에 의해, 소스·드레인층(16), 에칭스토퍼(36), 채널층(8) 및 게이트절연막(6)중 SiN 막(6b)을 신호배선과 거의 동형형상(소스·드레인층(16)의 레지스트형상)에 동시에 에칭한다. 이 때, 에칭스토퍼(36)의 채널폭방향의 양끝단은 에칭에 의해 제거되게 된다. 또한 이 플라즈마 에칭에 의해 소스·드레인전극하층(16), 에칭스토퍼(36), 채널층(8) 및 SiNx막(6b)은, 투광성기관(2)에 대하여 거의 직각으로 형성된다. 한편 동도면(a) 및 (b)에 나타난 바와 같이 신호배선(12)과 게이트전극(4)과의 교차부(38)에 있어서의 층간절연막은, 게이트절연막[6(6a, 6b)], 채널층(8) 및 에칭스토퍼층[10(36)]의 적층구조로 구성되게 된다.

그 후 전술의 실시공정과 같이, 기판(2)전체에 화소전극층이 되는 ITO 등의 투명도전막을 성막하고, 마찬가지로 소정형상의 화소전극(18)을 형성한다(도 7참조). 그리고 또한 게이트전극(4)중 패드부(20)를 덮는 게이트절연막(6)에 스루홀(22)을 형성한다(도 8참조). 다음에 전술과 같이, 신호배선(24), 소스전극(26), 드레인전극(28) 및 전극취득부(30)를 형성한다(도 9참조). 그 후 필요에 따라서 표면보호층(32)을 형성하고, 액정소자 및 액정 디스플레이 패널(34)이 제조된다.

이상의 구성에 관한 액정소자 및 액정 디스플레이 패널의 제조방법은, 전술의 제조방법에 있어서의 효과를 모두 구비하고 있다. 또한 본 발명의 제조방법은, 에칭스토퍼층의 노광공정이 게이트전극을 차광마스크로 하는 공정만으로 구성되고, 전술의 제조방법과 비하여 1회, 노광공정이 적게 구성된다. 레티클 등의 차광마스크를 쓴 노광공정은, 차광마스크의 위치 결정 작업이 대단한 정밀도를 요구하고, 시간을 요하는 것이기 때문에, 이 공정이 없어지는 것은 생산성이 대폭 향상하는 셈이 된다.

더구나 에칭스토퍼형성용의 레지스트가 게이트전극상 전체에 형성되고, 종래 방법에 비해서 접촉면적이 커지기 때문에, 포토레지스트의 박리가 적어진다. 즉, 종래 방법에서는 에칭스토퍼를 형성하기 위한 포토레지스트는 면적이 작고, 그 박리가 많았다. 그런데, 본 실시방법에서는, 포토레지스트가 게이트전극전체에 형성되기 위해서, 레지스트의 형성불량이 적어지고 트랜지스터불량의 발생률이 내려간다. 또한 비싼 레티클 등을 필요로 하지 않는 점도 함께 하여, 제조비용을 대폭 저감할 수가 있다.

이상, 본 발명에 관한 액정소자 및 액정 디스플레이 패널과 그 제조방법을 설명하였는데 본 발명은 그 밖의 형태로 구성하는 것도 가능하다.

즉 본 발명의 제조방법에 의해, TFT 액정소자의 에칭스토퍼는 그 마주 대하는 2측면은 기판에 대하여 거의 직각으로 형성되어 있는 것이 통상이지만, 차광마스크의 위치 결정 조정 등의 관계로, 적어도 1측면이 기판에 대하여 거의 직각으로 형성되어 있으면, 일단 효과를 얻을 수 있다.

또한 레지스트는 습식타입에 한하지 않고, 필름형상의 레지스트를 열압착하는 타입이어도 좋다. 습식타입의 레지스트인 경우, 도포나 스프레이 등의 방법으로 성막된다. 또한 레지스트는 네거티브형 또는 포지티브형 중 어느쪽이라도 상관없이 한정되지 않는다. 단지, 레지스트의 종류에 대응시켜 차광마스크의 형식이 반전하게 된다.

또한 에칭방법은, 에칭되는 소재에 따라서 적절하게 선정되고, 습식 에칭 또는 건식 에칭 중 어느 한쪽이 사용된다. 건식 에칭은 플라즈마 에칭에 한정되지 않고, 반응성이온 에칭, 이온빔 에칭, 반응성이온빔 에칭 등의 화학기상 에칭이나, 기타 각종의 에칭방법을 사용할 수 있다.

또한 차광마스크는, 1회의 노광으로 끝나도록 형성한 마스크이어도 좋지만, 마스크를 이동시켜 되풀이하여 노광(스테퍼노광)을 하는 레티클의 타입이더라도 좋고, 생산성과 제조비용 등을 고려하여 설정된다.

또한 종래의 제조방법에, 소스·드레인전극하층(16)과 에칭스토퍼(14)를 동시에 에칭하는 공정을 가하는 것으로도 가능하다. 이와 같이 하면, 과정이 한층 더 복잡하게 되지만, 소스전극(26)·드레인전극(28)사이의 리크전류를 방지하는 것이 가능해진다.

그외, 기판은 투광성기판이 사용되지만 기판은 평면에 한하지 않고, 곡면이더라도 관계없다 등등, 본 발명은 그 취지를 이탈하지 않은 범위 내에서, 당업자의 지식에 근거하여 여러 가지 개량, 수정, 변형을 가한 양태로 실시할 수 있는 것이다.

발명의 효과

본 발명에 관한 액정소자 및 액정 디스플레이 패널과 그 제조방법은, 에칭스토퍼층의 노광공정이 게이트전극을 차광마스크로 하는 공정만으로 구성되어, 종래의 제조방법과 비해서 1회, 노광공정이 적게 구성되기 때문에, 위치 결정 작업에 정밀도를 요구되고, 또한 시간이 요하는 레티클 등의 차광마스크를 쓴 노광공정이 없어지면 생산성이 대폭 향상하게 된다.

더구나, 에칭스토퍼형성용의 레지스트가 게이트전극상 전체에 형성되고, 종래 방법에 비해서 접촉면적이 커지므로 포토레지스트의 박리가 적어지기 때문에, 레지스트의 형성불량이 적어지고 트랜지스터의 불량의 발생률이 내려간다. 또한 비싼 레티클 등을 필요로 하지 않은 것과 더불어, 제조비용을 대폭 저감할 수가 있다.

다음에 본 발명의 제조방법에 있어서, 기판의 이면부터의 노광공정과, 그 정면부터의 노광공정에 의해서, 소스·드레인전극 하층의 폭보다도 채널폭방향으로 긴 에칭스토퍼를 형성함으로써 기판의 정면에서 노광을 할 때에 사용하는 레티클이나 그 외에 다른 차광마스크의 위치설정은 주의깊게 하지 않아도 되므로, 위치설정에 따르는 작업성이 비약적으로 향상할 뿐 아니라 불량 발생이 극히 감소하고, 또한 품질이 안정하게 된다.

또한, 소스·드레인전극하층의 폭보다도 채널폭방향으로 길게 형성한 에칭스토퍼를, 소스·드레인전극하층의 형성과 동시에 그 양끝단을 에칭하여 제거함으로써 소스·드레인전극하층을 형성하기 위한 레지스트의 위치 결정이 대단히 용이하여 질뿐만 아니라, 위치 결정에 따르는 불량의 발생이 거의 없게 된다.

또한 채널폭방향으로 길게 형성한 에칭스토퍼를, 소스·드레인전극하층의 형성과 동시에 그 양끝단을 에칭하여 제거함으로써, 에칭스토퍼층의 에칭에 있어서, 오버에칭이 과잉으로 되어 역 테이퍼형상의 오목한 부분이 생겼다고 해도, 소스전극·드레인전극사이에 걸쳐 생긴 오목한 부분은 에칭에 의해 제거된다. 그 결과, 소스전극·드레인전극사이에 리크가 생기는 일은 없고, 성능 및 품질이 향상한다. 또한 오버 에칭이 과잉으로 이루어졌다고 해도 오목한 부분이 제거되는 점에서, 양품으로서 사용할 수가 있고 불량률이 대폭 감소하게 된다.

(57) 청구의 범위

청구항 1.

기판과, 게이트전극과, 상기 게이트 전극에 접속된 게이트선과, 게이트 절연막과, 채널층과, 채널폭 방향의 양단이 상기 기판에 대해 직각 또는 순 테이퍼로 형성되고, 마주 대하는 2조의 측면을 가지는 에칭스토퍼와, 상기 드레인 전극에 접속되고, 상기 게이트 절연막을 개재하여 상기 게이트선과 교차하는 신호배선을 포함하는 액정소자에 있어서,

상기 에칭스토퍼의 전류방향의 측면과 전류방향과 수직방향의 측면이 서로 다른 각도로 경사져 있는, 액정소자.

청구항 2.

제 1 항에 있어서,

상기 게이트 절연막과 상기 채널층 사이에 SiNx 막이 형성되어 있는, 액정소자.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 게이트 전극에 접속된 게이트 배선과 상기 드레인 전극에 접속된 신호배선의 교차부에 있어서 층간절연막은, 상기 게이트 절연막과 상기 에칭스토퍼층을 포함하는, 액정소자.

청구항 4.

제 1 항 또는 제 2 항에 있어서,

상기 게이트 절연막은, SiOx 또는 SiNx로 형성되어 있는, 액정소자.

청구항 5.

제 1 항 또는 제 2 항에 있어서,

상기 게이트절연막은, MoW, Cr, Cu, Ni, Al, Ag 로부터 선택된 적어도 하나의 층으로 이루어지고, 1층 또는 2층 이상의 층으로 구성되는, 액정소자.

청구항 6.

제 1 항 또는 제 2 항에 기재된 액정소자를 포함하는, 액정 디스플레이 패널.

청구항 7.

투광성 기판에 게이트 전극을 형성하는 공정과,

게이트 절연막을 상기 기판 전체에 성막하는 공정과,

상기 게이트 절연막 상에 채널층을 성막하는 공정과,

상기 채널층 위에 에칭스토퍼층을 성막하는 공정과,

상기 에칭스토퍼층 위에 레지스트를 성막하는 공정과,

상기 게이트 전극을 차광마스크로 해서 상기 기판의 이면으로부터 노광을 행하는 공정과,

상기 레지스트를 현상하는 공정과,

상기 에칭스토퍼층을 에칭하는 공정과,

상기 레지스트를 박리하는 공정과,

상기 기판 위에 소스·드레인층을 성막하는 공정과,

상기 소스·드레인층 위에 레지스트층을 형성하는 공정과,

상기 기판을 노광하는 공정과,

상기 레지스트층을 현상하는 공정과,

상기 소스·드레인층과 상기 에칭스토퍼층을 동시에 에칭하는 공정과,

상기 레지스트층을 제거하는 공정을 포함하는 액정 디스플레이 패널의 제조방법에 있어서,

상기 에칭스토퍼층을 에칭하는 공정은, 상기 소스·드레인층의 폭보다 채널폭 방향으로 긴 에칭스토퍼를 형성하는 공정을 포함하고,

상기 동시에 에칭하는 공정은, 상기 에칭스토퍼층의 채널폭 방향의 양 끝단을 제거하는 공정을 포함하는, 액정 디스플레이 패널의 제조방법.

청구항 8.

제 7 항에 있어서,

상기 에칭스토퍼층을 에칭하는 공정은, 희불산(dilute hydrofluoric acid)을 사용해서 습식 에칭하는 공정인, 액정 디스플레이 패널의 제조방법.

청구항 9.

제 7 항 또는 제 8 항에 있어서,

상기 소스·드레인층이 n^+ 형 a-Si층인, 액정 디스플레이 패널의 제조방법.

청구항 10.

제 9 항에 있어서,

상기 노광을 행하는 공정은, 레티클을 사용해서 스테퍼 노광을 행하는 공정인, 액정 디스플레이 패널의 제조방법.

청구항 11.

제 7항에 있어서,

상기 레지스트를 박리하는 공정에 이어서,

투명전극을 형성하는 공정과,

신호배선을 형성하는 공정을 포함하는, 액정 디스플레이 패널의 제조방법.

청구항 12.

제 11항에 있어서,

상기 신호배선은, Mo층/Al층/Mo층의 적층체로 구성되는, 액정 디스플레이 패널의 제조방법.

청구항 13.

삭제

청구항 14.

삭제

청구항 15.

삭제

청구항 16.

삭제

청구항 17.

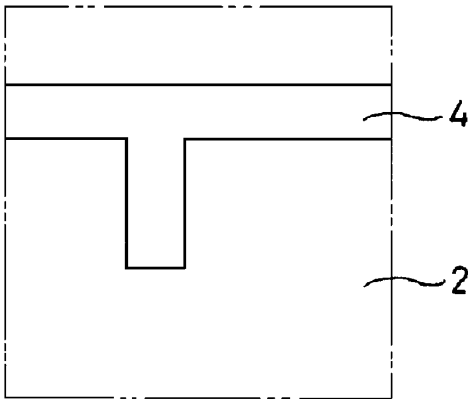
삭제

청구항 18.
삭제

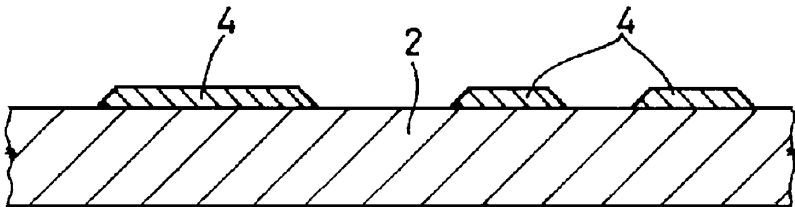
도면

도면1

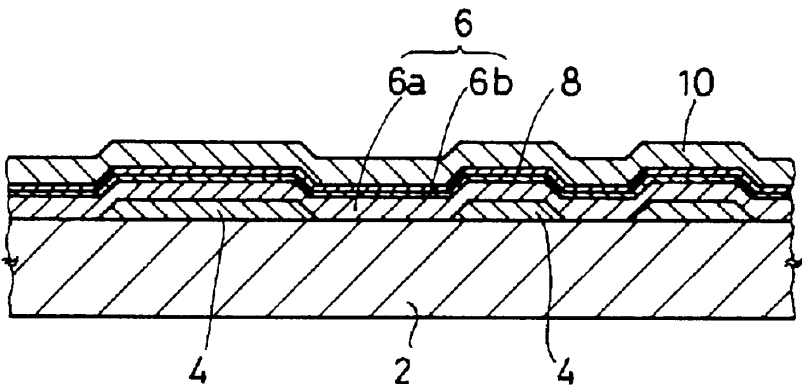
(a)



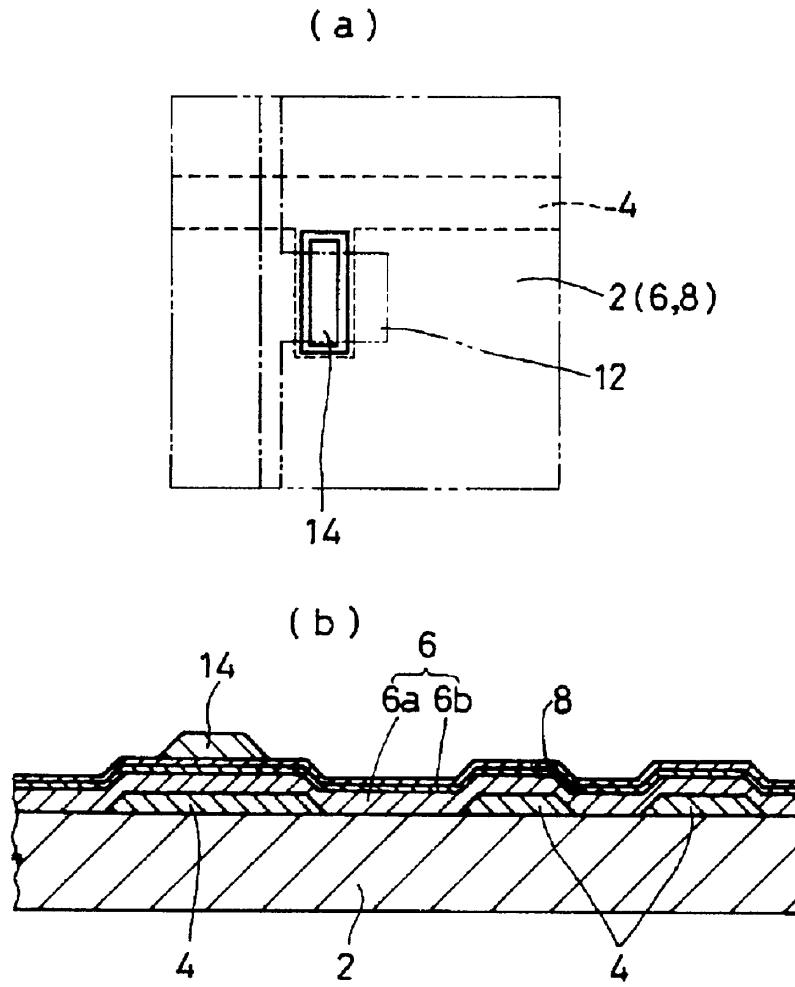
(b)



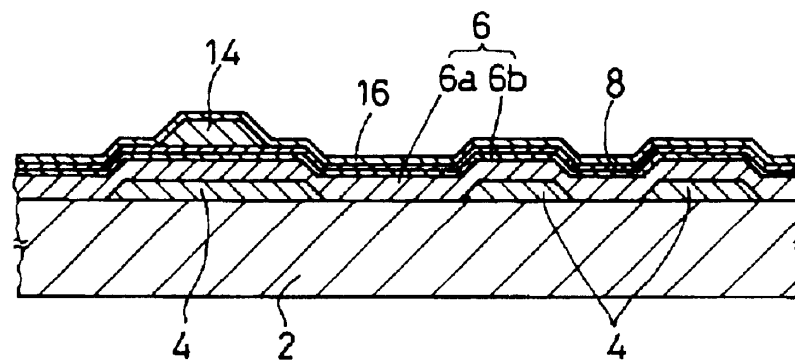
도면2



도면3

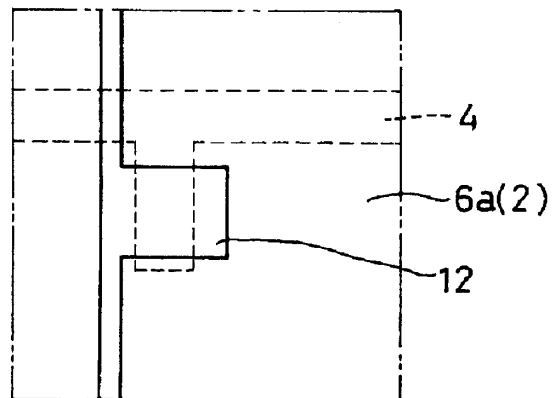


도면4

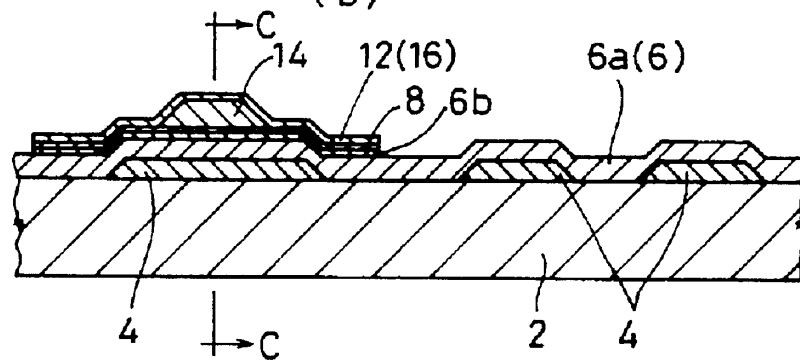


도면5

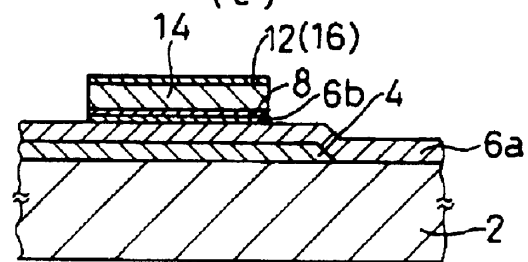
(a)



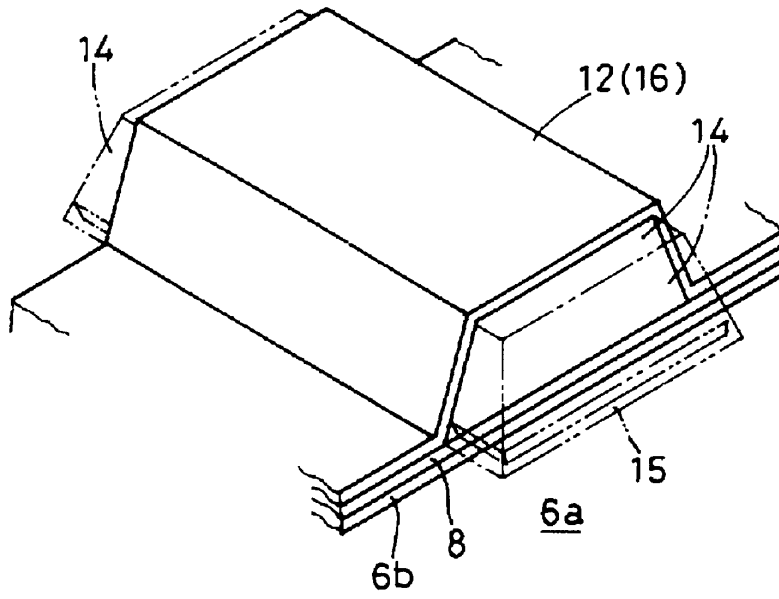
(b)



(c)

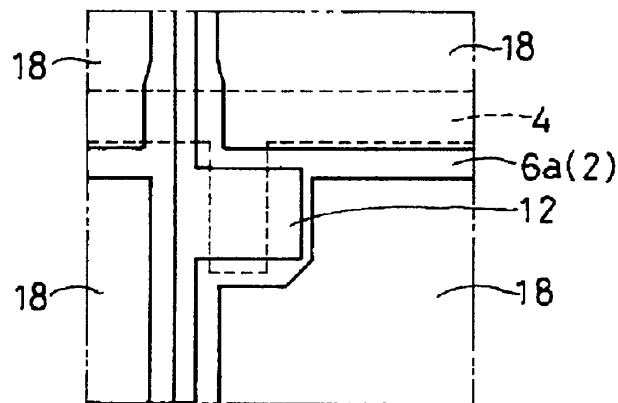


도면6

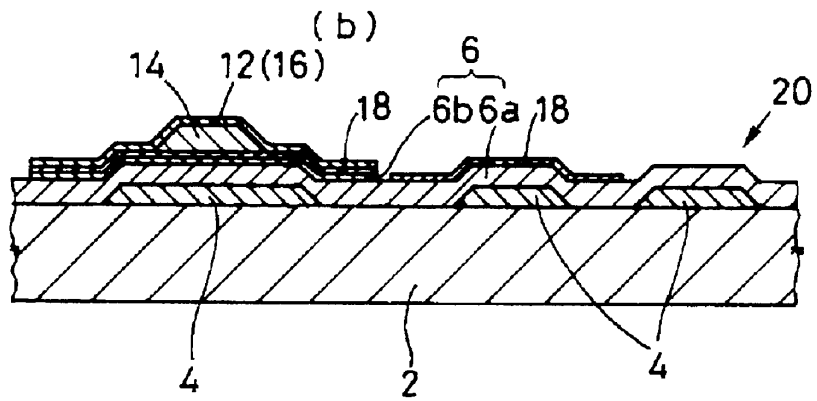


도면7

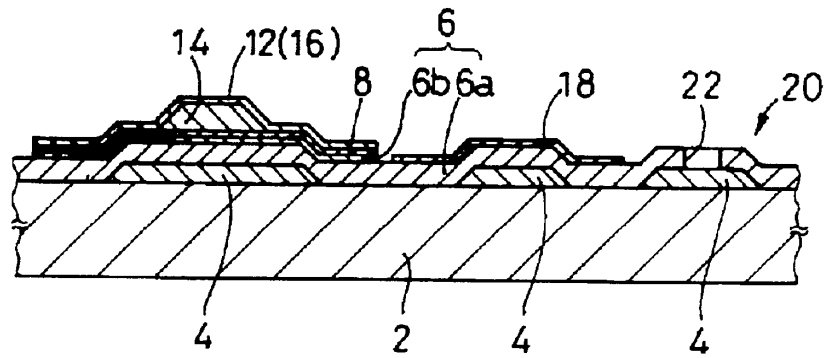
(a)



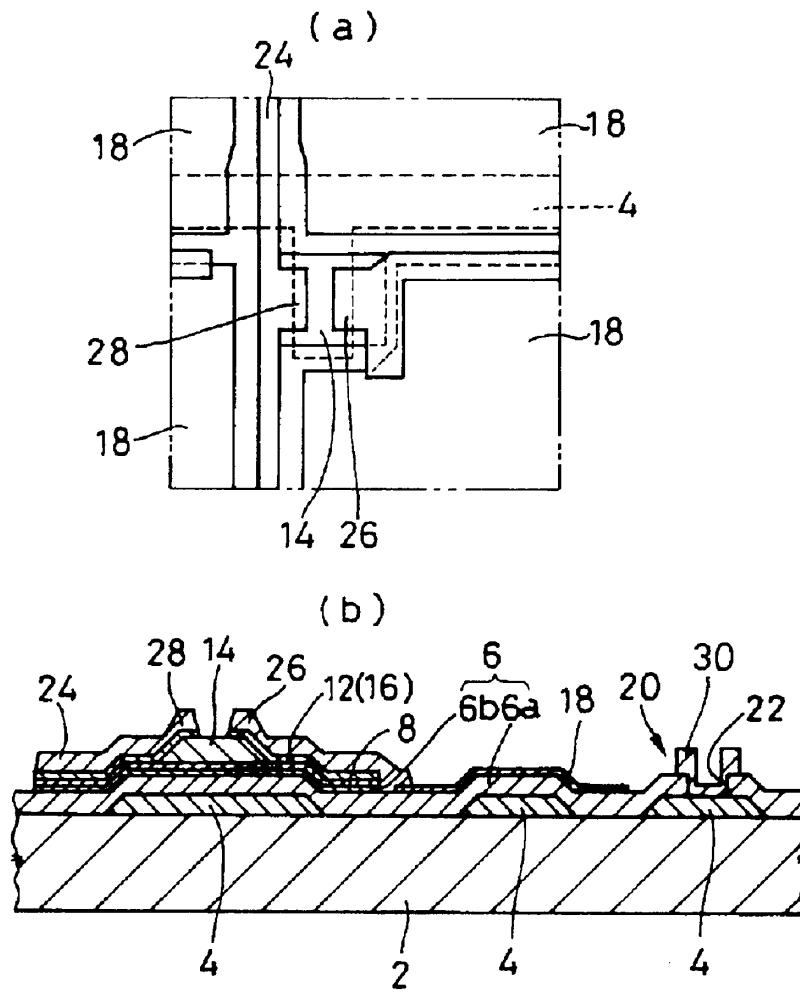
(b)



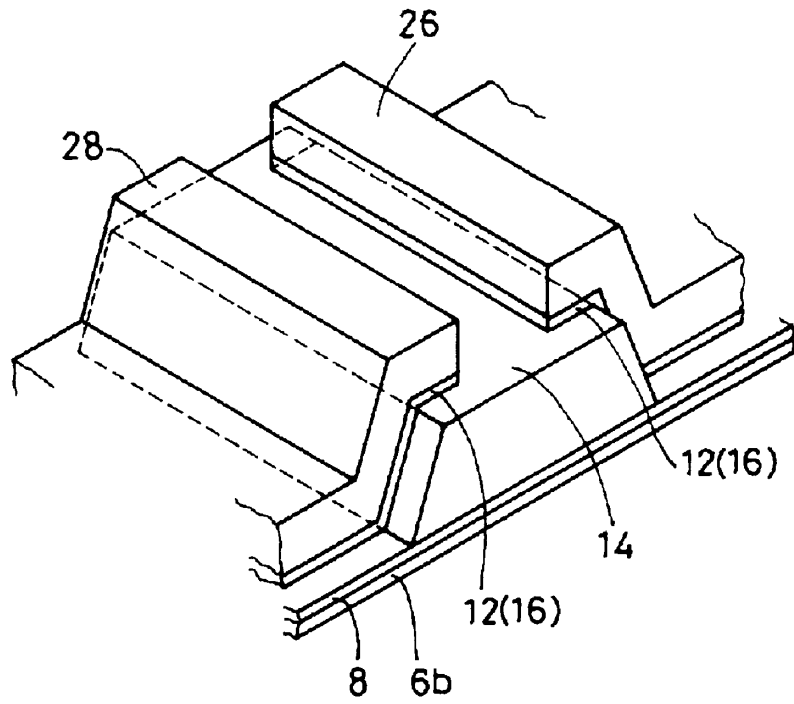
도면8



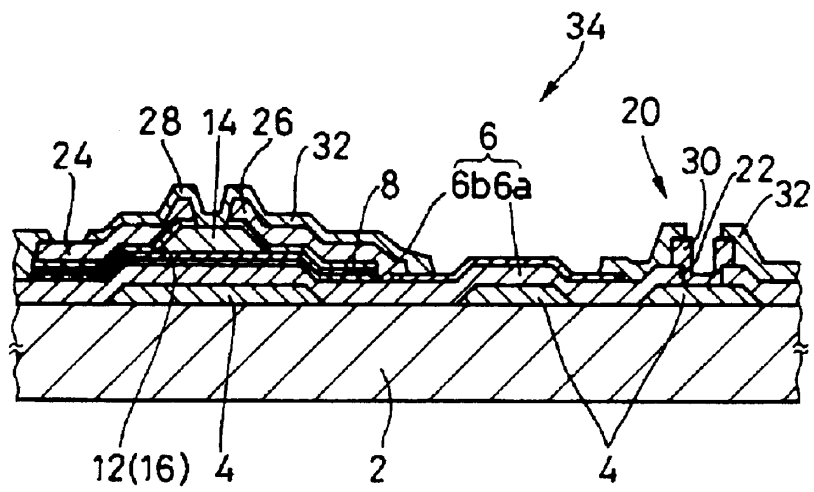
도면9



도면10

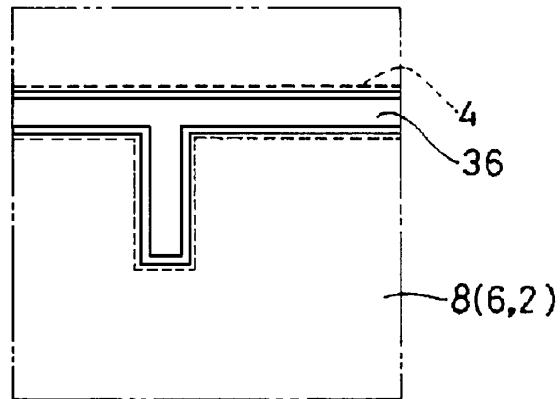


도면11

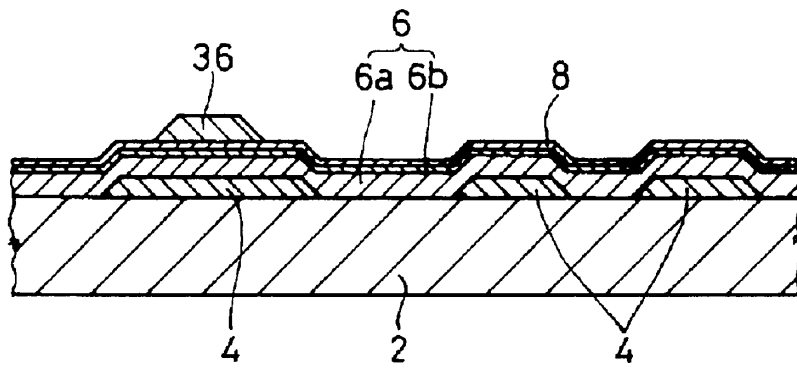


도면12

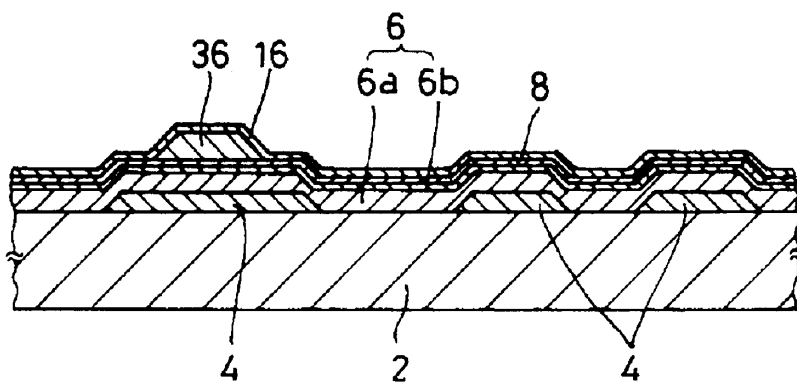
(a)



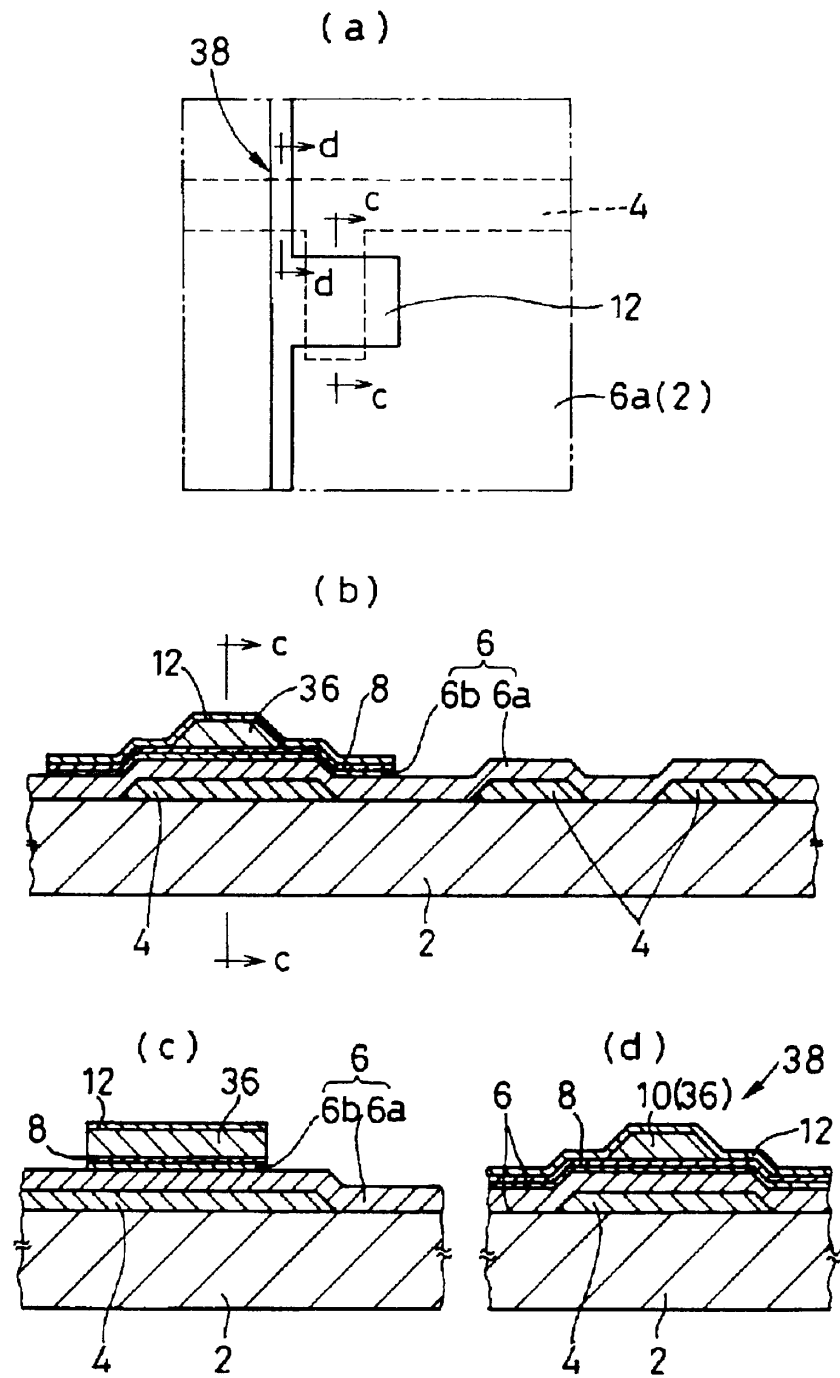
(b)



도면13

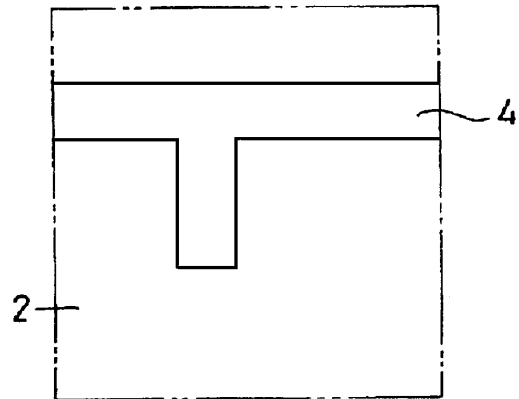


도면14

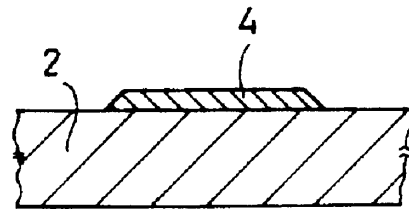


도면15

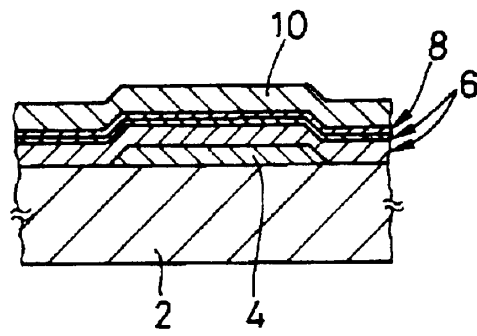
(a)



(b)



도면16



도면18

