



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 354 229**

51 Int. Cl.:
G06F 9/345 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **07727294 .6**

96 Fecha de presentación : **23.03.2007**

97 Número de publicación de la solicitud: **2013711**

97 Fecha de publicación de la solicitud: **14.01.2009**

54 Título: **Procesador con generador de direcciones.**

30 Prioridad: **24.03.2006 EP 06111687**
27.04.2006 US 745794 P

45 Fecha de publicación de la mención BOPI:
11.03.2011

45 Fecha de la publicación del folleto de la patente:
11.03.2011

73 Titular/es:
TELEFONAKTIEBOLAGET LM ERICSSON (publ)
Patent Unit
164 83 Stockholm, SE

72 Inventor/es: **Persson, Per y**
Gustafsson, Harald

74 Agente: **Elzaburu Márquez, Alberto**

ES 2 354 229 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Campo técnico

La presente invención se refiere a un procesador, que comprende un generador de direcciones para generar una dirección basándose en una dirección de base y un paso fraccionario.

5 **Antecedentes**

10 Un procesador se puede usar para procesar datos. Los datos se pueden almacenar, por ejemplo, en una memoria, que es accesible por el procesador. Para acceder a los datos de la memoria, el procesador necesita una dirección, en la que están almacenados los datos. Las direcciones que son necesarias para adquirir datos para una cierta aplicación se pueden generar y almacenar temporalmente en un registro de direcciones. El registro de direcciones se puede actualizar continuamente con direcciones nuevas durante el progreso de la aplicación.

15 En muchas aplicaciones, un paso para actualizar la dirección del registro de direcciones no es el mismo cada vez que se realiza una operación de actualización. El paso puede ser o bien un incremento o bien un decremento. Aplicaciones diferentes pueden usar estrategias diferentes para los pasos. Además, un paso incluso puede ser fraccionario, por ejemplo, un valor no entero, aun cuando las direcciones de la memoria estén situadas siempre en posiciones enteras. Por ejemplo, si se necesita un paso de 0,75, se puede generar la siguiente secuencia de direcciones cuando el valor de una dirección de inicio es 0: [0],75, [1],5, [2],25, [3],0, [3],75, [4],5,..., en donde la parte entera de la secuencia de direcciones indicada entre corchetes se usará para el acceso a memoria. En este caso, puede observarse que la dirección que presenta el valor 3 se usará dos veces. Algunas aplicaciones en las que se usa la actualización fraccionaria son la interpolación, el escalado, el remuestreo, la sincronización, y la consulta en tablas.

25 La actualización de una dirección para el registro de direcciones con una cantidad fraccionaria se realiza normalmente mediante instrucciones de software, o una secuencia de instrucciones de software, ejecutadas por el procesador. Además, en la técnica se sabe que unidades de hardware, que son externas para un procesador, realizan una interpolación basándose en pasos fraccionarios. La interpolación se realiza por tanto fuera del propio procesador. Las direcciones generadas como parte de un método de interpolación no son accesibles mediante las instrucciones de software. La realización de solamente un método de interpolación predeterminado por las unidades de hardware tiene la consecuencia de que los datos interpolados resultantes son accesibles para otras unidades pero no la dirección usada para la interpolación. Por lo tanto, la dirección se puede usar solamente con una finalidad predeterminada, tal como el método de interpolación predeterminado. Esto hace que las unidades de hardware resulten rígidas.

35 En el documento US 2004/0003199 A1 se da a conocer un dispositivo de interfaz de memoria que proporciona una interfaz de direcciones fraccionarias entre un procesador de datos y un sistema de memoria. La interfaz de memoria proporciona la interpolación de valores de datos. La interfaz de memoria incluye un generador de direcciones para generar una primera y una segunda direcciones de memoria, y una unidad de acceso a memoria para recuperar un primer y un segundo valores de datos y para la interpolación entre el primer y el segundo valores de los datos. El generador de direcciones comprende un registro que contiene una dirección fraccionaria de los datos a recuperar del sistema de memoria, y un registro que contiene un desplazamiento fraccionario a aplicar a la dirección entre búsquedas en la memoria. Después de cada búsqueda en la memoria, el desplazamiento se suma a la dirección usando un sumador, y la dirección resultante se sitúa en el registro de direcciones, preparada para la siguiente búsqueda. En una realización, el generador de direcciones incluye también un registro de módulo y un registro de direcciones de base. Los mismos permiten que el sumador realice una aritmética modular, facilitando de este modo un direccionamiento circular.

45 Un problema con la actualización de una dirección para el registro de direcciones mediante software ejecutado por el procesador es que la actualización de la dirección se realiza frecuentemente en partes del núcleo kernel, tales como bucles internos, del software. Normalmente, los bucles internos están frecuentemente en ejecución. Por lo tanto, cualquier instrucción ejecutada adicional para actualizar el registro de direcciones en una parte del núcleo kernel tiene un impacto negativo directo sobre el rendimiento del sistema. Este problema resulta particularmente importante para una actualización con un paso fraccionario de una dirección para el registro de direcciones, ya que todas las arquitecturas de procesadores disponibles requieren la ejecución de unas cuantas instrucciones de software adicionales para actualizar la dirección mediante un paso fraccionario.

55 En aplicaciones que usan un paso fraccionario para actualizar una dirección, el cuello de botella de una parte de núcleo del procesador lo constituye frecuentemente la introducción y la extracción de datos de un repositorio de datos. Un problema con la introducción y la extracción de datos es la

5 actualización eficaz de una dirección. Como ejemplo, un oscilador de ondas de sintetizador, que es básicamente un interpolador, necesita pasos fraccionarios para actualizar una dirección para todas las muestras de entrada así como todos los coeficientes de una tabla. Consecuentemente, incluso una pequeña mejora del rendimiento en la actualización con un paso fraccionario de direcciones puede proporcionar una mejora sustancial del rendimiento del sistema en el que se utiliza la generación de direcciones.

Sumario

10 Según una realización de la invención, un procesador para procesar datos comprende un generador de direcciones. El generador de direcciones es operativo para generar una dirección basándose en una dirección de base y un valor de desplazamiento, y para actualizar dicho valor de desplazamiento mediante un paso fraccionario. El procesador puede ser un procesador principal, que comprende el generador de direcciones en una parte del núcleo del mismo. Alternativamente, el procesador puede comprender un procesador principal y por lo menos un co-procesador conectado operativamente al procesador principal. El co-procesador comprende el generador de direcciones.

15 El generador de direcciones es operativo para generar la dirección basándose en la dirección de base y un valor de desplazamiento. Dicho valor de desplazamiento se actualiza mediante el paso fraccionario.

El generador de direcciones es operativo para generar la dirección basándose en una dirección de base, que es una dirección de base fraccionaria.

20 El generador de direcciones puede comprender un cuantificador operativo para generar la dirección basándose en la suma de la dirección de base más el valor de desplazamiento.

El generador de direcciones puede ser operativo para generar la dirección basándose en una dirección de base, que es una dirección de base entera.

25 El generador de direcciones puede comprender un cuantificador operativo para generar un valor de desplazamiento entero basándose en el valor de desplazamiento, el cual se basa en el paso fraccionario. El generador de direcciones puede ser operativo para generar la dirección basándose en el valor de desplazamiento entero.

El generador de direcciones puede comprender un sumador operativo para generar la suma de la dirección de base más el valor de desplazamiento.

30 El generador de direcciones puede comprender un sumador operativo para generar y dar salida a la suma de un valor de desplazamiento, que es uno de entre el valor de desplazamiento que está basado en el paso fraccionario y un valor de desplazamiento de entrada, más el paso fraccionario. Adicionalmente, el generador de direcciones puede comprender un contador de módulo, operativo para generar un valor de desplazamiento subsiguiente, para ser usado con el fin de generar una dirección subsiguiente, basándose en la salida del sumador y un valor de desplazamiento máximo.

35 El generador de direcciones puede comprender un multiplexor operativo para dar salida al valor de desplazamiento. El valor de desplazamiento puede ser uno de entre el valor de desplazamiento de entrada y un valor de desplazamiento generado por el contador de módulo.

40 El generador de direcciones puede ser operativo en respuesta a por lo menos una instrucción de software.

Según otra realización, un aparato electrónico comprende el procesador según cualquiera de las reivindicaciones 1 a 12.

El aparato electrónico puede ser un teléfono móvil. En las reivindicaciones dependientes se definen otras realizaciones de la invención.

45 Debe resaltarse que la expresión "comprende/que comprende", cuando se usa en la presente memoria descriptiva, se adopta para especificar la presencia de características, enteros, pasos o componentes mencionados pero no excluye la presencia o adición de otra u otras características, enteros, pasos, componentes o grupos de los mismos.

50 Realizaciones de la invención proporcionan un dispositivo eficaz para generar una dirección, la cual es accesible desde cualquier tipo de proceso, aplicación, u operación. De este modo, la dirección no es accesible solamente desde un método predeterminado.

Breve descripción de los dibujos

A partir de la siguiente descripción detallada se pondrán de manifiesto otros objetivos, características y ventajas de realizaciones de la invención, haciéndose referencia a los dibujos adjuntos, en los que:

- 5 la Fig. 1 es un diagrama de bloques de una realización del procesador que comprende el generador de direcciones;
- la Fig. 2 es un diagrama de bloques de otra realización del procesador que comprende el generador de direcciones;
- la Fig. 3 es un diagrama de bloques de una realización del generador de direcciones;
- 10 la Fig. 4 es un diagrama de bloques de otra realización del generador de direcciones; y
- la Fig. 5 es una vista frontal de un aparato electrónico que comprende el procesador.

Descripción detallada

15 Se describirán realizaciones de la invención en referencia a los dibujos adjuntos. No obstante, la invención se puede materializar en muchas formas diferentes y no debe considerarse limitada a las realizaciones que se exponen en el presente documento; por el contrario, estas realizaciones se proporcionan de manera que la presente exposición resulte minuciosa y completa, y comunique en su totalidad el alcance de la invención a aquellos expertos en la materia. La terminología usada en la descripción detallada de las realizaciones particulares ilustradas en los dibujos adjuntos no pretende ser limitativa de la invención. En los dibujos, los números iguales se refieren a los mismos elementos.

20 La Fig. 1 ilustra una realización de un procesador 1a para procesar datos. El procesador 1a comprende un generador 2 de direcciones. En la realización de la Fig. 1a, el generador 2 de direcciones está integrado en una parte 3 de núcleo del procesador 1a. La parte 3 de núcleo está implementada en hardware. En esta realización, el procesador 1a es un procesador principal, en el que está integrada la parte 3 de núcleo. La parte 3 de núcleo comprende las unidades funcionales del procesador 1a, con las cuales está integrado el generador 2 de direcciones. Las unidades funcionales pueden comprender una unidad aritmética, un archivo de registro, y una unidad de acceso a datos.

30 La Fig. 2 ilustra otra realización del procesador 1b para procesar datos. En esta realización, el procesador 1b comprende un procesador principal 5 y un co-procesador 6. El co-procesador 6 está implementado en hardware. El co-procesador 6 está acoplado al procesador principal 5. En esta realización, el co-procesador 6 está acoplado al procesador principal 5 de una manera que permite que el procesador principal 5 delegue la ejecución de ciertas instrucciones de software al co-procesador. Por lo tanto, el procesador principal 5 puede dejar que ciertas instrucciones de software en un flujo de instrucciones de software sean ejecutadas por el co-procesador 6. En la realización de la Fig. 2, el co-procesador 6 comprende el generador 2 de direcciones. El co-procesador 6 está conectado operativamente al procesador principal 5. El procesador principal 5 y el co-procesador 6 pueden estar conectados operativamente por medio de una interfaz 7 de co-procesador. El procesador principal 5 puede comprender una parte de núcleo (no mostrada) que no comprenda ningún generador de direcciones para actualizar una dirección de base.

40 El generador 2 de direcciones es operativo para generar una dirección 8 (Figs. 3 y 4) basándose en una dirección de base y un paso fraccionario. Realizaciones de la invención proporcionan un procesador 1a, 1b, que puede generar una dirección 8 de forma eficaz, ya que el generador 2 de direcciones está incluido en el procesador 1a, 1b. De este modo, el procesador 1a, 1b según realizaciones de la invención puede proporcionar una mejora del rendimiento en comparación con unidades de hardware predeterminadas, por ejemplo, debido a que las direcciones son accesibles y controlables mediante instrucciones de software ejecutadas por el procesador 1a, 1b. Además, el generador 2 de direcciones resulta más eficaz que la generación de direcciones, que están basadas en un paso fraccional, usando un procesador de la técnica anterior que ejecuta instrucciones de software, ya que, por ejemplo, se ejecutan menos instrucciones de software. Según una realización de la invención, debido a que hay disponibles para ser ejecutadas instrucciones de software especializadas que sirven de apoyo para la generación de direcciones fraccionarias, se ejecutan menos instrucciones, en comparación con la generación de direcciones, que se basan en un paso fraccionario, usando un procesador de la técnica anterior que ejecuta instrucciones de software.

50 Un paso puede ser un incremento. Alternativamente, el paso puede ser un decremento. Un paso fraccionario, tal como se usa en el presente documento, es un paso que es un entero o una cantidad o

valor no entero. El paso fraccionario se puede usar para la actualización desde una primera dirección a una segunda dirección subsiguiente en una secuencia de direcciones. De este modo, la actualización puede ser o bien creciente o bien decreciente. Un valor no entero puede ser, por ejemplo, un número en coma fija o un número en coma flotante. Tanto los valores enteros como los valores no enteros se pueden representar en formato binario.

El procesador 1a y el procesador principal 5 pueden ser, por ejemplo, una CPU (Unidad de Procesado Central), un DSP (Procesador de Señal Digital), o una GPU (Unidad de Procesado de Gráficos). Un co-procesador puede ser un procesador de función especializada, que ayude al procesador principal 5 en la realización de ciertas operaciones. El co-procesador 6 amplía el conjunto de instrucciones del procesador principal 5. Por lo tanto, se mejora, por ejemplo, la eficacia del sistema completo definido por el procesador principal 5 y el co-procesador 6. En la realización de la Fig. 2, el co-procesador 6 es operativo para ayudar al procesador principal 5 en la generación de la dirección 8 basándose en la dirección de base y el paso fraccionario.

La realización de la Fig. 2 puede resultar útil, por ejemplo, si el procesador principal 5 no puede gestionar operaciones basadas en un paso fraccionario. Se puede proporcionar entonces el co-procesador 6 para realizar cualquier operación que se base en un paso fraccionario. Además, la realización de la Fig. 2 puede resultar útil si el procesador principal 5 no comprende ningún contador de módulo. En ese caso, el contador de módulo puede estar integrado en el co-procesador 6. Además, la realización de la Fig. 2 permite el uso de un procesador principal convencional, que puede estar conectado a un co-procesador. Esto proporciona una implementación sencilla del procesador 1b. El uso de una interfaz 7 de co-procesador proporciona una comunicación eficaz entre el procesador principal 5 y el co-procesador. El co-procesador 6 proporciona una ampliación del conjunto de instrucciones de software y una ampliación de unidades funcionales. La ampliación del conjunto de instrucciones de software permite, por ejemplo, la introducción de instrucciones de software especializadas que apoyen la generación de direcciones fraccionarias. La ampliación de las unidades funcionales apoya, por ejemplo, el modo de direccionamiento fraccionario. La ampliación del conjunto de instrucciones proporciona, por ejemplo, una generación más eficaz de direcciones basada en un paso fraccionario.

La realización de la Fig. 1 proporciona, por ejemplo, una solución altamente integrada, tal como si el generador 2 de direcciones estuviera integrado en la parte 3 de núcleo del procesador 1a.

La Fig. 3 ilustra una realización del generador 100 de direcciones para su integración en el procesador 1a, 1b. En esta realización, el generador 100 de direcciones comprende un primer sumador 101, un cuantificador 102, un segundo sumador 103, un contador 104 de módulo, un registro 105, un multiplexor 106, un primer terminal 107 de entrada, un segundo terminal 108 de entrada, un tercer terminal 109 de entrada, un cuarto terminal 110 de entrada, y un quinto terminal 111 de entrada.

Un primer terminal de entrada del primer sumador 101 está conectado operativamente al primer terminal 107 de entrada del generador 100 de direcciones. Un segundo terminal de entrada del primer sumador 101 está conectado operativamente a un terminal de salida del multiplexor 106. Un terminal de salida del primer sumador 101 está conectado operativamente a un terminal de entrada del cuantificador 102.

Un terminal de salida del cuantificador 102 está conectado operativamente a un terminal de salida del generador 100 de direcciones.

Un primer terminal de entrada del segundo sumador 103 está conectado operativamente al terminal de salida del multiplexor 106. Un segundo terminal de entrada del segundo sumador 103 está conectado operativamente al quinto terminal 111 de entrada del generador 100 de direcciones. Un terminal de salida del segundo sumador 103 está conectado operativamente a un primer terminal de entrada del contador 104 de módulo.

Un segundo terminal de entrada del contador 104 de módulo está conectado operativamente al cuarto terminal 110 de entrada del generador 100 de direcciones. Un terminal de salida del contador 104 de módulo está conectado operativamente a un terminal de entrada del registro 105.

Un terminal de salida del registro 105 está conectado operativamente a un primer terminal de entrada del multiplexor 106.

Un segundo terminal de entrada del multiplexor 106 está conectado operativamente al segundo terminal 108 de entrada del generador 100 de direcciones. Un tercer terminal de entrada del multiplexor 106 está conectado operativamente al tercer terminal 109 de entrada del generador 100 de direcciones.

El generador 100 de direcciones es operativo para generar la dirección 8 basándose en una

dirección de base y un paso fraccionario. En las figuras, el paso fraccionario se indica con Δ .

En la realización de la Fig. 3, el paso fraccionario se proporciona en el quinto terminal 111 de entrada del generador 100 de direcciones. La dirección de base se proporciona en el primer terminal 107 de entrada del generador 100 de direcciones.

5 La dirección de base puede apuntar a una primera dirección en una secuencia de direcciones que debería generarse. La dirección de base puede ser diferente cuando se generan secuencias diferentes de direcciones. La dirección de base se puede fijar de manera adaptativa.

10 En la realización de la Fig. 3, el generador 100 de direcciones es operativo para generar la dirección 8 basándose en una dirección de base y un valor de desplazamiento. El valor de desplazamiento se basa en el paso fraccionario. De este modo, la dirección generada se basará indirectamente en el paso fraccionario. El paso fraccionario se usa para actualizar el valor de desplazamiento. Por lo tanto, no es necesario actualizar la dirección de base en cada ciclo de acceso, sino que, por el contrario, el valor de desplazamiento se actualiza basándose en el paso fraccionario. En algunas realizaciones de la invención, el número de bits necesarios para representar el valor de desplazamiento es menor que el número de bits necesarios para representar la dirección de base y la dirección generada (8). Por lo tanto, una ventaja de la actualización del valor de desplazamiento en lugar de la dirección de base en cada ciclo de acceso es la correspondiente a una complejidad computacional reducida, y, por lo tanto, un consumo de potencia reducido, una latencia reducida, y/o una reducción de los recursos de procesamiento necesarios. Cuando se actualiza el valor de desplazamiento, dicho valor de desplazamiento se incrementa (o decrementa) basándose en el paso fraccionario. Esta operación la realiza, por ejemplo, un sumador. A continuación, se puede realizar una operación de módulo u otra operación limitadora. La misma puede estar destinada, por ejemplo, a limitar el intervalo de las direcciones generadas. Se realizaría el mismo tipo de operaciones si se actualizase la dirección de base. Una ventaja de la actualización del valor de desplazamiento en lugar de la dirección de base es, por lo tanto, que las operaciones realizadas en el proceso de actualización del generador de direcciones para dar salida a una nueva dirección generada son menos complejas computacionalmente cuando se realizan sobre el valor de desplazamiento en lugar de la dirección de base.

30 El primer sumador 101 es operativo para generar la suma de la dirección de base más el valor de desplazamiento. En la realización de la Fig. 3, el valor de desplazamiento, sobre el cual es operativo el primer sumador 101, es un valor de desplazamiento fraccionario. La dirección de base, sobre la cual es operativo el primer sumador 101, puede ser una dirección de base entera o una dirección de base fraccionaria. Una dirección de base fraccionaria es una dirección que tiene un valor entre el valor de una primera dirección entera y el valor de una segunda dirección entera, que es posterior a la primera dirección entera en una secuencia de direcciones. Una dirección de base entera es una dirección que tiene un valor entero. La salida del primer sumador 101, es decir, la suma del valor de la dirección de base y el valor de desplazamiento, puede ser por lo tanto, dependiendo de los valores de entrada para el primer sumador 101, un valor fraccionario, es decir, un valor no entero. No obstante, la dirección 8 generada por el generador 100 de direcciones debe ser un entero. Por ello, el cuantificador 102 es operativo para generar la dirección 8 basándose en la salida del primer sumador 101. El cuantificador 102 es operativo para extraer la parte entera de la salida del primer sumador 101. El cuantificador 102 da salida al valor extraído como la dirección 8 generada por el generador 100 de direcciones. El cuantificador puede realizar la siguiente operación:

$$\text{Dirección} = Q(\text{dirección de base} + \text{valor de desplazamiento}),$$

45 en donde dirección de base y valor de desplazamiento pueden ser valores no enteros que tienen un signo positivo o negativo, Q es la operación que extrae la parte entera del operando, y dirección es la dirección resultante 8 que tiene un valor no fraccionario.

50 En la realización de la Fig. 3, el valor de desplazamiento lo proporciona el multiplexor 106. El valor de desplazamiento lo puede generar el generador 100 de direcciones o se puede recibir como un valor de desplazamiento de entrada en el segundo terminal 108 de entrada del generador 100 de direcciones. El valor de desplazamiento de entrada puede ser un valor de desplazamiento fraccionario. El multiplexor 106 puede ser sensible a una señal de control proporcionada en el tercer terminal 109 de entrada del generador 100 de direcciones. Dependiendo del valor de la señal de control, por ejemplo, un "0" ó un "1", el multiplexor 106 da salida al valor de desplazamiento de entrada o a un valor de desplazamiento acumulado mantenido por el registro 105. El valor de desplazamiento de entrada puede ser diferente para cada acceso en el generador 100 de direcciones.

55 Para generar una primera dirección de una secuencia de direcciones, se puede usar el valor de desplazamiento de entrada. A continuación, para cualquier valor de desplazamiento subsiguiente para la secuencia de direcciones a generar, se pueden usar valores de desplazamiento del registro 105. El

registro 105 se puede ajustar antes de que se vaya a generar una secuencia de direcciones. Un valor inicial del registro 105 puede ser, por ejemplo, 0.

5 El segundo sumador 103 puede ser un sumador de pasos. El segundo sumador 103 es operativo para sumar el paso fraccionario al valor de desplazamiento proporcionado por el multiplexor 106. De este modo, el valor de desplazamiento se actualiza con una cantidad fraccionaria. La salida del segundo sumador 103 se reenvía al contador 104 de módulo. El segundo sumador 103 es operativo para generar y dar salida a la suma del valor de desplazamiento más el paso fraccionario. El valor de desplazamiento puede ser uno de entre el valor de desplazamiento que se basa en el paso fraccionario y el valor de desplazamiento de entrada.

10 El contador 104 de módulo es operativo para generar un valor de desplazamiento subsiguiente, que se usará para generar una dirección subsiguiente. El contador 104 de módulo es operativo para contar en módulo N basándose en el valor de desplazamiento actualizado proporcionado por el segundo sumador 103. El contador 104 de módulo puede realizar, por ejemplo, la siguiente operación de actualización:

15
$$\text{valor de desplazamiento}_{n+1} = \text{mod}(\text{valor de desplazamiento}_n + \Delta_n, N_n),$$

en donde mod representa la operación de módulo, Δ el paso fraccionario, y n especifica cada ciclo de acceso. La operación de actualización se puede realizar, aunque no de forma necesaria, como parte de la lectura de la dirección generada.

20 El contador 104 de módulo es operativo para establecer que el valor de desplazamiento sea no negativo y permanecerá en un valor menor que un valor de desplazamiento máximo N. De este modo, se establece que no se generará una dirección que tenga un valor que supere un valor máximo. Consecuentemente, el generador 100 de direcciones generará solamente direcciones dentro de un cierto intervalo de direcciones determinado por la dirección de base y el valor de desplazamiento máximo N. Por ejemplo, supóngase $N=4$. Entonces, si el valor de desplazamiento sobre el que actúa el contador 104 de módulo es 3,75, el contador 104 de módulo dará salida al valor de desplazamiento 3,75. No obstante, si el valor de desplazamiento sobre el que actúa el contador 104 de módulo es 4,75, el contador 104 de módulo dará salida al valor de desplazamiento 0,75.

El registro 105 es operativo para almacenar temporalmente uno o varios valores de desplazamiento hasta que el multiplexor 106 lo(s) necesite.

30 La realización del generador 200 de direcciones ilustrado en la Fig. 4 es similar a la realización de la Fig. 3. Por lo tanto, los componentes de la realización de la Fig. 3 que tienen la misma función o una función similar a la de los componentes de la realización de la Fig. 4 se han indicado con las mismas referencias numéricas. Por tanto, cualquier función o efecto descrito con respecto a un cierto componente ilustrado en la Fig. 3 lo proporciona también el componente correspondiente de la realización de la Fig. 4. Además, si no se menciona lo contrario, las conexiones de los componentes son las mismas.

40 La diferencia básica entre las realizaciones de las Figs. 3 y 4 es que el cuantificador 202 de la realización de la Fig. 4 se ha reubicado en comparación con el cuantificador 102 de la realización de la Fig. 3. Un terminal de entrada del cuantificador 202 está conectado operativamente al terminal de salida del multiplexor 106. Un terminal de salida del cuantificador 202 está conectado operativamente al segundo terminal de entrada del primer sumador 201. El terminal de salida del primer sumador 201 está conectado operativamente al terminal de salida del generador 200 de direcciones. El cuantificador 202 es operativo sobre el valor de desplazamiento proporcionado por el multiplexor 106. El cuantificador 202 es operativo para dar salida a la parte entera del valor de desplazamiento introducido en el mismo. Esto se puede realizar de la misma manera que la descrita con respecto al cuantificador 102.

45 El cuantificador 202 es operativo para proporcionar un valor de desplazamiento entero, el cual se basa en el paso fraccionario. En la realización de la Fig. 4, el valor de la dirección de base puede ser solamente un valor entero.

50 El primer sumador 201 de la realización de la Fig. 4 únicamente necesita ser operativo para sumar valores enteros, ya que el valor de desplazamiento y el valor de la dirección de base son valores enteros. Consecuentemente, la suma de la dirección de base y el valor de desplazamiento entero proporcionado por el cuantificador 202 será un valor entero, que es la dirección 8 generada por el generador 200 de direcciones.

55 El proporcionar la dirección de base y el valor de desplazamiento como valores enteros permite, por ejemplo, una implementación menos compleja del primer sumador 201. Por lo tanto, un procesador 1a, 1b que comprende el generador 200 de direcciones de la Fig. 4 es menos complejo que si se

proporciona el generador 100 de direcciones según la Fig. 3. Consecuentemente, se puede reducir el coste del procesador 1a, 1b.

5 El paso fraccionario puede ser un paso fraccionario positivo o negativo. Además, el valor de la dirección de base puede ser cualquier dirección de un intervalo de direcciones cuando se permiten pasos fraccionarios negativos.

10 En la realización de la Fig. 4, el generador 200 de direcciones es operativo para generar la dirección 8 basándose en una dirección de base y un valor de desplazamiento cuantificado. El valor de desplazamiento cuantificado se basa en el paso fraccionario. De este modo, la dirección generada se basará indirectamente en el paso fraccionario. De modo similar a la realización de la Fig. 3, no es necesario actualizar la dirección de base en cada ciclo de acceso, sino que, por el contrario, el valor de desplazamiento (no cuantificado) se actualiza basándose en el paso fraccionario. Una ventaja de la actualización del valor de desplazamiento en lugar de la dirección de base es, por lo tanto, que operaciones tales como incrementos/decrementos, operaciones de módulo, y cuantificaciones, realizadas en el proceso de actualización del generador de direcciones para dar salida a una dirección generada nueva, son menos complejas computacionalmente cuando se realizan sobre el valor de desplazamiento en lugar de la dirección de base. Por tanto, una ventaja de la actualización del valor de desplazamiento en lugar de la dirección de base es la correspondiente a una complejidad computacional reducida, y, por lo tanto, un consumo de potencia reducido, una latencia reducida, y/o una reducción de los recursos de procesado necesarios.

20 En algunas realizaciones, N puede ser un valor entero o fraccionario. De este modo, el contador 104 de módulo puede ser operativo sobre N, siendo N entero y/o fraccionario. En otras realizaciones, el contador 104 de módulo es únicamente operativo sobre N como valor entero. Este último contador de módulo es menos complejo de implementar, permitiendo, por ejemplo, un procesador 1a, 1b menos complejo, en comparación con el uso de N de valor fraccionario.

25 El generador 100, 200 de direcciones es operativo en respuesta a por lo menos una instrucción de software. La instrucción de software, en respuesta a la que es sensible el generador de direcciones, puede comprender, por ejemplo, el(los) valor(es) de entrada en cualquiera del primer terminal 107 de entrada, el segundo terminal 108 de entrada, el tercer terminal 109 de entrada, el cuarto terminal 110 de entrada, y el quinto terminal 111 de entrada. De manera alternativa o adicional, la instrucción de software en respuesta a la cual es sensible el generador 100, 200 de direcciones, puede por ejemplo provenir o bien de forma explícita o bien de manera indirecta de, por ejemplo, un registro que proporcione los valores de entrada en el primer terminal 107 de entrada, el segundo terminal 108 de entrada, el tercer terminal 109 de entrada, el cuarto terminal 110 de entrada y el quinto terminal 111 de entrada. Todavía de forma alternativa o adicional, la instrucción de software puede ser una instrucción para solicitar la dirección 8. Consecuentemente, el procesador 1a, 1b tiene la ventaja de que la dirección 8 se puede generar en respuesta a una instrucción de software de cualquier proceso, aplicación, u operación, con lo cual se logra una flexibilidad elevada.

40 Los valores de entrada en el primer terminal 107 de entrada, el segundo terminal 108 de entrada, el cuarto terminal 110 de entrada, y el quinto terminal 111 de entrada del generador 100, 200 de direcciones los puede proporcionar el procesador 1a, 1b. Los valores de entrada se pueden generar cuando el procesador 1a, 1b ejecuta instrucciones de software para, por ejemplo, un cierto proceso, aplicación u operación. En algunas realizaciones, todos los valores de entrada se generan antes de entrar en un bucle de instrucciones para un proceso, una aplicación, o una operación. A continuación, las direcciones se generan en respuesta a la señal de control aplicada en el tercer terminal 109 de entrada. La señal de control se puede generar en respuesta a la ejecución de una instrucción, por ejemplo, durante un bucle interno de instrucciones. En otras realizaciones, todos los valores de entrada, excepto el paso fraccionario se generan antes de que se entre en uno o varios bucles internos de instrucciones para un proceso, una aplicación, o una operación. A continuación, el paso fraccionario se genera de forma adaptativa dentro del(de los) bucle(s) interno(s) de instrucciones. A continuación se puede generar una dirección en respuesta al suministro del paso fraccionario. Consecuentemente, en realizaciones de la invención, para proporcionar una dirección nueva es suficiente una única instrucción que comprende el paso fraccionario o la señal de control. La instrucción de software, en respuesta a la cual es sensible el generador 100, 200 de direcciones, puede comprender la lectura de una dirección generada 8 así como el suministro de un nuevo paso fraccionario. Esto permite una generación eficaz de la dirección 8. Para bucles internos de instrucciones que comprenden pocas instrucciones, esto permite un aumento sustancial del rendimiento, ya que el porcentaje de las instrucciones referentes a la generación de la dirección 8 en el bucle interno de instrucciones se reduce sustancialmente en comparación con la generación de la dirección que usa un procesador de la técnica anterior que ejecuta únicamente instrucciones de software, en donde la dirección se genera en su totalidad en el bucle interno. Consecuentemente, con realizaciones de la invención se mejorará sustancialmente el rendimiento.

Además, la generación de direcciones se puede realizar en paralelo con otras operaciones realizadas por la parte 3 de núcleo del procesador 1a (véase Fig. 1) o por el procesador principal 5 y el co-procesador 6 del procesador 1b (véase Fig. 2).

5 La dirección generada entre (8) proporcionada por realizaciones de la invención puede ser usada, por ejemplo, por el procesador (1a, 1b) para acceder a una memoria y/o un registro. El acceso a memoria/registro puede proporcionar, por ejemplo, una lectura de y/o una escritura en la memoria/registro.

10 Realizaciones de la invención proporcionan la generación de direcciones que no son direcciones subsiguientes. Esto es posible, por ejemplo, ajustando el paso fraccionario y/o el valor de la dirección de base de forma correspondiente, por ejemplo, disponiendo de un paso fraccionario >1 . Por otra parte, esto permite, por ejemplo, unas posibilidades de interpolación mejorada, ya que proporciona una interpolación entre valores de datos que no son vecinos. Los valores de datos vecinos son valores de datos que están almacenados en direcciones vecinas de una memoria. Las direcciones son vecinas y las mismas son direcciones subsiguientes. También se pueden usar otros métodos de interpolación, tales como el uso de valores de datos de direcciones subsiguientes. En tal caso, se puede usar el mismo paso fraccionario para generar múltiples direcciones. De este modo, el procesador 1a, 1b según realizaciones de la invención se puede usar para varios métodos diferentes de interpolación sin ninguna modificación del hardware, lo cual, por ejemplo, proporciona flexibilidad.

20 Realizaciones de la invención permiten también la generación de direcciones sobre la base de un desplazamiento fraccionario, y un paso fraccionario. En algunas realizaciones, también el valor de la dirección de base es un valor fraccionario. Como los valores de entrada para el generador 2, 100, 200 de direcciones se pueden proporcionar según una pluralidad de maneras diferentes, el generador 2, 100, 200 de direcciones y, por lo tanto, el procesador 1a, 1b, es flexible. Se puede usar una dirección de base fraccionaria para obtener direcciones que se redondean a la dirección entera más próxima incrementando, por ejemplo, la dirección de base en 0,5.

30 Los valores de entrada para el generador 2, 100, 200 de direcciones los puede proporcionar, por ejemplo, un proceso, una aplicación, o una operación. El generador 2, 100, 200 de direcciones puede ser independiente de la finalidad para la cual se deba usar la dirección generada 8. De este modo, realizaciones de la invención proporcionan el uso de un único generador 2, 100, 200 de direcciones para generar direcciones basándose en pasos fraccionarios, usándose dichas direcciones para múltiples finalidades. Por lo tanto, las direcciones se pueden solicitar desde procesos, aplicaciones, u operaciones múltiples y/o diferentes. Por ello, realizaciones de la invención proporcionan un diseño económico y que ahorra espacio, ya que no son necesarios múltiples generadores de direcciones.

35 El procesador 1a, 1b y el generador, 2, 100, 200 de direcciones se pueden proporcionar en hardware que comprenda componentes de conexión permanente.

40 La Fig. 5 ilustra un aparato electrónico 300 que comprende el procesador 1a, 1b. El procesador 1a, 1b puede estar incluido en cualquier aparato electrónico que tenga la necesidad de generar direcciones usando un paso fraccionario. En la Fig. 5, el aparato electrónico 300 se materializa como un teléfono móvil. En otras realizaciones, el procesador 1a, 1b está incluido en un equipo de radiocomunicaciones fijo, portátil, o móvil de mano, un terminal de radiocomunicaciones móvil, un teléfono móvil, un buscador, un comunicador, un organizador electrónico, un teléfono inteligente o un ordenador. Los mismos son solamente ejemplos y no limitan la invención.

45 La presente invención se ha descrito anteriormente en referencia a realizaciones específicas. No obstante, dentro del alcance de la invención son posibles otras realizaciones diferentes a las descritas anteriormente. Las diferentes características de la invención se pueden combinar en otras combinaciones diferentes a las descritas. El alcance de la invención queda únicamente limitado por las reivindicaciones de patente adjuntas.

REIVINDICACIONES

1. Procesador (1a, 1b) para procesar datos, que comprende:
- 5 un generador (2, 100) de direcciones, que es operativo para generar una secuencia de direcciones (8) que tienen valores no fraccionarios cuantificados y que se basan en una dirección de base y un valor de desplazamiento fraccionario,
- caracterizado porque** el generador de direcciones:
- es operativo además para actualizar dicho valor de desplazamiento fraccionario en un paso fraccionario (Δ) desde la generación de una dirección a una dirección subsiguiente en dicha secuencia de direcciones,
- 10 es operativo además para almacenar temporalmente el valor de desplazamiento fraccionario actualizado para la generación de la dirección subsiguiente, y
- comprende un cuantificador (102) operativo para generar la dirección (8) basándose en una suma de la dirección de base y el valor de desplazamiento fraccionario.
2. Procesador (1a, 1b) para procesar datos, que comprende:
- 15 un generador (2, 200) de direcciones, que es operativo para generar una secuencia de direcciones (8) que tienen valores no fraccionarios cuantificados y que se basan en una dirección de base y un valor de desplazamiento fraccionario,
- caracterizado porque** el generador de direcciones:
- es operativo además para actualizar dicho valor de desplazamiento fraccionario en un paso fraccionario (Δ) desde la generación de una dirección a una dirección subsiguiente en dicha secuencia de direcciones,
- 20 es operativo además para almacenar temporalmente el valor de desplazamiento fraccionario actualizado para la generación de la dirección subsiguiente,
- es operativo además para generar la dirección (8) basándose en una suma de la dirección de base y un valor de desplazamiento entero, y
- 25 comprende un cuantificador (202) operativo para generar el valor de desplazamiento entero basándose en el valor de desplazamiento fraccionario.
3. Procesador según la reivindicación 1 ó 2, en el que el procesador (1a) es un procesador principal, que comprende el generador (2, 100, 200) de direcciones en una parte (3) de núcleo del mismo.
- 30 4. Procesador según la reivindicación 1 ó 2, que comprende un procesador principal (5) y por lo menos un co-procesador (6) conectado operativamente al procesador principal, en donde el co-procesador comprende el generador (2, 100, 200) de direcciones.
5. Procesador según la reivindicación 1, en el que la dirección de base es una dirección de base fraccionaria.
- 35 6. Procesador según las reivindicaciones 1 ó 5, en el que la dirección de base se incrementa en 0,5.
7. Procesador según la reivindicación 1 ó 2, en el que la dirección de base es una dirección de base entera.
- 40 8. Procesador según cualquiera de las reivindicaciones 1 a 7, en el que el generador (2, 100, 200) de direcciones comprende un sumador (103) operativo para generar y dar salida a la suma de un valor de desplazamiento, el cual es uno de entre el valor de desplazamiento fraccionario que se basa en el paso fraccionario y un valor de desplazamiento de entrada, más el paso fraccionario, y un contador (104) de módulo operativo para generar un valor de desplazamiento subsiguiente, para ser usado con el fin de generar una dirección subsiguiente, sobre la base de la salida del sumador (103) y un valor de desplazamiento máximo (N).
- 45 9. Procesador según la reivindicación 8, en el que el generador (2, 100, 200) de direcciones comprende un multiplexor (106) operativo para dar salida al valor de desplazamiento, el cual es uno de entre el valor de desplazamiento de entrada y un valor de desplazamiento generado por el contador (104)

de módulo.

10. Procesador según cualquiera de las reivindicaciones anteriores, en el que el generador (2, 100, 200) de direcciones es operativo en respuesta a por lo menos una instrucción de software.

5 11. Procesador según cualquiera de las reivindicaciones anteriores, en el que un número de bits necesarios para representar el valor de desplazamiento fraccionario es menor que un número de bits necesarios para representar la dirección de base.

12. Aparato electrónico, que comprende el procesador según cualquiera de las reivindicaciones 1 a 11.

10 13. Aparato electrónico según la reivindicación 12, en el que el aparato electrónico es un teléfono móvil.

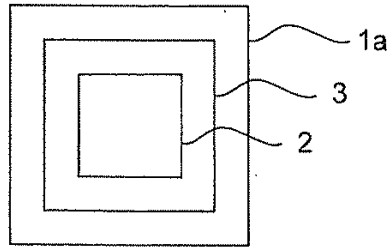


Fig. 1

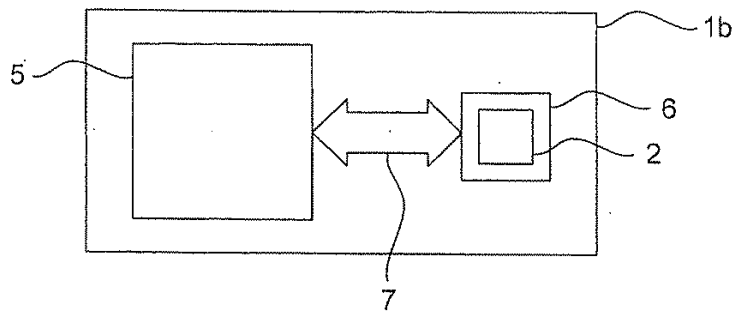


Fig. 2

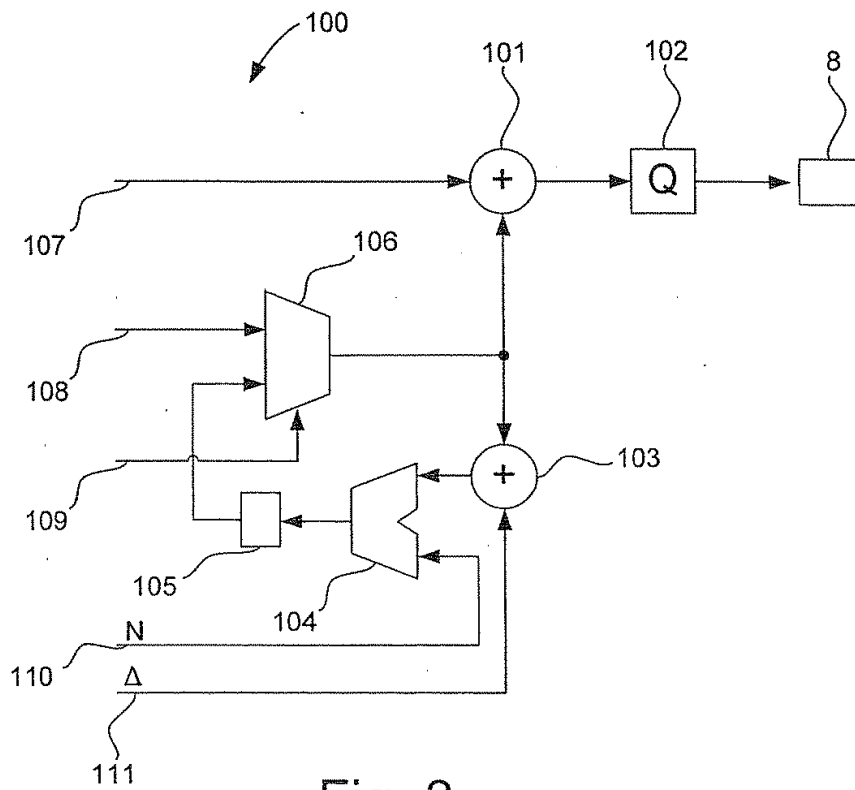


Fig. 3

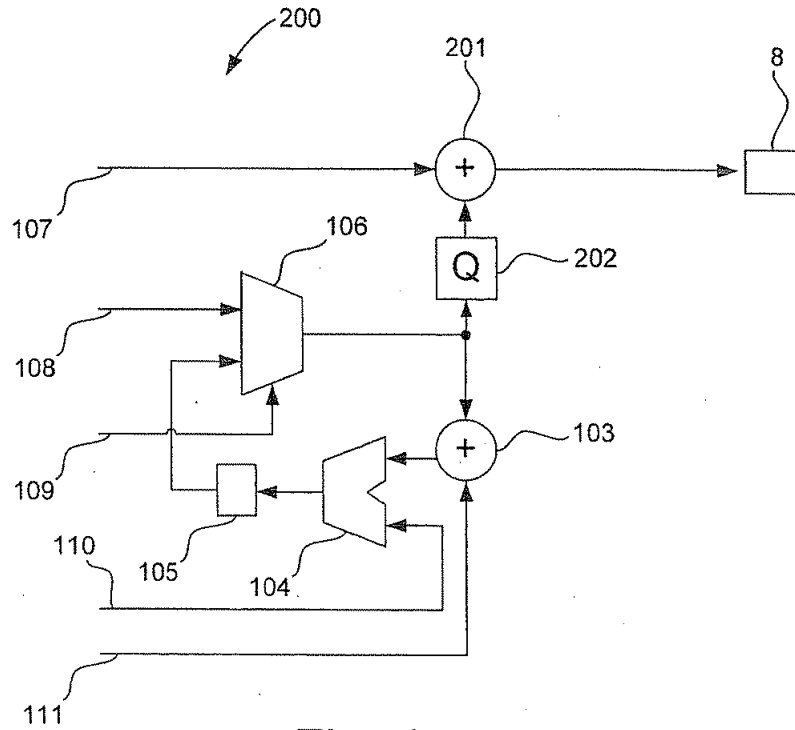


Fig. 4

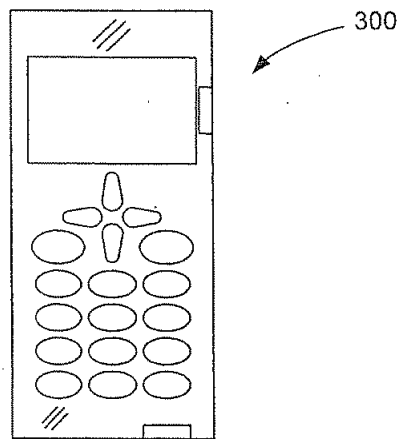


Fig. 5