

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-527240

(P2017-527240A)

(43) 公表日 平成29年9月14日(2017.9.14)

(51) Int.Cl.	F I	テーマコード (参考)
H02J 3/34 (2006.01)	H02J 3/34	5G066
H02J 3/36 (2006.01)	H02J 3/36	
H02J 3/38 (2006.01)	H02J 3/38 110	

審査請求 有 予備審査請求 未請求 (全 18 頁)

(21) 出願番号 特願2016-555295 (P2016-555295)
 (86) (22) 出願日 平成27年8月26日 (2015.8.26)
 (85) 翻訳文提出日 平成28年9月1日 (2016.9.1)
 (86) 国際出願番号 PCT/KR2015/008905
 (87) 国際公開番号 W02017/018584
 (87) 国際公開日 平成29年2月2日 (2017.2.2)
 (31) 優先権主張番号 10-2015-0107199
 (32) 優先日 平成27年7月29日 (2015.7.29)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 516086510
 インチョン ユニバーシティ インダスト
 リー アカデミック コーポレーション
 ファウンデーション
 INCHEON UNIVERSITY
 INDUSTRY ACADEMIC C
 OOPERATION FOUNDATI
 ON
 大韓民国、インチョン、22012、ヨンス
 スク、アカデミーロ、119 (ソンドドン
)
 (Songdo-dong) 119, Ac
 ademy-ro, Yeonsu-gu,
 Incheon, 22012, Repub
 lic of Korea

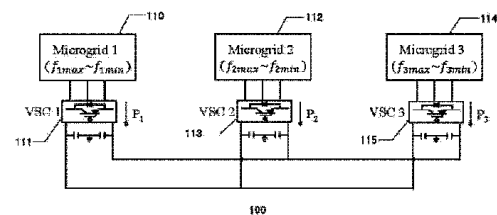
最終頁に続く

(54) 【発明の名称】 マイクログリッドのマルチ周波数の制御システムおよび方法

(57) 【要約】

本発明は、多数の独立型マイクログリッドが連系する時に各マイクログリッドの負荷品質水準を反映してそれぞれの異なる周波数（マルチ周波数）を維持するシステムを実現するための電圧型コンバータ基盤のDC連系方法および制御方法が本発明の核心的な内容であり、周波数の制御範囲が異なる各マイクログリッドを効果的に制御するために、マイクログリッド連系点に設置される電圧型コンバータ（voltage source converter、VSC）は単位マイクログリッドの周波数を正規化を用いた概念に基づく効果的な制御方法を提示することによって、多数の独立型マイクログリッドだけでなく、系統連系型多数マイクログリッドの独立運転モードにおいても同様に適用することができるため、同一な周波数基準を避け、マイクログリッドの負荷電力の品質水準が反映された経済的な運営が可能であり、それによって過渡状態を最小化させてマイクログリッドシステムを安定的に運営できる技術である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

少なくとも 1 つ以上の分散電源とエネルギー貯蔵装置を含む独立型 (stand-alone または off-grid) マイクログリッド、および

多数の前記独立型マイクログリッドを DC ラインを介して連系し、AC 基盤の独立型マイクログリッドの DC 連系のための電力変換と各マイクログリッド別の負荷品質水準が考慮されたマルチ周波数の制御を行うための電圧型コンバータ (voltage source converter、VSC)

を含むことを特徴とするマイクログリッドのマルチ周波数の制御システム。

【請求項 2】

10

前記 VSC は、

マイクログリッドの連系点に連結されて各マイクログリッド別の周波数を正規化する正規化部を含むことを特徴とする、請求項 1 に記載のマイクログリッドのマルチ周波数の制御システム。

【請求項 3】

前記正規化部は、

下記の数式を用いて各マイクログリッド別に互いに異なるように設定された許容周波数を $-1 \sim 1$ に正規化することを特徴とする、請求項 2 に記載のマイクログリッドのマルチ周波数の制御システム。

【数 1】

20

$$f_{normal}^n = \frac{f - 0.5(f_{max}^n + f_{min}^n)}{0.5(f_{max}^n - f_{min}^n)}, -1 \leq f_{normal}^n \leq 1$$

【請求項 4】

連系した多数の独立型マイクログリッドに連結されている各 VSC は、マイクログリッドの正規化された周波数と既に設定された順番関係基盤に 1 だけ後行する VSC に対応するマイクログリッドの正規化された周波数を入力として用いて、DC ライン基盤の隣接したマイクログリッド間の正規化された周波数の差を 0 になるようにして、前記系統連系した多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御することを特徴とする、請求項 2 に記載のマイクログリッドのマルチ周波数の制御システム。

30

【請求項 5】

連系した多数の独立型マイクログリッド別に対応する各 VSC において既に設定された順番関係基盤に最下位 VSC は、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に 1 だけ先行する VSC に対応するマイクログリッドの正規化された周波数を入力として用いて、DC ライン基盤の隣接したマイクログリッド間の正規化された周波数の差を 0 になるようにして、前記連系した多数の独立型マイクログリッドの許容周波数関連の正規化された周波数を同一に制御することを特徴とする、請求項 4 に記載のマイクログリッドのマルチ周波数の制御システム。

【請求項 6】

前記各マイクログリッド別の許容周波数の正規化は、

40

既に設定された周期別のマイクログリッド別の負荷を制御し、制御された負荷基盤の各マイクログリッド別の電力供給によって行われることを特徴とする、請求項 2 に記載のマイクログリッドのマルチ周波数の制御システム。

【請求項 7】

前記 VSC はバイポーラ (bipolar) 運転を行って、いずれか 1 つのポール (pole) に故障が発生した時に残りの 1 つのポールによって電力伝送を行うことを特徴とする、請求項 1 に記載のマイクログリッドのマルチ周波数の制御システム。

【請求項 8】

電圧型コンバータ (voltage source converter、VSC) の正規化部により、入力された多数の独立型マイクログリッド別の許容周波数を正規化する

50

過程、

誤差出力部により、正規化されたマイクログリッド別の周波数に対応する周波数間誤差を出力する過程、

P I 制御部により、正規化された周波数間の出力された誤差を 0 になるようにするための補正を行い、既に設定された数式によって基準 DC 電流を決定する過程、および

決定された前記基準 d 軸電流と実際の d 軸電流の誤差を誤差出力部によって出力し、電流制御部によってマルチ周波数の制御のための制御信号を発生する過程

を含むことを特徴とするマイクログリッドのマルチ周波数の制御方法。

【請求項 9】

前記制御信号は、

マイクログリッド別の周波数制御関連の有効電力を変更するための基準 d 軸電流に基づいて設定された負荷で消費される電力量であることを特徴とする、請求項 8 に記載のマイクログリッドのマルチ周波数の制御方法。

【請求項 10】

前記マルチ周波数の制御のための制御信号を発生する過程は、

系統多数独立型マイクログリッドに連結されている各 V S C は、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に 1 だけ後行する V S C に対応するマイクログリッドの正規化された周波数を入力として用いて、DC ライン基盤の隣接したマイクログリッド間の正規化された周波数の差を 0 になるようにして、前記系統連系した多数の独立型マイクログリッドの許容周波数関連の正規化された周波数を同一に制御することを特徴とする、請求項 8 に記載のマイクログリッドのマルチ周波数の制御方法。

【請求項 11】

連系した多数の独立型マイクログリッドに連結されている各 V S C において既に設定された順番関係基盤に最下位 V S C は、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に 1 だけ先行する V S C に対応するマイクログリッドの正規化された周波数を入力として用いて、DC ライン基盤の隣接したマイクログリッド間の正規化された周波数の差を 0 になるようにして、前記系統連系した多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御することを特徴とする、請求項 10 に記載のマイクログリッドのマルチ周波数の制御方法。

【請求項 12】

前記マルチ周波数の制御のための制御信号を発生する過程は、

既に設定された周期別のマイクログリッド別の負荷を制御し、制御された負荷基盤の各マイクログリッド別の電力供給によって行われることを特徴とする、請求項 8 に記載のマイクログリッドのマルチ周波数の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はマイクログリッドのマルチ周波数の制御に関する。

【背景技術】

【0002】

最近、新再生エネルギー源を基盤に分散電源とエネルギー貯蔵装置を適用した独立型マイクログリッドが島嶼地域に活発に普及されており、陸地には系統連系型としてキャンパスマイクログリッド、軍用マイクログリッド、産業団地マイクログリッドなどといった様々な形態で普及されている。

【0003】

特に、独立型または連系型の独立運転モード（以下、独立運転モード）の場合、従来のマイクログリッドは商用定格周波数（60Hz または 50Hz）で運転されるように設計されて運転されているが、負荷の電気品質の要求水準が異なるマイクログリッドに同じく商用定格周波数で運転することは経済的な側面で多少過剰の設備投資が要求される。

【0004】

また、現在は主に単一マイクログリッドの技術が普及されているが、島嶼地域に多数のマイクログリッドが設置され、経済的で安定した運営のために独立マイクログリッド間の連系（以下、多数独立型マイクログリッド）は避けられず、今後多くの多数独立型マイクログリッドの出現が予想される。

【0005】

それと関連し、経済的な観点で独立型または独立運転モードのマイクログリッド別の負荷電力の品質水準に合う周波数の管理が要求され、それと関連した技術の開発が要求されている現状である。

【0006】

特に、多数独立型マイクログリッドがAC電力線で連系して運転する場合、全てのマイクログリッドの周波数が同一になるため、各マイクログリッドの負荷電力の品質水準を考慮したマルチ周波数の制御が不可能であり、それを実現する新しい技術が必要である。

【発明の概要】

【発明が解決しようとする課題】

【0007】

それを解決するために、本発明は、多数独立型マイクログリッドの連系をDCラインを介してマルチ周波数の制御が可能な技術を提供する。

【課題を解決するための手段】

【0008】

本発明の1つの見地によれば、少なくとも1つ以上の分散電源とエネルギー貯蔵装置を含む独立型（stand-aloneまたはoff-grid）マイクログリッド、および多数の前記独立型マイクログリッドをDCラインを介して連系し、AC基盤の独立型マイクログリッドのDC連系のための電力変換と各マイクログリッド別の負荷品質水準が考慮されたマルチ周波数の制御を行うための電圧型コンバータ（voltage source converter、VSC）を含むことを特徴とする。

【0009】

本発明の他の見地によれば、電圧型コンバータ（voltage source converter、VSC）の正規化部により、入力された多数の独立型マイクログリッド別の許容周波数を正規化する過程、誤差出力部により、正規化されたマイクログリッド別の周波数に対応する周波数間誤差を出力する過程、PI制御部により、正規化された周波数間の出力された誤差を0になるようにするための補正を行い、既に設定された数式によって基準DC電流を決定する過程、および決定された前記基準d軸電流と実際のd軸電流の誤差を誤差出力部によって出力し、電流制御部によってマルチ周波数の制御のための制御信号を発生する過程を含むことを特徴とする。

【発明の効果】

【0010】

本発明は、マイクログリッドの周波数を用いて電力需給を調整し、周波数の変動に迅速に対応することができ、それによって過度状態を最小化させてマイクログリッドシステムを安定的に運営できるという効果がある。

【0011】

また、本発明は、最近成長する多数独立型マイクログリッドの連系技術の進化に応じた多数独立型マイクログリッドにおけるマルチ周波数の制御技術の微々たるものを直して、AC電力線を基盤に同一な周波数許容範囲で運用される多数独立型マイクログリッドシステムにおいてDCラインを基盤にマルチ周波数の制御が可能な効果がある。

【0012】

なお、本発明に係る電圧型コンバータはバイポーラ（bipolar）運転を行って、いずれか1つのポール（pole）に故障が発生した時に残りの1つのポールによって電力伝送を行う。それにより、1個のポールに故障が発生しても残りのポールによって電力伝送が可能であるため、多数独立型マイクログリッド間の電力供給に対する確たる信頼に基づいた連系が可能であるので、マイクログリッドの周波数および電圧の安定的な維持が

10

20

30

40

50

可能な効果がある。

【図面の簡単な説明】

【0013】

【図1】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御システムを概略的に示す構成図である。

【図2】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御システムにおける電圧型コンバータの制御概念図である。

【図3】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御システムにおいて、 n 個のマイクログリッドに対して各マイクログリッド別のVSCの周波数の制御を行うためのブロック図である。

【図4】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御方法が適用されたDC連系基盤の運転の例示およびシミュレーション結果を示す例示図である。

【図5】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御方法が適用されたDC連系基盤の運転の例示およびシミュレーション結果を示す例示図である。

【図6】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御方法が適用されたDC連系基盤の運転の例示およびシミュレーションの結果を示す例示図である。

【図7】本発明の一実施形態によるマイクログリッドのマルチ周波数の制御方法に関する全体フローチャートである。

【発明を実施するための形態】

【0014】

以下、本発明に係る好ましい実施形態を添付した図面を参照して詳細に説明する。下記の説明には具体的な構成装置などのような特定事項が示されているが、これは本発明におけるより全般的な理解を助けるために提供されたものに過ぎず、このような特定事項が本発明の範囲内で所定の変形あるいは変更が行われてもよいことは本技術分野で通常の知識を有する者にとって明らかである。

【0015】

本発明は多数独立型マイクログリッドのマルチ周波数の制御に関し、より詳しくは、マイクログリッド別の周波数を基盤に電力供給の過剰あるいは電力供給の不足の発生有無を判断し、マイクログリッドの連系点に連結された各電圧型コンバータ(voltage source converter、VSC)の電流制御によって、電力供給の過剰が発生した時にはVSCのDCラインへの有効電力供給量を増加させ、電力供給の不足が発生した時にはVSCのDCラインへの有効電力供給量を減少させるかDCラインから有効電力受電量を増加させることによって、マイクログリッド別の電力の供給と需要の均衡を制御して連系した多数独立型マイクログリッド別の負荷品質水準が考慮されたマルチ周波数の制御を適応的に実行するためのものであり、そのために、入力された多数独立型マイクログリッド別の許容周波数を正規化し、正規化されたマイクログリッド別の周波数に対応する周波数間誤差を0になるように補正するために該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に1だけ後行するVSCに対応するマイクログリッドの正規化された周波数を入力として用いて多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御することによってマイクログリッドの電力需給を調整して周波数の変動に迅速に対応することができ、それによって過度状態を最小化させてマイクログリッドシステムを安定的に運営できるだけでなく、最近成長する多数独立型マイクログリッドの連系技術の進化に応じた多数独立型マイクログリッドにおけるマルチ周波数の制御技術の微々たるものを直して、AC電力線を基盤に同一な周波数許容範囲に限って運用される多数マイクログリッドシステムにおいてDCラインを基盤にマルチ周波数の制御が可能な技術を提供する。

【0016】

そして、以下に後述するマイクログリッドのマルチ周波数の制御システムの説明において、単位マイクログリッドおよび単位マイクログリッド連系点に連結されている電圧型コンバータ(voltage source converter、VSC)を各々3個に

10

20

30

40

50

例を挙げて説明するが、本発明がこれに限定されないことは明らかであり、本発明が適用されたシステムは少なくとも２個以上の多数マイクログリッドがVSCを介してDCラインに連結されて電力の供給および受電が可能であることを予め明らかにしておく。

【0017】

また、本発明は多数独立型マイクログリッドのマルチ周波数の制御に適用され、以下に後述する本発明において系統連系型の独立運転モードと独立型マイクログリッドは同一な概念であるため、多数系統連系型マイクログリッドの独立運転モードのマルチ周波数の制御方法にまで適用範囲を拡張して提案されることを予め明らかにしておく。

【0018】

以下、本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御システムの構成を図１～図３を参照して説明する。

10

【0019】

先ず、図１は、本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御システムを概略的に示す構成図である。

【0020】

図１を参照すれば、本発明の一実施形態によるマイクログリッドシステム１００は、多数独立型マイクログリッド１１０、１１２、１１４、および前記各マイクログリッド１１０、１１２、１１４別に１対１に対応する電圧型コンバータ(voltage source converter、VSC)１１１、１１３、１１５を含む。

【0021】

20

前記マイクログリッド１１０、１１２、１１４は、少なくとも１つ以上の分散電源とエネルギー貯蔵装置を含む独立型マイクログリッドを意味する。

【0022】

このようなマイクログリッド１１０、１１２、１１４は図１には示されていないが、商用エネルギー貯蔵装置(Energy Storage System)、非商用エネルギー貯蔵装置、スタティック型切り替えスイッチ(STS:Static Transfer Switch)、スイッチ、自動負荷転換スイッチおよび電力を消耗する負荷(Load)をさらに含み、風力発電機、太陽光アレイ、エンジン発電機のような分散電源などの電力要素を必要に応じて選択的に含む。

【0023】

30

前記VSC１１１、１１３、１１５は、独立型マイクログリッド１１０、１１２、１１４の連系点に設置され、単位独立型マイクログリッド１１０、１１２、１１４内のAC電力をDCに変換してDCラインに供給し、また、DCラインからDC電力を受電する時にACに変換して単位独立型マイクログリッド１１０、１１２、１１４に供給する電力変換機能を行い、また、各マイクログリッド１１０、１１２、１１４別の負荷品質水準が考慮されたマルチ周波数の制御を行う。

【0024】

本発明が適用された前記VSC１１１、１１３、１１５はマイクログリッド別に対応する隣接したVSCと互いに連結されて各マイクログリッド別の許容周波数を正規化する正規化部を含み、前記VSCは隣接したマイクログリッドの周波数情報を取得するためにVSC間の通信を行う。

40

【0025】

より詳しくは、図１に示すように、本発明が適用された多数独立型マイクログリッドのマルチ周波数の制御システム１００の各マイクログリッド１１０、１１２、１１４は、対応するVSC１１１、１１３、１１５を介してDCラインに連結され、マイクログリッド１１０、１１２、１１４別に互いに異なる負荷電力の品質水準が考慮された適応的マルチ周波数の制御が行われる。

【0026】

ここで、前記適応的マルチ周波数の制御に関して説明すれば、先ず、本発明の一実施形態による各VSC１１１、１１３、１１５はDCラインに連結され、各マイクログリッド

50

110, 112, 114は互いに異なる周波数が設定され、これは該マイクログリッド別の許容周波数となる。例えば、第1マイクログリッド110は59.2～60.8Hz、第2マイクログリッド112は59.7～60.3Hz、第3マイクログリッド114は59.5～60.5Hzのように許容周波数の範囲が互いに異なる。

前記VSC111, 113, 115は正規化部によって入力された多数のマイクログリッド別の周波数を正規化し、図2に示すように、各独立型マイクログリッド110, 112, 114別の正規化された周波数(−1～1)は同一な値に維持するように制御する。例えば、1個のマイクログリッドの周波数

【数1】

$$f_{normal}^1 = 0.1$$

10

になると、全てのマイクログリッドの周波数

【数2】

$$f_{normal}^2, f_{normal}^n = 0.1$$

に維持されるように制御する。

【0027】

このために、本発明が適用されたVSCは、正規化部によって、下記の式を用いて各マイクログリッド別に互いに異なるように設定された許容周波数を−1～1に正規化する。

【数3】

20

$$f_{normal}^n = \frac{f - 0.5(f_{max}^n + f_{min}^n)}{0.5(f_{max}^n - f_{min}^n)}, -1 \leq f_{normal}^n \leq 1 \quad (1)$$

【0028】

この時、前記VSCは系統連系した全体マイクログリッド110, 112, 114の正規化値を同一にするために隣接した2つのマイクログリッドの正規化値の差を「0」に作るための制御を行う。

【0029】

例えば、n個のマイクログリッドが存在する場合、k番目のVSCはk番目のマイクログリッドの正規化された周波数とk+1番目の正規化された周波数を入力して正規化値の差を0に作るための制御を行う。

30

【0030】

換言すれば、系統連系した多数のマイクログリッドの連系点に連結されている各VSCは、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に1だけ先行するVSCに連結されているマイクログリッドの正規化された周波数を入力として用いて、DCライン基盤の隣接したマイクログリッド間の正規化された周波数の差を0になるようにして、連系した多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御する。

【0031】

40

ここで、前記既に設定された順番関係はマイクログリッド別の順位を意味するものであり、本発明では、それによって多数マイクログリッドの正規化された周波数を同一にするために隣接したマイクログリッドを識別して、隣接した2つのマイクログリッドの正規化された周波数の差を0になるようにするための制御が行われる。

【0032】

また、前記VSCは、全体マイクログリッド110, 112, 114の正規化値を同一にするために隣接した2つのマイクログリッドの正規化値の差を「0」に作るための制御のために、連系した多数のマイクログリッドに連結されている各VSCにおいて既に設定された順番関係基盤に最下位VSCは、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に1だけ先行するVSCに対応するマイクログリッドの正規化さ

50

れた周波数を入力として用いて、DCライン基盤の隣接したマイクログリッド間の正規化された周波数の差を0になるようにして、連系した多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御する。

【0033】

すなわち、最後のn番目のVSCは、n番目のマイクログリッドの正規化された周波数と(n-1)番目のマイクログリッドの正規化された周波数を入力して正規化値の差を0に作るための制御を行う。

【0034】

このように、既に設定された順番関係を基盤にマイクログリッドシステム内の各独立型マイクログリッド別の正規化された周波数を同一にするための制御は、図3によって制御ユニット別にブロック化して説明する。

10

【0035】

図3を参照すれば、図3は、本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御システムにおいて、n個のマイクログリッドに連結されているVSC-nの周波数の制御を行うためのブロック図である。

図3に示すように、

【数4】

$$MG^n_{freq}$$

はn番目のマイクログリッドの周波数、

20

【数5】

$$P_n^*$$

は正規化された周波数の差を0に作るためのn番目のVSCの電力量、

【数6】

$$V_n$$

はn番目のマイクログリッドのAC電圧を意味するものであり、各マイクログリッド別のVSCの正規化部31, 32, 33は入力された多数のマイクログリッドの許容周波数(

【数7】

30

$$MG^n_{freq}$$

)を正規化し、正規化されたマイクログリッド別の周波数に対応する周波数間誤差を0になるように補正するために前記正規化部31, 32, 33から該各誤差出力部34, 35, 36に各々隣接する2つのマイクログリッド間の正規化された周波数(

【数8】

$$f^1_{normal}, f^2_{normal}, f^k_{normal}, f^{k+1}_{normal}, f^n_{normal}, f^{n-1}_{normal}$$

)が各々入力され、各PI制御部37, 38, 39を用いて正規化された周波数間の出力された誤差を0になるようにするための補正を行う。前記PI制御部37, 38, 39においては、2つのマイクログリッド別の周波数差関連の各誤差出力部34, 35, 36から出力された

40

【数9】

$$e_1, e_k, e_n$$

に基づいて適当な比例定数ゲインをかけ、前記

【数10】

$$e_1, e_k, e_n$$

を積分して

50

【数 1 1】

$$P_1, P_k, P_n$$

を出力する。

【0 0 3 6】

その後、V S C 制御部 4 0, 4 1, 4 2 の既に設定された電流決定式によって各マイクログリッド別の電流を決定する。

この時、前記電流決定式は

【数 1 2】

$$I_{d1}^* = \frac{2P_1^*}{3V_1}$$

10

の形態であり、公知された周波数公式および有効電力公式を前提にマイクログリッドの周波数を変動させるためには有効電力を変えなければならないため、各 V S C 制御部 4 0, 4 1, 4 2 によって周波数制御のための d 軸電流を決定（

【数 1 3】

$$I_{d1}^*, I_{dk}^*, I_{dn}^*$$

）し、決定された前記 d 軸電流と実際の d 軸電流の誤差を各々出力し、マルチ周波数の制御のための制御信号を電流制御部 4 3, 4 4, 4 5 によって出力する。

20

【0 0 3 7】

上述したように、本発明が適用された各マイクログリッド別の周波数正規化値は各マイクログリッドに連結されている V S C の制御器に入力され、各マイクログリッド別の周波数正規化値を同一に制御するように電力の供給および受電を制御する。

【0 0 3 8】

それと共に、本発明の一実施形態による V S C はバイポーラ (b i p o l a r) 運転を行って、いずれか 1 つのポール (p o l e) に故障が発生した時に残りの 1 つのポールによって電力伝送を行う。それにより、1 個のポールに故障が発生しても残りのポールによって電力伝送が可能であるため、マルチマイクログリッド間の電力供給に対する確たる信頼に基づいた連系が可能であるので、マイクログリッドシステムの周波数および電圧の安定的な維持が可能である。

30

【0 0 3 9】

一方、図 4 ～図 6 は本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御方法が適用された D C 連系基盤の運転の例示およびシミュレーションの結果を示すものであり、3 個のマイクログリッドが連系し、シミュレーションシナリオでは各マイクログリッドの許容周波数を各々 5 9. 2 ～ 6 0. 8 H z (第 1 マイクログリッド)、5 9. 7 ～ 6 0. 3 H z (第 2 マイクログリッド)、5 9. 5 ～ 6 0. 5 H z (第 3 マイクログリッド) に仮定する。また、2 5 秒に第 2 マイクログリッドの負荷を増加させ、4 0 秒に第 1 マイクログリッドの負荷を減少させることに設定する。

【0 0 4 0】

それに基づき、先ず、図 4 を見てみれば、図 4 a に示すように、第 1 V S C は 2 5 秒に第 2 マイクログリッドの負荷増加に応じて第 2 マイクログリッドに電力供給のために電力供給量を増加させることを確認することができる (P 1 の正の方向に電力供給量の増加)。

40

【0 0 4 1】

4 0 秒に第 1 マイクログリッドの負荷減少に応じて第 1 マイクログリッドに余剰発電量が増加するため、全体マイクログリッドの周波数正規化値の平衡を合わせるために第 1 V S C の出力量が増加することを確認することができる (P 1 の正の方向に電力供給量の増加)。

【0 0 4 2】

50

上述した第1 V S Cの制御に応じて、第1 マイクログリッドの周波数は、図4 bに示すように、許容周波数（59.2～60.8 Hz）内で制御されることを確認することができる。

【0043】

次に、図5 aに示すように、第2 V S Cは、25秒に第2 マイクログリッドの負荷増加に応じて第2 マイクログリッドの許容範囲内の周波数の制御のために他マイクログリッド電力の受電を受けるように制御されることを確認することができる（P2の負の方向に受電電力量の増加）。

【0044】

40秒に第1 マイクログリッドの負荷減少に応じて第1 マイクログリッドの余剰発電量が増加するため、全体マイクログリッドの周波数正規化値の平衡を合わせるために第2 V S Cの電力量が他マイクログリッドから受電する電力量が増加するように制御されることを確認することができる（P2の負の方向に受電電力量の増加）。

【0045】

上述した第2 V S Cの制御に応じて、第2 マイクログリッドの周波数は、図5 bに示すように、許容周波数（59.7～60.3 Hz）内で制御されることを確認することができる。

【0046】

最後に、第3のV S Cは、図6 aに示すように、25秒に第2 マイクログリッドの負荷増加に応じて第2 マイクログリッドに電力供給のために電力供給量を増加させることを確認することができる（P3の正の方向に電力供給量の増加）。

【0047】

40秒に第1 マイクログリッドの負荷減少に応じて第1 マイクログリッドの余剰発電量が増加し、第3 マイクログリッドの負荷量の変化がないために全体マイクログリッドの周波数正規化値の平衡を合わせるために上述したように第1 マイクログリッドの余剰電力が第2 マイクログリッドに伝送されるため、第3 マイクログリッドが全体マイクログリッドの周波数正規化値の平衡を維持するための役割は小さくなるので、V S C 3の電力供給量は減ることになる。

【0048】

上述した第3 V S Cの制御に応じて、第3 マイクログリッドの周波数は、図6 bに示すように、許容周波数（59.5～60.5 Hz）内で制御されることを確認することができる。

【0049】

以上、本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御システムの構成を説明した。

【0050】

以下では、本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御方法について図7を参照して詳しく説明する。

【0051】

図7は、本発明の一実施形態による多数独立型マイクログリッドのマルチ周波数の制御方法に関する全体フローチャートである。

【0052】

図7を参照すれば、まず、710過程では、電圧型コンバータ（voltage source converter、V S C）の正規化部により、入力された多数のマイクログリッド別の周波数を正規化する。

より詳しくは、多数のマイクログリッドは互いに異なる周波数が設定され、これは該マイクログリッド別の許容周波数となる。前記V S Cは正規化部によって入力された多数のマイクログリッド別の許容周波数を710過程の動作によって正規化し、各独立型マイクログリッド別の正規化された周波数（-1～1）は同一な値に維持するように下記の式を用いて制御する。例えば、1個のマイクログリッドの周波数

10

20

30

40

50

【数 1 4】

$$f_{normal}^1 = 0.1$$

になると、全てのマイクログリッドの周波数

【数 1 5】

$$f_{normal}^2, f_{normal}^n = 0.1$$

に維持されるように制御する。

【数 1 6】

$$f_{normal}^n = \frac{f - 0.5(f_{max}^n + f_{min}^n)}{0.5(f_{max}^n - f_{min}^n)}, -1 \leq f_{normal}^n \leq 1 \quad (2)$$

10

【0 0 5 3】

7 1 2 過程では、誤差出力部により、正規化されたマイクログリッド別の周波数に対応する周波数間誤差を出力する。

【0 0 5 4】

7 1 4 過程では、P I 制御部により、正規化された周波数間の出力された誤差を 0 になるようにするための補正を行う。

【0 0 5 5】

20

例えば、n 個のマイクログリッドが存在する場合、k 番目の V S C は k 番目のマイクログリッドの正規化された周波数と k + 1 番目の正規化された周波数を入力して正規化値の差を 0 に作るための制御を行う。

【0 0 5 6】

この時、最後の n 番目の V S C は、n 番目のマイクログリッドの正規化された周波数と (n - 1) 番目のマイクログリッドの正規化された周波数を入力して正規化値の差を 0 に作るための制御を行う。

【0 0 5 7】

次に、7 1 6 過程では既に設定された数式によって基準 d 軸電流を決定し、7 1 8 過程では決定された前記基準 d 軸電流と実際の d 軸電流の誤差を誤差出力部によって出力する。

30

前記既に設定された数式である電流決定式は

【数 1 7】

$$I_{d1}^* = \frac{2P_1^*}{3V_1}$$

の形態であり、公知された周波数公式および有効電力公式を前提にマイクログリッドの周波数を変動させるためには有効電力を制御しなければならないため、各 V S C 制御部によって周波数の制御のための d 軸電流（

【数 1 8】

40

$$I_{d1}^*, I_{dk}^*, I_{dn}^*$$

）を決定し、決定された前記 d 軸電流と実際の d 軸電流の誤差を各々出力し、マルチ周波数の制御のための制御信号を電流制御部によって出力する。

【0 0 5 8】

このような動作は 7 2 0 過程の動作によって行われ、その後、7 2 2 過程により、前記電流制御部によってマルチ周波数の制御のための制御信号を発生する。

【0 0 5 9】

この時、前記制御信号は、マイクログリッド別の周波数制御関連の有効電力を変更するための基準 d 軸電流基盤の信号である。

50

【0060】

このような制御信号は多数の独立型マイクログリッドのマルチ周波数の制御のためのものであり、連系した多数の独立型マイクログリッドに連結されている各VSCは、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に1だけ後行するVSCに対応するマイクログリッドの正規化された周波数を入力として用いて、DCライン基盤の隣接したマイクログリッド間の正規化された周波数の差を0になるようにして、前記系統連系した多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御することに基づく。

【0061】

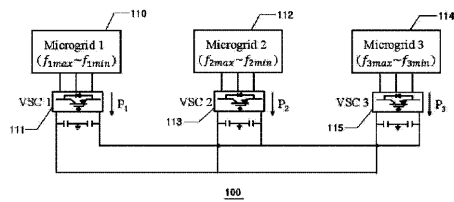
また、前記既に設定された順番関係基盤に最下位VSCは、該マイクログリッドの正規化された周波数と既に設定された順番関係基盤に1だけ先行するVSCに対応するマイクログリッドの正規化された周波数を入力として用いて、DCライン基盤の隣接したマイクログリッド間の正規化された周波数の差を0になるようにして、前記連系した多数のマイクログリッドの許容周波数関連の正規化された周波数を同一に制御することに基づく。

【0062】

上記のように本発明に係るマイクログリッドのマルチ周波数の制御システムおよび方法に関する動作が行われることができ、一方、上記した本発明の説明では具体的な実施形態に関して説明したが、色々な変形が本発明の範囲を逸脱せずに実施されることができる。よって、本発明の範囲は説明された実施形態によって定められるものではなく、請求範囲および請求範囲と均等なものによって定められなければならない。

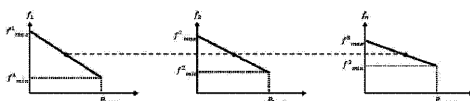
【図1】

[5:1]

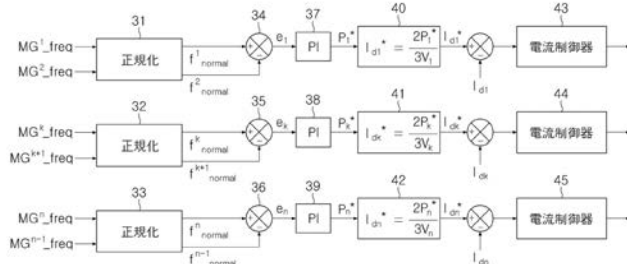


【図2】

[5:2]

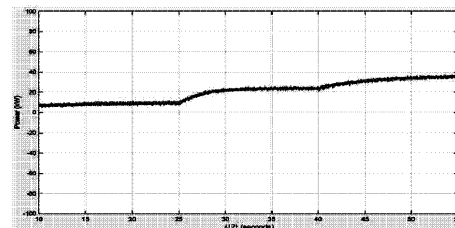


【図3】



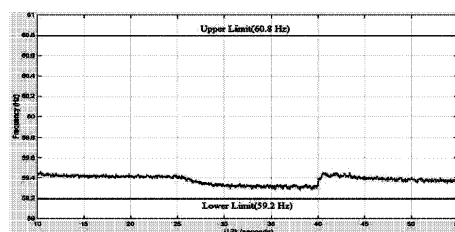
【図4(a)】

(a)



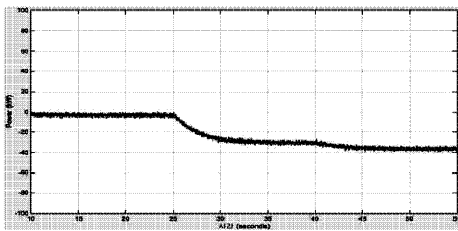
【図4(b)】

(b)



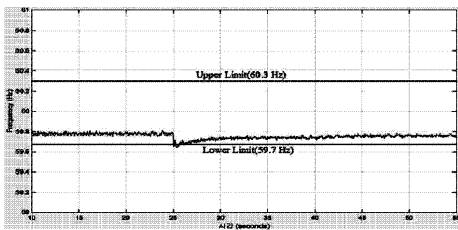
【図 5 (a)】

(a)



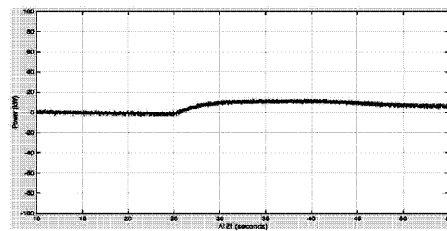
【図 5 (b)】

(b)



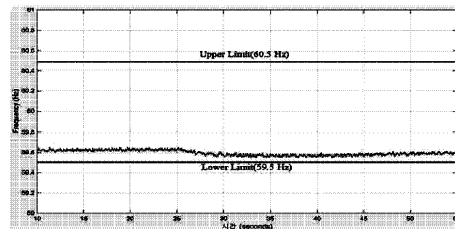
【図 6 (a)】

(a)

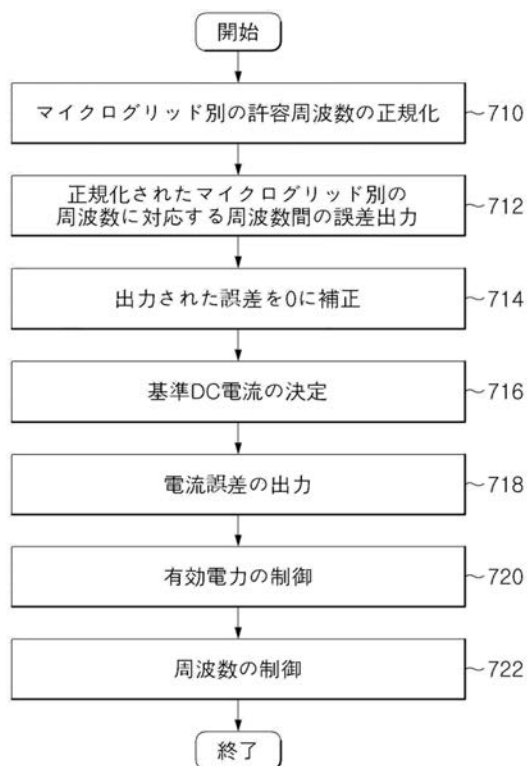


【図 6 (b)】

(b)



【図 7】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/008905

A. CLASSIFICATION OF SUBJECT MATTER H02J 3/06(2006.01)i, H02J 3/38(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H02J 3/06; B63J 99/00; H02J 3/46; G05D 11/00; H02J 3/18; H02J 3/00; H02J 3/38 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean Utility models and applications for Utility models: IPC as above Japanese Utility models and applications for Utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & Keywords: independent microgrid, DC line, power conversion, multi frequency, voltage-type converter, normalization		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2011-0069242 A (KRRI) 23 June 2011 See paragraphs [27]-[40], claims 1-8, figures 2-3.	1-12
A	US 2008-0103630 A1 (ECKROAD, Steven Wallace) 01 May 2008 See paragraphs [32]-[41], claims 1-9, figures 3-4.	1-12
A	WO 2014-103192 A1 (KAWASAKI JUKOGYO KABUSHIKI KAISHA et al.) 03 July 2014 See paragraphs [56]-[142], figures 1A-7.	1-12
A	KR 10-2014-0039511 A (KOREA ELECTRIC POWER CORPORATION) 02 April 2014 See paragraphs [94]-[151], claims 12-19, figures 9-18.	1-12
A	KR 10-2014-0098431 A (MYONGJI UNIVERSITY INDUSTRY AND ACADEMIA COOPERATION FOUNDATION) 08 August 2014 See paragraphs [33]-[76], figures 1-5.	1-12
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 21 APRIL 2016 (21.04.2016)		Date of mailing of the international search report 22 APRIL 2016 (22.04.2016)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/008905

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2011-0069242 A	23/06/2011	KR 10-1112609 B1	15/02/2012
US 2008-0103630 A1	01/05/2008	AR 063450 A1	28/01/2009
		CA 2593903 A1	01/05/2008
		CA 2593903 C	21/12/2010
		CN 101237149 A	06/08/2008
		CN 101237149 B	18/07/2012
		EP 1919054 A2	07/05/2008
		EP 1919054 A3	27/02/2013
		EP 1919054 B1	02/09/2015
		JP 2008-118845 A	22/05/2008
		JP 4340924 B2	07/10/2009
		KR 10-0975482 B1	11/08/2010
		KR 10-2008-0039822 A	07/05/2008
		MX 2007013693 A	18/02/2009
		RU 2343614 C1	10/01/2009
		US 7518266 B2	14/04/2009
WO 2014-103192 A1	03/07/2014	EP 2940826 A1	04/11/2015
		KR 10-2015-0053794 A	18/05/2015
		US 2015-0357820 A1	10/12/2015
KR 10-2014-0039511 A	02/04/2014	NONE	
KR 10-2014-0098431 A	08/08/2014	KR 10-1431047 B1	21/08/2014

국제조사보고서		국제출원번호 PCT/KR2015/008905
A. 발명이 속하는 기술분류(국제특허분류(IPC)) H02J 3/06(2006.01)i, H02J 3/38(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H02J 3/06; B63J 99/00; H02J 3/46; G05D 11/00; H02J 3/18; H02J 3/00; H02J 3/38 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 독립형 마이크로그리드, DC 선로, 전력 변환, 멀티 주파수, 전압형 컨버터, 정규화		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2011-0069242 A (한국철도기술연구원) 2011.06.23 단락 27-40, 청구항 1-8, 도면 2-3 참조.	1-12
A	US 2008-0103630 A1 (STEVEN WALLACE ECKROAD) 2008.05.01 단락 32-41, 청구항 1-9, 도면 3-4 참조.	1-12
A	WO 2014-103192 A1 (KAWASAKI JUKOGYO KABUSHIKI KAISHA 등) 2014.07.03 단락 56-142, 도면 1A-7 참조.	1-12
A	KR 10-2014-0039511 A (한국전력공사) 2014.04.02 단락 94-151, 청구항 12-19, 도면 9-18 참조.	1-12
A	KR 10-2014-0098431 A (명지대학교 산학협력단) 2014.08.08 단락 33-76, 도면 1-5 참조.	1-12
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "B" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 "T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 "X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. "Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. "&" 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2016년 04월 21일 (21.04.2016)		국제조사보고서 발송일 2016년 04월 22일 (22.04.2016)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 박혜련 전화번호 +82-42-481-3463

서식 PCT/ISA/210 (두 번째 용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/008905

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2011-0069242 A	2011/06/23	KR 10-1112609 B1	2012/02/15
US 2008-0103630 A1	2008/05/01	AR 063450 A1	2009/01/28
		CA 2593903 A1	2008/05/01
		CA 2593903 C	2010/12/21
		CN 101237149 A	2008/08/06
		CN 101237149 B	2012/07/18
		EP 1919054 A2	2008/05/07
		EP 1919054 A3	2013/02/27
		EP 1919054 B1	2015/09/02
		JP 2008-118845 A	2008/05/22
		JP 4340924 B2	2009/10/07
		KR 10-0975482 B1	2010/08/11
		KR 10-2008-0039822 A	2008/05/07
		MX 2007013693 A	2009/02/18
		RU 2343614 C1	2009/01/10
		US 7518266 B2	2009/04/14
WO 2014-103192 A1	2014/07/03	EP 2940826 A1	2015/11/04
		KR 10-2015-0053794 A	2015/05/18
		US 2015-0357820 A1	2015/12/10
KR 10-2014-0039511 A	2014/04/02	없음	
KR 10-2014-0098431 A	2014/08/08	KR 10-1431047 B1	2014/08/21

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ

(74)代理人 100116872

弁理士 藤田 和子

(72)発明者 キム ハクーマン

大韓民国 ソウル 03706 ソデムン－グ ソンサン－ロ 7－ギル (ヨンフイ－ドン)
45

(72)発明者 ヨー ヒョン ジュン

大韓民国 インチョン 21653 ナムドン－グ ノンヒョンナム－ロ 30ベオン－ギル (ノンヒョン－ドン) 9

Fターム(参考) 5G066 CA04 CA06