



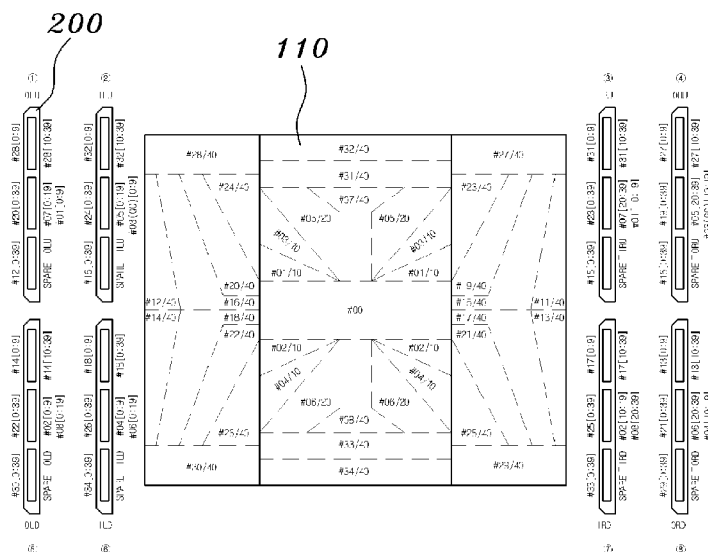
- (51) 국제특허분류: G01R 31/3177 (2006.01) G01R 31/3183 (2006.01)
- (21) 국제출원번호: PCT/KR2010/003692
- (22) 국제출원일: 2010년 6월 9일 (09.06.2010)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2009-0052439 2009년 6월 12일 (12.06.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): (주)브이알인사이트 (VRINSIGHT CO.,LTD) [KR/KR]; 경기도 용인시 기흥구 신갈동 400-14 메리테크빌딩 2층, 446-559 Gyeonggi-Do (KR).
- (72) 발명자: 김
- (75) 발명자/출원인 (US 에 한하여): 국일호 (KOOK, Il Ho) [KR/KR]; 서울특별시 성북구 삼선동 2가 대우푸르지오아파트 105-601, 136-721 Seoul (KR). 박종진 (PARK, Jong Jin) [KR/KR]; 경기도 수원시 영통구 영통동 신나무실 주공 아파트 516-1404, 443-470 Gyeonggi-do (KR). 한창석 (HAN, Chang Suc) [KR/KR]; 인천광역시 부평구 삼산동 신성미소지움아파트 307-701, 403-090 Incheon (KR). 강성태 (KANG, Sung Tae) [KR/KR]; 서울특별시 양천구 목4동 739-1 보미리즌빌 802호, 158-815 Seoul (KR).
- (74) 대리인: 특허법인 대한 (PATENT LAW FIRM GRAND KOREA); 서울특별시 강남구 역삼동 735-36 부봉빌딩 2층, 135-080 Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 공개:
— 국제조사보고서와 함께 (조약 제 21 조(3))

[다음 쪽 계속]

(54) Title: BANK STRUCTURE OF FPGA BOARD FOR SEMICONDUCTOR VERIFICATION

(54) 발명의 명칭: 반도체 검증용 F P G A 보드의 뱅크구조

[Fig. 2]



(57) Abstract: The present invention relates to a bank structure of an FPGA board for semiconductor verification. A programmable logic device (PLD) board for semiconductor design verification comprises: at least one FPGA board provided with an FPGA device having a logic circuit for semiconductor verification, and with a plurality of connectors for inputting/outputting signals to/from the FPGA device. A plurality of input/output pins of the FPGA device are divided into an arbitrary number of groups, each group being allocated to each of a plurality of locations. The connectors on the FPGA board are also allocated to a plurality of locations, corresponding to the respective locations where the input/output pins are allocated. The locations where the input/output pins of the FPGA device are allocated are correspondingly integrated with the locations where the connectors are allocated. The FPGA board configured as above optimizes connectivity between the FPGA device and the connectors.

(57) 요약서:

[다음 쪽 계속]



— 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

(88) 국제조사보고서 공개일:

2011년 3월 31일

본 발명은 반도체 검증용 FPGA 보드의 뱅크구조에 관한 것으로, 반도체 설계물 검증을 위한 프로그래머블 로직 디바이스(PLD) 보드에 있어서, 반도체 검증을 위한 논리회로가 내장된 FPGA 소자와 여기에 신호를 입/출력하기 위한 다수의 커넥터가 구비된 적어도 하나 이상의 FPGA 보드 및 상기 FPGA 소자에 구성되는 다수의 입/출력핀을 임의의 개수로 나누어 다수의 영역으로 각각 할당하고, 각 할당된 영역에 대응하게 상기 FPGA 보드에 구비된 커넥터에도 다수의 영역으로 할당하며, 상기 FPGA 소자의 입/출력핀 할당영역과 커넥터에 할당된 영역을 대응하게 집적화시켜 구성되는 것을 특징으로 한다. 이와 같이 구성되는 본 발명은 FPGA 보드를 구성하는데 있어 FPGA 소자와 커넥터간의 연결을 최적화시킬 수 있는 이점이 있다.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2010/003692**A. CLASSIFICATION OF SUBJECT MATTER****G01R 31/3177(2006.01)i, G01R 31/3183(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R 31/3177; G01R 31/26; G06F 9/455; G06F 11/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: FPGA board structure, Bank structure, Connector

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2004-0023699 A (AXIS SYSTEMS, INC.) 18 March 2004 See abstract, page 44 - page 52, figures 38-44	1-6
A	KR 10-2002-0095620 A (MIDAS ENGINEERING CO., LTD.) 28 December 2002 See abstract, page 2 - page 4, figures 1-4 and claim 1	1-6
A	KR 10-0581237 B1 (MOLEX INCORPORATED) 22 May 2006 See abstract, page 3 - page 4, figures 11-12 and claim 1	1-6
A	KR 20-2000-0013186 U (LG INFORMATION & COMMUNICATIONS LTD.) 15 July 2000 See abstract, page 2, figures 2-5 and claim 1	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

28 JANUARY 2011 (28.01.2011)

Date of mailing of the international search report

28 JANUARY 2011 (28.01.2011)

Name and mailing address of the ISA/KR


 Korean Intellectual Property Office
 Government Complex-Daejeon, 139 Seonsa-ro, Daejeon 302-701,
 Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2010/003692

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2004-0023699 A	18.03.2004	AU 2003-225736 A1	22.09.2003
		AU 2003-225736 A8	22.09.2003
		CA 2452879-A1	16.01.2003
		CA 2455887-A1	13.02.2003
		EP 1415230 A1	06.05.2004
		EP 1415230 A4	17.05.2006
		EP 1421486 A1	26.05.2004
		US 2002-0152060 A1	17.10.2002
		US 2003-0144828 A1	31.07.2003
		US 2005-0102125 A1	12.05.2005
		US 2005-0228630 A1	13.10.2005
		US 2006-0117274 A1	01.06.2006
		US 6009256 A1	28.12.1999
		US 6026230 A1	15.02.2000
		US 6134516 A1	17.10.2000
		US 6321366 B1	20.11.2001
		US 6389379 B1	14.05.2002
		US 6421251 B1	16.07.2002
		US 6651225 B1	18.11.2003
		US 6754763 B2	22.06.2004
		US 6785873 B1	31.08.2004
		US 6810442 B1	26.10.2004
		US 7480606 B2	20.01.2009
		US 7512728 B2	31.03.2009
		WO 03-005212 A1	16.01.2003
		WO 03-012640 A1	13.02.2003
		WO 03-077078 A2	18.09.2003
		WO 03-077078 A3	18.09.2003
KR 10-2002-0095620 A	28.12.2002	NONE	
KR 10-0581237 B1	22.05.2006	CN 1178065 C0	01.12.2004
		CN 1178066 C0	01.12.2004
		CN 1266491 A0	13.09.2000
		CN 1266492 A0	13.09.2000
		JP 03-020030 B2	14.01.2000
		JP 11-297443 A	29.10.1999
		JP 3020030 B2	15.03.2000
		KR 10-0581240 B1	22.05.2006
		TW 399814 A	21.07.2000
		TW 411060 A	01.11.2000
		US 6267603 B1	31.07.2001
		US 6283780 B1	04.09.2001
		WO 99-50676 A1	07.10.1999
		WO 99-50677 A1	07.10.1999
KR 20-2000-0013186 U	15.07.2000	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC)) G01R 31/3177(2006.01)i, G01R 31/3183(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) G01R 31/3177; G01R 31/26; G06F 9/455; G06F 11/22 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: FPGA board structure, Bank structure, Connector		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2004-0023699 A (엑시스 시스템즈, 인크.) 2004.03.18 요약, 페이지 44- 페이지 52, 도면 38-44 참조	1-6
A	KR 10-2002-0095620 A (주식회사 마이다스엔지니어링) 2002.12.28 요약, 페이지 2 - 페이지 4, 도면 1-4 및 청구항 1 참조	1-6
A	KR 10-0581237 B1 (몰렉스 인코포레이티드) 2006.05.22 요약, 페이지 3 - 페이지 4, 도면 11-12 및 청구항 1 참조	1-6
A	KR 20-2000-0013186 U (엘지정보통신 주식회사) 2000.07.15 요약, 페이지2, 도면 2-5 및 청구항 1 참조	1-6
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신구성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2011년 01월 28일 (28.01.2011)	국제조사보고서 발송일 2011년 01월 28일 (28.01.2011)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (302-701) 대전광역시 서구 선사로 139, 정부대전청사 팩스 번호 82-42-472-7140	심사관 오응기 전화번호 82-42-481-5929 	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2004-0023699 A	2004.03.18	AU 2003-225736 A1 AU 2003-225736 A8 CA 2452879-A1 CA 2455887-A1 EP 1415230 A1 EP 1415230 A4 EP 1421486 A1 US 2002-0152060 A1 US 2003-0144828 A1 US 2005-0102125 A1 US 2005-0228630 A1 US 2006-0117274 A1 US 6009256 A1 US 6026230 A1 US 6134516 A1 US 6321366 B1 US 6389379 B1 US 6421251 B1 US 6651225 B1 US 6754763 B2 US 6785873 B1 US 6810442 B1 US 7480606 B2 US 7512728 B2 WO 03-005212 A1 WO 03-012640 A1 WO 03-077078 A2 WO 03-077078 A3	2003.09.22 2003.09.22 2003.01.16 2003.02.13 2004.05.06 2006.05.17 2004.05.26 2002.10.17 2003.07.31 2005.05.12 2005.10.13 2006.06.01 1999.12.28 2000.02.15 2000.10.17 2001.11.20 2002.05.14 2002.07.16 2003.11.18 2004.06.22 2004.08.31 2004.10.26 2009.01.20 2009.03.31 2003.01.16 2003.02.13 2003.09.18 2003.09.18
KR 10-2002-0095620 A	2002.12.28	없음	
KR 10-0581237 B1	2006.05.22	CN 1178065 C0 CN 1178066 C0 CN 1266491 A0 CN 1266492 A0 JP 03-020030 B2 JP 11-297443 A JP 3020030 B2 KR 10-0581240 B1 TW 399814 A TW 411060 A US 6267603 B1 US 6283780 B1 WO 99-50676 A1 WO 99-50677 A1	2004.12.01 2004.12.01 2000.09.13 2000.09.13 2000.01.14 1999.10.29 2000.03.15 2006.05.22 2000.07.21 2000.11.01 2001.07.31 2001.09.04 1999.10.07 1999.10.07
KR 20-2000-0013186 U	2000.07.15	없음	