



(12) 发明专利

(10) 授权公告号 CN 101510553 B

(45) 授权公告日 2013. 02. 13

(21) 申请号 200910006369. 2

CN 1722459 A, 2006. 01. 18,

(22) 申请日 2009. 02. 16

KR 100660329 B1, 2006. 12. 22,

US 2006220025 A1, 2006. 10. 05,

(30) 优先权数据

14038/08 2008. 02. 15 KR

审查员 刘斌

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 金弘基 李德炯 卢铉弼

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 张波

(51) Int. Cl.

H01L 27/146 (2006. 01)

H01L 23/528 (2006. 01)

H01L 21/822 (2006. 01)

(56) 对比文件

US 2007145419 A1, 2007. 06. 28,

US 2007029579 A1, 2007. 02. 08,

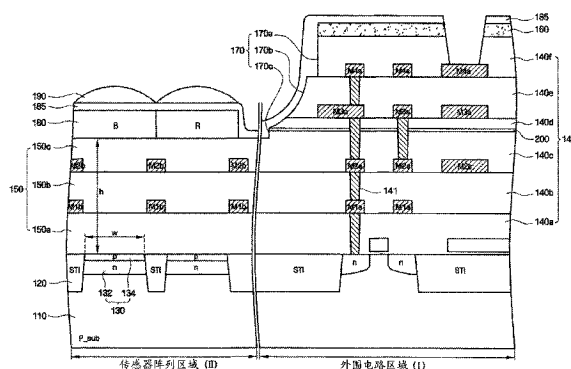
权利要求书 2 页 说明书 12 页 附图 14 页

(54) 发明名称

图像传感器及其制造方法

(57) 摘要

本发明提供了一种图像传感器及其制造方法。该图像传感器包括：基板，其具有传感器阵列区域和外围电路区域；第一绝缘膜结构，其形成于外围电路区域上，该第一绝缘膜结构包括多个第一多层布线线路；以及第二绝缘膜结构，其形成于传感器阵列区域上，该第二绝缘膜结构包括多个第二多层布线线路。多个第一多层布线线路的最上层布线线路比多个第二多层布线线路的最上层布线线路高。第一绝缘膜结构包括各向同性蚀刻终止层，第二绝缘膜结构不包括各向同性蚀刻终止层。



1. 一种图像传感器,其包括:

基板,其具有传感器阵列区域和外围电路区域;

第一绝缘膜结构,其形成于所述外围电路区域上,所述第一绝缘膜结构包括多个第一多层布线线路;

第二绝缘膜结构,其形成于所述传感器阵列区域上,所述第二绝缘膜结构包括多个第二多层布线线路,

其中所述多个第一多层布线线路的最上层布线线路比所述多个第二多层布线线路的最上层布线线路高,所述第一绝缘膜结构包括各向同性蚀刻终止层,所述第二绝缘膜结构不包括所述各向同性蚀刻终止层,

平坦化膜,形成在所述第一绝缘膜结构的第一上表面上和所述第二绝缘膜结构的第二上表面上,

其中所述第一绝缘膜结构的第一上表面高于所述第二绝缘膜结构的第二上表面,连接所述第一上表面和所述第二上表面的至少部分连接表面具有各向同性蚀刻轮廓,并且其中所述连接表面包括接触所述第一上表面的第一部分、接触所述第二上表面的第二部分以及形成在所述第一部分与所述第二部分之间具有弯曲形状的第三部分。

2. 根据权利要求1所述的图像传感器,其中所述各向同性蚀刻终止层比所述第二多层布线线路的所述最上层布线线路高。

3. 根据权利要求1所述的图像传感器,其中所述各向同性蚀刻终止层形成于所述多个第一多层布线线路中的第n层布线线路与第(n+1)层布线线路之间,其中n为大于等于1的自然数。

4. 根据权利要求3所述的图像传感器,其中所述各向同性蚀刻终止层不与所述第n层布线线路和所述第(n+1)层布线线路接触。

5. 根据权利要求4所述的图像传感器,其中:

所述第一绝缘膜结构还包括形成于所述第n层布线线路与所述第(n+1)层布线线路之间的下层间绝缘膜和上层间绝缘膜;以及

所述各向同性蚀刻终止层形成于所述下层间绝缘膜与所述上层间绝缘膜之间。

6. 根据权利要求5所述的图像传感器,其中:

所述第一绝缘膜结构包括电连接所述第n层布线线路和所述第(n+1)层布线线路的通孔;以及

所述通孔形成穿过所述各向同性蚀刻终止层。

7. 根据权利要求3所述的图像传感器,其中所述各向同性蚀刻终止层形成于第二层布线线路与第三层布线线路之间,或者形成于所述第三层布线线路与第四层布线线路之间。

8. 根据权利要求1所述的图像传感器,还包含:

多个光电转换元件,其形成于所述传感器阵列区域中;以及

多个滤色器和多个微透镜,其形成于所述第二绝缘膜结构的对应于所述多个光电转换元件的区域上。

9. 根据权利要求1所述的图像传感器,其中所述多个第一多层布线线路和所述多个第二多层布线线路由铝形成。

10. 根据权利要求1所述的图像传感器,其中所述各向同性蚀刻终止层为氮化物膜。

11. 一种图像传感器,其包括:

基板,其具有传感器阵列区域和外围电路区域;

第一绝缘膜结构,其形成于所述外围电路区域上,所述第一绝缘膜结构包括多个第一多层布线线路;以及

第二绝缘膜结构,其形成于所述传感器阵列区域上,所述第二绝缘膜结构包括多个第二多层布线线路,

其中所述第一绝缘膜结构的第一上表面高于所述第二绝缘膜结构的第二上表面,连接所述第一上表面和所述第二上表面的至少部分连接表面具有各向同性蚀刻轮廓,

其中所述连接表面包括接触所述第一上表面的第一部分、接触所述第二上表面的第二部分以及形成在所述第一部分与所述第二部分之间具有弯曲形状的第三部分,

其中所述第一绝缘膜结构包括各向同性蚀刻终止层,所述第二绝缘膜结构不包括所述各向同性蚀刻终止层,并且其中所述各向同性蚀刻终止层形成于所述多个第一多层布线线路中的第 n 层布线线路与第 $(n+1)$ 层布线线路之间,其中 n 为大于等于 1 的自然数。

12. 根据权利要求 11 所述的图像传感器,其中接触所述第一上表面的部分连接表面具有各向异性蚀刻轮廓。

13. 根据权利要求 11 所述的图像传感器,其中接触所述第二上表面的另一部分连接表面具有各向异性蚀刻轮廓。

14. 一种制造图像传感器的方法,该方法包括:

将基板定义为传感器阵列区域和外围电路区域;

在所述外围电路区域上形成第一绝缘膜结构,所述第一绝缘膜结构包括多个多层布线线路和各向同性蚀刻终止层;

在所述传感器阵列区域上形成第二绝缘膜结构,所述第二绝缘膜结构包括多个多层布线线路和各向同性蚀刻终止层;

利用所述各向同性蚀刻终止层执行蚀刻工艺,使得所述传感器阵列区域上的所述第二绝缘膜结构的上表面低于所述外围电路区域上的所述第一绝缘膜结构的上表面;以及

去除所述传感器阵列区域上的所述各向同性蚀刻终止层。

图像传感器及其制造方法

技术领域

[0001] 本申请涉及图像传感器及其制造方法。

背景技术

[0002] 图像传感器可将光学图像转换为电信号。近年来,随着计算机产业和通信行业的发展,在各种领域中,诸如数码相机、可携式摄像机、PCS(个人通信系统)、游戏机、安全相机和医药微相机,对于高性能的图像传感器的要求增加。

[0003] 特别地,金属氧化物半导体(MOS)图像传感器易于操作且可由各种扫描方法实施。另外,其中所提供的信号处理电路集成到单一芯片中,这使其能减小MOS图像传感器的尺寸。此外,MOS图像传感器可由MOS技术制造,这可降低制造成本。MOS图像传感器可具有低能耗,且可用于具有有限电池容量的产品中。因此,MOS图像传感器的发展使其能改善分辨率。至少因为以上原因,对图像传感器的要求快速提高。

[0004] MOS图像传感器可分为:其中形成有多个单元像素的传感器阵列区域,和外围电路区域,该外围电路区域具有用于控制/驱动在其中形成的多个单元像素的电路。传感器阵列区域可包括光电转换元件和多个MOS晶体管,外围电路区域可包括多个MOS晶体管。传感器阵列区域和外围电路区域可集成到一个基板上,传感器阵列区域和外围电路区域中的MOS晶体管可同时形成。

[0005] 近来,随着外围电路区域中布线层的数量增加,传感器阵列区域中布线层的数量与外围电路区域中布线层的数量之间的差别同样增加。例如,四层或多层布线层可形成于传感器阵列区域中,两层或多层布线层可形成于外围电路区域中。尽管两层布线层形成于传感器阵列区域中,但是四个或多个层间绝缘膜可形成于传感器阵列区域中。当厚膜形成于光电转换元件上时,可降低入射到光电转换元件上的光强度,这将恶化各种光学属性。

发明内容

[0006] 本发明的示例性实施方式可提供具有改善的光学属性的图像传感器。

[0007] 本发明的示例性实施方式还提供具有改善的光学属性的图像传感器的制造方法。

[0008] 根据本发明的示例性实施方式,提供一种图像传感器。该图像传感器包括:基板,其具有传感器阵列区域和外围电路区域;第一绝缘膜结构,其形成于外围电路区域上并包括多个第一多层布线线路;以及第二绝缘膜结构,其形成于传感器阵列区域上并包括多个第二多层布线线路。多个第一多层布线线路的最上层布线线路比多个第二多层布线线路的最上层布线线路高。第一绝缘膜结构包括各向同性蚀刻终止层,第二绝缘膜结构不包括各向同性蚀刻终止层。

[0009] 根据本发明的示例性实施方式,提供一种图像传感器。该图像传感器包括:基板,其具有传感器阵列区域和外围电路区域;第一绝缘膜结构,其形成于外围电路区域上并包括多个第一多层布线线路;以及第二绝缘膜结构,其形成于所述传感器阵列区域上并包括多个第二多层布线线路。第一绝缘膜结构的第一上表面高于第二绝缘膜结构的第二上表

面,连接第一上表面和第二上表面的至少部分连接表面具有各向同性蚀刻轮廓。

[0010] 根据本发明的另一示例性实施方式,提供一种制造图像传感器的方法。该方法包括:将基板定义为传感器阵列区域和外围电路区域;在外围电路区域上形成第一绝缘膜结构,所述第一绝缘膜结构包括多个多层布线线路和各向同性蚀刻终止层;在传感器阵列区域上形成第二绝缘膜结构,该第二绝缘膜结构包括多个多层布线线路和各向同性蚀刻终止层。该方法还包括利用各向同性蚀刻终止层执行蚀刻工艺,使得传感器阵列区域上的第二绝缘膜结构的上表面低于外围电路区域上的第一绝缘膜结构的上表面;以及去除传感器阵列区域上的各向同性蚀刻终止层。

附图说明

[0011] 通过结合附图进行的以下描述,将更详细地理解本发明的示例性实施方式,附图中:

[0012] 图 1 是示出根据本发明的示例性实施方式的图像传感器的配置的方框图;

[0013] 图 2 是示出在图 1 中示出的传感器阵列的等效电路图;

[0014] 图 3 和图 4 分别是示出根据本发明的示例性实施方式的图像传感器的概念设计图和横截面视图;

[0015] 图 5 是示出根据本发明的示例性实施方式的图像传感器的横截面视图;

[0016] 图 6A 至图 6D 是示出根据本发明的示例性实施方式的图像传感器的制造方法的中间过程的横截面视图;

[0017] 图 7A 至图 7E 和图 8A 及图 8B 是详细示出根据本发明的示例性实施方式的图像传感器的制造方法的中间过程的横截面视图;

[0018] 图 9A 和图 9B 是示出根据本发明的示例性实施方式的图像传感器的制造方法的中间过程的横截面视图;

[0019] 图 10 是示出在仅使用各向异性蚀刻去除形成于传感器阵列区域上的不需要的层间绝缘膜之后测量的绝缘膜结构高度与在使用各向同性蚀刻去除形成于传感器阵列区域上的不需要的层间绝缘膜之后测量的绝缘膜结构高度之间的比较结果的图表;以及

[0020] 图 11 是示出在仅使用各向异性蚀刻去除形成于传感器阵列区域上的不需要的层间绝缘膜之后测量的单元像素的敏感度与在使用各向同性蚀刻去除形成于传感器阵列区域上的不需要的层间绝缘膜之后测量的单元像素的敏感度之间的比较结果的曲线。

具体实施方式

[0021] 然而,本发明可以以许多不同的形式实现且不应解释为限于这里阐述的实施例。在本发明的示例性实施方式中,当其将使本发明的主体模糊时,将省略在此结合的已知器件结构和技术的详细描述。

[0022] 可以理解当元件或层被称为在另一元件或层“上”、“连接到”和/或“耦合到”另一元件或层时,它可以直接在其他元件或层上或直接连接到、耦合到另一元件或层,或者可以存在中间的元件或层。相反,当元件被称为“直接”在其他元件“上”、“直接连接到”和/或“直接耦合到”另一元件或层时,则没有中间元件或层存在。在整个说明书中,相似的标记表示相似的元件。这里所用的术语“和/或”包括相关列举项目的一个或更多的任何和

所有组合。

[0023] 可以理解虽然术语第一、第二等可以用于此来描述各种元件、部件、区域、层和 / 或部分, 这些元件、部件、区域、层和 / 或部分应不受这些术语限制。这些术语只用于区分一个元件、部件、区域、层或部分与其他元件、部件、区域、层或部分。因此, 以下讨论的第一元件、部件、区域、层或部分可以被称为第二元件、部件、区域、层或部分, 而不背离本发明的教导。

[0024] 这里所使用的术语是只为了描述特别的实施例的目的且并不旨在限制本发明。如这里所用, 单数形式也旨在包括复数形式, 除非内容清楚地指示另外的意思。可以进一步理解当在此说明书中使用术语“包括”和 / 或“包含”说明所述特征、整体、步骤、操作、元件和 / 或组分的存在, 但是不排除存在或添加一个或更多其他特征、整体、步骤、操作、元件和 / 或组分。

[0025] 除非另有界定, 这里使用的所有术语 (包括技术和科学术语) 具有本发明属于的领域的普通技术人员共同理解的相同的意思。还可以理解诸如那些在共同使用的字典中定义的术语应解释为一种与在相关技术和本公开的背景中的它们的涵义一致的涵义, 而不应解释为理想化或过度正式的意义, 除非在这里明确地如此界定。

[0026] 图 1 是示出根据本发明的示例性实施方式的图像传感器的方框图。

[0027] 参照图 1, 根据本发明的示例性实施方式的图像传感器包括: 其中像素为二维布置的传感器阵列 10, 每个像素具有光电转换元件; 时序产生器 20; 行解码器 30; 行驱动器 40; 相关双取样器 (correlated double sampler, CDS) 50; 模数转换器 (ADC) 60; 闩锁 (latch) 70; 和列解码器 80。

[0028] 传感器阵列 10 包括二维布置的多个单元像素。多个单元像素将光学图像转换成电输出信号。响应于从行驱动器 40 接收的多个驱动信号, 诸如行选择信号、重置信号和电荷传输信号, 驱动传感器阵列 10。转换后的电输出信号通过垂直信号线被传输到相关双取样器 50。

[0029] 时序产生器 20 将时序信号和控制信号提供到行解码器 30 和列解码器 80。

[0030] 根据行解码器 30 的解码结果, 行驱动器 40 将驱动多个单元像素的多个驱动信号提供到有源像素传感器阵列 10。一般地, 当单元像素以矩阵形式排列时, 行解码器将驱动信号提供到每行。

[0031] 相关双取样器 50 通过垂直信号线接收来自有源像素传感器阵列 10 的输出信号, 保持所接收的信号并对所接收的信号取样。也即, 相关双取样器 50 对输出信号的特定噪音电平和信号电平执行双取样, 并输出噪音电平和信号电平之间的电平差。

[0032] 模数转换器 60 将相应于电平差的模拟信号转换成数字信号, 并输出转换后的信号。

[0033] 闩锁 70 将数字信号闩锁, 随后根据列解码器 80 的解码结果将被闩锁的信号输出到图像信号处理器。

[0034] 图 2 是在图 1 中示出的传感器阵列的等效电路图。

[0035] 参照图 2, 像素 P 按矩阵布置, 以形成传感器阵列 10。每个像素 P 包括光电转换元件 11, 浮置扩散区域 13, 电荷传输元件 15, 驱动元件 17, 重置元件 18, 和选择元件 19。将参照第 i 行像素 ($P(i, j)$, $P(i, j+1)$, $P(i, j+2)$, $P(i, j+3)$, ...) 描述元件的功能。

[0036] 光电转换元件 11 接收入射光并存储相应于光的量的电荷。例如,光电转换元件 11 可以为光二极管,光晶体管,光栅,铰接光电二极管 (pinned photodiode) 或其组合。在图中,光二极管例示为光电转换元件。

[0037] 每个光电转换元件 11 耦接到将所存储的电荷传输到浮置扩散区域 13 的相应电荷传输元件 15。浮置扩散 (FD) 区域 13 将电荷转换成电压并具有寄生电容。因此,电荷积聚地存储在浮置扩散区域中。

[0038] 图示为源极跟随放大器的驱动元件 17 放大从相应的光电转换元件 11 接收存储电荷的浮置扩散区域 13 的电势变化,并将放大结果输出到输出线 V_{out} 。

[0039] 重置元件 18 周期性地重置浮置扩散区域 13。重置元件 18 可由一个 MOS 晶体管组成,该 MOS 晶体管由通过重置线 $RX(i)$ 供应的预定偏压 (即,重置信号) 驱动。当重置元件 18 被经由重置线 $RX(i)$ 供应的偏压开启时,预定电势,例如被供应到重置元件 18 的漏极的电源电压 VDD 被传输到浮置扩散区域 13。

[0040] 选择元件 19 选择将被读取的每行像素 P 。选择元件 19 可由一个 MOS 晶体管组成,该 MOS 晶体管被经过行选择线 $SEL(i)$ 供应的偏压 (即,行选择信号) 驱动。当选择元件 19 被经过行选择线 $SEL(i)$ 供应的偏压开启时,预定电势,例如被供应到选择元件 19 的漏极的电源电压 VDD 被传输到驱动元件 17 的漏极区。

[0041] 经过其将偏压供应到电荷传输元件 15 的传输线 $TX(i)$ 、经过其将偏压供应到重置元件 18 的重置线 $RX(i)$ 和经过其将偏压供应到选择元件 19 的行选择线 $SEL(i)$ 可布置为基本平行于行方向延伸。

[0042] 图 3 和图 4 分别是示出根据本发明的示例性实施方式的图像传感器的概念设计图和横截面视图。为了描述清楚,图 4 示出了部分传感器阵列区域和部分外围电路区域,主要示出了传感器阵列区域中的光电转换元件。

[0043] 首先,参照图 3,外围电路区域 I 可包括,例如,相关双取样器 50,模数转换器 60 和在图 1 中示出的闩锁 70;传感器阵列区域 II 可包括在图 1 中示出的传感器阵列 10。如在图 3 中所示的,外围电路区域 I 可形成为围绕传感器阵列区域 II,但是本发明的实施方式不限于此。

[0044] 参照图 4,元件隔离区 120,诸如浅槽隔离 (STI) 形成于基板 110 中,有源区域由元件隔离区 120 限定。有源区域主要分为外围电路区域 I 和传感器阵列区域 II。基板 110 可由例如第一导电 (例如, p 型) 基板形成。另外,外延层可形成于基板 110 上,或多个阱可形成于基板 110 中。

[0045] 第一绝缘膜结构 140 可形成于外围电路区域 I 上,第二绝缘膜结构 150 可形成于传感器阵列区域 II 上。

[0046] 第一绝缘膜结构 140 和第二绝缘膜结构 150 可具有不同高度。

[0047] 第一绝缘膜结构 140 可包括:第一多层布线线路 $M1a$ 、 $M2a$ 、 $M3a$ 和 $M4a$;电连接第一多层布线线路 $M1a$ 、 $M2a$ 、 $M3a$ 和 $M4a$ 的多个通孔 (例如, 141);以及多个层间绝缘膜 140a、140b、140c、140d、140e 和 140f。第二绝缘膜结构 150 可包括:第二多层布线线路 $M1b$ 和 $M2b$;电连接第二多层布线线路 $M1b$ 和 $M2b$ 的多个通孔 (via);以及多个层间绝缘膜 150a、150b 和 150c。在该示例性实施方式中,第一多层布线线路 $M1a$ 、 $M2a$ 、 $M3a$ 和 $M4a$ 以及第二多层布线线路 $M1b$ 和 $M2b$ 可由铝形成,但是本发明的示例性实施方式不限于此。

[0048] 第一多层布线线路 M1a、M2a、M3a 和 M4a 中的最上层布线线路 M4a 高于第二多层布线线路 M1b 和 M2b 的最上层布线线路 M2b。在图 4 中,第一多层布线线路 M1a、M2a、M3a 和 M4a 包括四层布线线路,第二多层布线线路 M1b 和 M2b 包括两层布线线路。然而,本发明的示例性实施方式不限于此。

[0049] 第一绝缘膜结构 140 的第一上表面(即,层间绝缘膜 140f 的上表面)可高于第二绝缘膜结构 150 的第二上表面(即,层间绝缘膜 150c 的上表面)。

[0050] 例如,根据本发明的示例性实施方式,第一绝缘膜结构 140 可包括各向同性蚀刻终止层 200,但是第二绝缘膜结构 150 可不包括各向同性蚀刻终止层 200。各向同性蚀刻终止层 200 用于利用各向同性蚀刻来蚀刻/去除形成于传感器阵列区域 II 上的不需要的层间绝缘膜。即,各向同性蚀刻终止层 200 用于去除传感器阵列区域 II 中高于第二多层布线线路 M1b 和 M2b 的最上层布线线路 M2b 的层间绝缘膜。因此,各向同性蚀刻终止层 200 可在高于第二多层布线线路 M1b 和 M2b 的最上层布线线路 M2b 的位置处设置。

[0051] 通过各向同性蚀刻来蚀刻并去除传感器阵列区域 II 中不需要的层间绝缘膜的原因如下。

[0052] 可能降低单元像素的孔径比(aspect ratio) r 。孔径比 r 可由各种方法限定。然而,在该示例性实施方式中,孔径比 r 被限定为第二绝缘膜结构 150 的高度 h 与光电转换元件 130 的宽度 w 的比率(即, $r = h/w$)。当从传感器阵列区域 II 去除不需要的层间绝缘膜时,高度 h 减小,孔径比 r 降低。当孔径比 r 降低时,入射到光电转换元件 130 上的光量增加,其进而致使图像传感器的敏感度增加。

[0053] 另外,在各种光学属性中,特别地,RI(相对强度)值可增加。RI 值是表示传感器阵列区域 II 的中心区域中单元像素的敏感度与最外区域中单元像素的敏感度的比率的指数。随着 RI 值增加,传感器阵列区域 II 中单元像素的敏感度变成常数,而与单元像素的位置无关。为了增加 RI 值,应该缩短入射到最外区域中单元像素上的光的倾斜光学路径。缩短倾斜光学路径的最好方式之一为增加高度 h 。因此,当根据该实施方式的方法用于增加高度 h 时,RI 值增加。

[0054] 然而,当通过各向异性蚀刻从传感器阵列区域 II 去除不需要的层间绝缘膜时,高度 h 的变化增加。由于入射到光电转换元件 130 上的光的量取决于高度 h ,所以图像传感器的敏感度变化。因此,RI 值降低。

[0055] 另外,图像传感器可在各向异性蚀刻期间被等离子体损伤,其将导致暗电流(dark current)增加。例如,等离子体可使正电荷被存储在传输元件(参见图 2 中的附图标记 15)的栅极中,正电荷可使负电荷被存储在传输元件 15 的沟道区域中(即,发生电子积累)。

[0056] 由于在本发明的当前示例性实施方式中,当通过各向同性蚀刻从传感器阵列区域 II 去除不需要的层间绝缘膜时,能减少由于等离子体而对图像传感器造成的损伤,显著减小了高度 h 变化,这可导致 RI 值增加。因此,能改善图像传感器的光学属性。

[0057] 另外,如在图 4 中所示,各向同性蚀刻终止层 200 可形成于第一多层布线线路 M1a、M2a、M3a 和 M4a 中的第二层布线线路 M2a 与第三层布线线路 M3a 之间,但是本发明的示例性实施方式不限于此。各向同性蚀刻终止层 200 可布置在任何位置,只要该位置高于第二多层布线线路 M1b 和 M2b 的最上层布线线路 M2b。例如,各向同性蚀刻终止层 200 可形成于第一多层布线线路 M1a、M2a、M3a 和 M4a 中的第三层布线线路 M3a 与第四层布线线路 M4a

之间。由于从传感器阵列区域 II 去除的不需要的层间绝缘膜的量增加,所以入射到光电转换元件 130 上的光的量可增加。因此,优选为各向同性蚀刻终止层 200 可设置为尽可能靠近第二多层布线线路 M1b 和 M2b 的最上层布线线路 M2b。

[0058] 此外,如在图 4 中所示,各向同性蚀刻终止层 200 可形成为不接触第二层布线线路 M2a 与第三层布线线路 M3a。例如,下层间绝缘膜 140c 和上层间绝缘膜 140d 布置在第二层布线线路 M2a 与第三层布线线路 M3a 之间,各向同性蚀刻终止层 200 布置在下层间绝缘膜 140c 与上层间绝缘膜 140d 之间。

[0059] 例如,上层间绝缘膜 140d 用作保护各向同性蚀刻终止层 200。上层间绝缘膜 140d 防止在形成通孔 141 的蚀刻工艺期间以及在形成第三层布线线路 M3a 的蚀刻工艺期间各向同性蚀刻终止层 200 被去除或损伤。如果不提供上层间绝缘膜 140d,则各向同性蚀刻终止层 200 可通过蚀刻工艺被去除或损伤。当各向同性蚀刻终止层 200 被损伤时,在从传感器阵列区域 I 去除不需要的层间绝缘膜的随后工艺期间,可能难以使用各向同性蚀刻。考虑到一部分上层间绝缘膜 140d 被形成通孔 141 的蚀刻工艺和形成第三层布线线路 M3a 的蚀刻工艺蚀刻,上层间绝缘膜 140d 可具有例如约 1500 到 2500 Å 的厚度。本领域的技术人员将理解上层间绝缘膜 140d 的厚度取决于图像传感器的设计。

[0060] 各向同性蚀刻终止层 200 可由相对于层间绝缘膜 140d、140e 和 140f 具有蚀刻选择性的材料形成。例如,当层间绝缘膜 140d、140e 和 140f 是氧化膜时,各向同性蚀刻终止层 200 可以为氮化物膜(例如,PSiN)。即,层间绝缘膜 140d、140e 和 140f 可由任何材料形成,只要该材料具有对氧化物膜蚀刻剂(例如,LAL)的蚀刻抵抗性。另外,当第一多层布线线路 M1a、M2a、M3a 和 M4a 以及第二多层布线线路 M1b 和 M2b 由铝形成时,各向同性蚀刻终止层 200 可由通过不使用高温的例如 CVD(化学气相沉积)方法或 ALD(原子层沉积)方法形成的材料制成。这是因为在各向同性蚀刻终止层 200 在高温下形成时,应力可能被施加到第一多层布线线路 M1a、M2a、M3a 和 M4a 以及第二多层布线线路 M1b 和 M2b。

[0061] 各向同性蚀刻终止层 200 的厚度可以在例如约 300 至 1500 Å 的范围内,但是本发明的示例性实施方式不限于此。各向同性蚀刻终止层 200 的厚度可根据图像传感器的设计而变化。

[0062] 连接第二层布线线路 M2a 和第三层布线线路 M3a 的通孔 141 可形成为穿过各向同性蚀刻终止层 200,如图 4 中所示。

[0063] 同时,由于第一绝缘膜结构 140 的第一上表面(即,层间绝缘膜 140f 的上表面)高于第二绝缘膜结构 150 的第二上表面(即,层间绝缘膜 150c 的上表面),所以根据本发明当前示例性实施方式的图像传感器配置有连接第一上表面和第二上表面的连接表面 170。

[0064] 例如,在根据本发明的当前示例性实施方式的图像传感器中,至少一部分连接表面 170 具有各向同性蚀刻轮廓。这是因为各向同性蚀刻是用于从传感器阵列区域 II 去除不需要的层间绝缘膜,如上所述。

[0065] 具体地,例如,整个连接表面 170 具有各向同性蚀刻轮廓。可选地,一部分连接表面 170 具有各向同性蚀刻轮廓,其它部分的连接表面 170 可具有各向异性蚀刻轮廓。例如,如在图 4 中所示,连接表面 170 可包括:接触第一上表面的第一部分 170a,接触第二上表面的第二部分 170c,以及设置在第一部分 170a 与第二部分 170c 之间的第三部分 170b。第一部分 170a 和第二部分 170c 可具有各向异性蚀刻轮廓,第三部分 170b 可具有各向同性蚀刻

轮廓。同样,仅第一部分 170a 可具有各向异性蚀刻轮廓,或者仅第二部分 170c 可具有各向异性蚀刻轮廓。

[0066] 在当前示例性实施方式中,在第一部分 170a 和第二部分 170c 之间的连接部分示为台阶状(或突出状(projection shape)),但是本发明的示例性实施方式不限于此。

[0067] 同时,钝化层 160 可形成于第一绝缘膜结构 140 的第一上表面上,滤色器 180、平坦化膜 185 和微透镜 190 可依次形成于第二绝缘膜结构 150 的第二上表面上。滤色器 180 和微透镜 190 形成于对应于每个光电转换元件 130 的区域中。在图 4 中示出的光电转换元件 130 为铰接光二极管,并且可包括第二导电(例如,n-型)掺杂区域 132 和第一导电(例如,p-型)掺杂区域 134。光电转换元件 130 常常用于传感器阵列,以降低暗电流和由于暗电流而引起的噪音。

[0068] 简单地讲,在本发明的当前示例性实施方式中,各向同性蚀刻终止层 200 包括于第一绝缘膜结构 140,但是不包括于第二绝缘膜结构 150 中。各向同性蚀刻终止层 200 可形成于第 n(n 为大于 1 的自然数)层布线线路与第 (n+1) 层布线线路之间,使得其不接触第 n 层布线线路和第 (n+1) 层布线线路。

[0069] 读取元件(例如,电荷传输元件、驱动元件、重置元件以及选择元件)可形成于传感器阵列区域 II 中,CMOS 元件、晶体管和电容器可与读取元件同时形成于外围电路区域 I 中。这些元件可由本领域的技术人员已知的各种方法实施。

[0070] 图 5 是示出根据本发明的另一示例性实施方式的图像传感器的横截面视图。

[0071] 在图 5 中示出的另一实施方式不同于图 4 中示出的上述实施方式,其区别在于各向同性蚀刻终止层 210 形成于第三层布线线路 M3a 与第四层布线线路 M4a 之间并且各向同性蚀刻终止层 210 接触第三层布线线路 M3a。特别地,各向同性蚀刻终止层 210 可形成于层间绝缘膜 140c 的上表面以及第三层布线线路 M3a 的侧表面上。

[0072] 与图 4 中示出的各向同性蚀刻终止层 200 相比,在图 5 中示出的各向同性蚀刻终止层 210 远离第二多层布线线路 M1b 和 M2b 的最上层布线线路 M2b。因此,在图 5 中示出的当前示例性实施方式中,第二绝缘膜结构 150 的高度比图 4 中示出的实施方式中的高,RI 值比图 4 中示出的示例性实施方式的小。

[0073] 接下来,将参照图 2 和图 6A 至图 6D 描述根据本发明的实施方式的图像传感器的制造方法。图 6A 至图 6D 是示出根据本发明的示例性实施方式的图像传感器的制造方法的中间过程的横截面视图。

[0074] 参照图 6A,元件隔离区 120 形成于基板 110 中,以限定外围电路区域 I 和传感器阵列区域 II。

[0075] 然后,光电转换元件 130 形成于传感器阵列区域 II 中。多个读取元件形成于传感器阵列区域 II 中,多个 CMOS 元件形成于外围电路区域 I 中。

[0076] 随后,第一绝缘膜结构 140 形成于外围电路区域 I 上,该第一绝缘膜结构 140 包括:第一多层布线线路 M1a、M2a、M3a 和 M4a,电连接第一多层布线线路 M1a、M2a、M3a 和 M4a 的多个通孔(例如,141),和多个层间绝缘膜 140a、140b、140c、140d、140e 和 140f。第二绝缘膜结构 150 形成于传感器阵列区域 II 上,该第二绝缘膜结构 150 包括:第二多层布线线路 M1b 和 M2b,电连接第二多层布线线路 M1b 和 M2b 的多个通孔,以及多个层间绝缘膜 150a、150b、150c、150d、150e 和 150f。第一绝缘膜结构 140 和第二绝缘膜结构 150 可同时形成。

[0077] 特别地,如在图 6A 中所示,各向同性蚀刻终止层 200 形成于第一绝缘膜结构 140 和第二绝缘膜结构 150 中。各向同性蚀刻终止层 200 可形成于第二层布线线路 M2a 与第三层布线线路 M3a 之间,但是本发明的示例性实施方式不限于此。

[0078] 连接第二层布线线路 M2a 与第三层布线线路 M3a 的通孔 141 可形成穿过各向同性蚀刻终止层 200,如在图 6A 中所示。以下将参照图 7A 至图 7E 以及图 8A 和图 8B 描述形成通孔 141 的方法。

[0079] 然后,钝化层 160 形成于第一绝缘膜结构 140 和第二绝缘膜结构 150 上。

[0080] 参照图 6B,各向异性蚀刻用于去除形成于第二绝缘膜结构 150 上的钝化层 160。

[0081] 第一绝缘膜结构 140 中多个第四层布线线路 M4a 的某些用作信号输入 / 输出焊盘。各向异性蚀刻使其能在去除形成于第二绝缘膜结构 150 上的钝化层 160 时从第一绝缘膜结构 140 暴露焊盘 (pad)。

[0082] 本领域的技术人员将理解去除形成于第二绝缘膜结构 150 上的钝化层 160 的工艺与从第一绝缘膜结构 140 暴露焊盘的工艺分开执行。

[0083] 参照图 6C,各向同性蚀刻用于去除第二绝缘膜结构 150 中的一些层间绝缘膜 150d、150e 和 150f。即,各向同性蚀刻终止层 200 上的层间绝缘膜 150d、150e 和 150f 被从第二绝缘膜结构 150 去除。

[0084] 这是为了增加入射到光电转换元件 130 上的光的量,从而改善图像传感器的敏感度,如上所述。近年来,随着外围电路区域 I 中包括第一多层布线线路 M1a、M2a、M3a 和 M4a 的层的数量增加,外围电路区域 I 中包括第一多层布线线路 M1a、M2a、M3a 和 M4a 的层的数量与传感器阵列区域 II 中包括第二多层布线线路 M1b 和 M2b 的层的数量之间的差异增加。如在图 6C 中所示,例如,包括第一多层布线线路 M1a、M2a、M3a 和 M4a 的层的数量是四,而包括第二多层布线线路 M1b 和 M2b 的层的数量是二。因此,当厚膜形成于光电转换元件 130 上时,入射到光电转换元件 130 上的光的量减少,因而各种光学属性恶化。因此,在本发明的示例性实施方式中,各向同性蚀刻用于去除第二绝缘膜结构 150 中的某些不需要的层间绝缘膜 150d、150e 和 150f。

[0085] 在该示例性实施方式中,孔径比 r 被定义为第二绝缘膜结构 150 的高度 h 与光电转换元件 130 的宽度 w 的比率 (即, $r = h/w$), RI (相对强度) 值被定义为传感器阵列区域 II 的中心区域中单元像素的敏感度与最外区域中单元像素的敏感度的比率。在该情形下,不同于以上所述的本发明的实施方式,当各向异性蚀刻用于去除不需要的层间绝缘膜 150d、150e 和 150f 时,高度 h 的变化增加,入射到光电转换元件 130 上的光的量减少,这导致 RI 值降低。另外,在各向同性蚀刻期间图像传感器可能被等离子体损伤,暗电流的量增加。例如,等离子体可能引发将被存储在传输元件 15 的栅极中的正电荷,正电荷可引发将被存储在传输元件 15 的沟道区域中的负电荷。然而,如上述示例性实施方式,当各向同性蚀刻用于去除传感器阵列区域 II 中的不需要的层间绝缘膜时,能减少由于等离子体对图像传感器引起的损伤,显著减少高度 h 的变化,这将导致 RI 值增加。因此,可能改善图像传感器的光学属性。

[0086] 参照图 6D,各向异性蚀刻用于去除第二绝缘膜结构 150 中的各向同性蚀刻终止层 200。

[0087] 这是为了增加入射到传感器阵列区域 II 上的光的量,从而改善图像传感器的敏

感度。即,如上所述,各向同性蚀刻终止层 200 可由氮化物膜(例如,PSiN)形成。氮化物膜是不透明的,其吸收或反射入射到传感器阵列区域 II 上的光。当各向同性蚀刻终止层 200 位于传感器阵列区域 II 上时,入射到传感器阵列区域 II 上的光的量减少。因此,优选地为从第二绝缘膜结构 150 去除各向同性蚀刻终止层 200。

[0088] 参照图 2,滤色器 180、平坦化膜 185 和微透镜 190 依次形成于第二绝缘膜结构 150 的第二上表面上。平坦化膜 185 形成为向上延伸至第一绝缘膜结构 140 的第一上表面。

[0089] 接下来,将参照图 7A 至图 7E 以及图 8A 和图 8B 描述形成通孔 141 的方法。图 7A 至图 7E 示出了使用 ArF 光刻胶膜的实例(即,使用 ArF 曝光光源的光刻工艺),图 8A 和图 8B 示出了使用 KrF 光刻胶膜的实例(即,使用 KrF 曝光光源的光刻工艺)。由于 ArF 曝光光源具有高于 KrF 曝光光源的分辨率,所以 ArF 光刻胶膜的厚度小于 KrF 光刻胶膜的厚度。因此,当 ArF 曝光光源用于形成通孔时,使用硬掩模膜(原因在于 ArF 光刻胶膜较薄)。当 KrF 曝光光源用于形成通孔时,可以不使用硬掩模膜(原因在于 KrF 光刻胶膜足够厚)。

[0090] 首先,将参照图 7A 至图 7E 描述使用 ArF 光刻胶膜的实例。

[0091] 参照图 7A,下层间绝缘膜 140c、各向同性蚀刻终止层 200、上层间绝缘膜 140d、第一硬掩模膜 143、第二硬掩模膜 144、抗反射膜 145 和 ArF 光刻胶膜 146 依次形成于第二层布线线路 M2a 上。

[0092] 例如,第一硬掩模膜 143 为氮化物膜(例如,PSiN),第二硬掩模膜 144 为无定形碳层(ACL),抗反射膜 145 为氧氮化物膜(例如,SiON)。ArF 光刻胶膜 146 具有例如约 2000 Å 的厚度。聚合物基的 ACL 用作第二硬掩模膜 144 的原因是为了使用灰化工艺同时去除 ArF 光刻胶膜 146 和第二硬掩模膜 144。

[0093] 参照图 7B,ArF 光刻胶膜 146 用于图案化抗反射膜 145。

[0094] 参照图 7C,图案化第二硬掩模膜 144。

[0095] 参照图 7D,蚀刻第一硬掩模膜 143、上层间绝缘膜 140d 和各向同性蚀刻终止层 200。

[0096] 参照图 7E,执行灰化工艺以去除 ArF 光刻胶膜 146、抗反射膜 145 和第二硬掩模膜 144。

[0097] 然后,使用剩余的第一硬掩模膜 143 执行蚀刻,使得暴露第二层布线线路 M2a,从而完成贯穿孔(via hole)141a。

[0098] 贯穿孔 141a 由导电材料例如钨来填充以形成通孔。

[0099] 接下来,将参照图 8A 和图 8B 描述使用 KrF 光刻胶膜的实例。

[0100] 参照图 8A,下层间绝缘膜 140c、各向同性蚀刻终止层 200、上层间绝缘膜 140d、硬掩模膜 148 和 KrF 光刻胶膜 149 依次形成于第二层布线线路 M2a 上。例如,硬掩模膜 148 可以为氮化物膜(例如,PSiN)。根据设计,可以不使用硬掩模膜 148。KrF 光刻胶膜 149 可具有例如大约 5000 Å 的厚度。

[0101] 参照图 8B,KrF 光刻胶膜 149 用于图案化硬掩模膜 148、上层间绝缘膜 140d、各向同性蚀刻终止层 200 和下层间绝缘膜 140c,从而形成贯穿孔 141a。

[0102] 图 9A 和图 9B 是示出根据本发明的另一示例性实施方式的图像传感器的制造方法的中间过程的横截面视图。当前示例性实施方式不同于上述实施方式,其区别在于各向同性蚀刻终止层 210 形成为与第三层布线线路 M3a 接触。例如,各向同性蚀刻终止层 210 可

形成于层间绝缘膜 140c 上表面上以及第三层布线线路 M3a 侧表面上。接下来,将参照图 9A 和图 9B 描述形成各向同性蚀刻终止层 210 的方法。

[0103] 参照图 9A,各向同性蚀刻终止层 210a 共形地形成于其中形成有第三层布线线路 M3a 的层间绝缘膜 140c 上。即,各向同性蚀刻终止层 210a 形成于层间绝缘膜 140c 的上表面、每个第三布线线路 M3a 的上表面和侧表面上。

[0104] 然后,光刻胶 159 形成于各向同性蚀刻终止层 210a 上。光刻胶 159 充满相邻的第三布线线路 M3a 之间的空间。

[0105] 参照图 9B,例如,执行化学机械抛光 (CMP) 工艺或回蚀工艺以去除形成于每个第三布线线路 M3a 的上表面上的各向同性蚀刻终止层 210a。因此,各向同性蚀刻终止层 210 形成于层间绝缘膜 140c 的上表面上以及每个第三层布线线路 M3a 的上表面和侧表面上。

[0106] 然后,去除剩余的光刻胶 159。

[0107] 接着,层间绝缘膜 140f 形成于第三层布线线路 M3a 和各向同性蚀刻终止层 210 上。由于根据当前示例性实施方式的随后过程与根据本发明的上述实施方式的相同,所以将省略其描述。

[0108] 去除形成于每个第三层布线线路的上表面上的各向同性蚀刻终止层 210a 且然后形成层间绝缘膜 140f 的原因是为了便于在第三层布线线路 M3a 上形成通孔。即,当层间绝缘膜形成于保留在第三层布线线路 M3a 上表面上的各向同性蚀刻终止层 210a 上时,在第三层布线线路 M3a 上形成贯穿孔的工艺变得复杂。

[0109] 将通过以下的实验实例描述本发明的细节。由于在此所述的内容能被本领域的技术人员在技术上考虑,所以将省略其描述。

[0110] 实验实例 1

[0111] 在对比实验实例 1 中,如在图 6A 中所示,形成中间结构,仅通过各向异性蚀刻工艺去除形成于传感器阵列区域上的不需要的层间绝缘膜 (即,图 6A 中的层间绝缘膜 150d、150e 和 150f)。然后,测量形成于传感器阵列区域上的绝缘膜结构的高度。

[0112] 在实验实例 1 和 2 中,如在图 6A 中所示,形成中间结构,仅通过各向同性蚀刻工艺至少部分去除形成于传感器阵列区域上的不需要的层间绝缘膜 (即,图 6A 中的层间绝缘膜 150d、150e 和 150f)。然后,测量形成于传感器阵列区域上的绝缘膜结构的高度。依次在不需要的层间绝缘膜上执行各向异性蚀刻 (参见图 6B)、各向同性蚀刻 (参见图 6C)、各向异性蚀刻 (参见图 6D)。

[0113] 在表 1 和图 10 中示出了结果。表 1 示出了,例如均值、中值、最大值、最小值、标准偏差,以及对比实验实例 1 及实验实例 1 和 2 的范围。图 10 示出了方框图,其中中心线表示中值。

[0114] 参照表 1 和图 10,比较均值,实验实例 1 的均值大约为 $1062 \text{ \AA}$,其小于对比实验实例 1 的均值;实验实例 2 的均值大约为 $824 \text{ \AA}$,其小于对比实验实例 1 的均值。

[0115] 与对比实验实例 1 的标准偏差相比,实验实例 1 的标准偏差增加大约 40.7% (因为,约 $1 - \text{约 } 490 / \text{约 } 826 = \text{约 } 0.407$)。与对比实验实例 1 的标准偏差相比,实验实例 2 的标准偏差增加大约 41.4% (因为,约 $1 - \text{约 } 484 / \text{约 } 826 = \text{约 } 0.414$)。

[0116] 范围对应于最大值与最小值相差的值。与对比实验实例 1 的范围相比,实验实例 1 的范围增加大约 46% (因为,约 $1 - \text{约 } 2011 / \text{约 } 3724 = \text{约 } 0.460$)。与对比实验实例 1 的

范围相比,实验实例 2 的范围增加大约 46.6% (因为,约 1- 约 1988/ 约 3724 = 约 0.466)。

[0117] 表 1

[0118]

	对比实验实例 1	实验实例 1	实验实例 2
均值 (AVG)	约 19044	约 17982	约 18220
中值 (MEDIAN)	约 18923	约 17817	约 18090
最小值 (MIN)	约 17615	约 17234	约 17588
最大值 (MAX)	约 21339	约 19245	约 19576
标准偏差 (STD)	约 826	约 490	约 484
范围 (RANGE)	约 3724	约 2011	约 1988

[0119] 实验实例 2

[0120] 在对比实验实例 2 中,如在图 6A 中所示,形成中间结构,然后仅通过各向异性蚀刻工艺去除形成于传感器阵列区域上的不需要的层间绝缘膜 (即,在图 6A 中的层间绝缘膜 150d、150e 和 150f)。

[0121] 在实验实例 3 中,如在图 6A 中所示,形成中间结构,然后仅通过各向同性蚀刻工艺至少部分去除形成于传感器阵列区域上的不需要的层间绝缘膜 (即,在图 6A 中的层间绝缘膜 150d、150e 和 150f)。即,依次在不需要的层间绝缘膜上执行各向异性蚀刻 (参见图 6B)、各向同性蚀刻 (参见图 6C)、各向异性蚀刻 (参见图 6D)。

[0122] 然后,测量对比实验实例 2 中接收红光的单元像素的敏感度,测量实验实例 3 中接收红光的单元像素的敏感度。

[0123] 在表 2 和图 11 中示出了结果。在图 11 中, x 轴表示敏感度 (mV/Ls), y 轴表示累积百分数 (%)。

[0124] 参照表 2 和图 11,与对比实验实例 2 的均值相比,实验实例 3 的均值增加了大约 4.4% (因为,约 483.3/ 约 463.3 = 约 1.044)。

[0125] 与对比实验实例 2 的标准偏差相比,实验实例 3 的标准偏差增加了大约 33.6% (因为,约 1- 约 7.07/ 约 10.65 = 约 0.336)。

[0126] 表 2

[0127]

	对比实验实例 2	实验实例 3
均值 (AVG)	约 463.3	约 483.8
标准偏差 (STD)	约 10.65	约 7.07

[0128] 虽然已经描述了本发明的示例性实施方式,但是应该进一步注意本领域的一般技术人员易于了解在不脱离由随附的权利要求的界限和范围所限定的本发明的精神和范围

下,可以做出各种修改。

[0129] 本申请要求享有 2008 年 2 月 15 提交的韩国专利申请 No. 10-2008-0014038 的优先权,在此结合其全部内容作为参考。

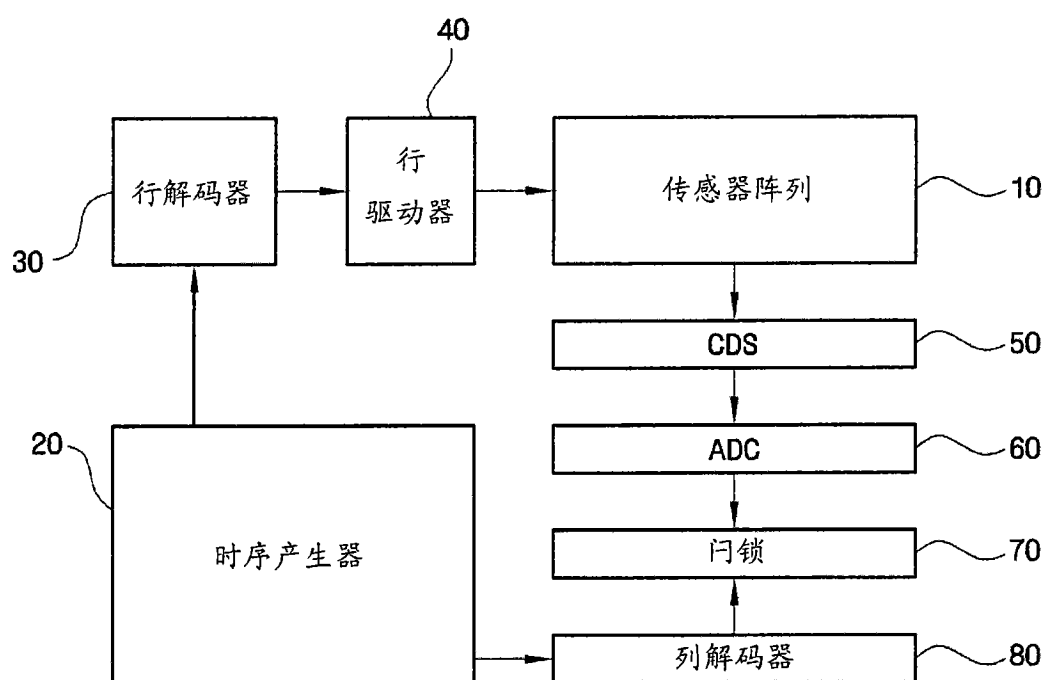


图 1

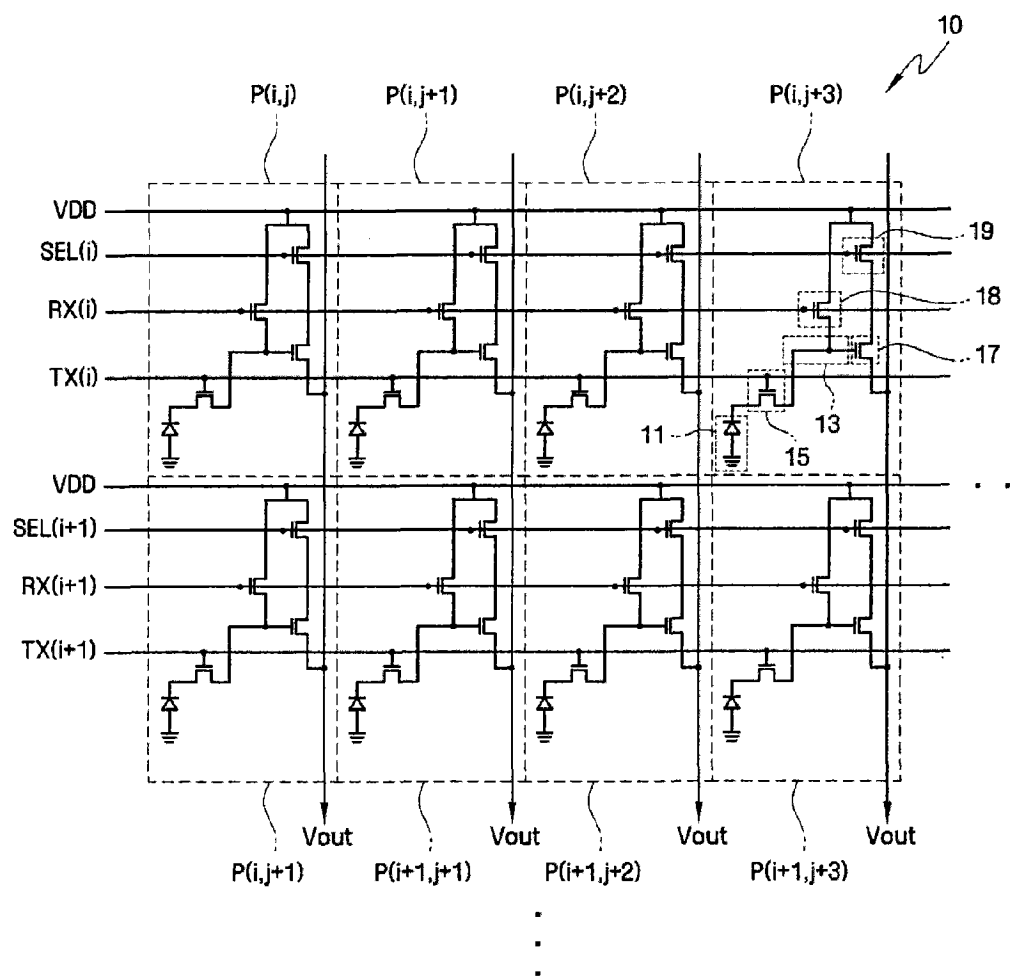


图 2

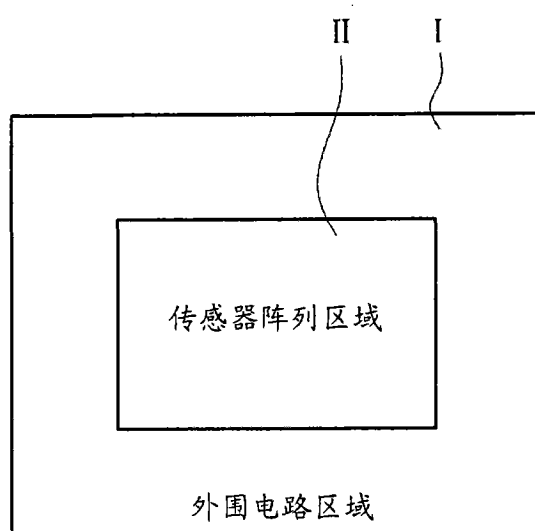


图 3

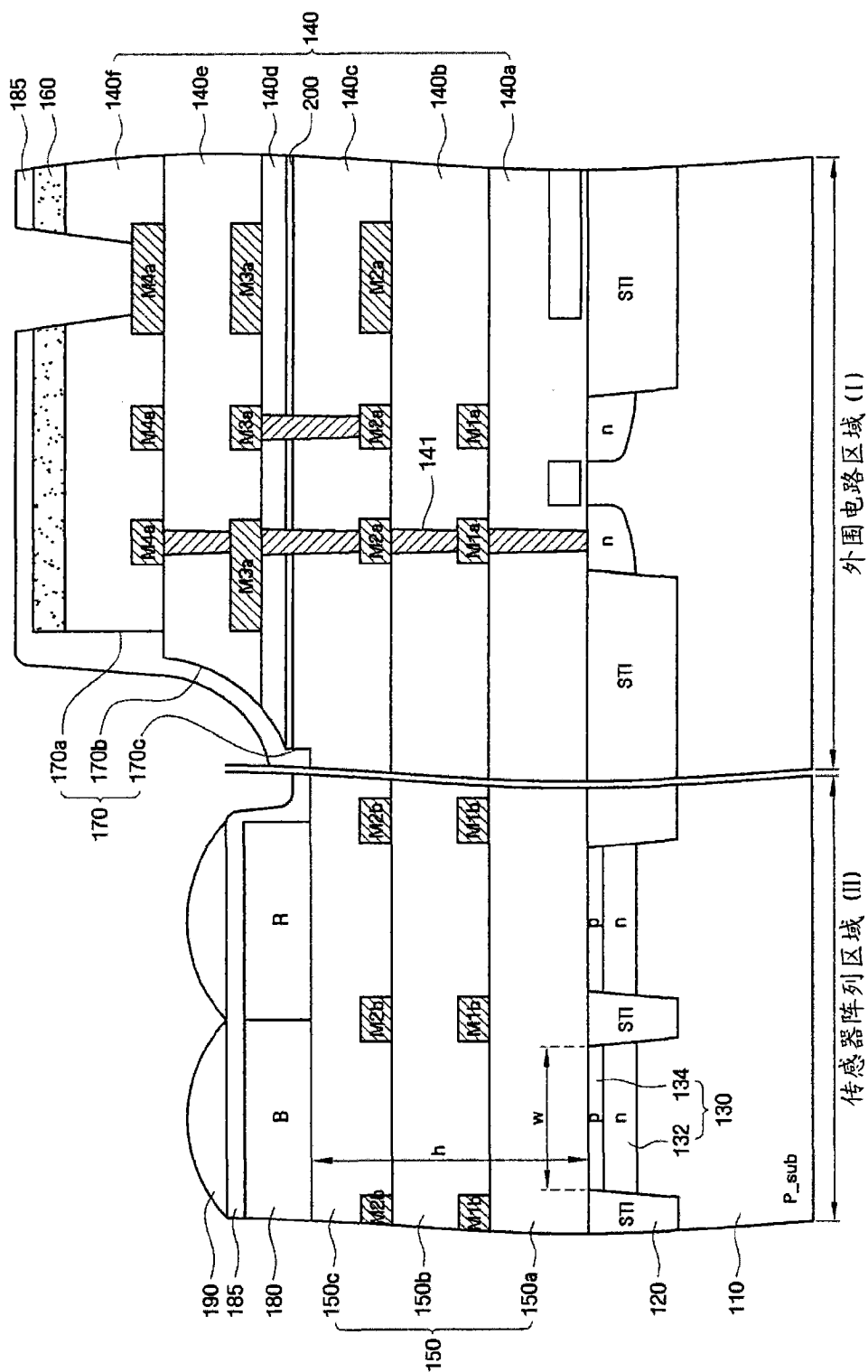


图 4

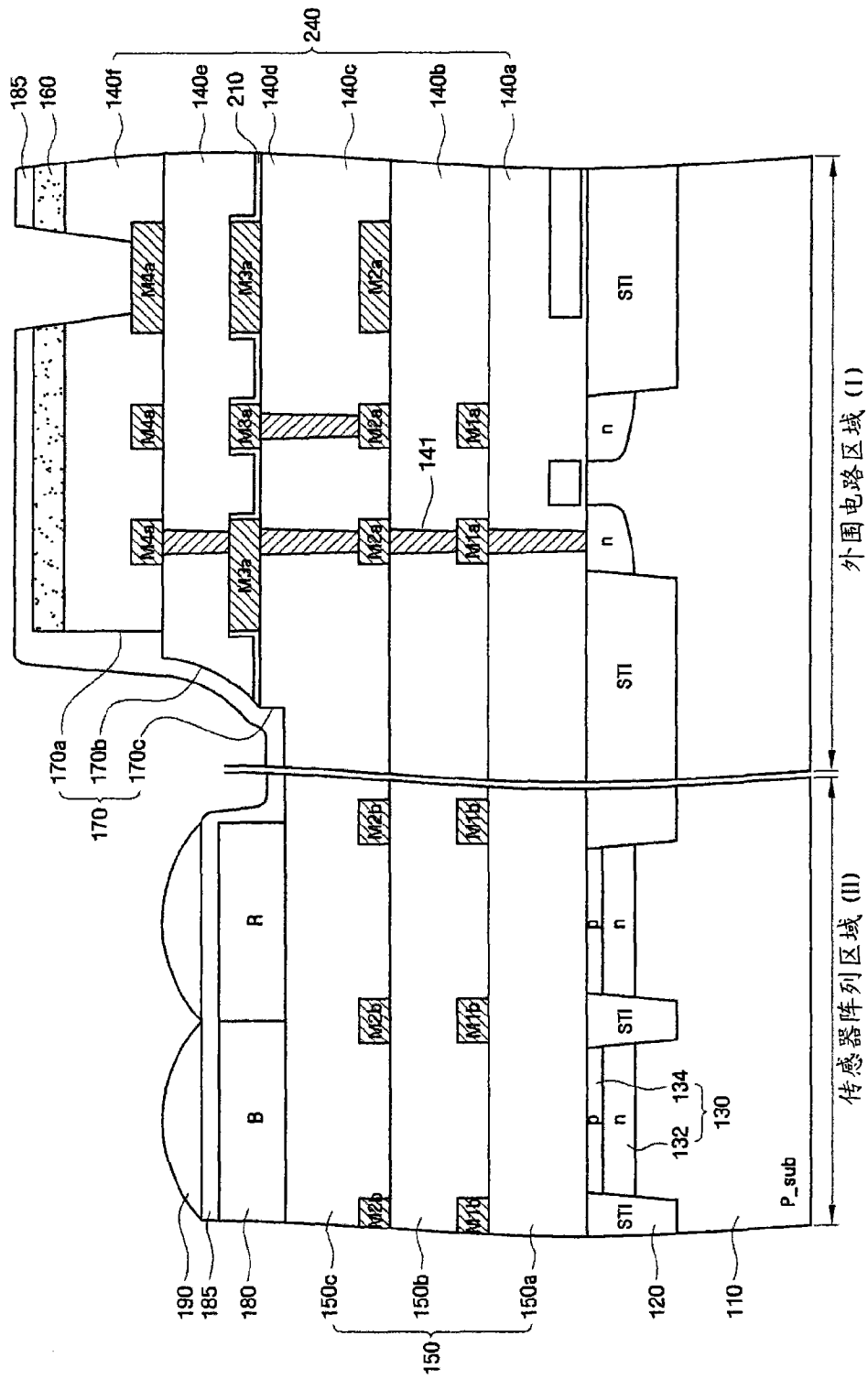


图 5

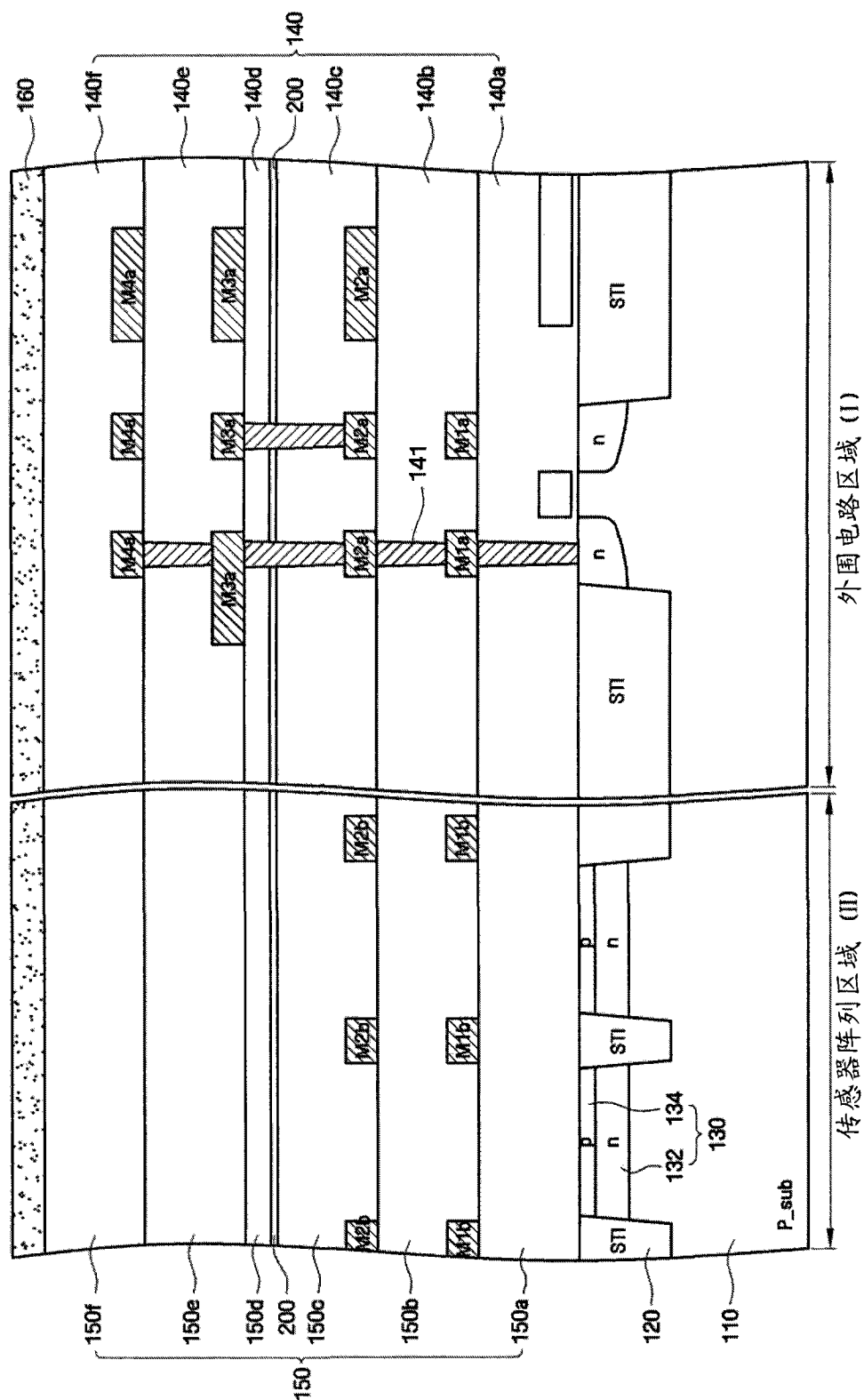


图 6A

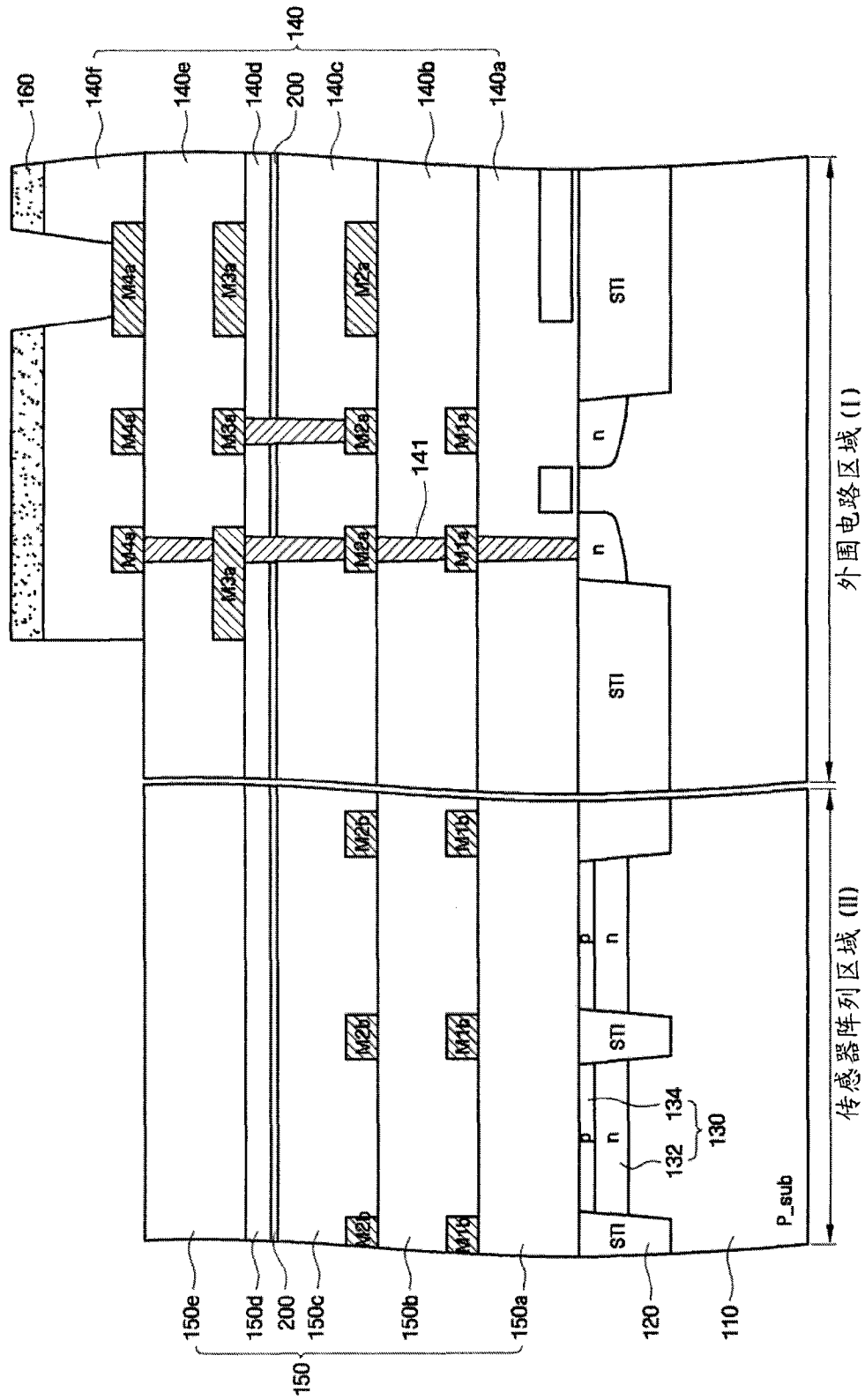


图 6B

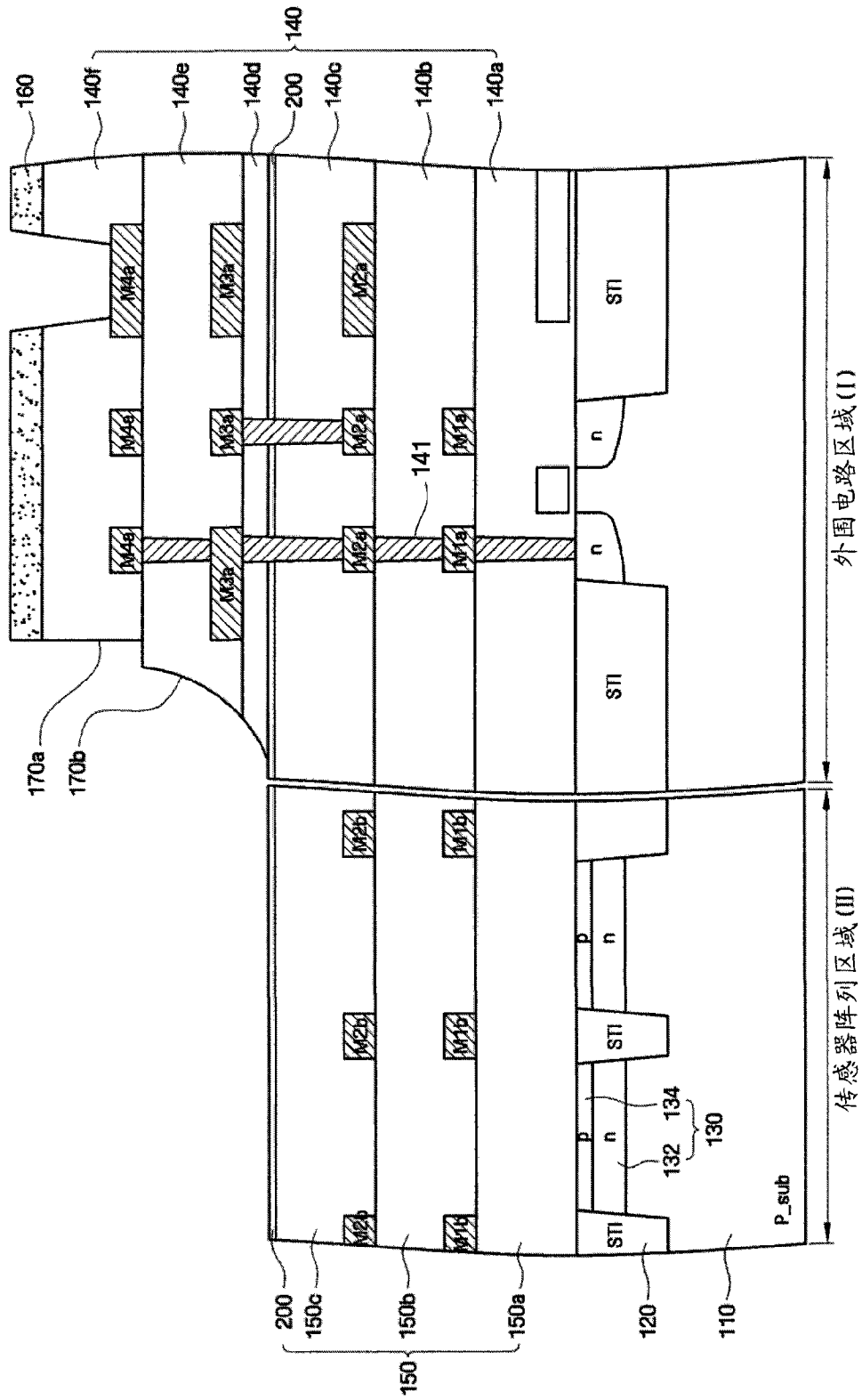


图 6C

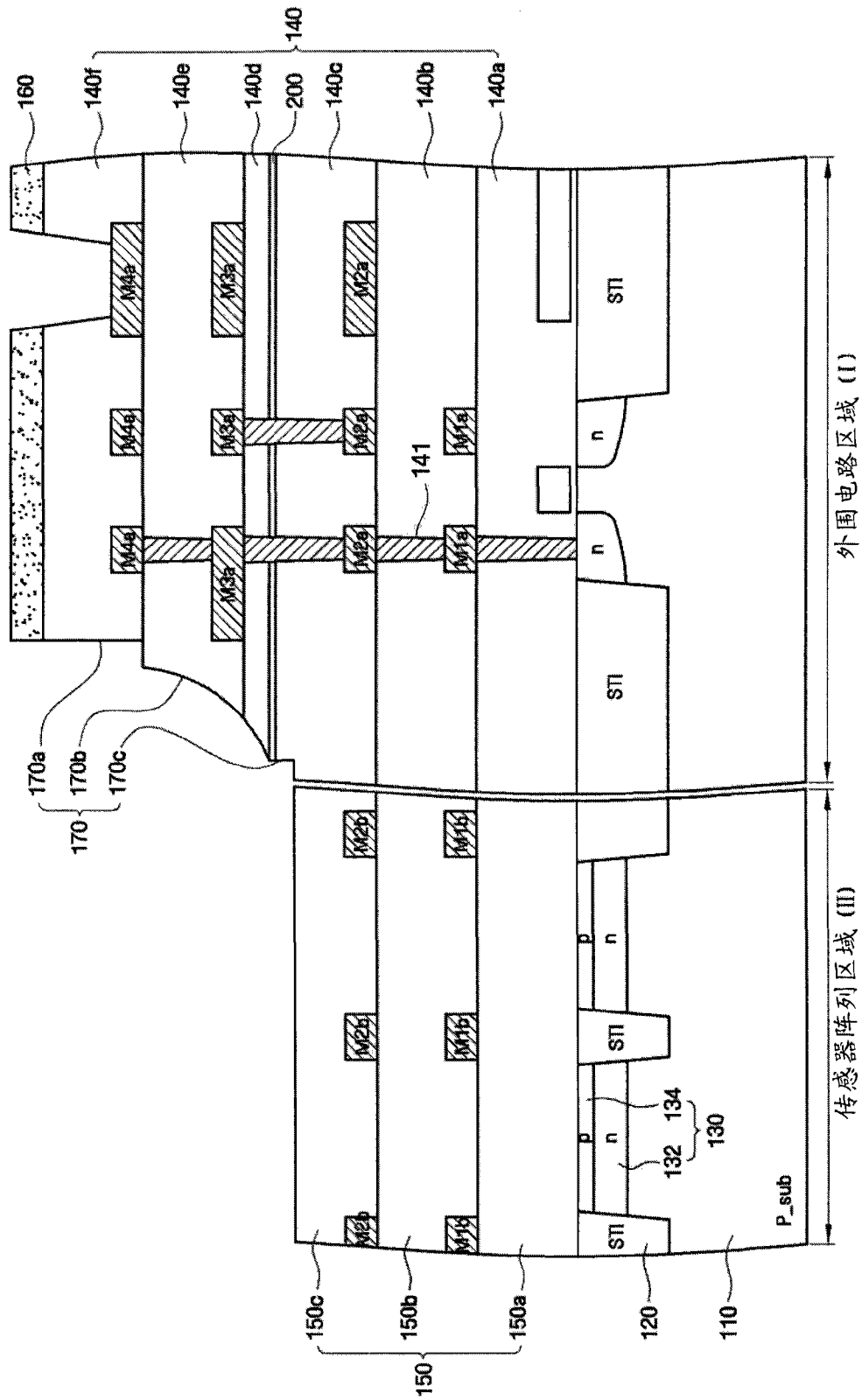


图 6D

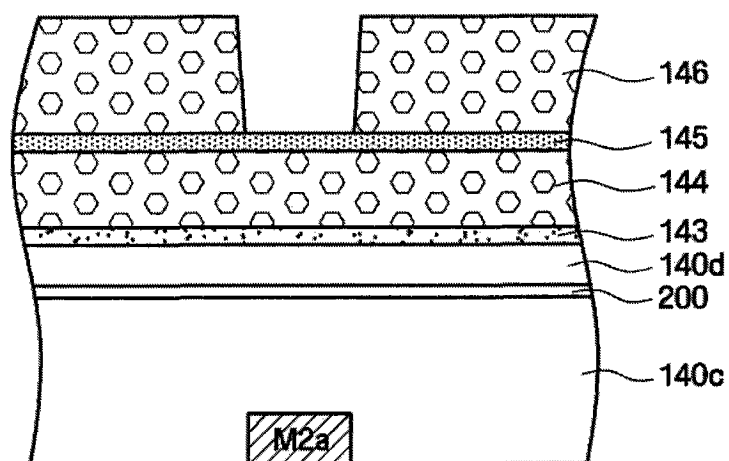


图 7A

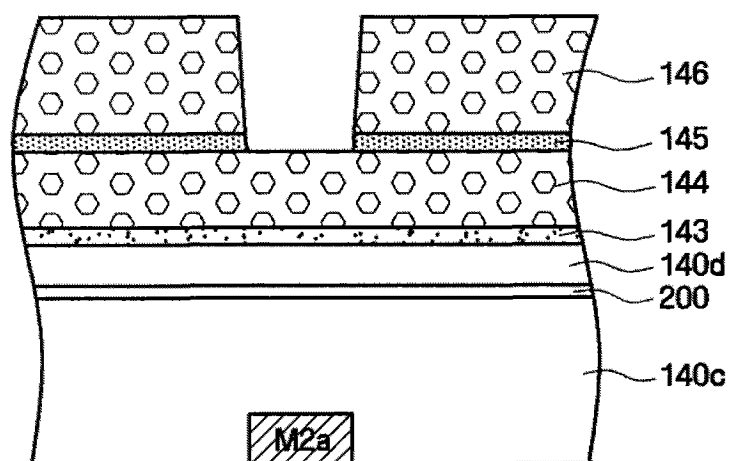


图 7B

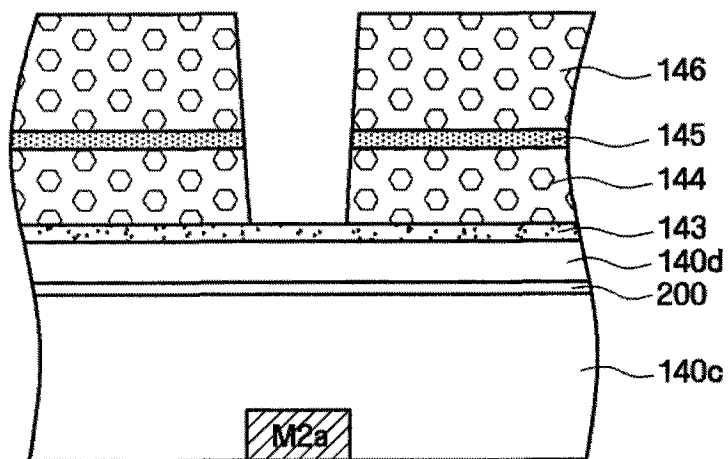


图 7C

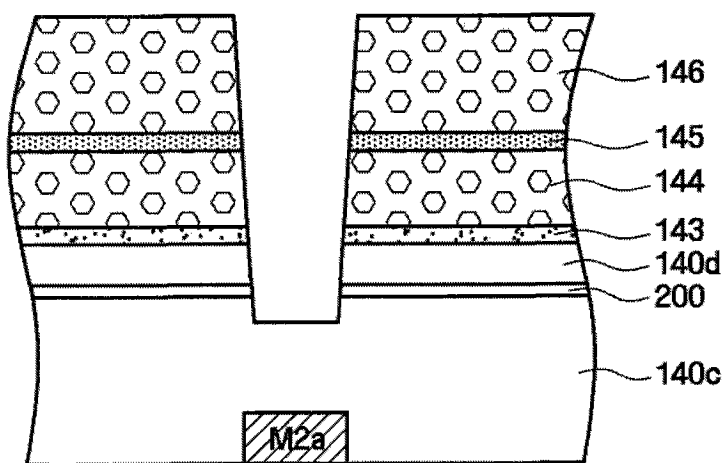


图 7D

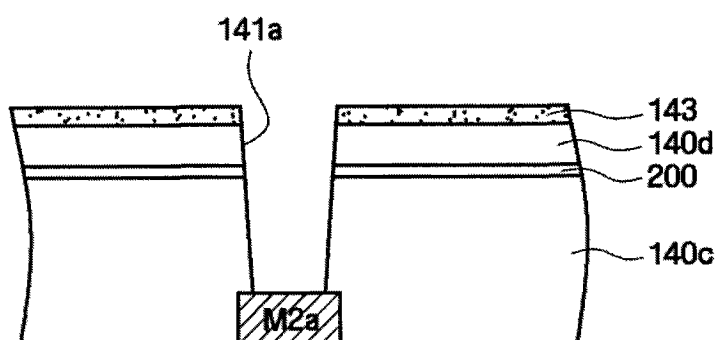


图 7E

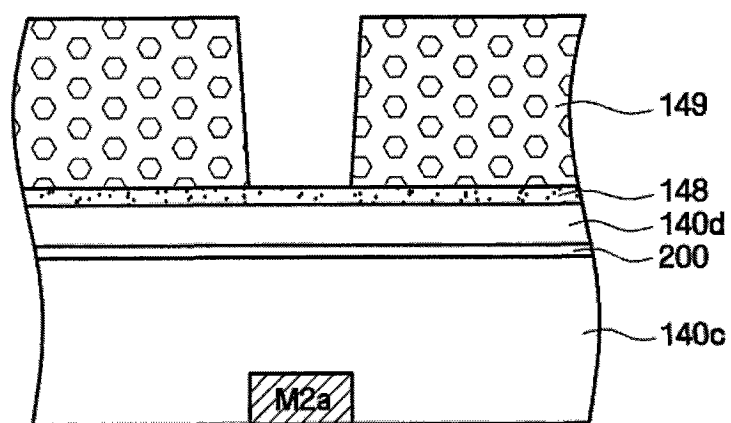


图 8A

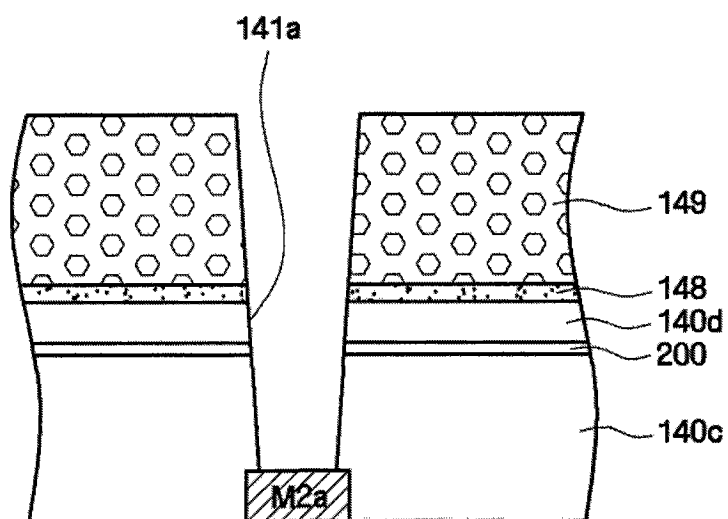


图 8B

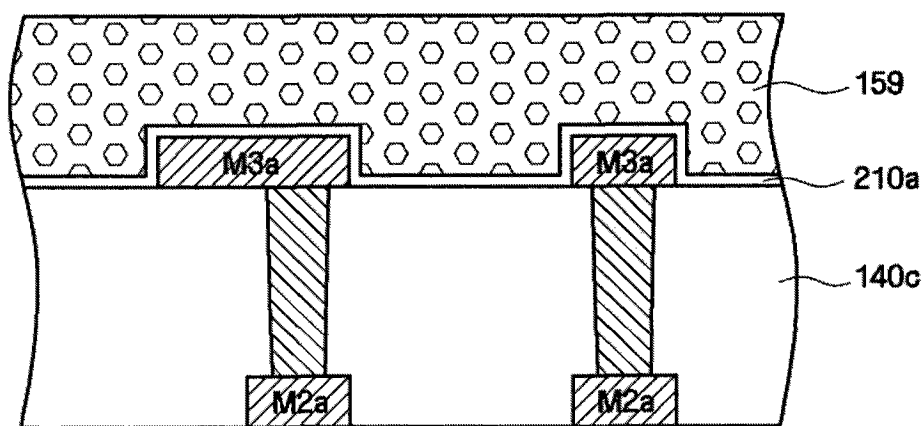


图 9A

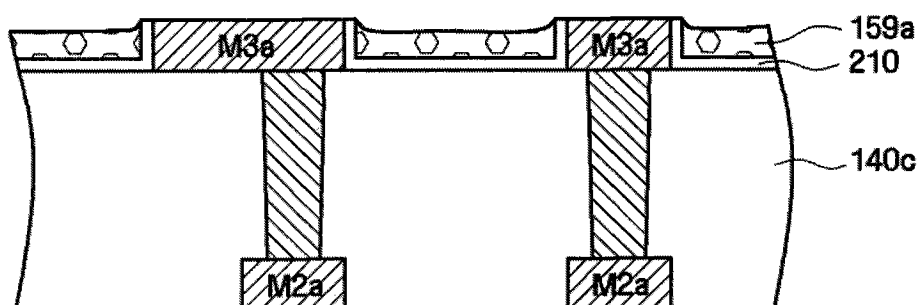


图 9B

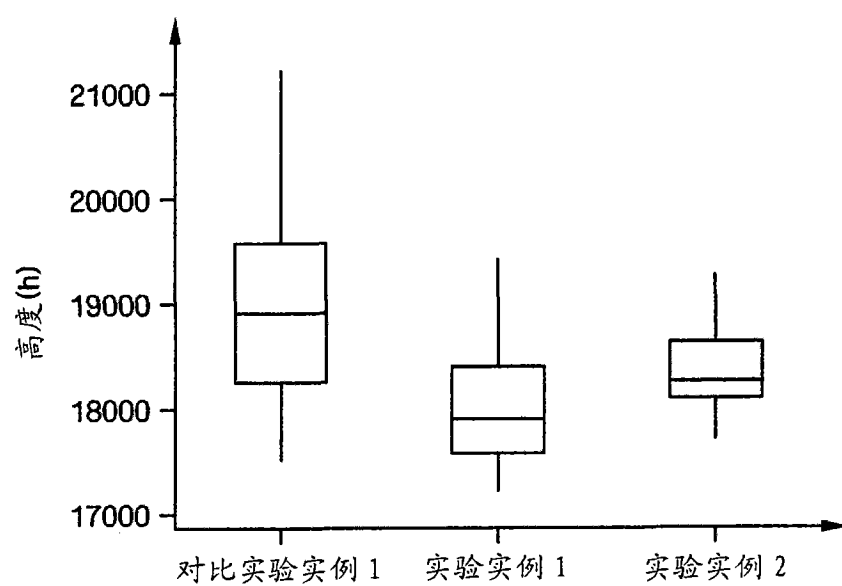


图 10

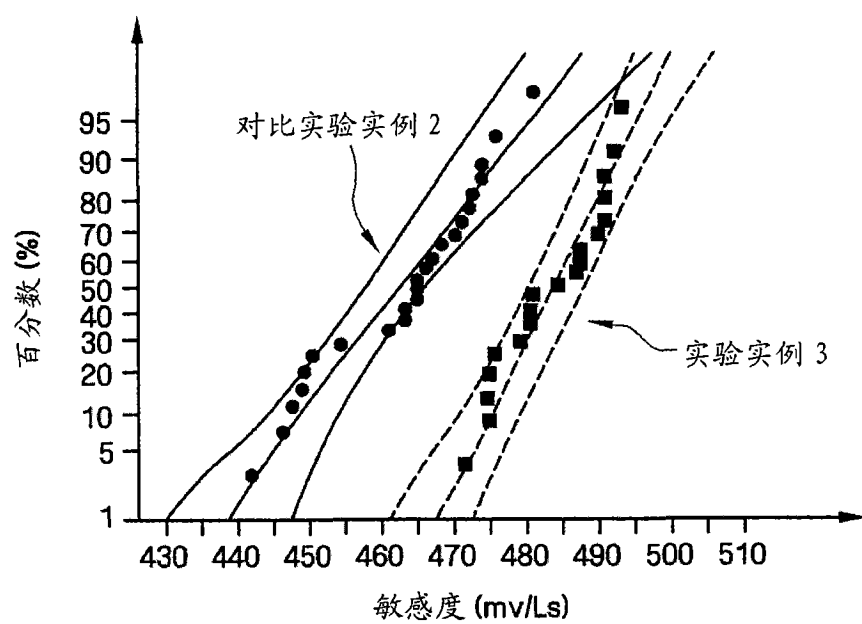


图 11