

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6870004号
(P6870004)

(45) 発行日 令和3年5月12日(2021.5.12)

(24) 登録日 令和3年4月16日(2021.4.16)

(51) Int.Cl.

HO2M 3/155 (2006.01)

F 1

HO2M 3/155

H

請求項の数 15 (全 15 頁)

(21) 出願番号	特願2018-560647 (P2018-560647)
(86) (22) 出願日	平成29年4月19日(2017.4.19)
(65) 公表番号	特表2019-517237 (P2019-517237A)
(43) 公表日	令和1年6月20日(2019.6.20)
(86) 國際出願番号	PCT/US2017/028308
(87) 國際公開番号	W02017/200689
(87) 國際公開日	平成29年11月23日(2017.11.23)
審査請求日	令和2年3月25日(2020.3.25)
(31) 優先権主張番号	62/338,614
(32) 優先日	平成28年5月19日(2016.5.19)
(33) 優先権主張国・地域又は機関	米国(US)
(31) 優先権主張番号	15/192,840
(32) 優先日	平成28年6月24日(2016.6.24)
(33) 優先権主張国・地域又は機関	米国(US)

(73) 特許権者	595020643 クアルコム・インコーポレイテッド QUALCOMM INCORPORATED アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775
(74) 代理人	100108855 弁理士 蔵田 昌俊
(74) 代理人	100109830 弁理士 福原 淑弘
(74) 代理人	100158805 弁理士 井関 守三
(74) 代理人	100112807 弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】フィードバックを用いた電源

(57) 【特許請求の範囲】

【請求項 1】

回路であって、

第2の電源レールに結合された第2の電源と、前記第2の電源は、前記第2の電源レール上のローディングイベントに応答して、トランジェントの第2の電流を前記第2の電源レールに提供し、および前記ローディングイベントを示すフィードバック信号を生成するように構成される。

前記第2の電源に結合され、前記フィードバック信号を受け取り、および前記ローディングイベントに応答して負荷の電流需要を満たすために、前記フィードバック信号に応答して第1の電源レールへ第1の電流および第1の電圧を提供するように構成される、第1の電源と、

前記第1の電源レールに結合された第1の回路と、前記第1の回路は、前記第1の電源から前記第1の電流および前記第1の電圧を受け取り、および前記受け取られた第1の電流および第1の電圧に基づいて、前記第2の電源レールに第2の電圧を提供するように構成される、

を備える、回路。

【請求項 2】

前記第2の電源は、前記第1の電源より前に前記ローディングイベントに応答するように構成され、前記第2の電流は、オプションとして、前記第2の電源レールを介してプロセッサに提供される、請求項1に記載の回路。

【請求項 3】

前記第1の電源は、前記第1の電源レールに提供された前記第1の電圧に基づいた第2のフィードバック信号を受け取るようにさらに構成される、請求項1に記載の回路。

【請求項 4】

前記回路は、前記第2の電源レール上の第3の電圧が公称値を下回って降下するとき、前記第1の電源からの前記第1の電流を増加させるように前記第2のフィードバック信号を修正するために、前記フィードバック信号を使用するように構成される、請求項3に記載の回路。

【請求項 5】

前記フィードバック信号を受け取るように構成される第1の端子と、前記第1の電源のフィードバック入力に、および前記第1の電源レールに、結合された第2の端子と、を有する少なくとも1つのキャパシタをさらに備える、請求項3に記載の回路。 10

【請求項 6】

前記フィードバック信号により、前記第1の電源が、事前決定された時間期間の間、前記第1の電源レールに提供される前記第1の電圧を増加させる、請求項3に記載の回路。

【請求項 7】

前記第1の電源は、ハイサイドスイッチングトランジスタを備えるスイッチングレギュレータであり、ここにおいて、前記フィードバック信号は、事前決定された時間期間の間、電源入力電圧を前記第1の電源レールに結合するために、前記ハイサイドスイッチングトランジスタをオンにする、請求項3に記載の回路。 20

【請求項 8】

前記第1の電源は、Buckスイッチングレギュレータを備え、ここにおいて、前記フィードバック信号は、前記Buckスイッチングレギュレータの1つまたは複数のデューティーサイクルの間、前記ハイサイドスイッチングトランジスタのONの時間を増加させる、請求項7に記載の回路。

【請求項 9】

前記第2の電源は、
前記第2の電源レールに結合された第1の端子、第3の電源レールに結合された第2の端子、および制御端子を有する第1のトランジスタと、ここにおいて、前記第3の電源レール上の第3の電圧は、前記第1の電源レール上の第4の電圧よりも大きい。 30

前記ローディングイベントを検知し、およびロードイベント信号を生成するように構成された検知回路と、

前記ロードイベント信号を受け取るために結合された入力および前記第1のトランジスタの前記制御端子に結合された出力を有するワンショット回路と、前記ワンショット回路は、前記ロードイベント信号に応答して、事前決定された時間期間の間、前記第1のトランジスタをオンにするように構成される、

を備える、請求項1に記載の回路。

【請求項 10】

前記回路は、寄生キャパシタンスまたは寄生インダクタンス、および、オプションとして、前記ローディングイベントを検知するためのクロックセンサ、電圧センサ、電流センサのうちの少なくとも1つを備える、請求項1に記載の回路。 40

【請求項 11】

前記第2の電源は、

基準電圧に結合された入力、および前記第2の電源レールに結合された出力を有する増幅器と、

前記増幅器の前記出力から前記第2の電源レールへの電流を検知し、および前記検知された電流に基づいて、前記フィードバック信号を生成するように構成される電流センサと、

を備える、請求項1に記載の回路。

【請求項 12】

50

前記電流センサは、

前記増幅器の前記出力と前記第2の電源レールとの間に結合された抵抗器と、

前記抵抗器の第1の端子に結合された第1の端子、前記抵抗器の第2の端子に結合された第2の端子、および前記フィードバック信号を生み出すように構成された出力を有する第2の増幅器と、

を備える、請求項1-1に記載の回路。

【請求項1-3】

前記フィードバック信号を受け取るために前記電流センサに結合された入力と、前記第1の電源のフィードバック入力に結合された出力とを有する平均化回路をさらに備える、
請求項1-1に記載の回路。 10

【請求項1-4】

前記第2の電源は、

前記第2の電源レール上の第4の電圧よりも大きい第3の電圧を有する第3の電源レールに結合された入力、基準電圧に結合された制御入力、および前記第2の電源レールに結合された出力を有するスイッチングレギュレータと、

前記スイッチングレギュレータの前記出力から前記第1の電源レールへの電流を検知し、および前記検知された電流に基づいて、前記フィードバック信号を生成するように構成される電流センサと、

を備える、請求項1-1に記載の回路。

【請求項1-5】

電力を供給する方法であって、

第2の電源レール上のローディングイベントに応答して、トランジエントの第2の電流を第2の電源から前記第2の電源レールに提供することと、 20

前記ローディングイベントを示すフィードバック信号を生成することと、

前記ローディングイベントに応答して負荷の電流需要を満たすために、前記フィードバック信号に応答して、第1の電源から第1の電源レールへ第1の電流および第1の電圧を提供することと、

第1の回路を通して前記第2の電源レールに前記第1の電流および前記第1の電圧を結合することと、

を備える、方法。 30

【発明の詳細な説明】

【技術分野】

【0001】

[関連出願の相互参照]

[0001] 本願は2016年6月24日に出願された米国出願番号15/192,840に対する優先権を主張し、それは2016年5月19日に出願された米国仮出願番号62/338,614に対する優先権を主張し、それらの両方の内容は、すべての目的のために全体が参照によってここに組み込まれる。 40

【背景技術】

【0002】

[0002] 本開示は、電力配信(power delivery)に関する。

【0003】

[0003] 現代の電子回路に電力を配信すること(Delivering)は、ますます努力を要する課題となってきている。マイクロプロセッサ、グラフィックプロセッサ、システムオンチップ(SoC's)、マルチチップモジュール(MCM)、および他の大規模集積システムは、ますますスピードを増しながら、電圧および電流の形態でますます多くの量の電力を引き込んでいる(drawing)。しかしながら、そのようなシステム中の回路が適切に動作するために、これらのシステムは、多種多様な負荷電流条件(load current conditions)にわたってある公称範囲(some nominal range)内に維持される電源レール上の電圧を必要とし得る。例えば、マイクロプロセッサのための電源レールは、公称電圧Vdd 50

を有し得る。マイクロプロセッサが低い電力消費モードで動作している（例えば、小さなまたは少量の（modest）電流のみを引き込んでいる）とき、V_{dd}は、V_{dd}についてのある最大値を下回るように維持されるべきである。同様に、マイクロプロセッサが低電力消費モードから高電力消費モードに急速に遷移するとき、電流の非常に急速な増加が発生し得るが、V_{dd}は、V_{dd}についてのある最小値を上回るように維持されるべきである。

【0004】

[0004] 外部の電源回路が、マイクロプロセッサ等のようなターゲット回路の電源レールに電圧および電流を供給するために伝統的に使用されてきた。しかしながら、伝統的な電源回路アーキテクチャには、現代のターゲット回路の電力需要によって課題が生じており、そこで電流要件は増加しており、電源電圧は減少しており、および負荷電流ステップは、ますます速くなっている。10

【発明の概要】

【0005】

[0005] ある特定の実施形態の特徴および利点は、ターゲット回路に電力を配信するために共に機能する複数の電源（power supplies）を含む。一実施形態では、ダウンストリーム電源は、負荷電流トランジエント（load current transients）に応答して速い電流配信を提供し、およびアップストリーム電源を制御するためのフィードバック信号を生成して、幅広いローディング条件（loading conditions）にわたってターゲット回路の電流および電圧要件を満たすためにアップストリームおよびダウンストリーム電源が共に機能するようにする。20

【0006】

[0006] 以下の詳細な説明および添付の図面は、本開示の性質および利点のさらなる理解を提供する。

【図面の簡単な説明】

【0007】

【図1】[0007] 図1は、ある実施形態による電源回路構成を例示する。

【図2】[0008] 図2は、ある実施形態による例示的な電源回路構成を例示する。

【図3】[0009] 図3は、ある実施形態による別の例示的な電源回路構成を例示する。

【図4】[0010] 図4は、ある実施形態による別の例示的な電源回路構成を例示する。30

【図5】[0011] 図5は、ある実施形態による別の例示的な電源回路構成を例示する。

【図6】[0012] 図6は、ある実施形態による別の例示的な電源回路構成を例示する。

【図7】[0013] 図7は、ある実施形態による電力を供給する方法を例示する。

【詳細な説明】

【0008】

[0014] 以下の説明では、説明のために、非常に多くの例および特定の詳細が、本開示の完全な理解を提供するために記載される。しかしながら、特許請求の範囲に表される本開示が、これらの例における特徴のうちのいくつかまたはすべてを単独であるいは以下に示される他の特徴と組み合わせて含み得ること、また、ここに説明される特徴および概念の修正および同等物をさらに含み得ることは、当業者には明らかであろう。40

【0009】

[0015] 図1は、ある実施形態による電源回路構成を例示する。本開示の実施形態は、ターゲット回路に電力（電圧および電流）を提供するように構成されるデュアル電源を含む。図1に例示されるように、（第1の）ローカル電源回路101は、ローカル電源レール111にローカル電流I₁およびローカル電圧V_{ddL}を生み出す（produces）。ダウンストリーム回路104は、ローカル電源回路101からローカル電流I₁およびローカル電圧V_{ddL}を受け取り、およびリモート電源レール110上にリモート電圧V_{ddR}を生み出すように構成される。ダウンストリーム回路104の例は、（例えば、導電トレースまたは金属からの）寄生キャパシタンス、（例えば、パッケージワイヤまたは接続からの）寄生インダクタンス、あるいは（例えば、ロックヘッドスイッチ（BHS）から

の) 電力分配ファブリック (power distribution fabrics) またはスイッチを含み得る。リモート電源レール 110 は、ターゲット回路にリムーブ電圧 VddR および負荷電流を提供するために、ターゲット回路 103 の電源入力に結合される。

【 0010 】

[0016] 本開示の特徴および利点は、例えばターゲット回路 103 によって引き込まれる電流の急速な増加のようなローディングイベントに応答してリモート電源レール 110 に電流を提供するための、ローカル電源回路 101 よりもダウンストリームの第 2 の電源回路 102 を含む。図 1 に例示されるように、第 2 の (またはリモート) 電源回路 102 は、リモート電源レール 110 に結合された出力を有する。ダウンストリーム回路 104 は、例えばローカル電源回路 101 からターゲット回路 103 への電力の配信に遅延を引き起こし得、それは、ローディングイベントがターゲット回路 103 において発生するとき、リモート電源レール 110 上の VddR の降下を引き起こし得る。リモート電源回路 102 は、例えば、ターゲット回路 103 の近くに配置 (configured) され得る。さらに、リモート電源回路 102 は、ローカル電源回路 101 よりも物理的にサイズが小さい可能性があり、かつ異なるトポロジーを有し得る。したがって、リモート電源回路 102 は、例えはローカル電源回路 101 よりも速く、リモート電源レール 110 上のローディングイベントに応答するように構成され得る。いくつかの実施形態では、リモート電源回路 102 は、ローディングイベントに応答して、第 1 の時間期間内に電流を提供し得、一方でローカル電源回路 101 は、ローディングイベントに応答して、第 1 の時間期間よりも長い第 2 の期間内に電流および / または電圧を提供し得る。

【 0011 】

[0017] 図 1 に例示されるように、リモート電源回路 102 は、第 2 のリモート電源レール 150 に結合され得、それは、例えばローディングイベントに応答してリモート電源レール 110 へと素早くエネルギーを結合するために、レール 110 上の VddR よりも高い電圧値 Vdd2 ($Vdd2 > VddR$) を有し得る。有利には、リモート電源回路 102 は、リモート電源レール 110 上のローディングイベントを検知するように構成され得、それは、ターゲット回路へのリモート電源回路の近接性に起因して、格段により速い応答時間を提供し得る。上述したように、リモート電源回路 102 は、例えば、レール 110 上のおよび / または回路 103 からのローディングイベントに応答して、ターゲット回路 103 のために、リモート電源レール 110 にリモート電流 I2 を提供する。リモート電源回路 102 は、ローディングイベントを検知するための検知回路 107 を含み得る。ここに説明される様々な実施形態において、リモート電源回路構成は、例えばローディングイベントを検知するための、電圧センサ、電流センサ、またはクロックセンサを含み得る。したがって、リモート電源回路 102 中の検知回路は、ターゲット回路 103 から、108 において、クロック信号または電圧 VddR を受け取る、あるいは電流を検知し得る。

【 0012 】

[0018] 本開示の実施形態は、有利には、例えば、ローカル電源回路 101 に結合され、およびローディングイベントに応答して生み出されたリモートフィードバック信号を生成するリモート電源回路 102 を含み得る。したがって、ローカル電源回路 101 は、リモートフィードバック信号を受け取り、リモートフィードバック信号に応答して、ローカル電流 I1 およびローカル電圧 VddL をローカル電源レール 111 に生み出すように構成される。以下に例示されるように、いくつかの実施形態では、ローカル電源回路 101 はまた、例えばレール 111 上のローカル電圧 VddL に基づいたローカルフィードバック信号を受け取り得る。図 1 に例示される構成の様々な実施形態を使用して、1 つの電源回路は、ローディングイベントに応答してターゲット回路に速いトランジエント電力 (transient power) を提供し得、別の電源回路は、ローディングイベントが発生したことを見すフィードバック信号を受け取り得、よって電圧および電流は、ターゲット回路の変化するダウンストリームローディング要件を満たすために、修正されることができる。

【 0013 】

10

20

30

40

50

[0019] この実施形態では、ローカル電源回路 101 は、例えば、ターゲット回路 103 のための電力のプライマリソースであり得、第 2 の電源回路 102 は、主としてターゲット回路 103 へのトランジエント電力を提供し得る。電源回路 102 はリモートフィードバック信号を電源回路 101 に提供するので、電源回路 102 は、ここにおいて「リモート」電源と呼ばれ、電源回路 101 は、ここにおいて「ローカル」電源と呼ばれる。当業者は、これは単に命名法 (a naming convention) であること、およびこれらの名前は逆にされる (reversed) 可能性がある、または他の名前が利用される可能性があることを認識することになる。

【0014】

[0020] 図 2 は、別の実施形態に従って、例示的な電源回路構成を例示する。この例では、ローカル電源回路 201 は、ハイサイドスイッチ (high side switch) 210、ロウサイドスイッチ (low side switch) 211、インダクタ 212、および出力キャパシタ 213 を備えるスイッチングレギュレータである。スイッチ 210 および 211 は、例えば、MOS トランジスタであり得る。スイッチングレギュレータは、電源入力電圧 V_{ddin} を受け取り、ローカル電源レール電圧 V_{ddL} を生み出し、それは制御回路 214 の入力におけるローカルおよびリモートフィードバック信号 (' F_{BL} ' および ' F_{BR} ') によってレギュレートされる。この例では、例えば、 V_{ddin} は、 V_{ddL} よりも大きく、およびスイッチングレギュレータは、Buck スイッチングレギュレータである。図 2 に例示されるように、様々な実施形態によるローカルフィードバック 250 は、例えば、キャパシタ 213、またはキャパシタンス 233 のようなさらにダウンストリームのポイントから、提供され得る。

【0015】

[0021] この例では、 V_{ddL} は、リモート電源レール電圧 V_{ddR} を生み出すために、寄生キャパシタンス 231、233、および 236、寄生インダクタンス 232 および 234、およびブロックヘッドスイッチ (BHS) 235 を備えるダウンストリーム回路 203 を通して結合される。BHS は、ターゲット回路 103 またはプロセッサ 204 の非アクティビティの時間の間 (during times of Target Circuit 103, or Processor 204, inactivity)、電力消費を削減するために、図 1 におけるリモート電源レール (remote supply rail) 110 または V_{ddR} から、図 1 におけるターゲット回路 103 またはプロセッサ 204 を切断する手段を提供する。この例におけるダウンストリーム回路 (は、マルチチップモジュール (MSM) パッケージまたは集積回路 (IC) の境界 205) に関する寄生 L および C を含み得る。BHS 235 は、例えばプロセッサ 204 および / または 1つまたは複数の他のプロセッサ 290 のような IC 上のターゲット回路に V_{ddL} を分配 (distribute) し得、それらの各々はまた、ここに説明されるようなリモート電源回路を含み得る。寄生キャパシタ 236 におけるリモート電源電圧レール 216 上のリモート電圧 V_{ddR} は、プロセッサ 204 に結合される。電源 (supply) 201 は、いくつかの実施形態では、電力管理集積回路 (PMIC) においてインプリメントされ得、それは、境界 205 によって定義されるパッケージの外部にあり得る、および / またはパッケージとは別個であり得る。

【0016】

[0022] この例では、リモート電源回路 202 は、レール 216 に電荷パケットを配信するための回路を備える。例えば、回路 202 は、リモート電源レール 216 に結合された第 1 の端子、 V_{ddR} よりも大きい電圧 V_{dd2} を有する第 2 のリモート電源レール 227 に結合された第 2 の端子を有する PMOS トランジスタ 222 を含む。電源レール 227 は、例えば、別のオフパッケージ電源 (off package power supply) 226 によって駆動され得、それは、 V_{ddR} よりも大きい第 2 のオンパッケージレール電圧を提供し得る。トランジスタ 222 の制御端子は、ワンショット回路 (one shot circuit) 221 によって駆動される。回路 221 は、負荷電流の増加に応答して、降下しないよう V_{ddR} を維持する (maintain V_{ddR} from drooping) ために V_{dd2} から V_{ddR} に電荷パケットを配信するため、ロードイベント信号を受け取ることに応答して、事前決定された時間

10

20

30

40

50

期間の間、トランジスタ 222 を ON にする。ワンショット回路 221 は、検知回路 220 (以下に説明される) によって生成されるロードイベント信号を受け取るために結合された入力と、トランジスタ 222 の制御端子に結合された出力とを有する。この例では、検知回路 220 は、ローディングイベントを検知し、およびロードイベント信号を生成するクロック検知回路である。このケースではローディングイベントは、例えば、特定のプロセッサクロックが ON になる時であり得、それは、プロセッサロード電流が増加することになることを示し得る。ワンショット 221 およびトランジスタ 222 は、電荷パケット (またはクーロン) を配信するので、これらのコンポーネントは、時に、併せて「クーロンキャノン」と呼ばれる。

【0017】

10

[0023] この例では、ロードイベント信号はまた、リモートフィードバック信号である。例えば、検知されたプロセッサクロックが ON に遷移するとき、ロードイベント信号が生成されて、事前決定された時間期間の間 PMOS 222 を ON にするようにワンショット 221 をトリガする (すなわち、クーロンキャノンを発射する)。ロードイベント信号はまた、ローカル電源 201 の動作を調整するために、制御回路 214 のリモートフィードバック入力 FB_R に送られる。例えば、一実施形態では、ローカルフィードバックは、電圧制御ループおよび / または電流制御ループをインプリメントし得、およびリモートフィードバックは、ハイサイドトランジスタを ON にし得る。例えば、ハイサイドトランジスタは、制御回路 214 におけるラッチにより典型的なスイッチングレギュレータサイクルの間に ON および OFF になるようにトリガされ得る。リモートフィードバック入力 (FB_R) においてリモートフィードバック信号を受け取ることは、事前決定された時間期間の間、V_{ddin} をローカル電源レール 215 に結合するために (例えば、即座に) ハイサイドスイッチングトランジスタを ON にするようにラッチをトリガし得、それは、ハイサイドトランジスタが典型的に 1 サイクルの間に ON である典型的な時間期間よりも長い可能性がある。特に、ハイサイドスイッチは、例えば、パルス幅変調スイッチングサイクルの間の初期に (early) ON にされ得、そのサイクルの残りの間および場合によっては 1 つまたは複数の後続のサイクルの間、ON のままとなり得る。したがって、ハイサイドスイッチングトランジスタの ON 時間は、スイッチングレギュレータのデューティーサイクルの間またはそれより長い間増加される。別の実施形態では、リモートフィードバック信号が、例えば、電圧制御ループまたは電流制御ループへと導入され得る。その結果は、ローディングイベントを補償するために、ダウンストリームに素早くより多くの電力を提供するために、スイッチングレギュレータ出力電流または出力電圧、あるいはその両方を増加させることである。

20

【0018】

30

[0024] 上述したように、パッケージは、信号 IC またはモジュール上の 1 つまたは複数のプロセッサのような多くのターゲット回路を含み得る。各そのようなプロセッサは、同様のリモート電源回路 202 を有し得る。したがって、プロセッサの各々は、ロードイベント信号を生成し得、それは、(図 2 に破線で示される) OR ゲートにおいて組み合わせられ、およびリモートフィードバック信号として使用されて、ローカル電源回路 201 が、複数の異なるプロセッサからのローディングイベントに応答するようにし得る。図 2 はまた、レール電圧 V_{ddR} における増加を検知し、およびある最大公称値を下回るように V_{ddR} を維持するために電荷パケットを放電するための、ロウサイドトランジスタ 228 およびロウサイドクーロンキャノン 229 を例示する。

40

【0019】

[0025] 図 3 は、ある実施形態による別の例示的な電源回路構成を例示する。いくつかの実施形態では、リモートフィードバック信号は、リモート電源レール上のリモート電圧が公称値を下回って降下するとき、ローカル電源からのローカル電流を増加させるようにローカルフィードバック信号を修正し得る。この例では、リモートフィードバック信号およびローカルフィードバック信号は、キャパシタ 351 および抵抗器 350 を使用して組み合わせられて、制御回路 300 への修正されたフィードバック信号を生み出す。ここで

50

、ロードイベント信号は、プルダウン352によって反転させられ、キャパシタ351を通してローカル電源回路のフィードバック経路へとA C結合された、正パルスである。キャパシタ351は、リモートフィードバック信号を受け取るように構成される第1の端子と、ローカル電源のフィードバック入力(FB)に、および(例えば、抵抗器350を通して)電源レール315に、結合された第2の端子とを有する。リモートフィードバック信号の負のパルスは、フィードバック入力が減少されることをもたらし(ローカル電源出力は、そのパルスの期間の間、実際よりも低く見える)、それにより、例えば、事前決定された時間期間の間、ローカル電源がローカル電圧VddL(および電流)を増加させる。

【0020】

10

[0026] したがって、この例では、ローディングイベントが発生するとき、ロードイベント信号が生成され、それは、クーロンキャノンに、リモート電源レール310へと電荷を発射(fire charge)させ、またローカル電源へのフィードバックFB(例えば、電圧)も減少させる。トランジスタ222を閉じるための時間期間(例えば、電荷パケットのサイズ)は、ローカル電源(local supply)201からのローカル出力電圧の増加がリモート電源レール310に伝播して増加された負荷電流を提供するまで、最小電圧を上回るようリモート電源レール310を維持するために丁度充分な電荷を投入(inject)するために、カスタマイズされ得る。

【0021】

20

[0027] 図4は、ある実施形態による別の例示的な電源回路構成を例示する。この例では、リモート電源回路400は、増幅器401および電流センサ(例えば、抵抗器402および増幅器403)を含む。増幅器401は、基準電圧Vsetに結合され入力と、リモート電源レール410に結合された出力とを有する。この例では、増幅器401の第2の入力は、リモート電源レール410に結合される。その結果、VddRはVsetと比較される。VddRが(例えば、ローディングイベントに応答して)Vsetを下回って下がると、増幅器401は、レール410へと出力電流Ioを生み出し得る。この例では、出力電流は抵抗器402によって検知されて、電圧を生み出し、それは、増幅器403によって検知される。増幅器403は、今度は、リモートフィードバック信号を生み出し、それはこのケースでは、リモート電源400からレール410への電流に対応する信号である。フィードバック信号は、制御回路451のフィードバックループに組み込まれ得て、ローカル電源201に、ターゲット回路(ここではプロセッサ204)の電流需要を満たすために、必要に応じてより多くの電圧または電流を生み出させる。この例では、リモートフィードバック信号を生成するためにリモート電源からリモート電源レールへの電流を検知するためのメカニズムは、抵抗器および増幅器を使用してインプリメントされる。しかしながら、例えばパラレル検知トランジスタ回路(parallel sense transistor circuits)のような、他の電流センサ回路および構成もまた使用される可能性があることは理解されるべきである。

30

【0022】

[0028] 一実施形態では、平均化回路450は、例えば、フィードバック信号を受け取り、および平均を生み出すように構成される。平均化回路450は、リモートフィードバック信号を受け取るための、リモート電源回路400中の電流センサに結合された入力と、ローカル電源201のフィードバック入力(FB)に結合された出力とを有し得る。したがって、ローカル電源は、例えば、リモート電源400からの平均電流に応答して、ターゲット回路への平均電流を生み出し得る。例示的な平均化回路は、例えば、フィルタ(例えば、ローパスフィルタ(LPF))、インテグレータ、またはPID(proportional-integral-differential)制御回路を含み得る。

40

【0023】

[0029] 図5は、ある実施形態による別の例示的な電源回路構成を例示する。この例では、リモート電源回路500は、リモート電源レール510上の電圧VddRよりも大きい電圧Vdd2を有する第2のリモート電源レール227に結合された入力を有するスイ

50

ツチングレギュレータ 501 を含む。スイッチングレギュレータ 501 はさらに、例えば、レギュレータの出力電圧を設定するための、基準電圧 V_{set} に結合された制御入力を含む。スイッチングレギュレータ 501 は、出力電流 I_o を生み出すための、リモート電源レール 510 に結合された出力を有する。この例では、スイッチングレギュレータはさらに、電圧 V_{ddR} を検知するためにリモート電源レール 510 に結合されたフィードバック入力を含む。 V_{ddR} は、 V_{set} と比較され、および V_{ddR} が（例えば、ローディングイベントに起因して） V_{set} の公称値から逸脱し始めるとき、スイッチングレギュレータ 501 は、例えば、 V_{ddR} を V_{set} に戻すように駆動するために、リモート電源レール 510 へとまたはリモート電源レール 510 から電流 I_o を駆動すること（driving current I_o into or out of remote power supply rail 510）によって応答する。この例では、スイッチングレギュレータ入力 V_{dd2} は出力 V_{ddR} よりも大きいので、スイッチングレギュレータは、Buck スイッチングレギュレータ（すなわち、 $V_{in} > V_{out}$ ）である。

【0024】

[0030] リモート電源回路 500 はさらに、スイッチングレギュレータ 501 の出力からリモート電源レール 510 への電流を検知し、およびそれに従ってリモートフィードバック信号を生成するように構成される電流センサ 503 を含む。リモートフィードバック信号は、アップストリームローカル電源回路 201 の制御回路 551 のフィードバック入力（FB）に結合される。図 4 に関連して上述されたように、フィードバック信号は、ローカル電源回路 201 がリモート電源回路 500 によって生み出される電流の平均を生み出すように、平均化回路 450 によって受け取られ得る。したがって、リモート電源回路 500 は、負荷トランジエント（load transients）に応答し、およびトランジエント電流を生み出すように構成される、より小さくより速いスイッチングレギュレータであり得、ローカル電源回路 500 は、より遅い平均電流を駆動するように構成される、より大きくより遅いスイッチングレギュレータであり得る。

【0025】

[0031] 図 6 は、ある実施形態による別の例示的な電源回路構成を例示する。この例では、ローカル電源回路 690 は、キャパシタ 618 上に電圧 V_{ddL} を生み出すために、スイッチ 610 / 611 および 615 / 616 を含む 2 つのスイッチングステージによって駆動される複数のインダクタ 612 および 617 を備える、マルチフェーズスイッチングレギュレータを含む（電圧および電流制御ループは示されていない）。 V_{ddL} は、例えば、寄生インダクタンスおよびキャパシタンスのような遅延回路 650 を通して結合され、負荷（load）695 におけるダウンストリームリモート電源レール電圧 V_{ddR} を生み出す。

【0026】

[0032] この例では、リモート電源回路 691 は、例えば、 V_{set} のような事前決定された値に V_{ddR} を維持するように構成される高効率スイッチングレギュレータと高速線形増幅器との両方を含む。スイッチングレギュレータは、第 2 のリモート電源レール電圧 V_{dd2} と接地との間に結合されたスイッチ 630 / 631 を備え、ここで $V_{dd2} > V_{ddR}$ であり、スイッチングレギュレータは、Buck スイッチングレギュレータ（すなわち、 $V_{in} > V_{out}$ ）である。スイッチ間の中間スイッチングノード（an intermediate switching node）は、インダクタ 632 を通して V_{ddR} に結合される。スイッチングレギュレータの出力上の電圧は V_{ddR} であり、それは、基準電圧 V_{set} に結合された制御入力、 V_{ddR} に結合されたフィードバック入力、およびスイッチ 630 / 631 を ON および OFF にするドライバ出力を有する制御回路 634 によってレギュレートされる。同様に、線形増幅器 637 は、 V_{dd2} と接地との間で電力供給され、および、 V_{set} に結合された 1 つの入力と、ユニティゲイン構成（a unity gain configuration）において線形増幅器の出力に結合された第 2 の入力を有し得、ここで線形増幅器の出力は V_{ddR} に結合される。したがって、 V_{ddR} が V_{set} によって設定された公称値から逸脱するとき、線形増幅器は出力電流 I_o で最も速く応答し（responds fastest w

10

20

30

40

50

ith an output current I_{o1})、およびスイッチングレギュレータは、V_{d d R}を公称値に維持するために、より効率的な I_{o2} で応答する。

【0027】

[0033] この例では、電流検知回路は、負荷 695 と、線形増幅器およびスイッチングレギュレータの出力との間で結合された直列抵抗器 (series resistor) 635 を含む。差動検知増幅器 636 は、負荷を公称値に維持するために、負荷へと駆動される電流に対応するフィードバック信号へと、抵抗器 635 を横切る (across) 差動電圧を、変換 (translates) する。上述したように、ローディングイベントにもまた対応するフィードバック信号は、回路 651 によって平均化され得、アップストリームローカル電源回路 690 中のスイッチングレギュレータのフィードバック入力に提供され得る。

10

【0028】

[0034] 図 7 は、ある実施形態による電力を供給する方法を例示する。ここに説明されるある特定の実施形態の特徴および利点は、複数の電源を含み得、ここでダウンストリーム電源（例えば、クーロンキャノンまたは Buck コンバータ）は、負荷電流トランジエントに応答して電流配信を提供し、およびアップストリーム電源（例えば、より大きな Buck またはより多くの電力、電流および / または電圧出力を有する Buck）を制御するためのフィードバック信号を生成して、アップストリームおよびダウンストリーム電源が幅広いローディング条件にわたってターゲット回路の電流および電圧要件を満たすために共に機能するようにする。例えば、701において、電圧および電流は、第 1 の電源（例えば、電源 101、201、および / または 690）によって生み出され得る。様々な実施形態において、第 1 の電源からの電圧および電流は、例えば、ダウンストリームフィードバック信号に応答して生み出され得、およびローカルフィードバックに応答してさらに生み出され得る。第 1 の電源は、第 1 の時間期間内に、ダウンストリーム電源レール上のローディングイベントに応答して、電流および電圧を生み出すように構成される。702において、電圧および電流は、ターゲット回路のためのダウンストリーム電源レールに結合される。上述したように、第 1 の電源からの電圧および電流は、例えば、寄生キャパシタンスおよび寄生インダクタンスのような様々なダウンストリーム回路（例えば、回路 104、203、650 および / または図 3～図 5 において電源 (supply) 201 とプロセッサ 204 との間に例示された 1 つまたは複数の要素）を通して結合され得、それは、ダウンストリーム電源レール上でのローディングイベントの時間と、第 1 の電源が増加された電流で応答することができる時間との間に遅延を引き起こし得る。703において、電流は、第 2 の電源（例えば、電源 102、202、400、500、および / または 691）から生み出される。第 2 の電源は、例えば、より速くローディングイベントに応答するために、負荷の近くに配列され得る。電流は、ローディングイベントに応答して、第 2 の電源からダウンストリーム電源レールに生み出される。第 2 の電源は、例えば、ターゲット回路の急速に変化する電流需要に応答して、素早くより小さいトランジエント電流を提供するために、第 1 の電源よりも小さくかつより速いように構成され得る。電流は、第 1 の時間期間よりも短い第 2 の時間期間内に生み出され得る。704において、ダウンストリームフィードバック信号が、ローディングイベントに応答して生成され、第 1 の電源に提供される。第 1 の電源は、フィードバック信号を受け取り、負荷の電流需要を満たすために出力電流を増加させ得る。

20

30

40

【0029】

[0035] 上述の説明は、特定の実施形態の態様がどのようにインプリメントされ得るかの例とともに本開示の様々な実施形態を例示する。上述の例は、唯一の実施形態であると見なされるべきではなく、以下の特許請求の範囲によって定義される特定の実施形態の利点および柔軟性を例示するために提示されている。上記開示および以下の特許請求の範囲に基づいて、他の配列 (arrangements)、実施形態、インプリメンテーションおよび同等物が、特許請求の範囲によって定義される本開示の範囲から逸脱することなく用いられ得る。

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

50

[C 1] 回路であって、

第1の電源レールに結合された第1の電源と、前記第1の電源は、前記第1の電源レール上のローディングイベントに応答して、第1の電流を前記第1の電源レールに提供し、およびフィードバック信号を生成するように構成される。

前記第1の電源に結合され、前記フィードバック信号を受け取りかつ前記フィードバック信号に応答して第2の電源レールへ第1の電圧および第2の電流を生み出すように構成される、第2の電源と、

前記第2の電源レールに結合された回路と、前記回路は、前記第2の電源から前記第2の電流および前記第1の電圧を受け取り、および前記受け取られた第2の電流および第1の電圧に基づいて、前記第1の電源レールに第2の電圧を生み出すように構成される、

を備える、回路。

[C 2] 前記第1の電源は、前記第2の電源よりも速く前記ローディングイベントに応答する、C 1に記載の回路。

[C 3] 前記第2の電源は、前記第2の電源レールに生み出された前記第1の電圧に基づいた第2のフィードバック信号を受け取るようにさらに構成される、C 1に記載の回路。

[C 4] 前記第1の電源レール上の第3の電圧が公称値を下回って降下するとき、前記フィードバック信号は、前記第2の電源からの前記第2の電流を増加させるために、前記第2のフィードバック信号を修正する、C 3に記載の回路。

[C 5] 前記フィードバック信号を受け取るように構成される第1の端子と、前記第2の電源のフィードバック入力に、および前記第2の電源レールに、結合された第2の端子と、を有する少なくとも1つのキャパシタをさらに備える、C 3に記載の回路。

[C 6] 前記フィードバック信号により、前記第2の電源が、事前決定された時間期間の間、前記第2の電源レールに生み出される前記第1の電圧を増加させる、C 3に記載の回路。

[C 7] 前記第2の電源は、ハイサイドスイッチングトランジスタを備えるスイッチングレギュレータであり、ここにおいて、前記フィードバック信号は、事前決定された時間期間の間、電源入力電圧を前記第2の電源レールに結合するために、前記ハイサイドスイッチングトランジスタをオンにする、C 3に記載の回路。

[C 8] 前記第2の電源は、B u c k スイッチングレギュレータを備え、ここにおいて、前記フィードバック信号は、前記B u c k スイッチングレギュレータの1つまたは複数のデューティーサイクルの間、前記ハイサイドスイッチングトランジスタのONの時間を増加させる、C 7に記載の回路。

[C 9] 前記第1の電源は、

前記第1の電源レールに結合された第1の端子、第3の電源レールに結合された第2の端子、および制御端子を有する第1のトランジスタと、ここにおいて、前記第3の電源レール上の第3の電圧は、前記第1の電源レール上の第4の電圧よりも大きい、

前記ローディングイベントを検知し、およびロードイベント信号を生成するための検知回路と、

前記ロードイベント信号を受け取るために結合された入力および前記第1のトランジスタの前記制御端子に結合された出力を有するワンショット回路と、前記ワンショット回路は、前記ロードイベント信号に応答して、事前決定された時間期間の間、前記第1のトランジスタをオンにする、

を備える、C 3に記載の回路。

[C 10] 前記回路は、寄生キャパシタンスおよび寄生インダクタンスを備える、C 1に記載の回路。

[C 11] 前記ローディングイベントを検知するためのクロックセンサをさらに備える、C 1に記載の回路。

[C 12] 前記ローディングイベントを検知するための電圧センサをさらに備える、C 1に記載の回路。

[C 13] 前記ローディングイベントを検知するための電流センサをさらに備える、C 1

10

20

30

40

50

に記載の回路。

[C 1 4] 前記第1の電流は、前記第1の電源レールを介してプロセッサに提供される、
C 1 に記載の回路。

[C 1 5] 前記第1の電源は、

基準電圧に結合された入力、および前記第1の電源レールに結合された出力を有する増
幅器と、

前記増幅器の前記出力から前記第1の電源レールへの電流を検知し、および前記検知さ
れた電流に基づいて、前記フィードバック信号を生成するように構成される電流センサと

、
を備える、C 1 に記載の回路。

10

[C 1 6] 前記電流センサは、

前記増幅器の前記出力と前記第1の電源レールとの間に結合された抵抗器と、

前記抵抗器の第1の端子に結合された第1の端子、前記抵抗器の第2の端子に結合され
た第2の端子、および前記フィードバック信号を生み出すための出力を有する第2の増幅
器と、

を備える、C 1 5 に記載の回路。

[C 1 7] 前記フィードバック信号を受け取るために前記電流センサに結合された入力と
、前記第2の電源のフィードバック入力に結合された出力を有する平均化回路をさらに
備える、C 1 5 に記載の回路。

[C 1 8] 前記第1の電源は、

20

前記第1の電源レール上の第4の電圧よりも大きい第3の電圧を有する第3の電源レー
ルに結合された入力、基準電圧に結合された制御入力、および前記第1の電源レールに結
合された出力を有するスイッチングレギュレータと、

前記スイッチングレギュレータの前記出力から前記第1の電源レールへの電流を検知し
、および前記検知された電流に基づいて、前記フィードバック信号を生成するように構成
される電流センサと、

を備える、C 1 に記載の回路。

[C 1 9] 電力を供給する方法であって、

フィードバック信号に応答して、第1の電源から第1の電源レールへ第1の電圧および
第1の電流を生み出すことと、前記第1の電源は、第1の時間期間内に、第2の電源レー
ル上のローディングイベントに応答して、電流および電圧を生み出すように構成される、

30

第1の回路を通して前記第2の電源レールに前記第1の電圧および第1の電流を結合す
ることと、

前記第1の時間期間より短い第2の時間期間内に、前記ローディングイベントに応答し
て、第2の電源から前記第2の電源レールに第2の電流を生み出すことと、

前記ローディングイベントに応答して、前記フィードバック信号を生成することと、
を備える、方法。

[C 2 0] 装置であって、

フィードバック信号に応答して、第1の電源レールに第1の電圧および第1の電流を生
み出すための第1の手段と、前記第1の手段は、第1の時間期間内に、第2の電源レー
ル上のローディングイベントに応答して、電流および電圧を生み出すように構成される、

40

前記第1の電圧および第1の電流を前記第2の電源レールに結合するための手段と、

前記第1の時間期間より短い第2の時間期間内に、前記ローディングイベントに応答し
て、前記第2の電源レールに第2の電流を生み出すための手段と、

前記ローディングイベントに応答して、前記フィードバック信号を生成するための手段
と、

を備える、装置。

【図1】

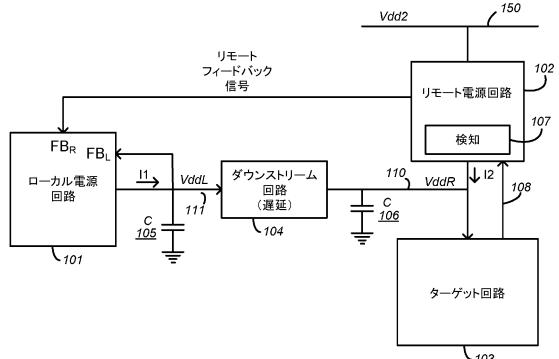


Fig. 1

【図2】

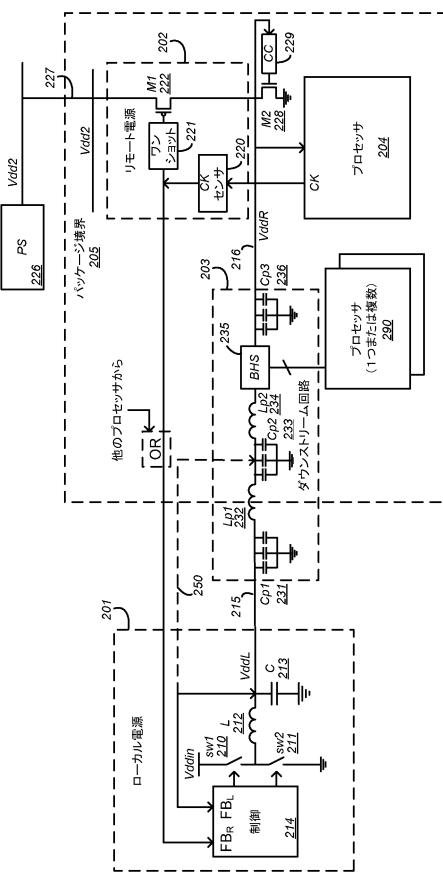


Fig. 2

【図3】

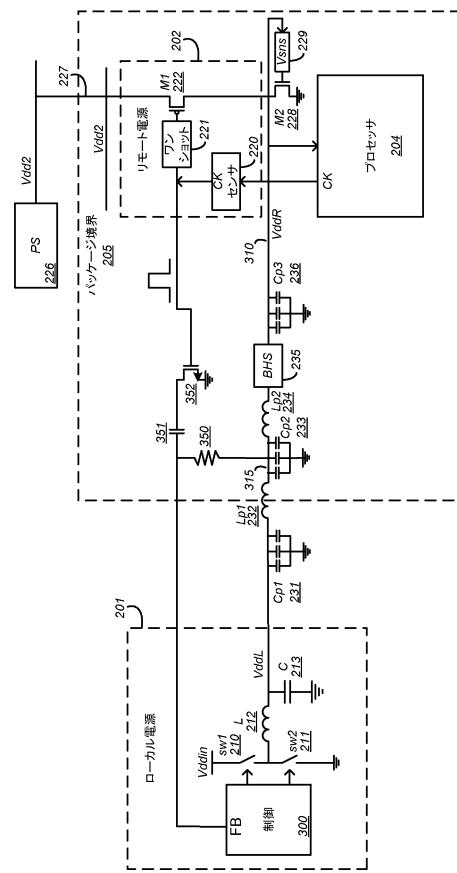


Fig. 3

【図4】

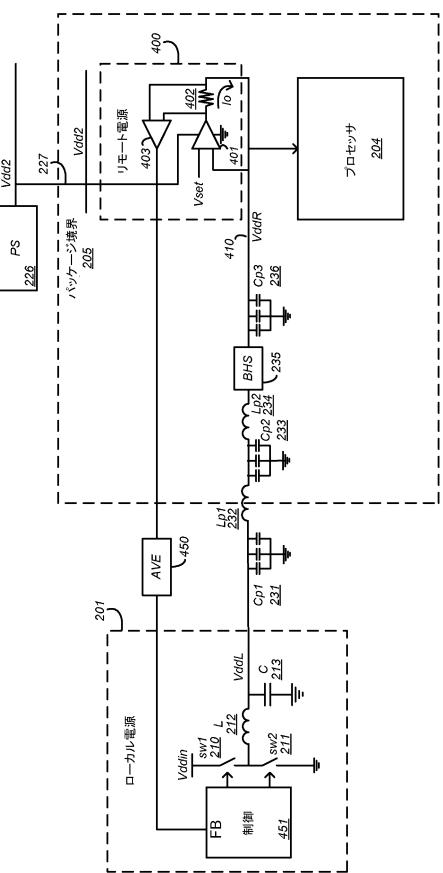
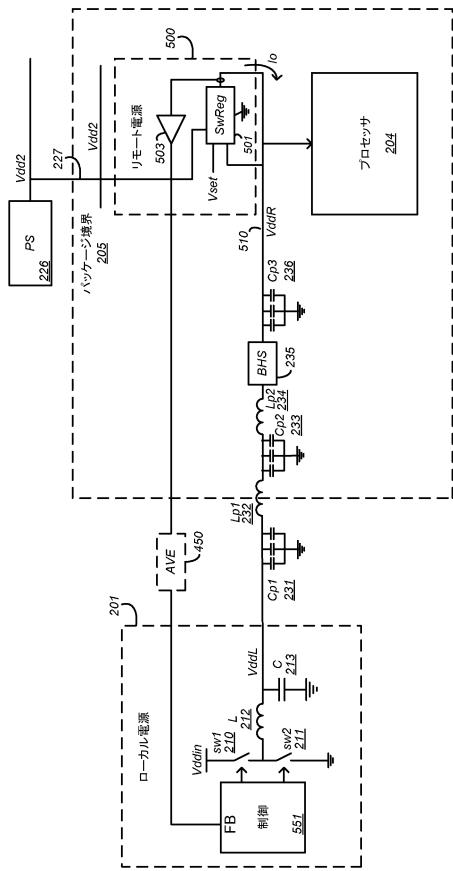
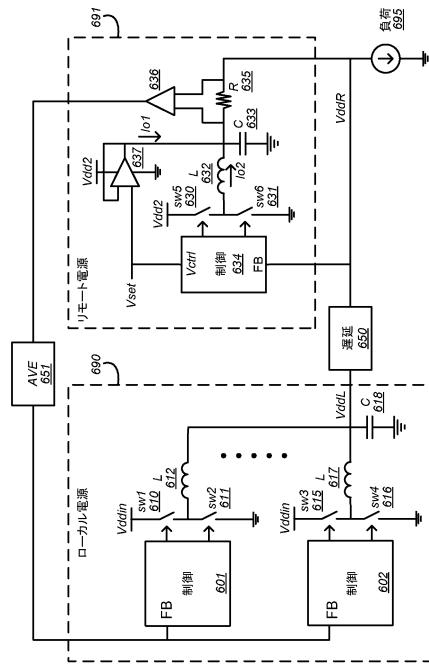


Fig. 4

【図5】



【図6】



【図7】

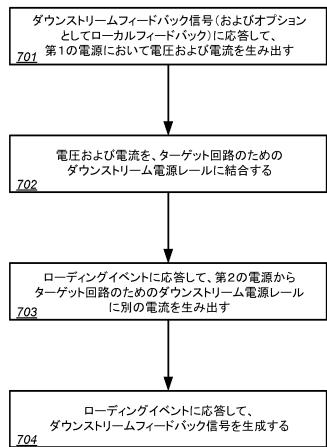


Fig. 7

フロントページの続き

(74)代理人 100184332

弁理士 中丸 康洋

(72)発明者 スットン、トッド

アメリカ合衆国、カリフォルニア州 92121、サン・ディエゴ、モアハウス・ドライブ 57
75

(72)発明者 トウーテン、チャールズ

アメリカ合衆国、カリフォルニア州 92121、サン・ディエゴ、モアハウス・ドライブ 57
75

審査官 麻生 哲朗

(56)参考文献 特表2015-526059(JP,A)

米国特許出願公開第2006/0108989(US,A1)

米国特許第06130526(US,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/155