



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0129711
(43) 공개일자 2022년09월26일

(51) 국제특허분류(Int. Cl.)

G04F 10/00 (2006.01) G01S 17/08 (2006.01)
G01S 7/4865 (2020.01) H03K 5/135 (2006.01)
H03K 5/1534 (2006.01)

(52) CPC특허분류

G04F 10/005 (2013.01)
G01S 17/08 (2021.01)

(21) 출원번호 10-2021-0034016

(22) 출원일자 2021년03월16일

심사청구일자 2021년03월16일

(71) 출원인

이화여자대학교 산학협력단

서울특별시 서대문구 이화여대길 52 (대현동, 이화여자대학교)

(72) 발명자

박성민

경기도 성남시 분당구 미금로 114, 206동 102호(구미동, 하얀마을그랜드빌)

하영

경기도 안산시 상록구 석삼말로2길 3, 502호 (이동)

(74) 대리인

특허법인(유한)아이시스

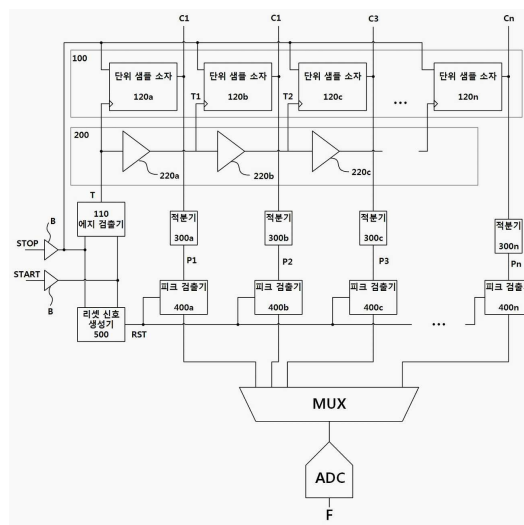
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 시간 디지털 변환기 및 이를 포함하는 라이다

(57) 요약

본 실시예에 의한 시간 디지털 변환기는 스타트 신호와 스톱 신호가 제공되어 스타트 신호의 제1 에지와 스톱 신호의 제1 에지의 차이에 상응하는 펄스폭을 가지는 트리거 펄스(trigger pulse)를 생성하는 에지 검출기와, 트리거 펄스를 미리 정해진 지연 시간동안 지연하여 출력하는 복수의 단위 지연 소자들이 종속 접속되어 형성된 지연 라인(delay line) 및 입력된 스톱 신호를 지연된 트리거 펄스로 샘플하여 거친 검출(coarse detection) 결과를 출력하는 복수의 단위 샘플소자를 포함하는 샘플 라인(sample line)을 포함한다.

대표도 - 도1



(52) CPC특허분류

G01S 7/4865 (2013.01)

H03K 5/135 (2013.01)

H03K 5/1534 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711114574
과제번호	2020R1A2C1008879
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	Elderly Home Monitoring을 위한 저가형 실리콘 포토닉스 기반 듀얼모드 어댑티브
LiDAR 센서 개발	
기 여 율	1/1
과제수행기관명	이화여자대학교
연구기간	2020.03.01 ~ 2021.02.28

명세서

청구범위

청구항 1

스타트 신호와 스톱 신호가 제공되어 상기 스타트 신호의 제1 에지와 상기 스톱 신호의 제1 에지의 차이에 상응하는 펄스폭을 가지는 트리거 펄스(trigger pulse)를 생성하는 에지 검출기;

상기 트리거 펄스를 상기 미리 정해진 지연 시간동안 지연하여 출력하는 복수의 단위 지연 소자들이 종속 접속되어 형성된 지연 라인(delay line); 및

입력된 상기 스톱 신호를 상기 지연된 트리거 펄스로 샘플하여 거친 검출(coarse detection) 결과를 출력하는 복수의 단위 샘플소자를 포함하는 샘플 라인(sample line)을 포함하는 시간 디지털 변환기.

청구항 2

제1항에 있어서,

상기 단위 샘플 소자는,

레벨 트리거 투명 타입(level triggered transparent) D 플립플롭인 시간 디지털 변환기.

청구항 3

제1항에 있어서,

상기 시간 디지털 변환기는,

상기 거친 검출 결과를 제공받고 이를 적분하는 복수의 적분기들과,

상기 복수의 적분기들이 출력한 적분 결과들의 피크를 검출하는 복수의 피크 검출기들을 더 포함하는 시간 디지털 변환기.

청구항 4

제3항에 있어서,

상기 시간 디지털 변환기는,

상기 복수의 피크 검출기들이 검출한 피크를 제공받고, 상응하는 디지털 코드로 변환하여 출력하는 아날로그 디지털 변환기를 더 포함하는 시간 디지털 변환기.

청구항 5

제1항에 있어서,

상기 시간 디지털 변환기는,

상기 거친 검출 결과를 제공받고 이를 적분하는 복수의 적분기들과,

상기 복수의 적분기들이 출력한 적분 결과들의 피크를 검출하는 복수의 피크 검출기들과,

상기 복수의 피크 검출기들이 검출한 신호를 상응하는 디지털 코드로 변환하여 출력하는 아날로그 디지털 변환기 및

상기 복수의 피크 검출기들의 출력 신호들을 상기 아날로그 디지털 변환기로 제공하는 다중화기(multiplexer)를 포함하는 시간 디지털 변환기.

청구항 6

제3항 및 상기 제5항 중 어느 한 항에 있어서,

상기 시간 디지털 변환기는,

상기 스타트 신호와 상기 스톱 신호로 형성되는 리셋(reset) 신호를 형성하는 리셋 신호 생성기를 더 포함하며,
상기 리셋 신호 생성기는 상기 피크 검출기를 리셋하는 시간 디지털 변환기.

청구항 7

스타트 신호를 제공하고, 상기 스타트 신호가 객체에서 반사되어 형성된 스톱 신호로부터 상기 객체와의 거리를 연산하는 라이다(LiDAR, Light Detection And Ranging)로, 상기 라이다는 시간 디지털 변환기를 포함하며, 상기 시간 디지털 변환기는:

스타트 신호와 스톱 신호가 제공되어 상기 스타트 신호의 제1 에지와 상기 스톱 신호의 제1 에지의 차이에 상응하는 펄스폭을 가지는 트리거 펄스(trigger pulse)를 생성하는 에지 검출기;

상기 트리거 펄스를 상기 미리 정해진 지연 시간동안 지연하여 출력하는 복수의 단위 지연 소자들이 종속 접속되어 형성된 지연 라인(delay line); 및

입력된 상기 스톱 신호를 상기 지연된 트리거 펄스로 샘플하여 거친 검출(coarse detection) 결과를 출력하는 복수의 단위 샘플소자를 포함하는 샘플 라인(sample line)을 포함하는 라이다.

청구항 8

제7항에 있어서,

상기 단위 샘플 소자는,

레벨 트리거 투명 타입(level triggered transparent) D 플립플롭인 라이다.

청구항 9

제7항에 있어서,

상기 시간 디지털 변환기는,

상기 거친 검출 결과를 제공받고 이를 적분하는 복수의 적분기들과,

상기 복수의 적분기들이 출력한 적분 결과들의 피크를 검출하는 복수의 피크 검출기들을 더 포함하는 라이다.

청구항 10

제9항에 있어서,

상기 시간 디지털 변환기는,

상기 복수의 피크 검출기들이 검출한 피크를 제공받고, 상응하는 디지털 코드로 변환하여 출력하는 아날로그 디지털 변환기를 더 포함하는 라이다.

청구항 11

제7항에 있어서,

상기 시간 디지털 변환기는,

상기 거친 검출 결과를 제공받고 이를 적분하는 복수의 적분기들과,

상기 복수의 적분기들이 출력한 적분 결과들의 피크를 검출하는 복수의 피크 검출기들과,

상기 복수의 피크 검출기들이 검출한 신호를 상응하는 디지털 코드로 변환하여 출력하는 아날로그 디지털 변환기 및

상기 복수의 피크 검출기들의 출력 신호들을 상기 아날로그 디지털 변환기로 제공하는 다중화기(multiplexer)를 포함하는 라이다.

청구항 12

제9항 및 상기 제11항 중 어느 한 항에 있어서,

상기 시간 디지털 변환기는,

상기 스타트 신호와 상기 스톱 신호로 형성되는 리셋(reset) 신호를 형성하는 리셋 신호 생성기를 더 포함하며,

상기 리셋 신호 생성기는 상기 피크 검출기를 리셋하는 라이다.

발명의 설명

기술 분야

[0001] 본 기술은 시간 디지털 변환기와 이를 포함하는 라이다와 관련된다.

배경 기술

[0002] 시간 디지털 변환기(Time-to-Digital Converter, TDC)는 스타트(START) 신호와 스톱(STOP) 신호 사이의 시간을 디지털 코드로 변환하는 장치로, 자율 주행 자동차에 널리 사용되는 라이다(Lidar) 등에 널리 활용되는 장치이다.

발명의 내용

해결하려는 과제

[0003] 종래 기술에 의한 시간 디지털 변환기는 지터(jitter)의 축적 및 비선형성으로 인해 정밀한 분해능을 달성하기 어렵고 긴 시간의 측정이 어렵다. 또한, 시간 디지털 변환기는 빠른 클럭(clock) 신호를 사용하여 플립플롭을 구동하거나 발진기(oscillator)를 이용하여 정밀한 분해능을 얻을 수 있으나, 클럭 신호로 인한 동적 파워 소모(dynamic power consumption)가 심하고, 스큐(skew) 문제가 존재하므로 이를 해결하기 위한 회로가 추가적으로 필요하다.

[0004] 또한 시간 디지털 변환기로 입력된 신호가 거리에 따른 손실 또는 회로의 슬루율(slew-rate)에 영향을 받아 신호 자체가 퍼지는 펄스 스프레딩(pulse spreading)이 발생한다. 이를 해결하기 위해 추가적으로 복잡한 비교기 및 정교한 기준 전압 발생기 회로가 추가적으로 필요하다. 결과적으로 종래 기술에 의한 시간 디지털 변환기로 높은 해상도를 달성하기 위하여 추가적인 회로가 필요하며, 높은 전력 소모가 증가하는 등의 문제가 필요하다.

[0005] 본 기술로 해결하고자 하는 과제 중 하나는 종래 기술의 문제를 해소하기 위한 것이다. 즉, 본 기술로 해결하고자 하는 과제는 추가적 회로 없이 높은 해상도를 얻을 수 있고, 전력 소모를 낮출 수 있는 시간 디지털 변환기를 제공하기 위한 것이다.

과제의 해결 수단

[0006] 본 실시예에 의한 시간 디지털 변환기는 스타트 신호와 스톱 신호가 제공되어 스타트 신호의 제1 에지와 스톱 신호의 제1 에지의 차이에 상응하는 펄스폭을 가지는 트리거 펄스(trigger pulse)를 생성하는 에지 검출기와, 트리거 펄스를 미리 정해진 지연 시간동안 지연하여 출력하는 복수의 단위 지연 소자들이 종속 접속되어 형성된 지연 라인(delay line) 및 입력된 스톱 신호를 지연된 트리거 펄스로 샘플하여 거친 검출(coarse detection) 결과를 출력하는 복수의 단위 샘플소자를 포함하는 샘플 라인(sample line)을 포함한다.

[0007] 본 실시예에 의한 라이다는, 스타트 신호를 제공하고, 스타트 신호가 객체에서 반사되어 형성된 스톱 신호로부터 객체와의 거리를 연산하는 라이다(LiDAR, Light Detection And Ranging)로, 라이다는 시간 디지털 변환기를 포함하며, 시간 디지털 변환기는: 스타트 신호와 스톱 신호가 제공되어 스타트 신호의 제1 에지와 스톱 신호의 제1 에지의 차이에 상응하는 펄스폭을 가지는 트리거 펄스(trigger pulse)를 생성하는 에지 검출기와, 트리거 펄스를 미리 정해진 지연 시간동안 지연하여 출력하는 복수의 단위 지연 소자들이 종속 접속되어 형성된 지연 라인(delay line) 및 입력된 스톱 신호를 지연된 트리거 펄스로 샘플하여 거친 검출(coarse detection) 결과를 출력하는 복수의 단위 샘플소자를 포함하는 샘플 라인(sample line)을 포함한다.

발명의 효과

[0008] 본 실시예에 의하면 동적 소모 전력을 감소시킬 수 있어 전력 소모를 낮출 수 있으며, 추가적 회로 없이 높은 해상도를 얻을 수 있다는 장점이 제공된다.

도면의 간단한 설명

[0009] 도 1은 본 실시예에 의한 시간 디지털 변환기(10)의 개요를 도시한 블록도이다.

도 2(a)는 본 실시예에 의한 단위 샘플 소자들(120a, 120b, 120c, ..., 120n) 중 어느 하나의 개요적 도면이고, 도 2(b)는 단위 샘플 소자의 개요적 타이밍도이다.

도 3은 본 실시예에 의한 시간 디지털 변환기(10)의 동작을 개요적으로 설명하기 위한 타이밍 도이다.

도 4는 파형의 개요를 도시한 도면이다.

도 5(a) 및 도 5(b)는 본 실시예에 의한 시간 디지털 변환기(10)의 실험예를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하에서는 첨부된 도면들을 참조하여 본 실시예에 의한 시간 디지털 변환기(Time-to-Digital Converter, TDC)를 설명한다. 도 1은 본 실시예에 의한 시간 디지털 변환기(10)의 개요를 도시한 블록도이다. 도 1을 참조하면, 본 실시예에 의한 시간 디지털 변환기(10)는 스타트 신호(START)와 스톱 신호(STOP)가 제공되어 스타트 신호(START)의 제1 에지와 스톱 신호(STOP)의 제1 에지의 차이에 상응하는 펄스폭을 가지는 트리거 펄스(trigger pulse, T)를 생성하는 에지 검출기(110)와, 트리거 펄스(T)를 미리 정해진 지연 시간동안 지연하여 출력하는 복수의 단위 지연 소자들(220a, 220b, 220c, ...)이 중속 접속되어 형성된 지연 라인(delay line, 200) 및 입력된 스톱 신호(STOP)를 트리거 펄스로 샘플하여 거친 검출(coarse detection) 결과를 출력하는 복수의 단위 샘플 소자(120a, 120b, 120c, ..., 120n)를 포함하는 샘플 라인(sample line, 200)을 포함한다.

[0011] 일 실시예로, 스타트 신호(START)는 레이저 다이오드 등의 광원(미도시)에 제공된다. 광원(미도시)은 스타트 신호(START)를 제공받음과 동시에 미리 정해진 파장의 광을 조사할 수 있다. 광은 객체(object)에서 반사되고, 다시 포토 다이오드 등의 수신부(미도시)에 입사한다. 수신부는 반사된 광이 입력됨과 동시에 스톱 신호(STOP)를 형성하여 출력할 수 있다. 다른 실시예에서, 스타트 신호(START)와 스톱 신호(STOP)는 시간 차이를 검출하고자 하는 펄스들일 수 있다.

[0012] 스타트 신호(START)와 스톱 신호(STOP)는 초단 회로부(front end circuit, 미도시)가 출력하며, 각각 버퍼(B)를 거쳐 에지 검출기(110)에 제공된다. 스타트 신호(START)와 스톱 신호(STOP)는 펄스 스프레딩(pulse spreading)에 의하여 펄스 에지가 완만하게 형성될 수 있으며, 이로부터 스타트 신호(START)와 스톱 신호(STOP)의 시간차를 정확하게 검출하는데 어려움이 발생할 수 있다. 그러나, 버퍼(B)를 거침으로써 펄스 스프레딩 현상을 완화시킬 수 있다.

[0013] 에지 검출기(110)는 스타트 신호(START)와 스톱 신호(STOP)를 제공받고, 스타트 신호(START)의 제1 에지와 스톱 신호(STOP)의 제1 에지의 차이에 상응하는 트리거 펄스(T)를 형성하여 출력한다. 일 예로, 제1 에지는 스타트 신호(START)와 스톱 신호(STOP)의 상승 에지일 수 있다. 다른 예로, 제1 에지는 스타트 신호(START)와 스톱 신호(STOP)의 하강 에지일 수 있다.

[0014] 일 실시예로, 에지 검출기(110)는 스타트 신호(START)와 스톱 신호(STOP)의 상승 에지로부터 단위 지연 소자의 지연 시간만큼 지연시킨 트리거 펄스(T)를 출력할 수 있다.

[0015] 지연 라인(200)은 입력된 트리거 펄스(T)를 단위 지연 시간 만큼 지연하여 출력하는 복수의 단위 지연 소자들(220a, 220b, 220c, ...)을 포함할 수 있다. 단위 지연 소자들의 지연 시간에 따라 복수의 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)의 샘플 시간이 결정될 수 있다. 단위 지연 소자들(220a, 220b, 220c, ...)의 지연 시간은 복수의 단위 지연 소자들(220a, 220b, 220c, ..., 220n) 별로 동일할 수 있다.

[0016] 샘플 라인(100)은 스톱 신호(STOP)를 제공받고, 지연 라인(200)에 포함된 각각의 단위 지연 소자들(220a, 220b, 220c, ...)이 지연하여 출력한 신호로 입력된 스톱 신호(STOP)를 샘플하여 출력한다. 일 실시예로, 샘플 라인에 포함된 단위 샘플 소자(120a, 120b, 120c, ..., 120n)들은 D 플립플롭(D flip-flop)일 수 있다.

[0017] 도 2(a)는 본 실시예에 의한 단위 샘플 소자들(120a, 120b, 120c, ..., 120n) 중 어느 하나의 개요적 도면이고, 도 2(b)는 단위 샘플 소자의 개요적 타이밍도이다. 도 2(a) 및 도 2(b)를 참조하면, 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)은 클럭 신호(CLK)의 레벨로 입력 신호를 샘플하는 레벨 트리거 타입(level

trigger type)일 수 있다. 도시된 예에서, 단위 샘플 소자들은 클록 신호가 논리 하이 레벨일 때, 입력 신호(Input)를 샘플한다. 도시되지 않은 다른 실시예에서는 단위 샘플 소자들은 클록 신호가 논리 로우 레벨일 때, 입력 신호(Input)를 샘플한다.

- [0018] 도시된 실시예에서, 단위 샘플 소자는 입력 신호(Input)가 샘플링 도중 변화할 때, 변화된 입력에 따라 출력 신호(Output)가 변화하는 투명 타입(transparent type) D 플립플롭 일 수 있다.
- [0019] 일 실시예로, 샘플 라인(100)과 지연 라인(200)에 포함된 단위 샘플 소자들과 단위 지연 소자들(220a, 220b, 220c, ...)의 개수를 조절함으로써 검출하고자 하는 스타트 신호(START)와 스톱 신호(STOP) 사이의 시간 차이를 제어할 수 있다.
- [0020] 본 실시예에 의한 시간 디지털 변환기(10)가 레이저 광을 이용하는 라이다에 적용되는 실시예에서, 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)의 개수가 15개이고, 단위 지연 소자들(220a, 220b, 220c, ...)이 이에 상응하는 개수이며, 단위 지연 소자의 지연 시간이 5nsec 인 경우를 가정하면, $5 \times 10^{-9} \times 15 \times 3 \times 10^8 = 22.5m$ 의 거리를 측정할 수 있다. 따라서, 단위 지연 소자들 및 단위 샘플 소자들의 개수를 조절하여 측정 가능한 거리를 제어할 수 있다.
- [0021] 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)이 출력한 신호는 본 실시예에 의한 시간 디지털 변환기(10)의 거친 검출 결과를 나타낸다. 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)의 출력은 서모미터 코드 형태의 거친 검출 코드를 형성한다. 도시되지 않은 실시예에서, 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)이 출력한 신호는 비교기로 제공되어 임계값과 비교되며, 임계값 이하의 값은 노이즈로 취급하여 노이즈가 제거된 코드를 얻을 수 있다. 일 예로, 위에서 설명된 예에서 하나의 단위 샘플 소자 마다 대략 $5 \times 10^{-9} \times 3 \times 10^8 = 1.5m$ 의 검출 정확도로 객체의 거리를 측정할 수 있다.
- [0022] 적분기(300a, 300b, 300c, ..., 300n)는 각각의 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)이 출력한 신호를 제공받고 적분하여 출력한다. 도시되지 않은 실시예로, 적분기가 반전 증폭기 형태의 적분기인 경우에는 단위 샘플 소자의 출력을 반전하는 인버터(미도시)를 더 포함할 수 있다.
- [0023] 도시되지 않은 또 다른 실시예에서, 각각의 적분기들은 단위 샘플 소자들(120a, 120b, 120c, ..., 120n)이 출력한 신호를 버퍼하는 버퍼(buffer, 미도시)를 더 포함할 수 있다.
- [0024] 피크 검출기(400a, 400b, 400c, ..., 400n)들은 적분기들(300a, 300b, 300c, ..., 300n)이 적분하여 출력한 신호의 피크 값을 검출하고, 출력한다. 일 실시예로, 피크 검출기(400a, 400b, 400c, ..., 400n)는 검출한 피크 값을 일정 시간 동안 유지(hold)할 수 있다.
- [0025] 일 실시예로, 시간 디지털 변환기(10)는 리셋 신호 생성기(500)를 더 포함할 수 있다. 리셋 신호 생성기(500)는 스타트 신호(START)와 스톱 신호(STOP)를 제공받고, 스타트 신호(START)의 제1 에지와 스톱 신호(STOP)의 제1 에지의 시간 차에 상응하는 펄스폭을 가지는 리셋 신호(RST)를 형성하여 피크 검출기들(400a, 400b, 400c, ..., 400n)에 출력한다. 피크 검출기(400a, 400b, 400c, ..., 400n)들은 리셋 신호에 따라 리셋되어 충전된 전하들을 방전한다. 따라서, 피크 검출기(400a, 400b, 400c, ..., 400n)들이 유지하고 있는 피크 값들은 소거된다.
- [0026] 이하에서는 도 3을 참조하여 본 실시예에 의한 시간 디지털 변환기(10)의 동작을 설명한다. 도 3은 본 실시예에 의한 시간 디지털 변환기(10)의 동작을 개요적으로 설명하기 위한 타이밍 도이고, 도 4는 파형의 개요를 도시한 도면이다.
- [0027] 일 실시예로, 스타트 신호(START)와 스톱 신호(STOP)는 모두 단위 지연 소자의 지연 시간과 동일한 펄스폭을 가진다. 또한, 도시된 실시예에서 용이한 설명을 위하여 스타트 신호(START)와 스톱 신호(STOP)의 제1 에지들 사이의 시간차는 13nsec이고, 스타트 신호(START)와 스톱 신호(STOP)의 펄스폭은 5nsec이고, 단위 지연 소자의 지연 시간은 5nsec인 것을 예시한다. 또한, 도시된 실시예에서, 회로의 구동 전압(VDD)은 1.2V인 것을 예시한다. 다만 이들은 본 실시예의 용이한 이해를 위한 것이며, 본 실시예의 범위를 한정하고자 하는 것이 아니다.
- [0028] 도 1 내지 도 4를 참조하면, 스타트 신호(START)와 스톱 신호(STOP)가 제공됨에 따라 리셋 신호 생성기(500)는 리셋 신호(RST)를 형성하여 피크 검출기(400a, 400b, 400c, ..., 400n)들에 제공한다.
- [0029] 스톱 신호(STOP)는 지연 라인(100)에 포함된 단위 샘플 소자들(120a, 120b, 120c, ..., 120n) 각각에 입력으로 제공된다. 또한, 스타트 신호(START)와 스톱 신호(STOP)가 제공됨에 따라 에지 검출기(110)는 스타트 신호(START)의 제1 에지인 상승 에지와 스톱 신호(STOP)의 제1 에지인 상승 에지의 시간차에 상응하는 펄스폭을 가

지는 트리거 펄스(T)를 형성하여 출력한다. 트리거 펄스(T)는 단위 샘플 소자 120a와 지연 라인(200)에 제공되고 단위 지연 소자들(220a, 220b, 220c, ...)이 이를 미리 정해진 지연 시간 만큼 지연하여 출력한다. 일 실시예로, 예지 검출기(110)는 트리거 펄스(T)를 단위 지연 소자들의 지연 시간에 상응하는 지연시간만큼 지연하여 출력할 수 있다.

[0030] 단위 샘플 소자(120a)는 트리거 펄스(T)를 제공받고, 입력으로 제공된 스톱 신호(STOP)를 샘플하여 출력하며, 단위 샘플 소자(120b)는 지연된 트리거 펄스(T1)를 제공받고, 입력으로 제공된 스톱 신호를 샘플하여 출력한다. 단위 샘플 소자(120a, 120b)는 트리거 펄스(T)와 지연된 트리거 펄스(T1)가 논리 하이 레벨일 때 입력을 샘플한다. 따라서, 단위 샘플 소자(120a, 120b)의 출력 신호 C1, C2는 스톱 신호(STOP)와 동일한 펄스폭을 가진다.

[0031] 단위 샘플 소자(120c)는 지연된 트리거 펄스(T2)가 논리 하이 레벨일 때 입력을 샘플한다. 따라서, 지연된 트리거 펄스(T2)는 단위 지연 소자들(220a, 220b)에 의하여 트리거 펄스(T)가 지연된 것으로, 지연되지 않은 트리거 펄스(T)에 비하여 10nsec 지연되었다. 또한, 스톱 신호(STOP)는 스타트 신호(START)로부터 13nsec 지연되었다. 따라서, 단위 샘플 소자(120c)가 출력하는 C3 신호의 펄스 폭은 3nsec이다.

[0032] 도 4(a)는 단위 샘플 소자(120a, 120b)가 출력한 신호(C1, C2)의 처리 과정을 도시한 도면이고, 도 4(b)는 단위 샘플 소자(120c)가 출력한 신호(C3)의 처리 과정을 도시한 도면이다. 도 4(a)를 참조하면, 단위 샘플 소자(120a, 120b)가 출력한 신호(C1, C2)는 적분기(300a, 300b)에 입력된다. 적분기(300a, 300b)는 입력된 C1, C2 신호를 적분하여 출력(P1, P2)한다. 도시된 바와 같이 적분기(300a, 300b)가 형성한 신호(P1, P2)는 C1, C2 신호를 적분하여 형성한 것으로, 펄스의 지속시간(5nsec)동안 선형적으로 상승하는 것을 알 수 있으며 펄스의 지속시간(5nsec) 이후 다시 선형적으로 감소하여 삼각파(triangular wave) 형태를 이룬다.

[0033] 적분기(300a, 300b)가 출력한 신호 P1, P2는 피크 검출기(400a, 400b)에 제공된다. 피크 검출기(400a, 400b)는 입력된 신호 P1, P2를 제공받고, 피크값을 검출하여 출력(detect and hold)한다.

[0034] 도 4(b)를 참조하면, 단위 샘플 소자(120c)가 출력한 신호 C3 신호의 펄스 폭은 3nsec이므로, 적분기(300c)가 이를 적분하여 출력한 신호 P3의 피크값은 P1, P2 신호의 피크값에 비하여 낮다. 신호 C3의 펄스폭은 상승한 바와 같이 3nsec 이며, 신호 C1, C2 펄스폭의 60%이다. 따라서, 이상적인 경우, 적분기(300c)가 신호 C3를 적분하여 출력한 신호 P3의 피크값은 C1, C2 신호 피크값의 60%에 상응한다. 피크 검출기(400c)는 입력된 신호 P3를 제공받고, 피크값을 검출하여 출력(detect and hold)하여 유지한다.

[0035] 다시 도 1을 참조하면, 다중화기(MUX)는 복수의 피크 검출기들(400a, 400b, 400c, ..., 400n)이 출력한 피크 값들(O1, O2, O3, ..., On)을 제어 신호(미도시)에 따라 아날로그 디지털 변환기(ADC)에 출력한다.

[0036] 아날로그 디지털 변환기(ADC)는 입력된 신호를 상응하는 디지털 코드로 형성하여 출력한다. 아날로그 디지털 변환기(ADC)가 출력한 디지털 코드(F)는 스타트 신호(START)와 스톱 신호(STOP)의 시간 차이를 정밀하게 검출한 결과에 상응한다. 상승한 바와 같이 거친 검출 결과 C1, C2는 1.5m의 해상도로 스타트 신호(START)와 스톱 신호(STOP)의 시간차를 검출할 수 있다. 그러나, 단위 샘플 소자들이 출력한 신호를 적분하여 검출된 피크값을 이용하면 보다 높은 해상도로 스타트 신호(START)와 스톱 신호(STOP)의 시간차를 검출할 수 있다. 즉, 본 실시예의 시간 디지털 변환기(10)를 라이다에 응용하는 경우에는 높은 해상도로 객체와의 거리를 연산할 수 있다는 장점이 제공된다.

[0038] 본 실시예는 예시된 바와 같이 높은 주파수로 논리 상태를 전환하는 클록 신호를 사용하지 않는다. 라이다 등의 응용 기술에서는 수많은 채널들 별로 클록 신호를 생성하는 회로를 포함하며, 이들로부터 동적 소모 전력(dynamic power consumption)이 증가한다. 그러나, 본 실시예는 클록 신호 없이 높은 해상도를 가지는 시간 디지털 변환기를 형성할 수 있어 동적 소모 전력을 감소시킬 수 있다는 장점이 제공된다.

[0039] 또한, 단일한 아날로그 디지털 변환기를 이용할 수 있으므로, 시간 디지털 변환기를 형성하는데 필요한 다이 사이즈를 감소시켜 경제적이라는 장점도 제공된다.

[0041] 실험예

[0042] 도 5(a) 및 도 5(b)는 본 실시예에 의한 시간 디지털 변환기(10)의 실험예를 도시한 도면이다. 도 5(a)는 스타트 신호(START)와 스톱 신호(STOP)의 시간차가 0.16nsec인 경우를 예시하며, 도 5(b)는 스타트 신호(START)와

스톱 신호(STOP)의 시간차가 9.84nsec인 경우를 예시한다. 도 5(a)를 참조하면, 피크 검출기(400a)가 검출하여 출력한 피크 전압은 114mV 이다. 나머지 피크 전압들은 79mV 이나, 이것은 적분기 및 피크 검출기들의 비이상적인 특성에 기인한 것이다. 도 5(b)를 참조하면, 피크 검출기(400a)가 검출하여 출력한 전압의 크기는 1141mV 이고, 피크 검출기(400b)가 검출하여 출력한 전압의 크기는 1100mV 이다. 이와 같이 형성된 전압차를 검출하여 스타트 신호(START)와 스톱 신호(STOP)의 시간차이를 정밀하게 검출할 수 있다는 것을 알 수 있다.

[0043] 본 발명에 대한 이해를 돕기 위하여 도면에 도시된 실시 예를 참고로 설명되었으나, 이는 실시를 위한 실시예로, 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위에 의해 정해져야 할 것이다.

부호의 설명

[0044]

100: 샘플 라인 110: 에지 검출기

120a, 120b, 120c, ..., 120n: 단위 샘플 소자

200: 지연 라인

220a, 220b, 220c, ...: 단위 지연 소자

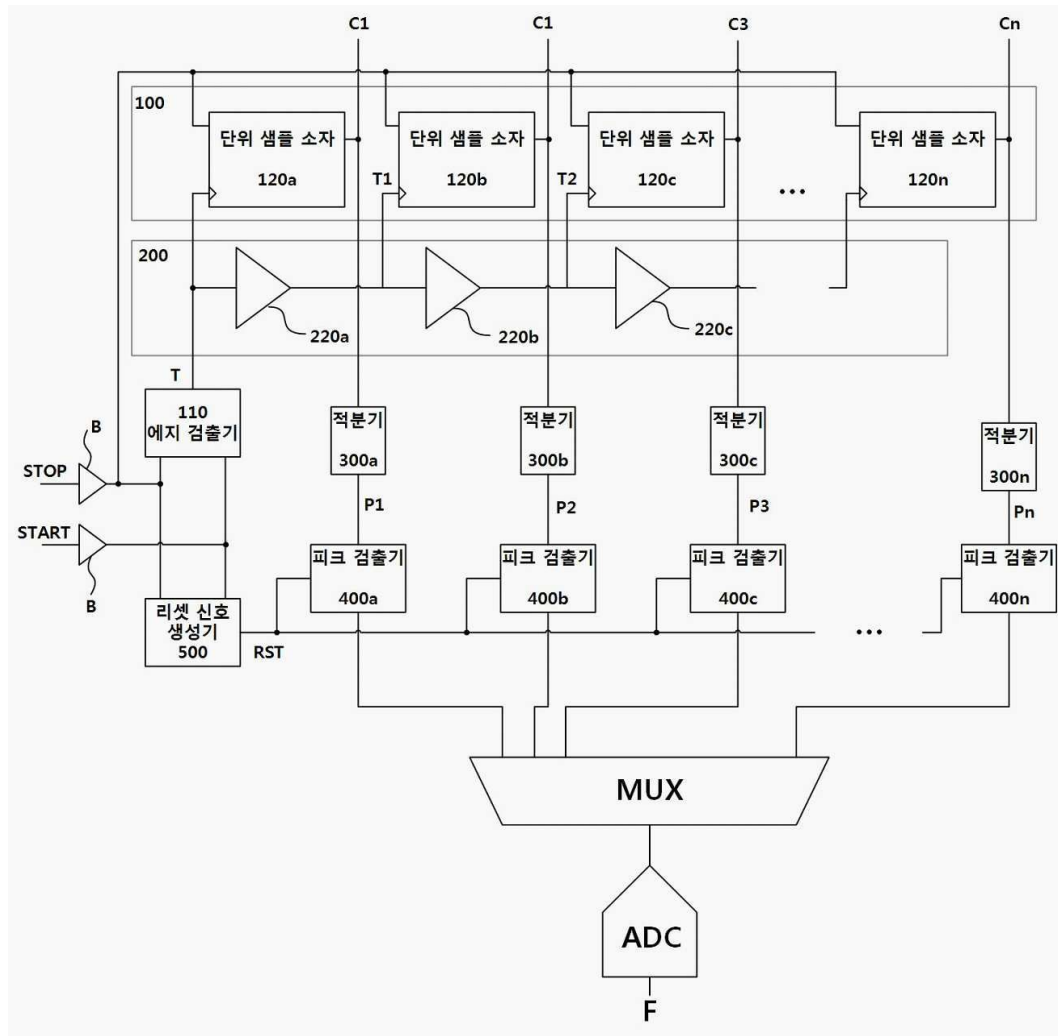
300a, 300b, 300c, ..., 300n: 적분기

400a, 400b, 400c, ..., 400n: 피크 검출기

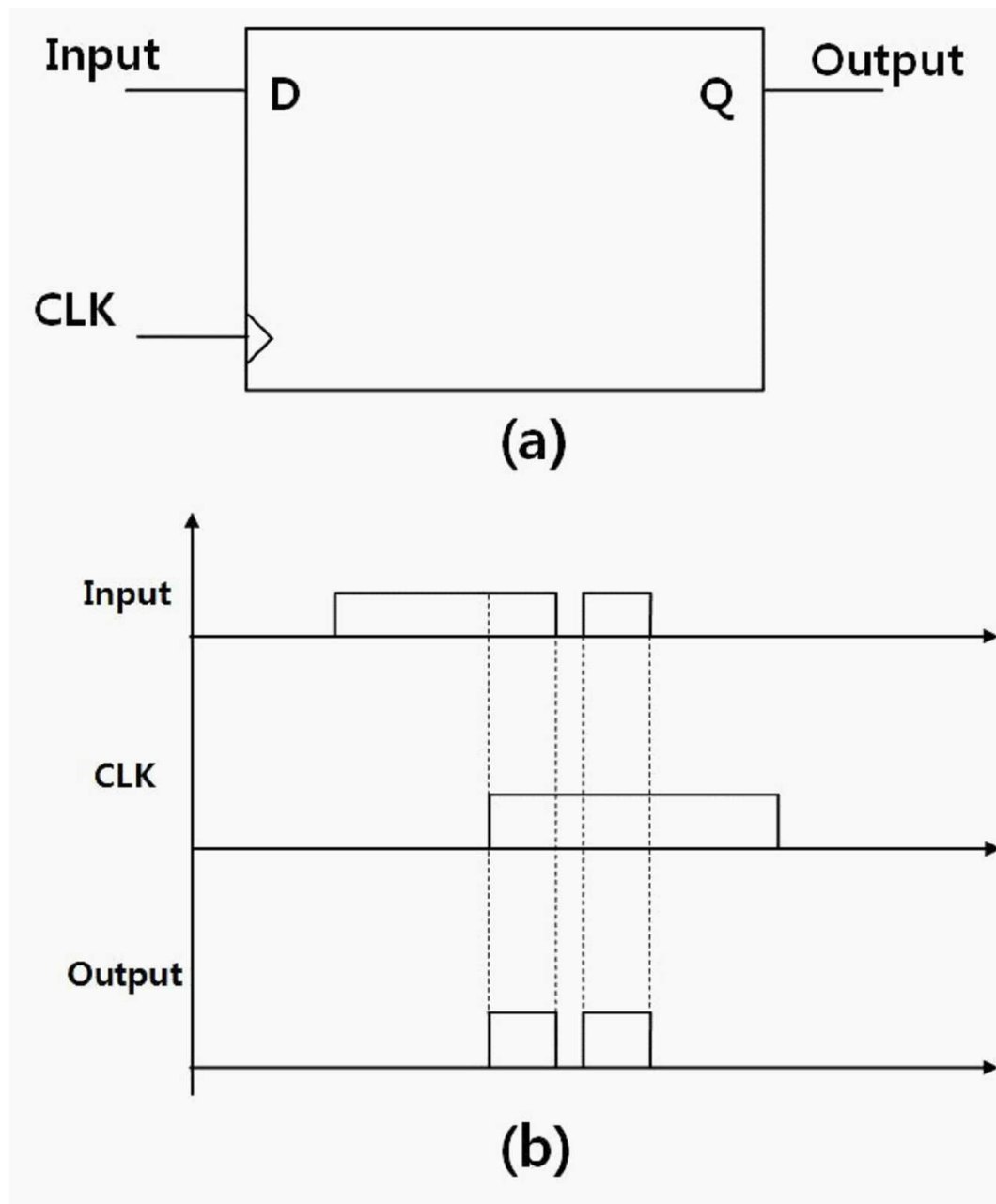
500: 리셋 신호 생성기

도면

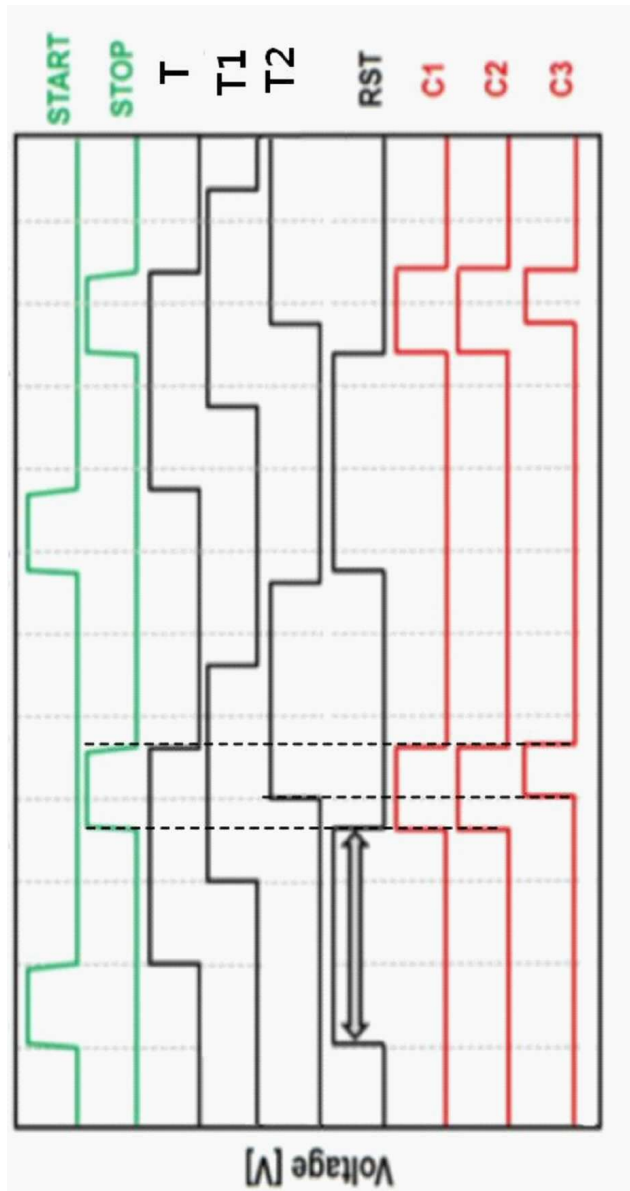
도면1



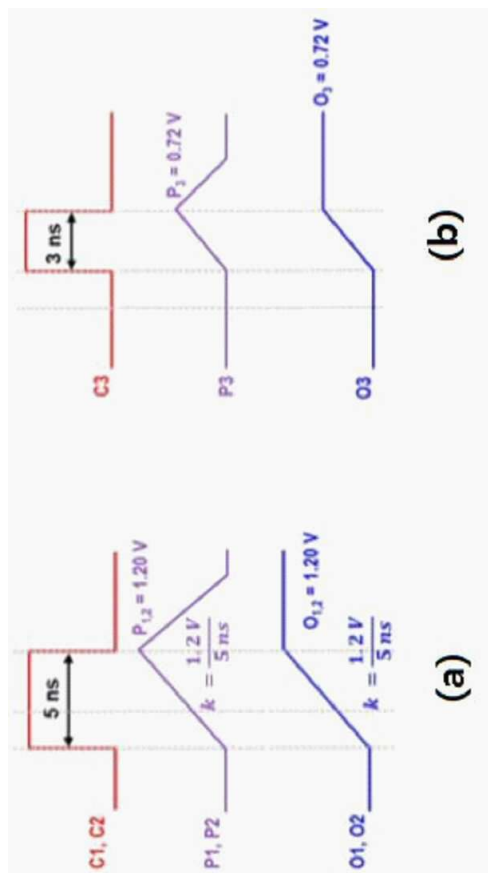
도면2



도면3



도면4



도면5

