



(12) 发明专利

(10) 授权公告号 CN 111095483 B

(45) 授权公告日 2023. 11. 28

(21) 申请号 201880060140.4

(22) 申请日 2018.09.17

(65) 同一申请的已公布的文献号
申请公布号 CN 111095483 A

(43) 申请公布日 2020.05.01

(30) 优先权数据
62/559,378 2017.09.15 US

(85) PCT国际申请进入国家阶段日
2020.03.16

(86) PCT国际申请的申请数据
PCT/US2018/051375 2018.09.17

(87) PCT国际申请的公布数据
W02019/055936 EN 2019.03.21

(73) 专利权人 加利福尼亚大学董事会
地址 美国加利福尼亚州

(72) 发明人 神川刚 S·甘德瑞蒂拉 李鸿渐

(74) 专利代理机构 北京律盟知识产权代理有限公司 11287

专利代理师 林斯凯

(51) Int.Cl.
H01L 21/02 (2006.01)
H01L 33/02 (2006.01)
H01S 5/02 (2006.01)
H01S 5/30 (2006.01)

(56) 对比文件
US 2012280363 A1, 2012.11.08
US 2015279903 A1, 2015.10.01
CN 104836117 A, 2015.08.12
US 2008163814 A1, 2008.07.10
CN 103456850 A, 2013.12.18
US 2012269220 A1, 2012.10.25

审查员 温明森

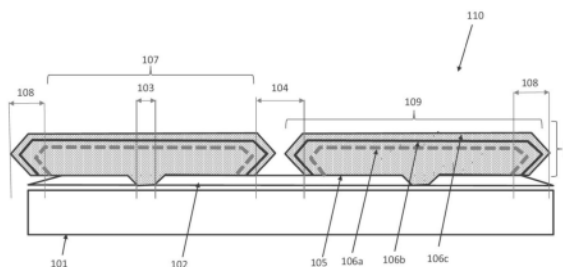
权利要求书2页 说明书19页 附图53页

(54) 发明名称

利用切割技术移除衬底的方法

(57) 摘要

一种利用切割技术从III族氮化物基半导体层移除衬底的方法。在衬底上或上方形成生长限制掩模，且使用所述生长限制掩模在所述衬底上或上方生长一或多个III族氮化物基半导体层。将所述III族氮化物基半导体层键合到支撑衬底或膜，且在所述衬底的表面上使用切割技术从所述衬底移除所述III族氮化物基半导体层。在从所述衬底移除所述III族氮化物基半导体层之前，由于所述III族氮化物系衬底与键合到所述III族氮化物基半导体层的所述支撑衬底或膜之间的热膨胀差异，可向所述III族氮化物基半导体层施加应力。一旦移除，所述衬底便可被回收，从而节省用于器件制作的成本。



1. 一种移除衬底的方法,包括:

在衬底上或上方形成生长限制掩模;

使用所述生长限制掩模在所述衬底上或上方生长一或多个III族氮化物基半导体层,其中生长发生在所述衬底的为半极性平面的表面上且导致至少部分为非极性(1-100)m平面的切割表面;

将所述III族氮化物基半导体层接触到支撑衬底或膜;以及

使用切割技术沿着所述切割表面从所述衬底移除所述III族氮化物基半导体层,其中所述III族氮化物基半导体层在从所述衬底移除之后具有切割的表面,且所述III族氮化物基半导体层的所述切割的表面为半极性平面且具有一或多个平坦部分,所述一或多个平坦部分从为至少部分为非极性(1-100)m平面的所述切割的表面倾斜。

2. 根据权利要求1所述的方法,还包括由于所述衬底与接触到所述III族氮化物基半导体层的所述支撑衬底或膜之间的热膨胀差异,向所述III族氮化物基半导体层施加应力。

3. 根据权利要求1所述的方法,其中所述衬底是III族氮化物基衬底或者异质或异种衬底且所述衬底在移除所述III族氮化物基半导体层之后被回收。

4. 根据权利要求1所述的方法,其中所述生长限制掩模在从所述衬底移除所述III族氮化物基半导体层之前至少局部地被移除。

5. 根据权利要求1所述的方法,其中所述生长限制掩模被图案化以包括多个开口区域。

6. 根据权利要求1所述的方法,其中所述III族氮化物基半导体层中的至少一个通过外延横向过生长来生长且所述外延横向过生长在所述III族氮化物基半导体层聚结之前停止。

7. 根据权利要求1所述的方法,还包括从所述衬底剥除所述III族氮化物基半导体层。

8. 一种通过权利要求1所述的方法制作的器件。

9. 一种移除衬底的方法,包括:

在衬底上或上方形成生长限制掩模;

使用所述生长限制掩模在所述衬底上或上方生长一或多个III族氮化物基半导体层,其中生长发生在所述衬底的为半极性平面的表面上且导致至少部分为非极性(1-100)m平面的切割表面;

将所述III族氮化物基半导体层接触到支撑衬底或膜;以及

使用切割技术沿着所述切割表面从所述衬底移除所述III族氮化物基半导体层,其中所述III族氮化物基半导体层在从所述衬底移除之后具有切割的表面,且所述III族氮化物基半导体层的所述切割的表面为半极性平面且具有一或多个平坦部分,所述一或多个平坦部分从为至少部分为非极性(1-100)m平面的所述切割的表面倾斜,所述切割技术执行比由所述III族氮化物基半导体层形成的器件的宽度小的切割长度。

10. 根据权利要求9所述的方法,包括由于所述衬底与接触到所述III族氮化物基半导体层的所述支撑衬底或膜之间的热膨胀差异,向所述III族氮化物基半导体层施加应力。

11. 根据权利要求9所述的方法,其中所述衬底是III族氮化物基衬底或者异质或异种衬底,且所述衬底在移除所述III族氮化物基半导体层之后被回收。

12. 根据权利要求9所述的方法,其中所述生长限制掩模在从所述衬底移除所述III族氮化物基半导体层之前至少局部地被移除。

13. 根据权利要求9所述的方法, 其中所述生长限制掩模被图案化以包括多个开口区域。

14. 根据权利要求9所述的方法, 其中所述III族氮化物基半导体层中的至少一个通过外延横向过生长来生长, 且所述外延横向过生长在所述III族氮化物基半导体层聚结之前停止。

15. 根据权利要求9所述的方法, 还包括从所述衬底剥除所述III族氮化物基半导体层。

16. 一种通过权利要求9所述的方法制作的器件。

17. 一种移除衬底的方法, 包括:

在所述衬底上或上方生长一或多个III族氮化物基半导体层, 其中生长发生在所述衬底的为半极性平面的表面上且导致至少部分为非极性(1-100)m平面的切割表面, 且所述III族氮化物基半导体层包含牺牲层;

对所述III族氮化物基半导体层进行蚀刻, 直到暴露出所述牺牲层为止;

选择性地对所述牺牲层进行蚀刻以形成底切凹口;

将所述III族氮化物基半导体层接触到支撑衬底或膜; 以及

使用切割技术沿着所述切割表面从所述衬底移除所述III族氮化物基半导体层, 其中所述III族氮化物基半导体层在从所述衬底移除之后具有切割的表面, 且所述III族氮化物基半导体层的所述切割的表面为半极性平面且具有一或多个平坦部分, 所述一或多个平坦部分从为至少部分为非极性(1-100)m平面的所述切割的表面倾斜。

利用切割技术移除衬底的方法

[0001] 相关申请的交叉引用

[0002] 本申请根据美国法典第35卷第119(e)节要求以下共同未决和共同转让的申请的权利:

[0003] 由上川武史 (Takeshi Kamikawa)、斯利尼瓦斯·甘多苏拉 (Srinivas Gandrothula) 和李宏建 (Hongjian Li) 于2017年9月15日提出申请、标题为“利用切割技术移除衬底的方法 (METHOD OF REMOVING A SUBSTRATE WITH A CLEAVING TECHNIQUE)”、代理人案卷号为30794.0659USP1 (UC 2018-086-1) 的美国临时专利申请第62/559,378号;

[0004] 所述申请通过引用并入本文。

[0005] 本申请涉及以下共同未决和共同转让的申请:

[0006] 由上川武史、斯利尼瓦斯·甘多苏拉、李宏建和丹尼尔A·科恩于2018年5月7日提出申请、标题为“移除衬底的方法 (METHOD OF REMOVING A SUBSTRATE)”、代理人案卷号为30794.0653WOU1 (UC2017-621-2) 的PCT国际专利申请第PCT/US18/31393号,所述申请根据美国法典第35卷第119(e)节要求由上川武史、斯利尼瓦斯·甘多苏拉、李宏建和丹尼尔A·科恩于2017年5月5日提出申请、标题为“移除衬底的方法 (METHOD OF REMOVING A SUBSTRATE)”、代理人案卷号为30794.0653USP1 (UC 2017-621-1) 的共同未决和共同转让的美国临时专利申请第62/502,205号的权利;以及

[0007] 由上川武史、斯利尼瓦斯·甘多苏拉和李宏建于2018年3月30日提出申请、标题为“使用外延横向过生长制作非极性和半极性装置的方法 (METHOD OF FABRICATING NON-POLAR AND SEMI-POLAR DEVICES USING EPITAXIAL LATERAL OVERGROWTH)”、代理人案卷号为30794.0680USP1 (UC 2018-427-1) 的美国临时专利申请第62/650,487号;

[0008] 所述申请全部通过引用并入本文。

技术领域

[0009] 本发明涉及一种利用切割技术从III族氮化物基半导体层移除III族氮化物基衬底的方法。

背景技术

[0010] 许多装置制造商已使用独立式块状GaN衬底来生产用于照明、光存储和其它目的的激光二极管 (LD) 和发光二极管 (LED)。GaN衬底之所以引人注目是因为通过在GaN衬底上的同质外延生长,易于获得具有低缺陷密度的高质量的III族氮化物基半导体层。

[0011] 然而,通常使用氢化物气相外延 (HVPE) 生产的GaN衬底非常昂贵。此外,非极性和半极性GaN衬底比极性(c平面)GaN衬底昂贵。举例来说,2英寸极性GaN衬底每片成本约为1,000美元,而2英寸非极性或半极性GaN衬底每片成本约为10,000美元。

[0012] 因此,研究人员已研究了在制造装置之后从GaN衬底移除III族氮化物基半导体层。这种技术将产生可回收的GaN衬底,这将为客户提供非常便宜且高质量的GaN衬底。

[0013] 在异种界面处使用激光烧蚀或其它技术,易于从异质衬底(例如,蓝宝石/GaN、Si/

GaN等)移除外延层。然而,GaN衬底和III族氮化物基半导体层缺乏异种界面,这使得难以从GaN衬底移除III族氮化物基半导体层。

[0014] 因此,需要一种以容易的方式从III族氮化物基衬底或层移除III族氮化物基半导体层的技术。

[0015] 在一种先前技术中,在拉伸应变下,GaN层被金属应力施加层剥落。参见,例如,《应用物理学快报》6(2013)112301和美国专利第8,450,184号,所述二者通过引用并入本文。具体来说,这种技术在GaN层的中间使用剥落。

[0016] 然而,剥落平面上的表面形态是粗糙的且这种技术在剥落位置处不可控制。此外,这种移除方法可能由于被移除的层中的过度弯曲而损坏半导体层,这可能在非预期方向上产生裂纹。因此,有必要减少任何此类损坏和表面粗糙度。

[0017] 另一种传统技术是使用牺牲层的光电化学(PEC)蚀刻来从GaN衬底移除装置结构,但这会花费很长时间且涉及几种复杂的工艺。此外,这些工艺的良率尚未达到行业预期。

[0018] 因此,在本领域中需要改善的方法来从III族氮化物基半导体层(尤其是在GaN衬底上生长有GaN薄膜的情况下)移除III族氮化物基衬底。本发明则满足这一需要。

发明内容

[0019] 为了克服上述现有技术中的局限,且为了克服在阅读和理解本说明书后将变得明显的其它局限,本发明公开一种利用切割技术从III族氮化物基半导体层移除III族氮化物衬底的方法。所述方法在生长限制掩模或层上使用III族氮化物基半导体层的外延横向过生长(ELO)、由于在III族氮化物基衬底与接触到III族氮化物基半导体层的支撑衬底或膜之间的热膨胀差异,向III族氮化物基半导体层施加应力以及在III族氮化物基衬底上从非极性(m平面)生长表面上的切割点切割III族氮化物基半导体层。III族氮化物基衬底一旦被移除便可回收,从而节省用于装置制作的成本。所述方法在激光二极管和发光二极管的制作中提供以下优点:易于移除III族氮化物基衬底;对III族氮化物基半导体层的损坏小;切割表面平滑;以及处理时间短。

附图说明

[0020] 现在参照附图,在附图中,相同的附图标记始终表示对应的部件:

[0021] 图1是根据本发明制作的装置结构的示意图。

[0022] 图2(a)、2(b)、2(c)、2(d)、2(e)和2(f)是例示出在装置结构的制作期间执行的步骤的示意图。

[0023] 图3(a)和3(b)例示出生长限制掩模和生长限制掩模的开口区域。

[0024] 图4(a)和4(b)例示出生长限制掩模的平坦表面区和层弯曲区。

[0025] 图5例示出弯曲有源区。

[0026] 图6是氮化物半导体激光条沿垂直于光学谐振器的方向的截面图。

[0027] 图7(a)和7(b)例示出如何形成激光刻面以及如何执行芯片划切。

[0028] 图8示出在移除岛状III族氮化物基半导体层之后III族氮化物基衬底的(1-100)表面和作为参照的(0001)表面的扫描电子显微镜(SEM)图像。

[0029] 图9(a)和9(b)是岛状III族氮化物基半导体层的SEM图像,所述岛状III族氮化物

基半导体层在从衬底移除后是长度超过300 μm 的条。

[0030] 图10(a)、10(b)、10(c)、10(d)、10(e)、10(f)、10(g)和10(h)是不同表面取向上的III族氮化物基半导体层的示意图和SEM图像。

[0031] 图11(a)、11(b)和11(c)例示出使用条带作为支撑衬底。

[0032] 图12(a)、12(b)、12(c)、12(d)、12(e)、12(f)、12(g)、12(h)和12(i)例示出ELO AlGaN层。

[0033] 图13(a)、13(b)和13(c)例示出彼此聚结的ELO III族氮化物层。

[0034] 图14是垂直腔面发射激光器(VCSEL)的示意图。

[0035] 图15(a)、15(b)、15(c)、15(d)、15(e)和15(f)例示出使用有角度蚀刻的切割技术。

[0036] 图16(a)和16(b)例示出用于制作微型发光二极管的图案化衬底的使用。

[0037] 图17(a)、17(b)、17(c)、17(d)、17(e)和17(f)例示出光电化学(PEC)蚀刻在半导体层的移除中的使用。

[0038] 图18是例示出由本发明的制作方法执行的步骤的流程图。

具体实施方式

[0039] 在优选实施例的以下说明中,参照其中可实行本发明的特定实施例。应理解,在不背离本发明的范围的条件下,可利用其它实施例且可进行结构改变。

[0040] 综述

[0041] 本发明公开一种使用异质或异种衬底作为支撑衬底从外延生长的III族氮化物基半导体层移除III族氮化物基衬底的方法,且具体来说,一种利用切割技术从III族氮化物基半导体层移除III族氮化物基衬底,从而使得III族氮化物基衬底可被回收的方法。

[0042] 只要能够通过生长限制掩模来生长III族氮化物层,便可使用任何III族氮化物基衬底,例如GaN。在替代实施例中,异质或异种衬底,例如蓝宝石(Al_2O_3)、SiC、LiAlO₂、Si等可代替III族氮化物基衬底。

[0043] III族氮化物基半导体层和III族氮化物基衬底是指与(B,Al,Ga,In)N半导体相关的任何组合物或材料,所述(B,Al,Ga,In)N半导体具有公式 $\text{B}_w\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$,其中 $0 \leq w \leq 1$, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$,且 $w+x+y+z=1$ 。此外,本发明范围内的组合物和材料可进一步包含一定量的掺杂剂和/或其它杂质材料和/或其它包含材料,例如Mg、Si、O、C、H等。

[0044] 岛状III族氮化物基半导体层在开口区域处和/或通过开口区域处的中间层外延生长在III族氮化物基衬底上。III族氮化物基半导体层的质量极高,且由III族氮化物基半导体层构成的装置具有极高的质量。然而,难以将III族氮化物基半导体层与III族氮化物基衬底分离。

[0045] 已发现,在III族氮化物基衬底的表面上在切割点处使用切割技术,可非常容易地从III族氮化物基衬底移除III族氮化物基半导体层。

[0046] 一种技术是在这种衬底移除技术中使用作为介电膜或难熔金属(例如SiO₂、SiN、HfO₂、Al₂O₃、MgF、AlN等)的生长限制掩模。可使用选自以上材料(例如, SiO₂/AlN、AlN/SiO₂、SiO₂/SiN、SiN/SiO₂)的多层式结构。生长限制掩模与通过ELO在掩模上生长的任何后续III族氮化物基半导体层之间的界面具有弱的键合强度。

[0047] III族氮化物基半导体层与III族氮化物基衬底之间的键合区域被控制成小于装

置大小。因此,易于从衬底移除所述层。

[0048] 此外,岛状III族氮化物基半导体层不会彼此聚结,且内部应变得到释放。这是为了避免出现任何裂纹。

[0049] 另外,这些方法使用m平面处的切割的特性,m平面是GaN平面中最容易切割的平面。在替代实施例中,可使用衬底的其它平面。

[0050] 此方法还会确定在切割技术开始时使用的切割点。在一个实施例中,切割点在衬底上处于生长限制掩模的边缘处。

[0051] 此方法还在移除衬底之前使用氢氟酸(HF)、缓冲HF(BHF)或另一种蚀刻剂溶解掩模。此后,使用低温熔化的金属和/或焊料将III族氮化物基半导体层键合到支撑衬底,其中金属随后被蚀刻剂溶解。

[0052] 可使用热膨胀不同于III族氮化物基衬底的支撑衬底。然后在键合之后加热两种衬底。由于衬底之间的热膨胀差异,向键合到支撑衬底的III族氮化物基半导体层施加应力。

[0053] 如果使用膜来从衬底移除III族氮化物基半导体层,则膜并不总是键合到III族氮化物基半导体层。所述移除可通过至少将膜与半导体层接触来实现。所述膜可为已商业化用于划切的聚合物膜。使用所述膜,可重复执行移除工艺。换句话说,即使不可在一个步骤中移除半导体层,此步骤也可执行多次。许多其它移除方法是不可重复的。

[0054] 所述应力施加在III族氮化物基半导体层与III族氮化物基衬底之间的切割点处。所述切割从位于生长限制掩模的边缘处的切割点的一侧开始,且继续进行到切割点的相对侧。

[0055] 芯片大小(即岛状III族氮化物基半导体层的宽度)一般来说比沿着切割表面的切割长度宽。因此,可使用较小的力或压力来移除半导体层。这会避免装置的劣化和良率的降低。

[0056] 切割技术使用触发因素来开始切割技术。触发因素可能是因热膨胀差异导致的应力,但也可使用其它触发因素。举例来说,机械力(例如超声波)可用作切割技术的触发因素。

[0057] 如果使用机械力,则由于m平面的切割会快速实现III族氮化物基衬底的移除且应力非常弱。此外,切割点可为楔形形状,这会简化切割。切割点的形状对于实现高的良率来说很重要。

[0058] 此外,当从衬底移除III族氮化物基半导体层时,可使用膜或支撑衬底与半导体层之间的热膨胀差异来施加力。这具有以下优点:1)力被均匀地施加;以及2)力的强度和速度可通过改变温度来控制。因此,这种方法可容易地用于大规模生产。

[0059] 必须考虑的另一方面是当使用可切割性从衬底移除半导体层时,如何将冲击均匀且充分地施加到半导体层。即使切割长度为宽的,但利用GaN晶体的可切割性移除的装置也需要冲击来开始切割。利用热膨胀系数的差异是有效的,使得力可均匀地施加到半导体外延层。如果使用聚合物膜,则聚合物膜与半导体层之间的热膨胀系数差异很大,这使得力为强的。

[0060] 使用聚合物膜的另一种方式是聚合物膜可在一个方向上膨胀,以便在没有温度改变的情况下移除半导体层。使聚合物膜膨胀可将冲击施加到切割点。

[0061] 使用这些方法,可容易地从III族氮化物基衬底和晶片(包含大尺寸(例如超过2英寸)的晶片)移除装置层。对于需要AlGaN层的装置来说,这非常有用,尤其是在高的Al含量层的情况下。

[0062] 第一实施例

[0063] 总的来说,本发明阐述一种III族氮化物基半导体装置和一种用于制作所述III族氮化物基半导体装置的方法。

[0064] 在第一实施例中,所述方法包括以下步骤:在衬底上直接或间接形成具有多个开口区域的生长限制掩模,其中衬底是III族氮化物基半导体;使用生长限制掩模在衬底上生长多个岛状III族氮化物基半导体层,使得所述生长在与生长限制掩模的开口区域平行的方向上延伸,其中岛状III族氮化物基半导体层中的每一个形成装置;在装置的暴露表面上沉积p电极;将装置的p电极键合到支撑衬底或将p电极接触到膜;使用湿式蚀刻技术至少局部地溶解生长限制掩模;使用热膨胀和切割技术将III族氮化物基衬底与装置分离;在通过切割暴露出的装置表面上沉积n电极;以及通过分割支撑衬底来分离装置。最终所得物包括可为光电装置的一或多个III族氮化物基半导体装置以及可被回收和再使用的III族氮化物基衬底。

[0065] 具体来说,所述方法包含以下步骤:

[0066] 1、衬底,ELO+III族氮化物基半导体层

[0067] 此步骤在图1中进行阐述,图1例示出提供III族氮化物基衬底101,例如块状Ga_N衬底101。在此实施例中,GaN基衬底101具有生长表面,所述生长表面是具有朝向(000-1)方向的1度错切的m平面。

[0068] 在Ga_N基衬底101上或上方形成生长限制掩模102。具体来说,生长限制掩模102被设置成与衬底101直接接触,或者通过由沉积在衬底101上的III族氮化物基半导体制成的、通过金属有机化学气相沉积(MOCVD)等生长的中间层间接地设置。

[0069] 生长限制掩模102可由例如SiO₂膜等绝缘膜形成,所述SiO₂膜例如通过等离子体化学气相沉积(CVD)方法、溅镀、离子束沉积(IBD)等沉积在基础衬底101上,其中SiO₂膜然后通过使用预定光掩模的光刻和蚀刻被图案化,以包含开口区域103以及非生长区104(其可被图案化或不可被图案化)。

[0070] 外延III族氮化物层105(例如Ga_N基层105)通过ELO而生长在Ga_N衬底101和生长限制掩模102上。ELO Ga_N基层105的生长在Ga_N基衬底101上首先出现在开口区域103中,且然后从生长限制掩模102之上的开口区域103横向生长。在相邻的开口区域103处的ELO Ga_N基层105可在生长限制掩模102的顶部聚结之前,停止或中断ELO Ga_N基层105的生长。这种中断的生长会在相邻的ELO Ga_N基层105之间产生非生长区104。

[0071] 附加的III族氮化物半导体装置层106沉积在ELO Ga_N基层105上或上方,且可包含有源区106a、电子阻挡层(EBL)106b和包覆层106c以及其它层。

[0072] 由非生长区104分离的ELO Ga_N基层105与附加的III族氮化物基半导体装置层106被称为岛状III族氮化物基半导体层109。岛状III族氮化物基半导体层109中的每一个可被处理成单独的装置110。

[0073] 2、通过湿式蚀刻溶解生长限制掩模。

[0074] 图2(a)是生长在Ga_N基衬底101上或上方且然后在生长限制掩模102之上横向生长

的ELO GaN基层105的另一视图。如图2 (b) 所示,使用化学溶液(例如BHF、HF或另一种蚀刻剂)可选地溶解SiO₂基生长限制掩模102中的一些或全部。这使得装置110更容易地从GaN衬底101切割,如下面更详细阐述。

[0075] 3、p电极沉积。

[0076] 如图2 (c) 所示,可在装置110上沉积透明导电氧化物(TCO) 包覆层202,随后沉积ZrO₂限流层203和p电极204。

[0077] 4、键合支撑衬底。

[0078] 如图2 (d) 所示,使用金属与金属键合或焊接技术将装置110与p电极204倒装芯片键合到支撑衬底201。在一个实施例中,支撑衬底201是Cu衬底,且可通过电子束蒸镀、溅镀、热蒸镀等在Cu衬底201上制作图案化Ti/Au电极,以用于后续键合到p电极204。

[0079] 5、通过切割和可选的热膨胀移除衬底。

[0080] 如图2 (e) 所示,可选地加热支撑衬底201,使得热膨胀210暴露出切割点205,且使用切割技术沿着切割长度206在切割点205处从衬底101移除装置110,切割长度206可小于装置大小207。切割技术暴露出装置110的切割表面208以及衬底101的切割表面209。切割表面208、209可包含m平面刻面,或者切割表面208、209作为整体可为m平面,和/或切割表面208、209可包含除m平面之外的刻面。

[0081] 6、沉积n电极。

[0082] 如图2 (f) 所示,可在装置110的背侧上沉积n电极211,n电极211可由TCO以及Ti/Al、Ti/Au、Hf/Al/Mo/Au等构成。

[0083] 7、分离装置

[0084] 可执行芯片划切来分离装置110。

[0085] 下面将更详细地阐述本发明的这些方面和其它方面。

[0086] 术语的定义

[0087] 在本发明中,定义了以下术语:

[0088] III族氮化物基衬底

[0089] 在一个实施例中,III族氮化物基衬底101是GaN基衬底101。然而,只要III族氮化物基衬底101能够使ELO III族氮化物基层105通过生长限制掩模102生长,便可使用任何III族氮化物基衬底101。

[0090] 此外,III族氮化物基衬底101可在{1-100}、{20-21}或{20-2-1}平面或任何其它平面上从块状III族氮化物基晶体划切,例如从块状GaN晶体划切的非极性(1-100)m平面GaN衬底101。

[0091] 生长限制掩模

[0092] 生长限制掩模102包括介电层,例如SiO₂、SiN、SiON、Al₂O₃、AlN、AlON、MgF等,或者难熔金属,例如W、Mo、Ta、Nb、Pt等。生长限制掩模102可为选自以上材料的层叠结构。生长限制掩模102还可为选自以上材料的堆叠层结构。

[0093] 在一个实施例中,生长限制掩模102的厚度约为0.05-3μm。掩模102的宽度优选大于20μm,且更优选地,宽度大于40μm。

[0094] 图3(a) 和3(b) 中示出生长限制掩模102的两个实例。

[0095] 如上所述,生长限制掩模102被图案化成条纹102a,且包含条纹102a之间的开口区

域103。在图3(a)所示的一个实施例中,开口区域103具有长度a和宽度b。开口区域103中的每一个的长度a在与GaN基衬底101的1-100方向平行的第一方向上,且开口区域103中的每一个的宽度b在与GaN基衬底101的11-20方向平行的第二方向上,其中开口区域103以第一间隔 p_1 周期性地间隔开、在第二方向上延伸。开口区域103中的每一个的宽度b通常是恒定的,但是可根据需要改变。生长限制掩模102的条纹102a中的每一个的宽度L是 $L=p_1-b$ 。

[0096] 在图3(b)所示的另一实施例中,开口区域103中的每一个的长度和宽度被布置在与图3(a)类似的方向上,但是长度a可为不同的且相邻的开口区域103在第一方向上偏移开第二间隔 p_2 且在第二方向上偏移开第一间隔 p_1 的一半,从而使得相邻开口区域103的端部部分在第一方向上纵向交叠预定距离q。这种布置会防止开口区域103的两个端部部分在GaN基衬底101的1-100方向上凸起。

[0097] 在这两个实施例中,开口区域103的长度a大约为 $200\mu\text{m}$ 到 $2000\mu\text{m}$;宽度b大约为 $0.5\mu\text{m}$ 到 $20\mu\text{m}$;开口区域103的间隔 p_1 和 p_2 大约为 $6\mu\text{m}$ 到 $120\mu\text{m}$;掩模部分L的宽度是 p_1-b ,因此,在 $p_1=55\mu\text{m}$ 且 $b=5\mu\text{m}$ 的情况下,L是 $50\mu\text{m}$;且开口区域103中的每一个的端部部分彼此的交叠长度q大约为 $35\mu\text{m}$ 到 $40\mu\text{m}$ 。然而,也可使用其它值。

[0098] ELO III族氮化物基层

[0099] 在一个实施例中,ELO III族氮化物基层105是ELO GaN基层105。然而,任何III族氮化物基半导体都可用作ELO III族氮化物基层105。

[0100] 图4(a)和4(b)分别例示出使用图3(a)和3(b)的生长限制掩模102的ELO GaN基层105的生长。

[0101] 使用生长限制掩模102,通过气相沉积方法(例如,MOCVD方法)将ELO GaN基层105在(0001)平面取向上生长为岛状形状。

[0102] GaN基衬底101的表面暴露在生长限制掩模102的开口区域103中,且ELO GaN基层105在上面选择性地生长,在相对于生长限制掩模102的垂直方向和横向方向上连续生长。在ELO GaN基层105在生长限制掩模102上与相邻的ELO GaN基层105聚结之前,停止生长,从而在相邻的ELO GaN基层105之间产生非生长区104。

[0103] 对于GaN基半导体的(0001)平面生长,平行于平面的横向生长速率在11-20方向上最大且在1-100方向上最小。在图3(a)和3(b)所示的生长限制掩模102中,由于开口区域103的纵向方向是1-100方向,因此在开口区域103的两端处,GaN基半导体的生长速率小,在1-100方向上彼此相对的ELO GaN基层105不会聚结且保持彼此分离。ELO GaN基层105在1-100方向上的长度变得几乎等于开口区域103的长度a。

[0104] ELO GaN基层105的厚度是重要的,因为它决定一或多个平坦表面区107和层弯曲区108在其相邻的非生长区104的边缘处的宽度。平坦表面区107的宽度优选为至少 $5\mu\text{m}$,且更优选为 $10\mu\text{m}$ 或大于 $10\mu\text{m}$,且最优选为 $20\mu\text{m}$ 或大于 $20\mu\text{m}$ 。

[0105] ELO GaN基层105的生长比率是与GaN基衬底101的11-20轴平行的横向方向的生长速率对与GaN基衬底101的0001轴平行的垂直方向的生长速率的比率。优选地,ELO GaN基层105的生长比率高,其中,通过优化生长条件,ELO GaN基层105的生长比率可控制在从0.2到4。在c平面的情况下,其中ELO GaN基层105的比率是4,ELO GaN基层105的厚度仅为大约 $5\mu\text{m}$,但会获得 $20\mu\text{m}$ 的平坦表面区107的宽度。另一方面,在m平面的情况下,ELO GaN基层105的比率小于c平面,例如,大约0.2-2。本发明使得在两种情况下都可移除外延层。

[0106] 为了获得ELO GaN基层105的高比率,ELO GaN基层105的生长温度优选高于大约950℃,且MOCVD室中的压力优选低于大约100Torr。另外,为了促进Ga原子的迁移,V/III比率优选为高。

[0107] 当具有最低生长速率的相对平面上的ELO GaN基层105之间的距离大时,会出现以下缺点。在生长速率最低的1-100方向上的ELO GaN基层105之间的区处的生长限制掩模102的掩模部分中,不会消耗原料气体,且因此,气体浓度增加,且产生1-100方向上的浓度梯度,且通过根据浓度梯度的扩散,在ELO GaN基层105的1-100方向上的边缘部分处供应大量气体。因此,与其它部分相比,ELO GaN基层105的1-100方向上的边缘部分的厚度增加,且导致凸出形状。凸出形状不仅会引起装置的结构不便,而且在光刻等后续的制造工艺中产生问题。

[0108] 为了防止凸出形状,ELO GaN基层105尽可能靠近,且因此从生长的开始就不需要产生原始气体的平面内均匀性。在图3(b)所示的生长限制掩模102中,在11-20方向上彼此相邻的开口区域103被形成使得开口区域103在相对的端部部分处交叠长度 q 。

[0109] 因此,通过生长ELO GaN基层105引起的原料气体的消耗获得了气体浓度的平面内均匀性。最后,这会导致岛状III族氮化物基半导体层109的厚度的均匀性。

[0110] 附加的III族氮化物基半导体层

[0111] 附加的III族氮化物基半导体层106的生长条件可使用与ELO III族氮化物基层105相同的MOCVD条件。举例来说,GaN层的生长处于950-1150℃的温度以及30kPa的压力下。对于GaN层的生长,使用三甲基镓(TMGa)和氨气(NH₃)作为原料气体,且使用氢气(H₂)和氮气(N₂)作为载气;对于AlGaN层的生长,使用三乙基铝(TMA1)作为原料气体;且对于InGaN层的生长,使用三甲基铟(TMIIn)作为原料气体。

[0112] 平坦表面区

[0113] 平坦表面区107在两侧上由层弯曲区108界定。此外,平坦表面区107位于生长限制掩模102和开口区域103上或上方。

[0114] 半导体装置110的制作主要在平坦表面区107上执行。平坦表面区107具有平坦表面区107中的每个半导体层105、106的厚度的高度均匀性。

[0115] 如果半导体装置110的制作在层弯曲区108上局部地执行,这并不是问题。更优选地,在装置110完成之前,通过蚀刻移除层弯曲区108。

[0116] 层弯曲区

[0117] 如图5所示,层弯曲区108可导致在附加的III族氮化物半导体装置层106的生长之后,弯曲有源区501保留在装置110中。

[0118] 如果包含弯曲有源区501的层弯曲区108保留在作为LED芯片的装置110中,则来自有源区的发射光的一部分被重新吸收。因此,可能优选移除层弯曲区108。

[0119] 如果包含弯曲有源区501的层弯曲区108保留在作为LD芯片的装置110中,则激光模式可能由于低折射率(例如,当它是InGaN层时)而受到层弯曲区108的影响。因此,可能优选移除层弯曲区108。

[0120] 如果层弯曲区108保留在作为LD芯片的装置110中,则脊形条纹结构的边缘应离层弯曲区108的边缘至少1 μ m或更远。

[0121] 从另一角度来看,除了开口区域103之外,平坦表面区107的外延层具有比开口区

域103的外延层小的缺陷密度。因此,除了开口区域103之外,脊形条纹结构应处于平坦表面区107中。

[0122] 岛状III族氮化物基半导体层

[0123] 如上所述,III族氮化物基半导体层包含ELO III族氮化物基层105和附加的III族氮化物基半导体层106,且统称为岛状III族氮化物基半导体层109。

[0124] 岛状III族氮化物基半导体层109的侧通常形成有(1-10a)平面(其中a是任意整数)、(11-2b)平面(其中b是任意整数)或与这些平面在晶体学上等效的平面,或者岛状III族氮化物基半导体层的侧包含(1-10a)平面(其中a是任意整数)。

[0125] 岛状III族氮化物基半导体层109一般来说包括多于两层,所述多于两层包含n型层、未掺杂层和p型层中的至少一层。岛状III族氮化物基半导体层109具体可包括Ga₂N层、AlGa₂N层、AlGaInN层、InGa₂N层等。

[0126] 在其中装置110具有多个岛状III族氮化物基半导体层109的情况下,彼此相邻的岛状III族氮化物基半导体层109之间的距离一般来说为30μm或小于30μm,优选为10μm或小于10μm,但并不限于这些值。岛状III族氮化物基半导体层109之间的距离优选为非生长区104的宽度。

[0127] ELO GaN基层105与附加的III族氮化物基半导体装置层106的组合厚度可介于例如从1μm到70μm的范围内,但并不限于这些值。ELO GaN基层105与附加的III族氮化物基半导体装置层106的组合厚度是从生长限制掩模102的表面到附加的III族氮化物基半导体装置层106的上表面测量的。

[0128] 装置

[0129] 半导体装置110可包括例如肖特基二极管、发光二极管、半导体激光二极管、光电二极管、晶体管等,但并不限于这些装置。本发明尤其用于微型发光二极管和激光二极管,例如边缘发射激光器和垂直腔面发射激光器(VCSEL)。

[0130] 图6是装置110的一个实施例的截面图,在此实例中,装置110包括激光二极管。具体来说,III族氮化物半导体激光二极管由以所述次序一层接一层地放置的以下层构成:生长限制掩模102、ELO GaN基层105、5x InGa₂N/GaN多量子阱(MQW)有源区106a、AlGa₂N EBL 106b、p-GaN包覆层106c、ZrO₂限流层203和p电极204。应注意,半导体层105、106可由以上述顺序生长的任何氮化物基III-V族化合物半导体形成。

[0131] 图6的截面图示出沿着垂直于光学谐振器的方向的激光条,所述激光条由脊形条纹结构构成。脊形条纹结构由p-GaN包覆层106c和p电极204构成,且在水平方向上提供光学限制。脊形条纹结构的宽度为1.0μm到20μm的次序,且通常为10μm。

[0132] 在一个实施例中,p电极204可由以下材料中的一或多种构成: Pd、Ni、Ti、Pt、Mo、W、Ag、Au等。举例来说,p电极204可包括Pd-Ag-Ni-Au(厚度为3-50-30-300nm)。这些材料可通过电子束蒸镀、溅镀、热蒸镀等来沉积。它也可在p-GaN层上使用ITO电极。

[0133] 刻面

[0134] 图7(a)和7(b)例示出制作用于激光二极管装置110的刻面的方法。

[0135] 图7(a)示出基于图3(a)的生长限制掩模102的非生长区104、ELO GaN基层105、平坦表面区107和层弯曲区108。图7(b)是图7(a)的圆圈部分的放大图,且示出图7(a)中的ELO GaN基层105上的脊形条纹结构701和蚀刻镜面区702。蚀刻镜面区702基于光学共振长度来

定位。

[0136] 用于GaN蚀刻的蚀刻工艺使用Ar离子束和Cl₂环境气体。蚀刻深度从大约1μm到大约4μm。蚀刻镜面刻面702可由从以下群组中选择的介电膜覆盖:SiO₂、Al₂O₃、AlN、AlON、SiN、SiON、TiO₂、Ta₂O₅、Nb₂O₅、Zr₂O等。蚀刻工艺可用于选择的以上材料的单层式结构和多层式结构。

[0137] 刻面也可通过用于传统的激光二极管的切割方法制成。

[0138] 支撑衬底

[0139] 支撑衬底201可由元素半导体、化合物半导体、金属、合金、氮化物基陶瓷、氧化物基陶瓷、金刚石、碳、塑料等构成,且可包括由这些材料制成的单层式结构或多层式结构。金属(例如焊料等)或有机粘合剂可用于将支撑衬底201键合到装置110,且根据需要进行选择。

[0140] 可采用传统的键合技术来将支撑衬底201键合到装置110。

[0141] 一般来说,倒装芯片键合的最常见类型是热压缩键合和晶片熔融/键合。晶片熔融已广泛用于InP基装置。然而,热压缩键合一般来说比晶片熔融简单得多,因为它使用金属与金属键合,且具有还极大地改善导热性的优点。

[0142] Au与Au压缩键合是迄今为止最简单的键合且会产生相当强的键合。Au与Sn共晶键合提供了更大的键合强度。

[0143] 优选在压缩键合之前执行装置110的表面的活化。通过使用Ar和/或O₂的等离子体工艺来实现表面的活化。然后,在压力下,在150-300℃下,将III族氮化物基装置110键合到支撑衬底201。

[0144] 附加支撑衬底

[0145] 在另一实施例中,第二支撑衬底(未示出)可用于从装置110移除GaN基衬底101。所述方法包括以下步骤:在从装置110移除GaN基衬底101之前或之后,将第一支撑衬底201键合到装置110的暴露表面,并将第二支撑衬底键合到GaN基衬底101的暴露表面。通常,通过使用合适的蚀刻剂溶解第二支撑衬底与GaN基衬底101之间的低温熔化金属和/或焊料键合层,可随后移除键合到GaN基衬底101的第二支撑衬底。

[0146] 像第一支撑衬底201一样,第二支撑衬底可由元素半导体、化合物半导体、金属、合金、氮化物基陶瓷、氧化物基陶瓷、金刚石、碳、塑料等构成,且可包括由这些材料制成的单层式结构或多层式结构。金属(例如焊料等)或有机粘合剂可用于将第二支撑衬底键合到衬底101,且根据需要进行选择。

[0147] 衬底移除

[0148] 有两种技术可用于从岛状III族氮化物基半导体层109移除GaN基衬底101。

[0149] 一种技术是仅使用支撑衬底201。生长限制掩模102与ELO GaN基层105之间的界面具有弱的键合强度。因此,易于使用支撑衬底201从GaN基衬底101剥除岛状III族氮化物基半导体层109。

[0150] 另一种技术是将所述结构浸入到用于湿式蚀刻的溶剂中,以移除衬底101。在一个实施例中,生长限制掩模102是SiO₂,在移除GaN基衬底101之前,使用BHF、HF或另一种蚀刻剂来溶解生长限制掩模102。此技术的优点在于,当移除(非常温和地)衬底101时,没有机械损坏,且大面积的SiO₂非常容易且快速地被溶剂溶解。

[0151] 此后,加热此结构以将支撑衬底201和装置110从III族氮化物基衬底101分离。举例来说,Cu支撑衬底201具有比GaN衬底101大的热膨胀系数(CTE)。如图2(e)所示,支撑衬底201由于加热而膨胀得越多,施加到切割点205的应力越强。此后,切割在切割点205处开始,朝向岛状III族氮化物基半导体层109的相对侧达切割表面206的长度,切割表面206的长度小于装置大小207。

[0152] 当温度降低时,也可能出现移除工艺。切割工艺何时开始并不重要。

[0153] 图8示出在已执行切割以移除EL0 GaN基层105之后,由虚线圆圈指示的GaN基衬底101的非极性(1-100)m平面表面的SEM图像。图8还示出作为参照的极性(0001)c平面表面的SEM图像。在非极性(1-100)m平面表面上可看到几个原子台阶;然而,可看出,在已执行切割之后,非极性(1-100)m平面表面的表面形态比极性(0001)c平面表面平滑。

[0154] 图9(a)是从GaN基衬底101移除之后的岛状III族氮化物基半导体层109的SEM图像,所述岛状III族氮化物基半导体层109是长度超过300 μm 的条。图9(b)是在移除岛状III族氮化物基半导体层109之后,装置110的切割表面208的SEM图像,其中装置110的切割表面208基本上匹配开口区域103,且切割表面208具有平滑的表面形态。

[0155] 图10(a)例示出非极性(1-100)平面的 $\pm 15^\circ$ 错切,这导致分别沿着半极性(20-21)和(20-2-1)平面的生长,且图10(b)、10(c)和10(d)分别是在已移除非极性(1-100)m平面、半极性(20-21)平面、和半极性(20-2-1)平面上生长的岛状III族氮化物基半导体层109之后的GaN基衬底101的表面的图像。

[0156] GaN基衬底101的切割表面209的这些SEM图像对应于开口区域103,这导致非常高的平坦度。应注意,在所述两个半极性(20-21)和(20-2-1)衬底的表面上有更高数量的台阶特征。

[0157] 此外,使用GaN基衬底101的作为非m平面的表面(例如作为半极性(20-21)、(20-2-1)、(30-31)、(30-3-1)、(1-101)、(1-10-1)等平面的表面)还导致至少局部为非极性(1-100)m平面的切割表面209。

[0158] 如图10(e)所示,通过激光显微镜测量切割表面角度。在(20-21)的情况下,在此图像中用箭头示出的小的平坦部分示出 15° 的角度,即(20-21)从m平面倾斜 15° ,波动在介于大约 $\pm 3^\circ$ 的范围内。因此,小的平坦部分是m平面。另外,小的平坦部分沿着开口区域103对齐。在这种情况下,易于使用切割从衬底移除半导体层。

[0159] 如图10(f)所示,小的平坦部分的大小根据开口区域103的宽度而改变。当开口区域103的宽度较宽时,小的平坦部分的长度较长。尽管开口区域103的宽度较宽,但是可使用相同的方法将其移除。

[0160] 图10(g)中的图像示出移除之后各个平面的切割表面。

[0161] 图10(h)例示出使用GaN晶体的极性c平面表面作为切割平面。如以上在图8中所指出的,在已执行切割之后,非极性(1-100)m平面表面的表面形态比作为参照示出的极性(0001)c平面表面平滑。尽管如此,极性c平面表面可用于切割,且本文所述方法的优化应改善表面形态。

[0162] 因此,即使使用除m平面之外的GaN基衬底101,也会容易使用切割技术从具有作为GaN基衬底101的m平面的切割表面209的GaN基衬底101移除岛状III族氮化物基半导体层109。III族氮化物的m平面是稳定的平面且易于切割。由于可在施加过度应力之前切割岛状

III族氮化物基半导体层109,因此可抑制岛状III族氮化物基半导体层109的损坏。使用这种方法会实现从GaN基衬底101移除岛状III族氮化物基半导体层109的高良率。

[0163] 此外,III族氮化物基衬底101在移除岛状III族氮化物基半导体层109之后可被回收,其中衬底101的表面可通过抛光机重新抛光。回收工艺可重复进行,这会降低制作III族氮化物基半导体装置的成本。

[0164] 支撑膜

[0165] 在如图11(a)和11(b)所示的另一实施例中,支撑膜1101可用作支撑衬底201的代替。在此实施例中,如图11(a)所示,将一层具有20-200 μm 的厚度的条带1101(其可为聚酰亚胺条带、聚合物条带、粘合条带、紫外条带等)滚动施加到p电极层204的表面,且如图11(b)所示,当将条带1101从GaN基衬底101轻轻拉开切割长度206以暴露出切割表面208和209时,在切割点205处出现破裂。为了防止包括装置110的岛状III族氮化物基半导体层109在剥落之后的过度弯曲,可使用条带1101的外部部分将岛状III族氮化物基半导体层109固定到框架(未示出)。

[0166] 图11(c)是使用条带1101从GaN基衬底101移除后的岛状III族氮化物基半导体层109的SEM图像。

[0167] 在使用支撑膜1101移除半导体层109时,温度不可超过例如大约150度;否则,支撑膜1101可能被熔化和软化。然而,温度可降低,例如,低于约0度或更多,从而使得支撑膜1101变得坚硬并收缩,这可由于半导体层109与支撑膜1101之间的热系数的差异向半导体层109施加的应力。

[0168] 在其中支撑膜1101是聚合物膜的一个实施例中,聚合物膜的结构可包括双层或三层或更多层。在一个实例中,聚合物膜可具有大约80 μm 的厚度,且可由聚氯乙烯(PVC)构成。聚合物膜可具有例如厚度大约为38 μm 的背衬材料,且可由聚对苯二甲酸乙二醇酯(P.E.T.)制成。聚合物膜可具有例如厚度大约为15 μm 的粘合层,且可由丙烯酸类紫外光敏粘合剂制成。当紫外光敏粘合剂暴露在紫外光下时,粘合剂的粘性大大降低。举例来说,在从衬底101移除III族氮化物基装置110之后,紫外光敏粘合剂可被紫外光曝光,这使得支撑膜1101易于移除。

[0169] n电极的沉积

[0170] 再次参照图2(f),n电极211被放置在岛状III族氮化物基半导体层109的背侧上。通常,n电极211由以下材料构成:Ti、Hf、Cr、Al、Mo、W、Au,但并不限于这些材料。

[0171] 举例来说,n电极211可由Ti-Al-Pt-Au(厚度为30-100-30-500nm)构成,但并不限于这些材料。这些材料的沉积可通过电子束蒸镀、溅镀、热蒸镀等执行。

[0172] 另一种选择是使用ITO和ZnO作为电极211,但电极211并不限于这些材料。

[0173] 芯片分割方法

[0174] 再次参照图7(a)和7(b),芯片分割方法具有两个步骤。第一步骤是划切岛状III族氮化物基半导体层109。第二步骤是使用激光划切线等来分割支撑衬底201。

[0175] 如图7(a)和7(b)所示,芯片划切线703由金刚石划切机械或激光划切机械制作。芯片划切线703在岛状III族氮化物基半导体层109的背侧上制作。芯片划切线703可为实线或虚线。

[0176] 接下来,也通过激光划切来分割支撑衬底201,以获得LD装置110。在制作芯片划切

线时,最好避开脊形条纹结构。

[0177] 第二实施例

[0178] 除了衬底101的平面之外,第二实施例类似于第一实施例。就使用除了非极性(1-100) m 平面以外的平面作为衬底101上的生长表面来阐述此实施例。举例来说,可使用具有半极性(20-21)或(20-2-1)平面作为生长表面的半极性衬底101,例如,如图10(c)和10(d)所示。此后,使用与第一实施例相同的方法从半极性衬底101移除装置110。

[0179] 在其它实施例中,也可使用其它平面,例如(30-31)、(30-3-1)、(10-11)、(10-1-1)等。

[0180] 当使用异种衬底而不是III族氮化物基衬底101时,也可利用此方法。异种衬底可包含,但不限于蓝宝石(m 平面)、 LiAlO_2 (LAO)、 m 平面SiC、Si等。

[0181] 第三实施例

[0182] 除了ELO III族氮化物基层105的组合物之外,第三实施例类似于第一实施例。具体来说,如图12(a)到12(i)所示,此实施例使用AlGa N 作为ELO III族氮化物基层105。

[0183] 图12(a)到12(f)包括沿着非极性(1-100)平面和半极性(20-21)和(20-2-1)平面的条纹的SEM图像。所示的所有样品使用Ga N 衬底101。在这些实例中,ELO AlGa N 层105具有2%到3%的Al成分,厚度为 $8\mu\text{m}$ 到 $12\mu\text{m}$,且在生长后没有裂纹。

[0184] 图12(g)是用于近紫外LED装置的结构示意图,所述结构包含 m 平面Ga N 衬底101、生长限制掩模102和ELO n -AlGa N 层105。此装置结构还包含有源区106a、电子阻挡层106b和 p -AlGa N 包覆层106c。

[0185] 图12(h)是移除Ga N 基衬底101并沉积 n 电极211之后的图12(g)的结构示意图。此实施例可利用高质量和低缺陷密度的Ga N 基衬底101和ELO n -AlGa N 层105来获得低缺陷密度和高晶体质量的半导体层105、106。

[0186] 通过使用 m 平面切割,然后可从近紫外装置110移除Ga N 基衬底101。这对于近紫外或紫外装置是优选的,因为Ga N 基衬底101吸收紫外光。

[0187] 图12(i)是在 m 平面Al N 基衬底101上使用包含Si N 的生长限制掩模102生长的ELO AlGa N 层105的示意图。在这种情况下,ELO AlGa N 层105具有高的Al含量。

[0188] 由于ELO AlGa N 层105没有聚结,因此由于热膨胀差异施加的应变被ELO AlGa N 层105有效地释放。此后,岛状AlGa N 层109(未示出)可例如与AlGa N /Ga N 衬底101在ELO AlGa N 层105的界面处被移除。

[0189] ELO AlGa N 层105可用于近紫外或深紫外LED。然而,由于Ga N 的带隙,Ga N 基衬底101将吸收短于365nm的光,且因此不适用于近紫外和深紫外LED。由于这种方法可移除吸收紫外光的Ga N 基衬底101,因此这将适用于紫外和近紫外LED。此外,此方法可与Al N 基衬底101一起利用,这将适用于深紫外LED。

[0190] 第四实施例

[0191] 第四实施例与第一实施例的不同之处在于ELO III族氮化物层105彼此聚结。工艺步骤在图13(a)、13(b)和13(c)中示出,其中岛状III族氮化物基半导体层109至少包含沉积在 m 平面Ga N 衬底101上的ELO Ga N 基层105、III族氮化物有源区106a和 p -AlInGa N 层106c。

[0192] 此实施例使用小尺寸(例如,小于或等于 $1\mu\text{m}$)的生长限制层(GRL)1301,这是生长限制掩模102的变体,因为易于掩埋GRL 1301。需要更厚的ELO Ga N 基层105来掩埋更大尺寸

(例如大于 $1\mu\text{m}$)的GRL 1301。

[0193] 小尺寸的GRL 1301可具有以下尺寸:宽度大约为 $0.8-5\mu\text{m}$ 且厚度大约为 $0.1-1\mu\text{m}$ 。通过形成小尺寸的GRL 1301,ELO GaN基层105的厚度可被制成为薄达 $1\mu\text{m}$ 或小于 $1\mu\text{m}$ 。

[0194] 薄的ELO GaN基层105对于垂直腔面发射激光器VCSEL和其它装置是有用的。举例来说,图14的垂直腔面发射激光器VCSEL 1401由第一分布式布拉格反射器(DBR1)1402、ELO GaN基层1403、有源区1404、p-AlInGaIn层1405、 SiO_2 层1406、ITO层1407、第二分DBR2布式布拉格反射器1408和n电极1409构成。此外,垂直腔面发射激光器VCSEL 1401具有优选短的空腔长度1410,以避免大的光损耗。

[0195] 在这点上,由于切割技术,开口区域103极平坦。其中DBR沉积的地方需要非常平坦的表面。优选利用m平面的可切割性。因此,优选的是,用于沉积DBR的位置应该包含切割表面205的至少一部分。

[0196] 如图13(b)所述,在切割之前,对岛状III族氮化物基半导体层109进行蚀刻可能更好。在此实例中,蚀刻已暴露出GRL 1301。激光烧蚀也可用于使GRL 1301暴露。

[0197] 使用此实施例,可以容易的方式从GaN基衬底101移除岛状III族氮化物基半导体层109。如图13(c)所示,当移除外延层109时,可使用条带1101。此后,如图14所示,可通过传统方法制作VCSEL 1401。

[0198] 第五实施例

[0199] 除了不使用GRL 1301或ELO III族氮化物基层105之外,第五实施例类似于第四实施例。工艺步骤如图15(a)、15(b)、15(c)、15(d)、15(e)和15(f)所示。

[0200] 在GaN基衬底101的m平面表面上生长III族氮化物基半导体层106之后,如图15(a)所示。在III族氮化物基半导体层106上沉积p电极204,如图15(b)所示。对III族氮化物基半导体层106进行蚀刻1501,如图15(c)所示。将条带1101贴合到p电极204,如图15(d)所示,且在切割点205处通过剥除条带1101从衬底101移除III族氮化物基半导体层106,如图15(e)所示。通过形成此种结构,向图15(e)所示的切割点205施加强度的应变集中1502。

[0201] 为了在移除GaN基衬底101时获得高的良率,可使用有角度干式蚀刻1501,如图15(c)、15(d)和15(e)所示。可通过在干式蚀刻室中以倾斜方式定位此结构来执行有角度干式蚀刻1501,如图15(f)所示。

[0202] 此实施例对于VCSEL、双介电包覆激光等非常有用,因为此方法可通过蚀刻1501的深度来确定切割点205。

[0203] 第六实施例

[0204] 除了开口区域103的形状之外,第六实施例类似于第一实施例、第二实施例和第三实施例。此实施例用于制作微型发光二极管。

[0205] 图16(a)和16(b)示出图案化衬底101。图案化衬底101可包含小尺寸的开口区域103,例如六边形孔,或者其它形状(例如圆形、三角形、矩形等)的孔。在此实例中,使用具有多个开口103的生长限制掩模102来获得图案化衬底101。

[0206] 图16(a)例示出一个实施例中的开口区域103(即,形成开口的六边形形状)的直径 d_1 。在此实例中, d_1 的值是 $0.5-20\mu\text{m}$,且更优选地, d_1 的值是大约 $2\mu\text{m}$ 。

[0207] 图16(b)例示出另一实施例中的开口区域103(即,形成开口的六边形形状)的直径 d_2 。在此实例中, d_2 的值是 $5-60\mu\text{m}$,且更优选地, d_2 的值是大约 $15\mu\text{m}$ 。

[0208] 在阐述以上实施例的方法中可使用LED制作工艺。

[0209] 第七实施例

[0210] 除了使用光电化学(PEC)蚀刻技术之外,第七实施例类似于第三实施例。此实施例在图17(a)到17(f)中例示,图17(a)到17(f)阐述一种用于制造半导体装置的方法,所述方法包括以下步骤:提供III族氮化物衬底101;在III族氮化物基衬底101上生长一或多个InAlGa_N基层1701;在InAlGa_N基层1701上生长一或多个InAlGa_N牺牲层1702;生长一或多个附加的InAlGa_N基半导体层1703、1704和1705以形成半导体装置110;对装置110进行处理;对InAlGa_N基层1701进行蚀刻以暴露出InAlGa_N牺牲层1702;在牺牲InAlGa_N层1702中形成底切凹口1706;将InAlGa_N基层1703、1704、1705键合到支撑衬底201;以及通过切割移除III族氮化物衬底101。

[0211] 具体来说,所述方法包含以下步骤:

[0212] 1、暴露出InAlGa_N牺牲层1702。如图17(a)所示,InAlGa_N牺牲层1702生长在InAlGa_N层1701与1703之间。半导体装置110由InAlGa_N层1703、1704、1705构成。举例来说,装置110可包括由n型Ga_N、InGa_N/Ga_N多量子阱(MQW)和p型Ga_N构成的LED。

[0213] 2、进行蚀刻以暴露出InAlGa_N牺牲层1702。如图17(b)所示,执行干式蚀刻以暴露出InAlGa_N牺牲层1702。另外,有角度蚀刻更有利于切割。

[0214] 3、在InAlGa_N牺牲层1702中形成底切凹口1706。如图17(c)所示,InAlGa_N牺牲层1702被局部但不完全蚀刻,且形成底切凹口1706。

[0215] 4、使用键合材料将支撑衬底201键合到装置110。如图17(d)所示,使用金属与金属键合或焊接技术将装置110的p电极1707倒装芯片键合到支撑衬底201,例如由Si、Cu等构成的载体晶片。也可使用支撑膜1101。

[0216] 5、进行切割以移除III族氮化物基衬底101。如图17(e)所示,在切割点205处执行切割,以沿着切割长度206从III族氮化物基衬底101移除装置110,切割长度206小于装置大小207。m平面的至少一部分用于切割。图17(f)示出移除具有衬底101的装置110。

[0217] InAlGa_N牺牲层

[0218] 在此实施例中,InAlGa_N牺牲层1702包含In、Al、Ga、N以及杂质,例如Mg、Si、Zn、O、C、H等。InAlGa_N牺牲层1702的带隙大于紫外(UV)光源的波长。举例来说,使用405nm的紫外光,且牺牲层1702的带隙大于3.06eV。在这种情况下,牺牲层1702可吸收紫外光以在PEC蚀刻期间产生电子和空穴。

[0219] 对牺牲层进行蚀刻

[0220] 在此实施例中,蚀刻区是其中通过干式蚀刻和/或湿式蚀刻来蚀刻以暴露出InAlGa_N牺牲层1702的地方。执行有角度蚀刻是因为它有助于切割。

[0221] InAlGa_N牺牲层中的底切凹口

[0222] 在此实施例中,InAlGa_N牺牲层1702中的底切凹口1706可通过带隙选择性PEC蚀刻形成。

[0223] 另外,在此实施例中,III族氮化物材料的切割平面是非极性m平面或半极性平面。因此,至少局部的m平面用于切割,这有助于切割容易地发生,以及形成平滑的表面。

[0224] 通过PEC蚀刻移除衬底

[0225] 如图17(a)所示,提供具有非极性m平面或半极性平面取向的块状III族氮化物衬

底101。使用MOCVD在衬底101上执行生长,以制作n型 InAlGaN 1701、 $\text{In}_x\text{Al}_y\text{Ga}_{1-(x+y)}\text{N}$ 牺牲层1702、n型 InAlGaN 1703、 InGaN/GaN MQW有源区1704和p型 InAlGaN 1705。

[0226] 将三甲基镓(TMGa)、三甲基铟(TMIn)和三甲基铝(TMAI)用作III族元素源。将氨气(NH_3)用作供应氮气的原料气体。将氢气(H_2)和氮气(N_2)用作载气。将盐水和双(环戊二烯基)镁(Cp_2Mg)用作n型和p型掺杂剂。将压力设定为50Torr到760Torr。 GaN 生长温度介于从900°C到1250°C,且 InAlGaN 牺牲层生长温度为从800°C到1150°C。

[0227] $\text{In}_x\text{Al}_y\text{Ga}_{1-(x+y)}\text{N}$ 牺牲层1702的厚度为从1nm到100nm。 x 与 y 的组合为从0到1且 $x+y$ 也介于从0到1,如由PEC蚀刻确定。

[0228] 举例来说,可将405nm的紫外(UV)LED阵列用于PEC蚀刻。因此,期望 $\text{In}_x\text{Al}_y\text{Ga}_{1-(x+y)}\text{N}$ 牺牲层1702的带隙小于3.06V,使得牺牲 $\text{In}_x\text{Al}_y\text{Ga}_{1-(x+y)}\text{N}$ 层1702可吸收紫外光以在PEC蚀刻期间产生电子和空穴。

[0229] $\text{In}_x\text{Al}_y\text{Ga}_{1-(x+y)}\text{N}/\text{GaN}$ 堆叠也可用作牺牲层1702。举例来说,5nm厚的 $\text{In}_{0.08}\text{Ga}_{0.92}\text{N}$ 层可用作牺牲层1702。

[0230] 另一实例是使用激光烧蚀形成底切凹口1706。在这个实例中可使用405nm的激光器,且通过仔细控制晶片位置将样品暴露于激光源。

[0231] 有角度蚀刻可通过干式蚀刻(例如反应离子蚀刻(RIE))等执行。举例来说, SiCl_4 可用作RIE的蚀刻气体。蚀刻角度为0度到90度,这对于切割工艺是有用的。蚀刻深度为从10nm到20 μm ,以暴露出 $\text{In}_x\text{Al}_y\text{Ga}_{1-(x+y)}\text{N}$ 牺牲层1702。

[0232] 执行PEC蚀刻以在 InGaN 牺牲层1702的区中形成底切凹口1706。将样品浸入KOH溶液中且吸收来自405nm的紫外发光二极管阵列的光。然后, InAlGaN 牺牲层1702将开始通过PEC进行分解。局部但不完全蚀刻 InAlGaN 牺牲层1702以形成底切凹口1706。举例来说,装置的宽度是100 μm ,且 InAlGaN 牺牲层1702中的底切凹口1706的大小可介于从1 μm 到45 μm 的范围内。

[0233] 在此实施例中,如图17(e)所示,芯片大小比切割长度宽。这使得即使使用较小的力或压力也会容易地移除半导体层。使用较小的力或压力避免了装置的劣化和良率的降低。

[0234] 工艺步骤

[0235] 图18是例示出根据本发明的一个实施例,在由III族氮化物基半导体层形成装置之后,从III族氮化物基半导体层移除III族氮化物基衬底以使得III族氮化物基衬底可被回收的方法的流程图。

[0236] 框1801表示提供基础衬底101的步骤。在一个实施例中,基础衬底101是III族氮化物基衬底101,例如 GaN 基衬底101。

[0237] 框1802表示在衬底101上沉积中间层的可选步骤。在一个实施例中,中间层是III族氮化物基层,例如 GaN 基层。

[0238] 框1803表示在衬底101上或上方(即衬底101本身上或中间层上)形成生长限制掩模102的步骤。生长限制掩模102被图案化成包含多个条纹102a和开口区域103。

[0239] 框1804表示使用外延横向过生长在生长限制掩模102上或上方生长一或多个III族氮化物基层105的步骤,其中III族氮化物层105的外延横向过生长在与生长限制掩模102的开口区域103平行的方向上延伸,且在III族氮化物层105在生长限制掩模102的条纹102a

上聚结之前停止外延横向过生长。在一个实施例中,ELO III族氮化物基层105是ELO GaN基层105。

[0240] 框1805表示在ELO III族氮化物基层105上生长一或多个附加的III族氮化物基半导体层106的步骤。这些附加的III族氮化物基半导体层106,连同ELO III族氮化物基层105产生一或多个岛状III族氮化物基半导体层109。

[0241] 框1806表示将岛状III族氮化物基半导体层109键合到支撑衬底201或膜1101的步骤。岛状III族氮化物基半导体层109和p电极204是使用金属与金属键合或焊接技术而倒装芯片键合到上面沉积有金属或焊料204的支撑衬底201,同时膜1101被滚动施加到p电极204。

[0242] 框1807表示在衬底101的表面上使用切割技术从衬底101移除岛状III族氮化物基半导体层109的步骤,所述步骤包含从衬底101机械分离或剥除岛状III族氮化物基半导体层109。

[0243] 衬底101的上面执行切割技术的表面是衬底101的m平面表面209,且岛状III族氮化物基半导体层109在从衬底101移除之后具有切割表面208,其中切割表面208至少包括m平面表面。岛状III族氮化物基半导体层109也至少局部由m平面层构成。

[0244] 切割技术在衬底101的表面上在切割点205处执行达切割长度206,且切割长度206可比由岛状III族氮化物基半导体层109形成的装置110的大小207窄。

[0245] 在执行切割技术之前,生长限制掩模102可至少局部地被溶剂溶解。另外,此步骤可包含由于衬底101与键合到岛状III族氮化物基半导体层109的支撑衬底201或膜1101之间的热膨胀差异而向岛状III族氮化物基半导体层109施加应力,以暴露出切割点205。

[0246] 框1808表示在岛状III族氮化物基半导体层109的背侧上沉积n电极211的步骤,岛状III族氮化物基半导体层109的背侧通过衬底101的剥下而暴露。

[0247] 框1809表示芯片划切以分离装置110的步骤。此步骤还可包含对激光二极管装置110的刻面进行蚀刻。

[0248] 框1810表示此方法的所得产物,即,根据此方法制作的一或多个III族氮化物基半导体装置,以及已从此装置移除且可用于回收和再使用的衬底101。

[0249] 优势和益处

[0250] 本发明提供许多优点和益处:

[0251] • 当从衬底101移除III族氮化物基半导体层109时,利用III族氮化物的m平面的切割实现了高的良率。

[0252] • 在将衬底101从装置110层移除之后,可重新使用昂贵的III族氮化物基衬底101。

[0253] • 使用具有非常低的缺陷密度的相同或相似材料的衬底101可获得高质量的装置110层。

[0254] • 对衬底101和装置层108使用相同或相似的材料可降低装置110层中的应变。

[0255] • 对衬底101和装置110层使用具有相同或相似热膨胀的材料可减少外延生长期间衬底101的弯曲。

[0256] • 从具有错切取向的块状晶体划切衬底101保持了装置110层之间厚度的均匀性,并产生了更高的良率。

- [0257] • 通过ELO而生长的层105具有高质量。
- [0258] • ELO层105不会彼此聚结,且内部应变得到释放,这有助于避免任何裂纹的发生。对于作为AlGaIn层的装置110层,这是非常有用的,尤其是在高的Al含量层的情况下。
- [0259] • 岛状III族氮化物基半导体层109是以隔离的方式形成,因此拉伸应力或压缩应力不会落在其它岛状III族氮化物基半导体层109上。
- [0260] • 另外,生长限制掩模102与ELO层105没有化学键合,因此ELO层105和附加层106中的应力可通过在生长限制掩模102与ELO层105之间的界面处引起的滑动而得到缓和。
- [0261] • 岛状III族氮化物基半导体层109中的每一个之间的非生长区104的存在提供了柔性,且当施加外力时,衬底101容易变形且可弯曲。因此,即使在衬底101中出现轻微的翘曲、曲折或变形,这也可通过小的外力容易地校正,以避免出现裂纹。因此,可通过真空夹持处理衬底101,这使得半导体装置的制造工艺更容易施行。
- [0262] • 非生长区104使得易于溶解大面积的生长限制掩模102。
- [0263] • 可通过抑制衬底101的曲率来生长高质量的半导体晶体的装置110层,且此外,即使当装置110层非常厚时,出现的裂纹等也可得到抑制,且由此可容易地实现大面积的半导体装置。
- [0264] • 由于支撑衬底201上的倒装芯片键合,装置110的热管理显著改善。
- [0265] • 与市场上可买到的装置相比,装置110大小减小了大约10倍。
- [0266] • 此制作方法也可容易地用于大尺寸的晶片(>2英寸)。
- [0267] 修改和替代
- [0268] 在不背离本发明的范围的情况下,可进行许多修改和替代。
- [0269] 举例来说,本发明与其它取向的III族氮化物基衬底使用。具体来说,衬底可为基础非极性m平面 $\{1\ 0\ -1\ 0\}$ 族;以及具有至少两个非零h、i或k米勒指数和一个非零l米勒指数的半极性平面族,例如 $\{2\ 0\ -2\ -1\}$ 平面。 $(20-2-1)$ 的半极性衬底特别有用,这是因为大面积的平坦ELO生长。
- [0270] 根据本发明,从生长限制掩模的条纹开口在生长限制掩模上横向生长的岛状III族氮化物基半导体层的结晶度非常高,且可获得由高质量的半导体晶体制成的III族氮化物基半导体层。
- [0271] 此外,使用III族氮化物基衬底可获得两个优点。一个优点是可获得高质量的岛状III族氮化物基半导体层,例如具有比使用蓝宝石衬底非常低的缺陷密度。另一优点是,通过对外延层和衬底使用相似或相同的材料,可降低外延层中的应变。另外,得益于相似或相同的热膨胀,此方法可减少外延生长期间衬底的弯曲量。如上所述,其效果是良率可为高的以改善温度的均匀性。
- [0272] 另一方面,异质或异种衬底,例如蓝宝石(m平面)、 LiAlO_2 、SiC、Si等可用于生长III族氮化物基半导体层。由于切割点处的弱的键合强度,易于移除异质或异种衬底。
- [0273] 因此,本发明公开:由III族氮化物基半导体构成的衬底;生长限制掩模,具有直接或间接设置在衬底上的一或多个条形开口;以及一或多个岛状III族氮化物基半导体层,在(1-100)平面取向上使用生长限制掩模在衬底上生长,其中生长掩模的条形开口在与III族氮化物基半导体层的0001方向平行的方向上延伸。
- [0274] 以错切取向从GaN块状晶体划切衬底保持了岛状III族氮化物基层之间厚度的均

匀性。

[0275] 在一个实施例中,生长限制掩模通过溅镀或电子束蒸镀或PECVD(等离子体增强化学气相沉积)沉积,但并不限于这些方法。

[0276] 另外,当生长多个岛状III族氮化物基半导体层时,这些层彼此分离,即以隔离的方式形成,因此在每个III族氮化物基半导体层中产生的拉伸应力或压缩应力被局限在III族氮化物基半导体层内,且拉伸应力或压缩应力的影响不会落在其它III族氮化物基半导体层上。然而,没有必要分离岛状III族氮化物基半导体层。

[0277] 另外,由于生长限制掩模与III族氮化物基半导体层没有化学键合,因此III族氮化物基半导体层中的应力可通过在生长限制掩模与III族氮化物基半导体层之间的界面处引起的滑动而得到缓和。

[0278] 另外,岛状III族氮化物基半导体层中的每一个之间的间隙的存在导致衬底具有成行的多个岛状III族氮化物基半导体层(其具有柔性),且因此,当施加外力时,衬底容易变形且可弯曲。

[0279] 因此,即使在衬底中出现轻微的翘曲、曲折或变形,也可通过小的外力容易地校正,以避免出现裂纹。因此,可通过真空夹持处理衬底,这使得半导体装置的制造工艺更容易施行。

[0280] 如所解释的,由高质量的半导体晶体制成的岛状III族氮化物基半导体层可通过抑制衬底的曲率来生长,且此外,即使当III族氮化物基半导体层非常厚时,裂纹等的出现也可得到抑制,且由此可容易地实现大面积半导体装置。

[0281] 最后,本发明可用于制作不同的光电装置结构,例如发光二极管(LED)、激光二极管(LD)、肖特基势垒二极管(SBD)或金属氧化物半导体场效应晶体管(MOSFET)。本发明还可用于制作其它光电装置,例如微型发光二极管、垂直腔面发射激光器(VCSEL)、边缘发射激光二极管(EELD)和太阳能电池。

[0282] 结论

[0283] 本发明的优选实施例的说明到此结束。出于例示和说明的目的,已呈现了本发明的一或多个实施例的前述说明。这并不旨在穷举或将本发明局限到所公开的精确形式。根据以上教导,可进行许多修改和变化。旨在使本发明的范围不受此详细说明的局限,而是受所附权利要求书的局限。

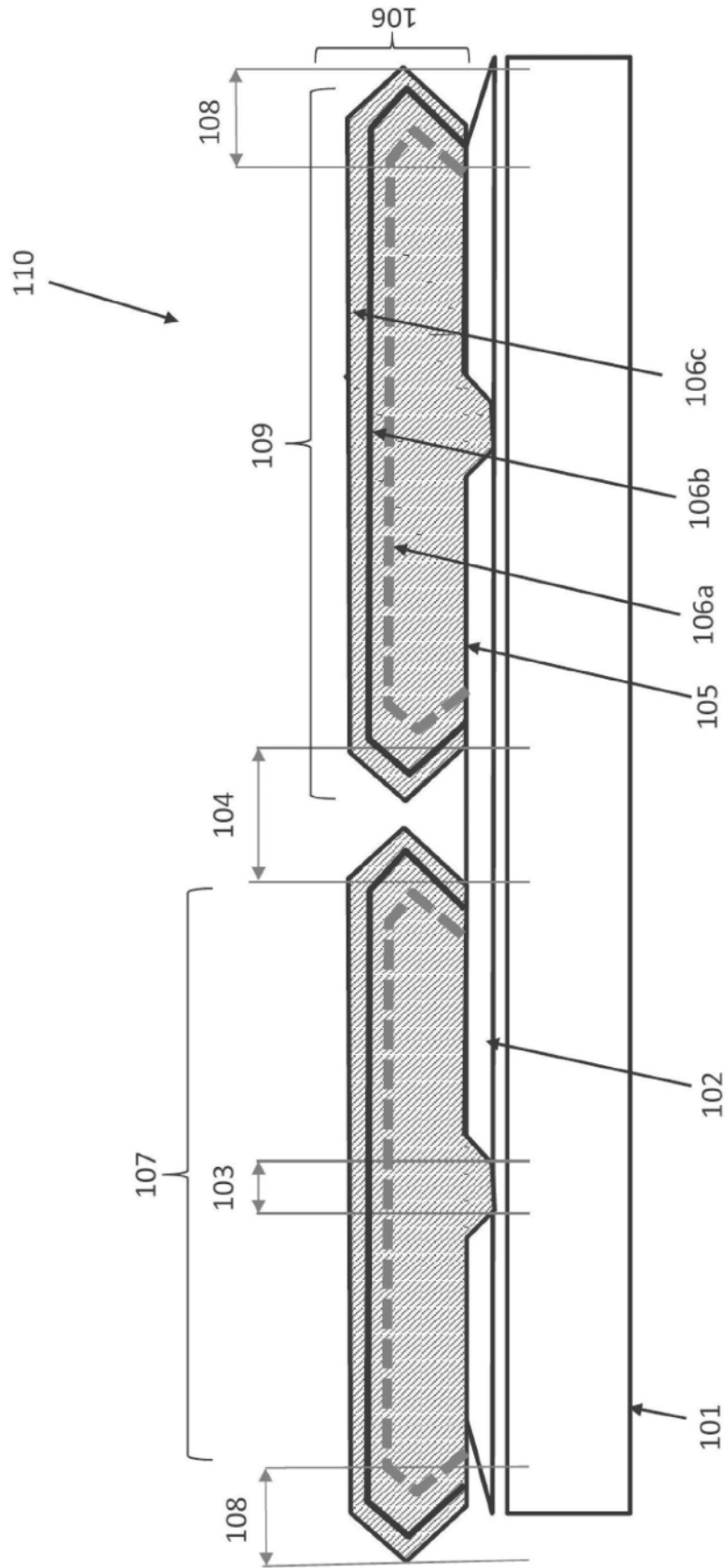


图1

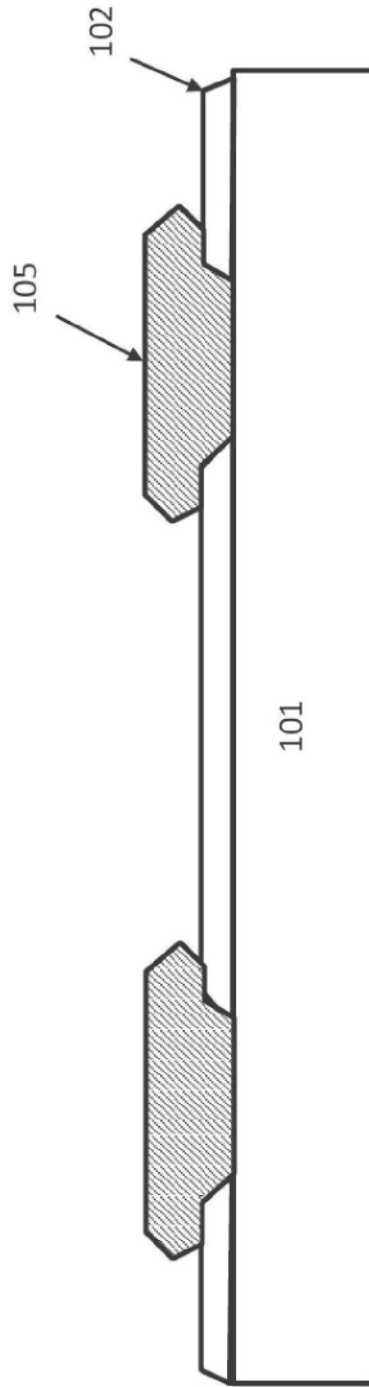


图2(a)

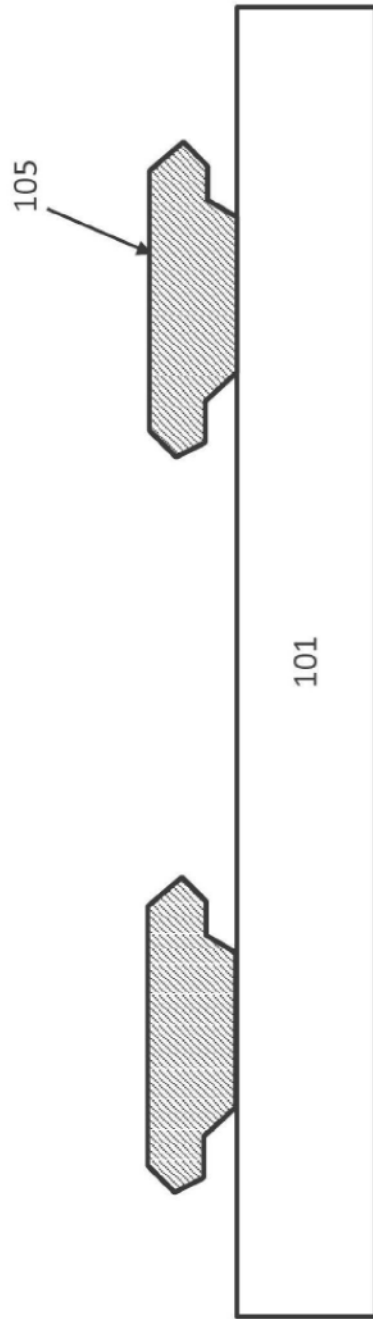


图2(b)

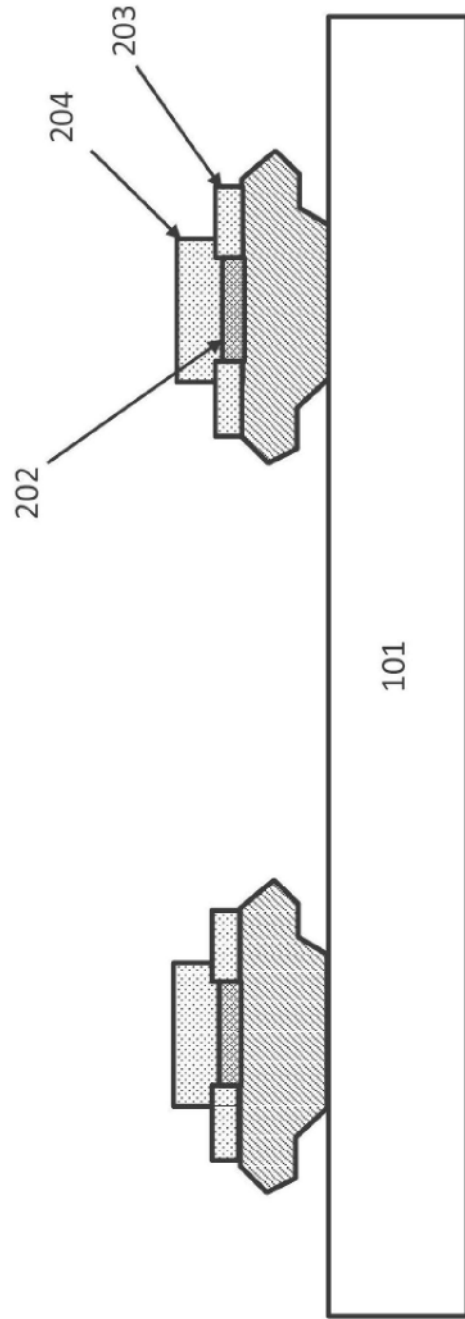


图2(c)

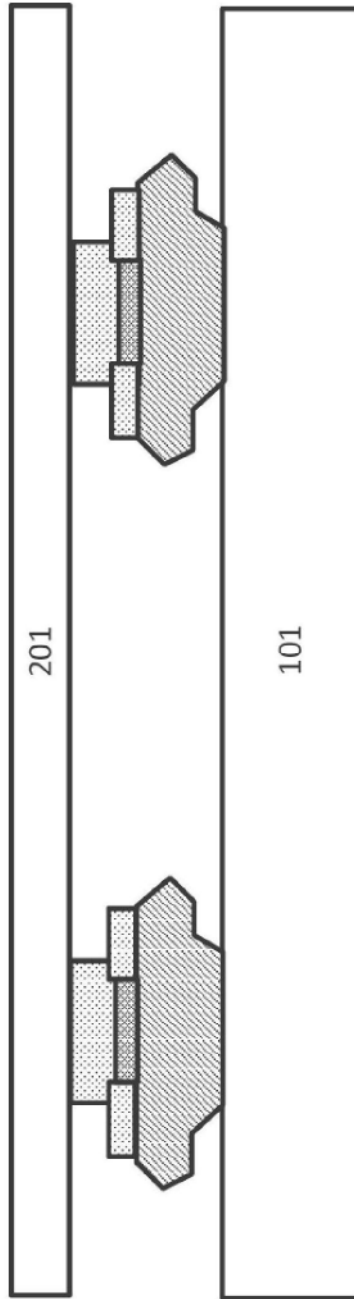


图2(d)

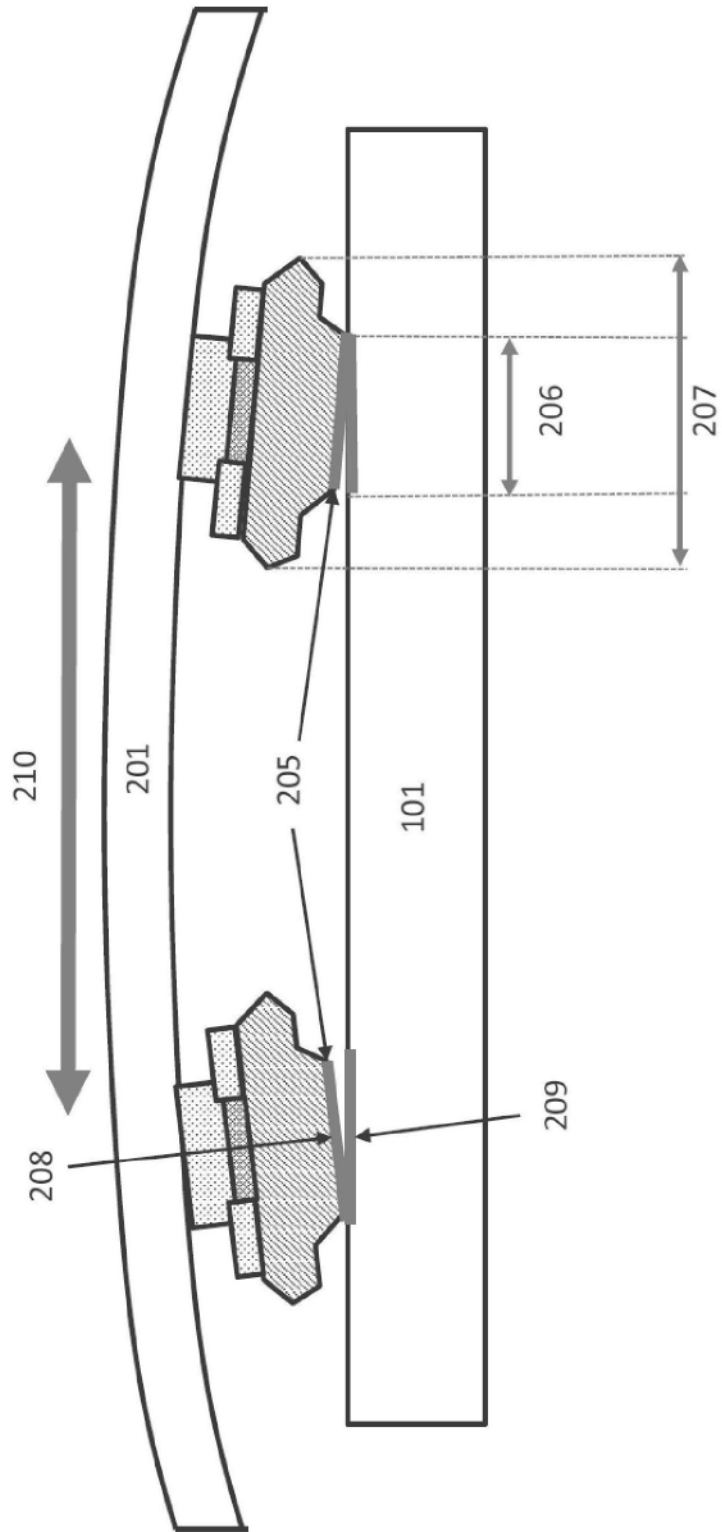


图2(e)

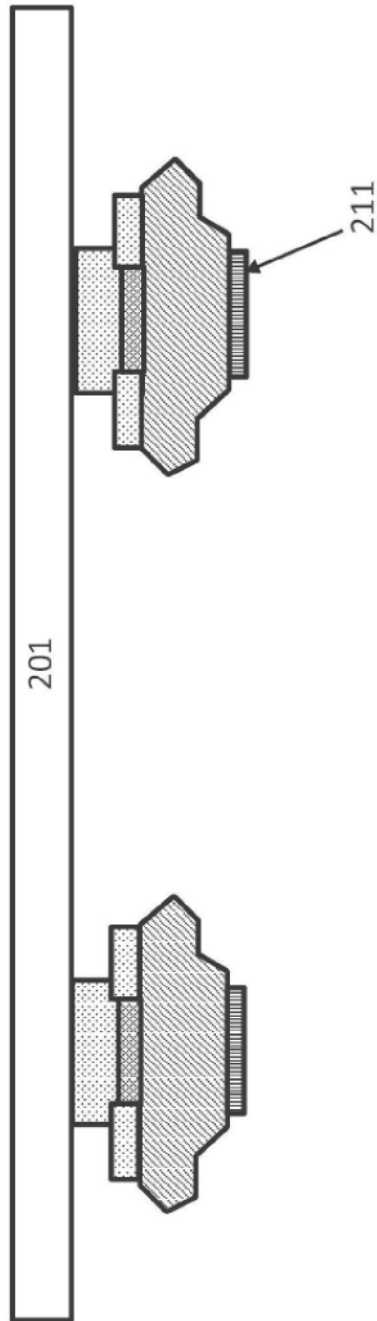


图2(f)

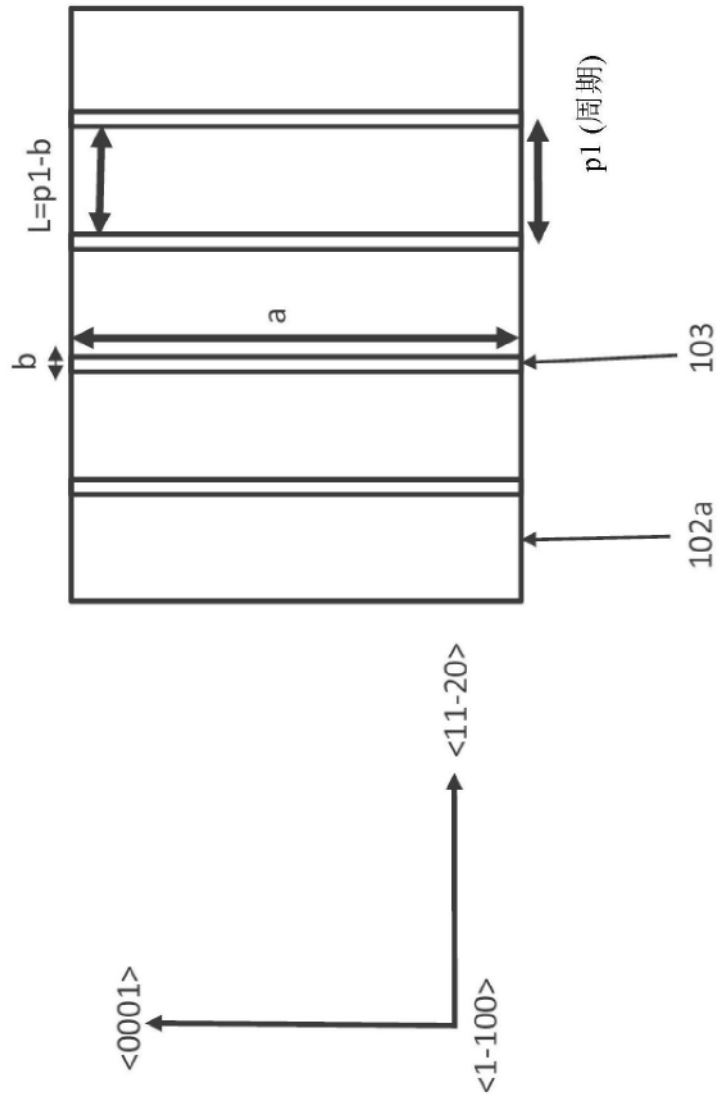


图3(a)

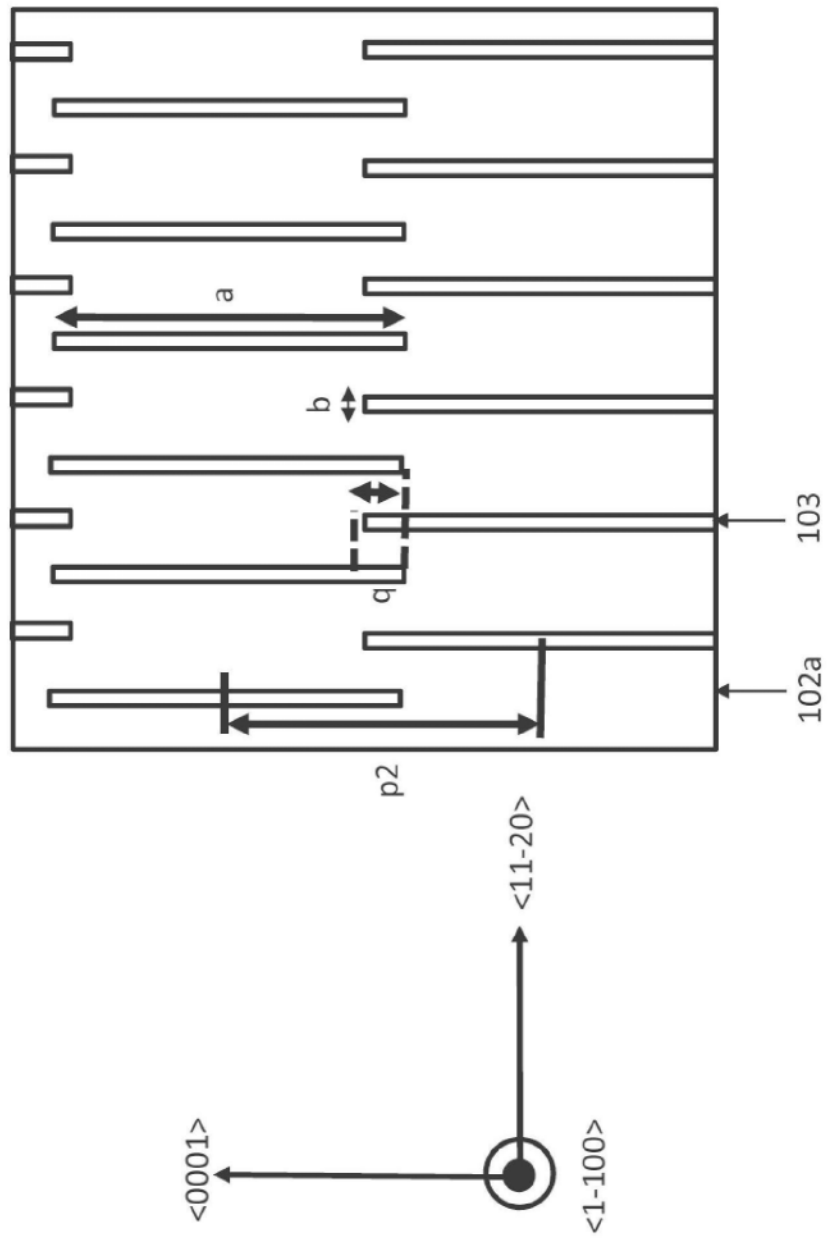


图3(b)

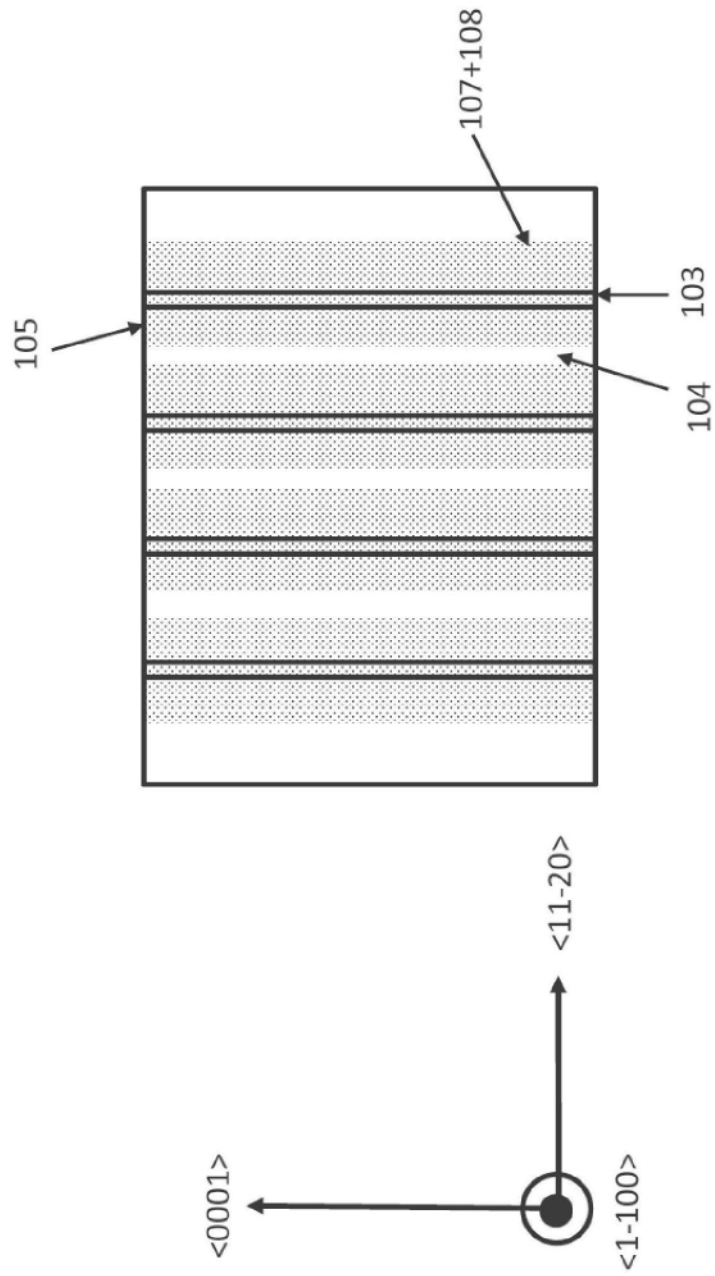


图4(a)

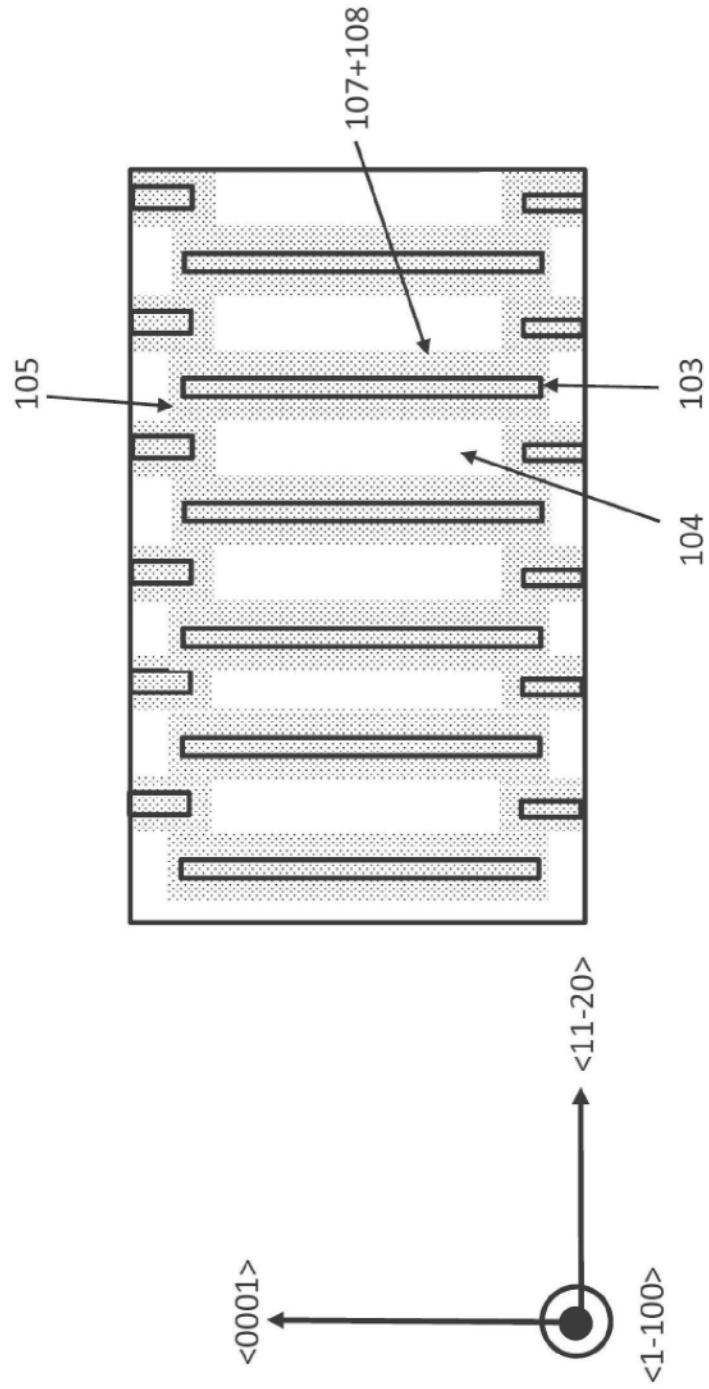


图4(b)

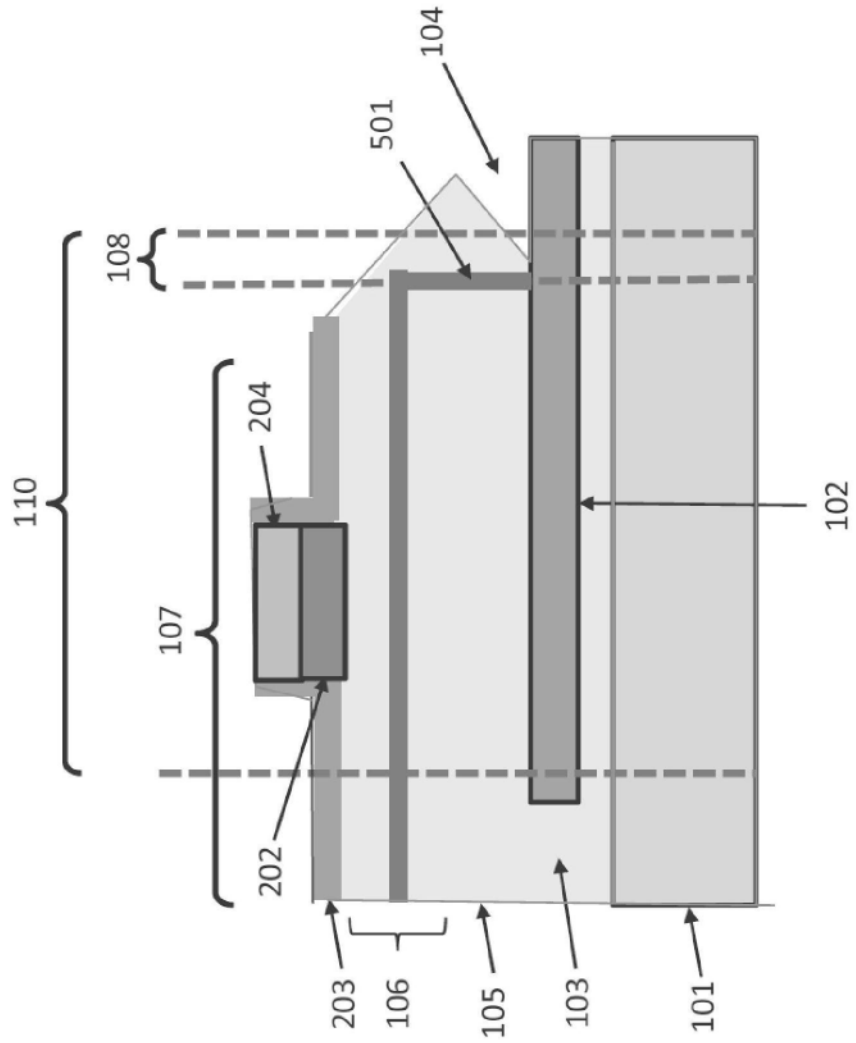


图5

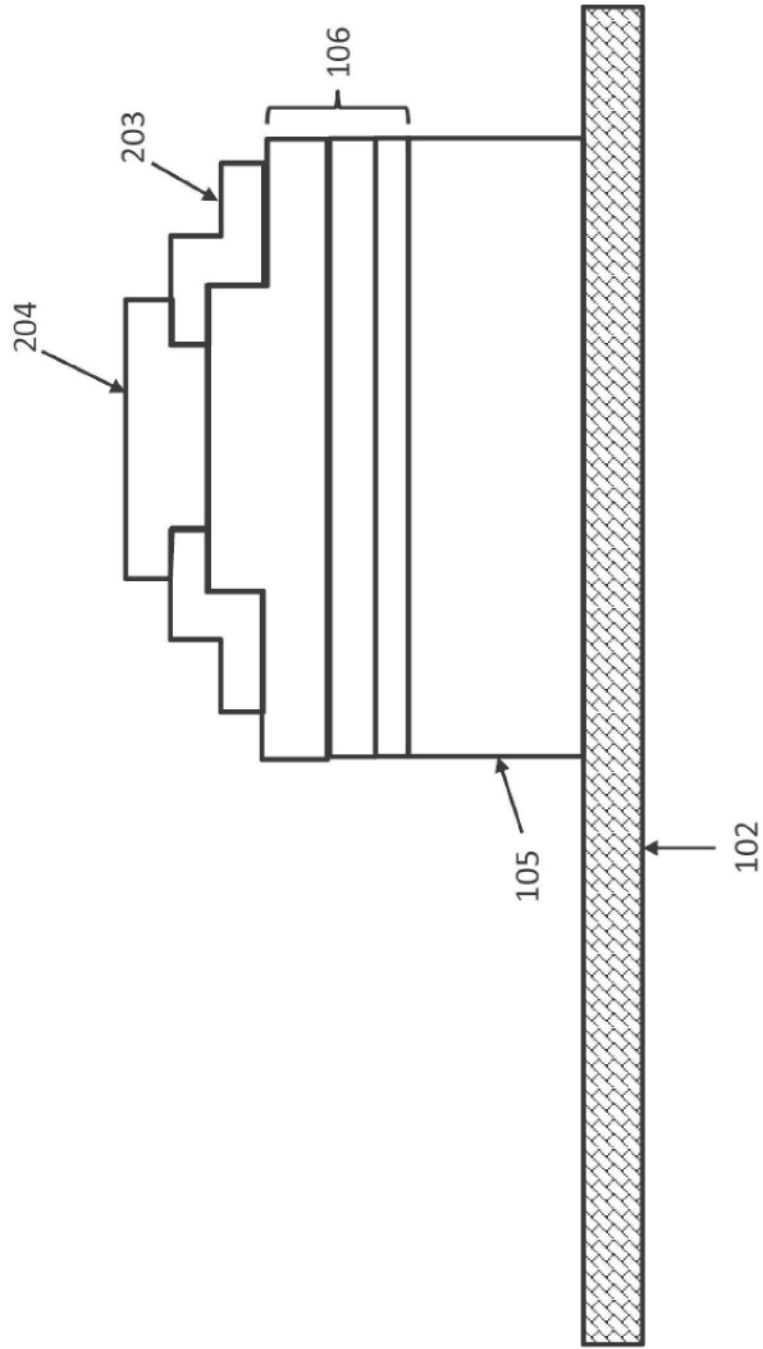


图6

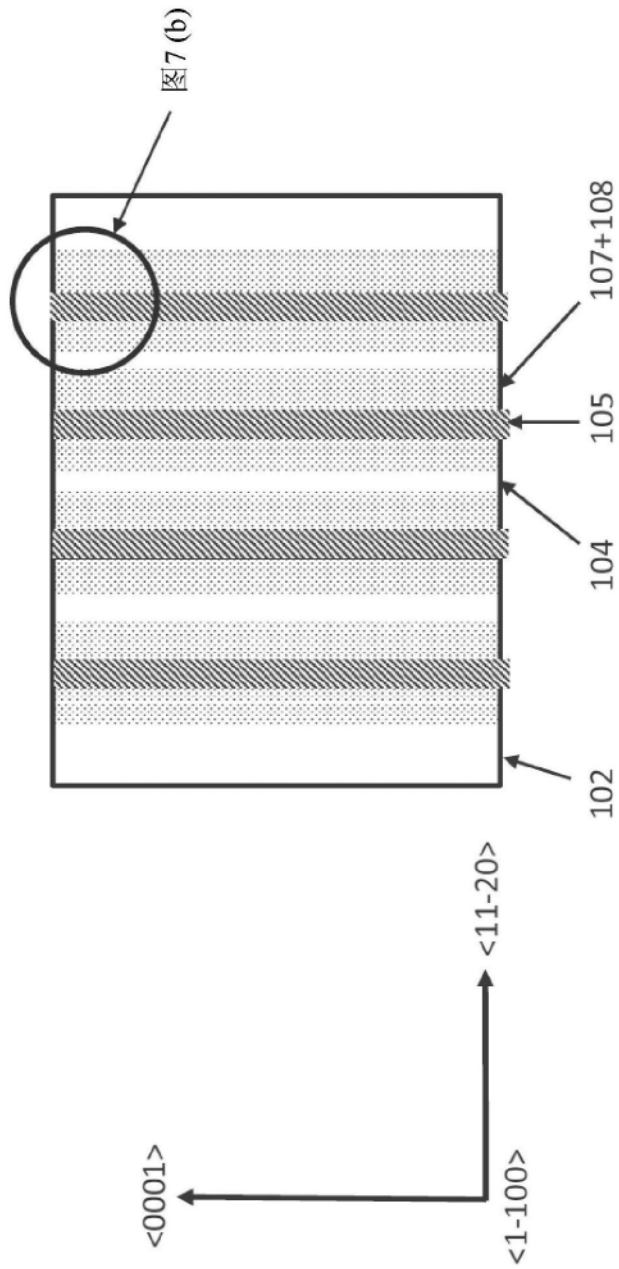


图7(a)

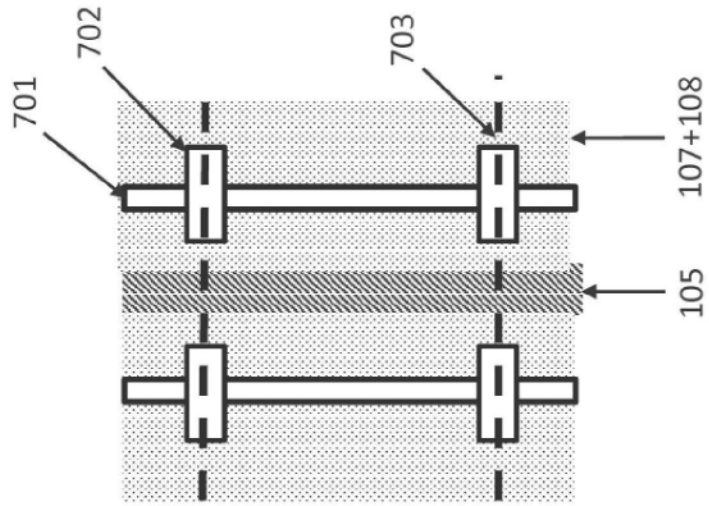


图7(b)

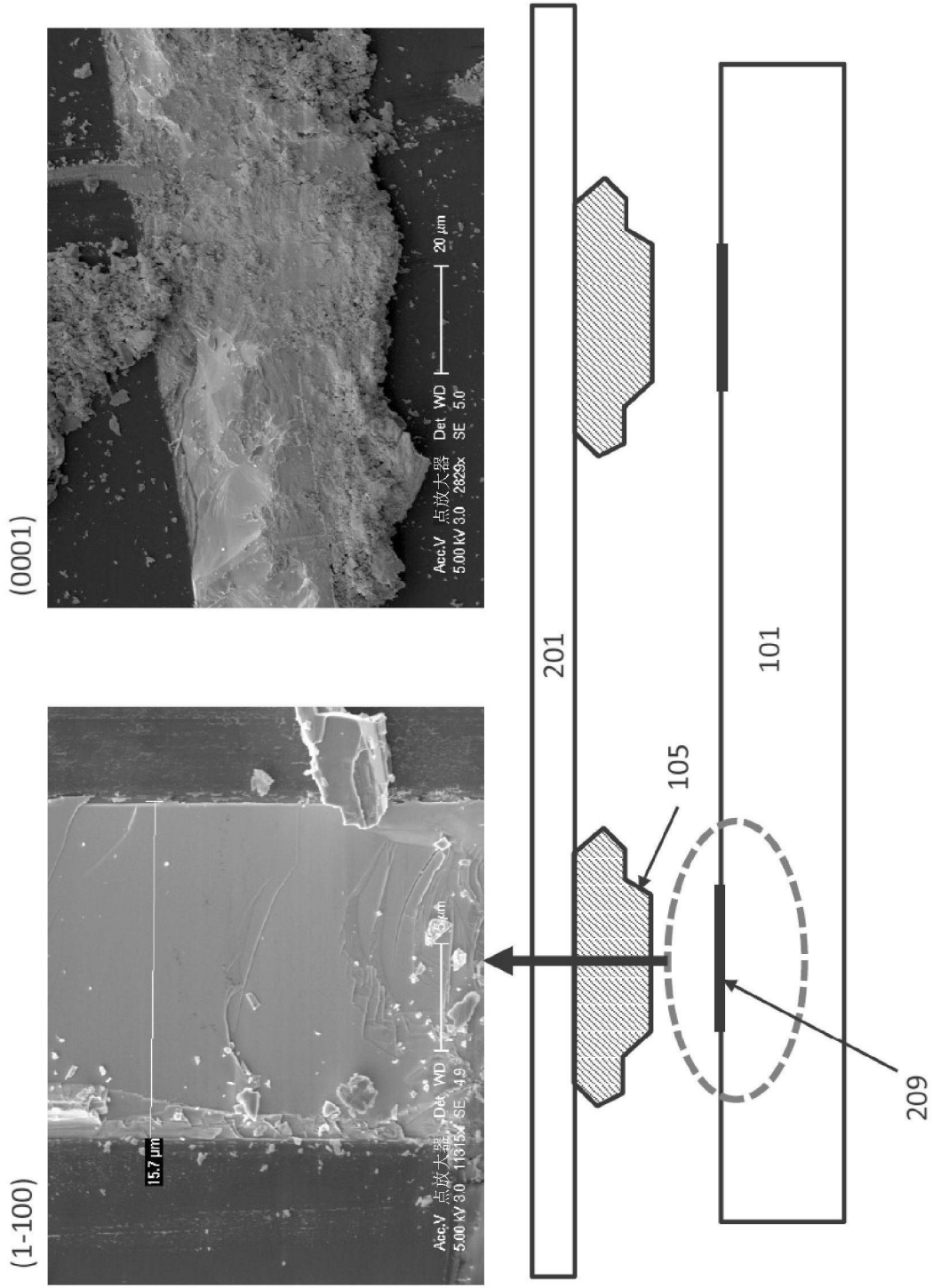


图8



图9(a)

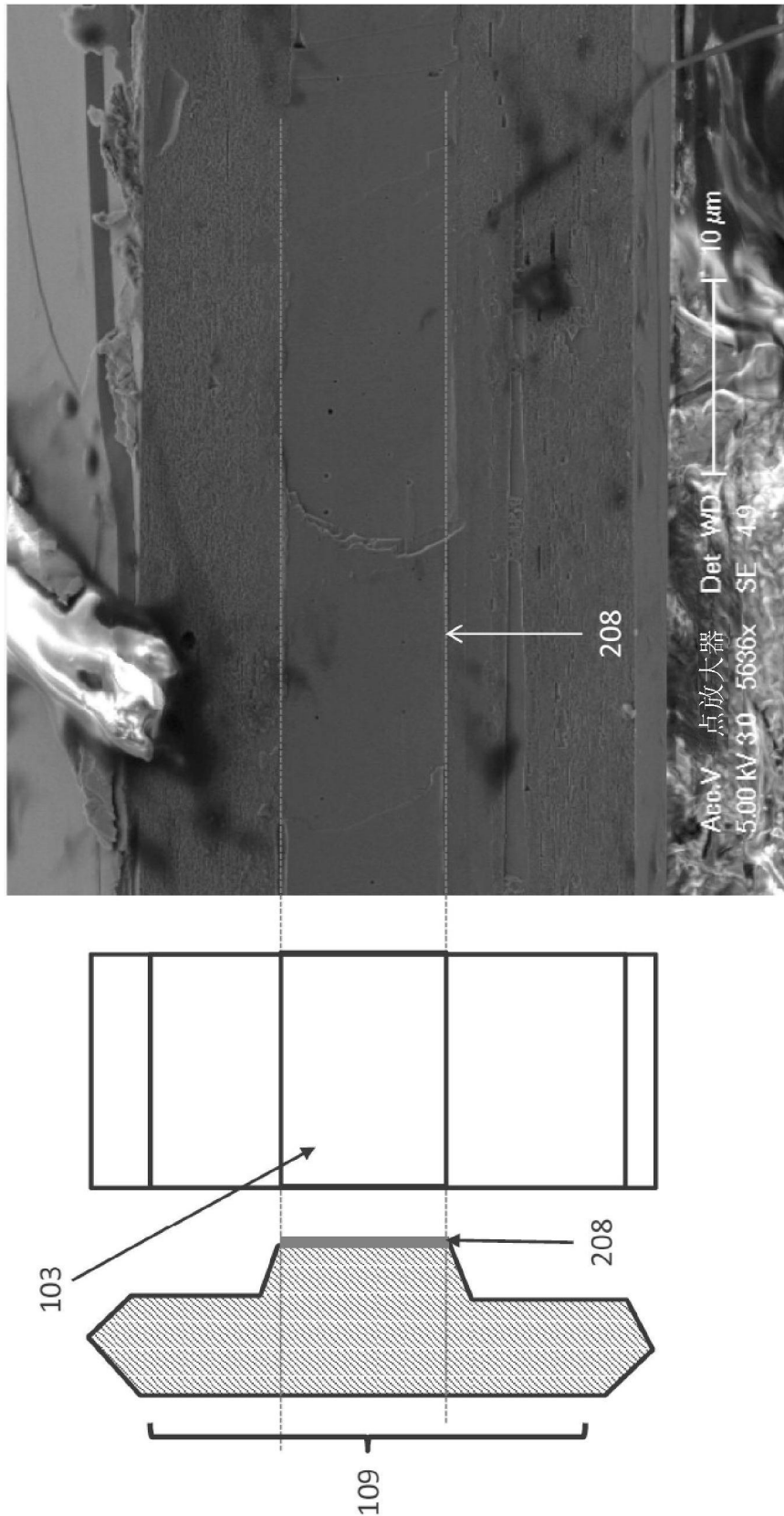


图9(b)

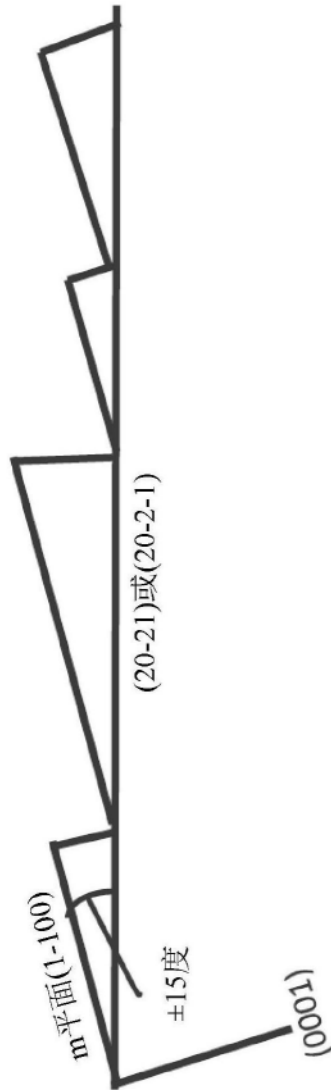


图10(a)

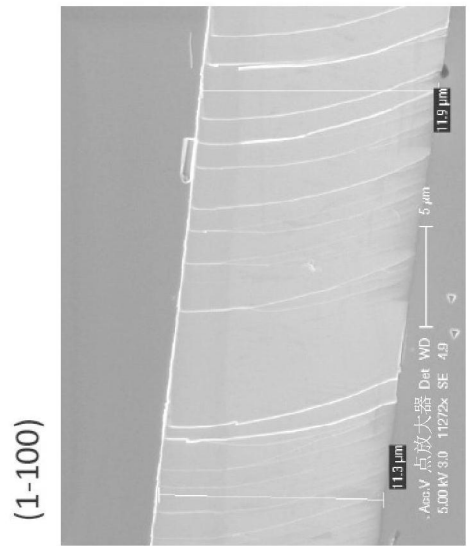


图10(b)

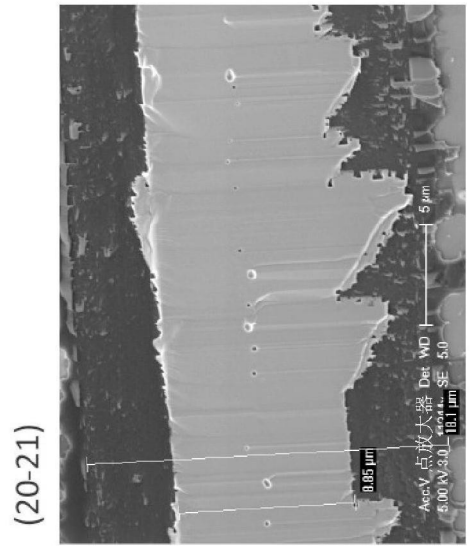


图10(c)

(20-2-1)

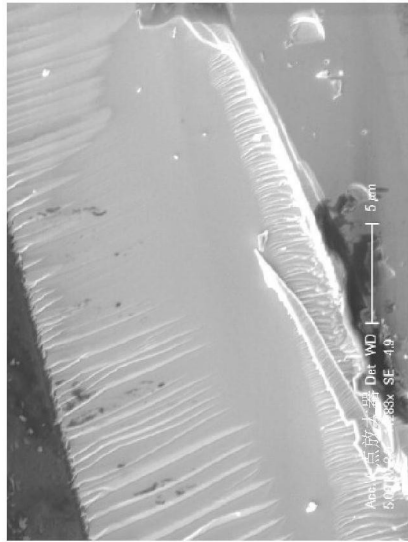


图10(d)

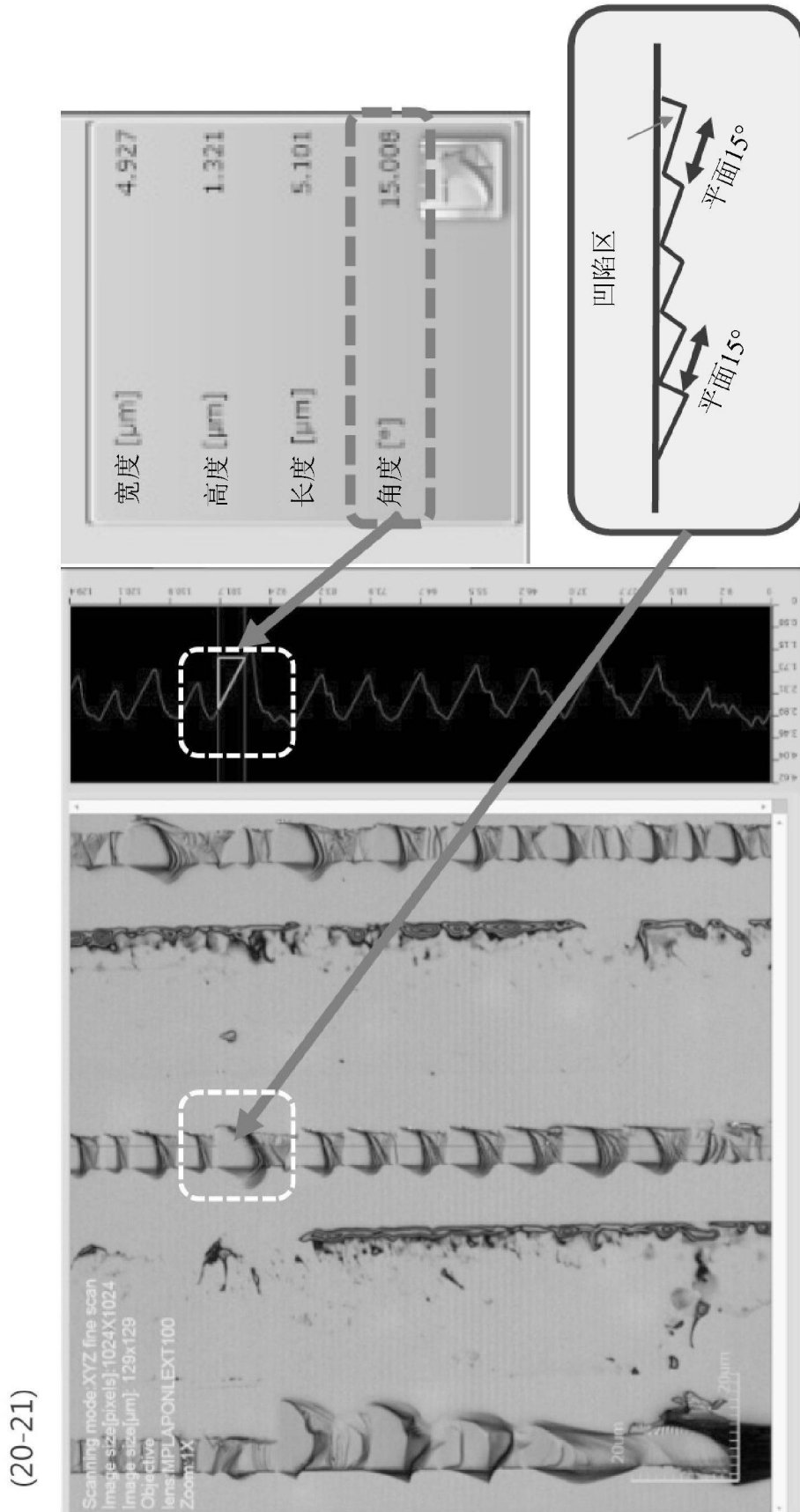


图10(e)

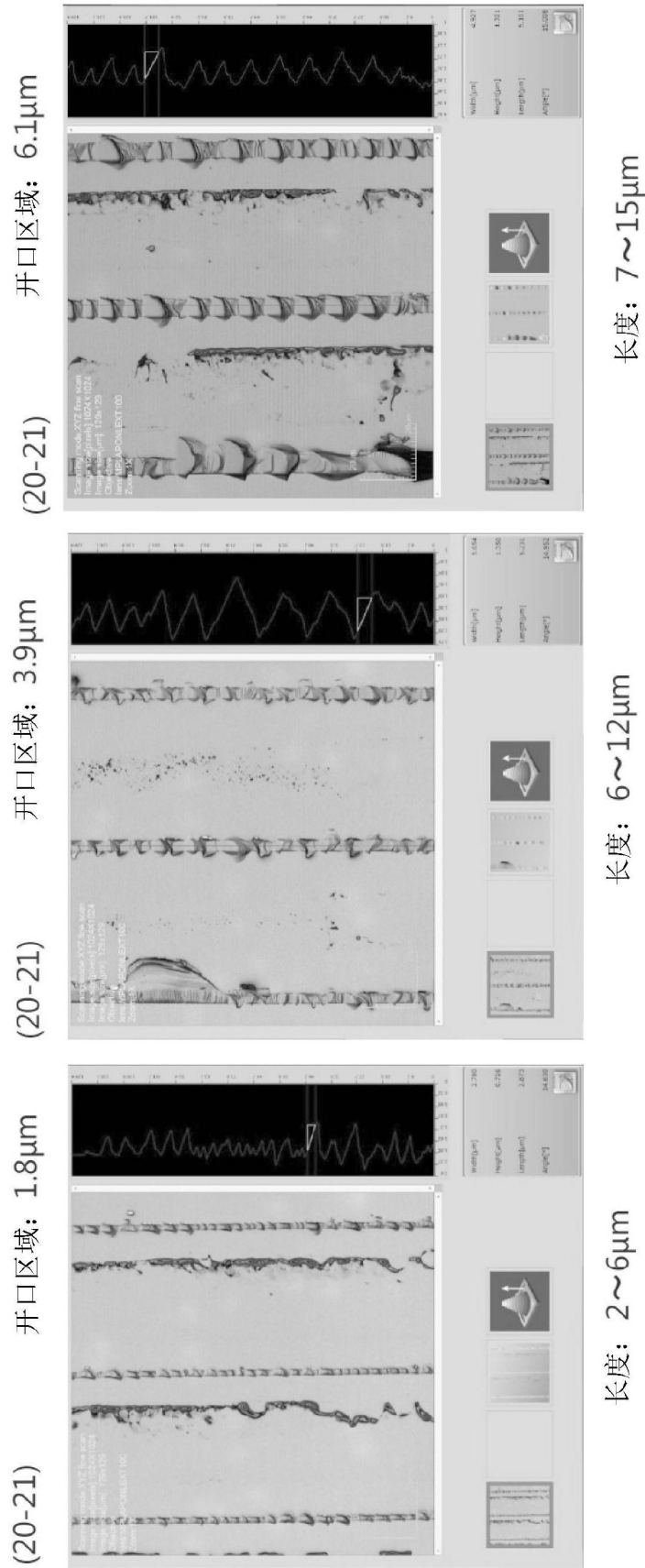


图10(f)

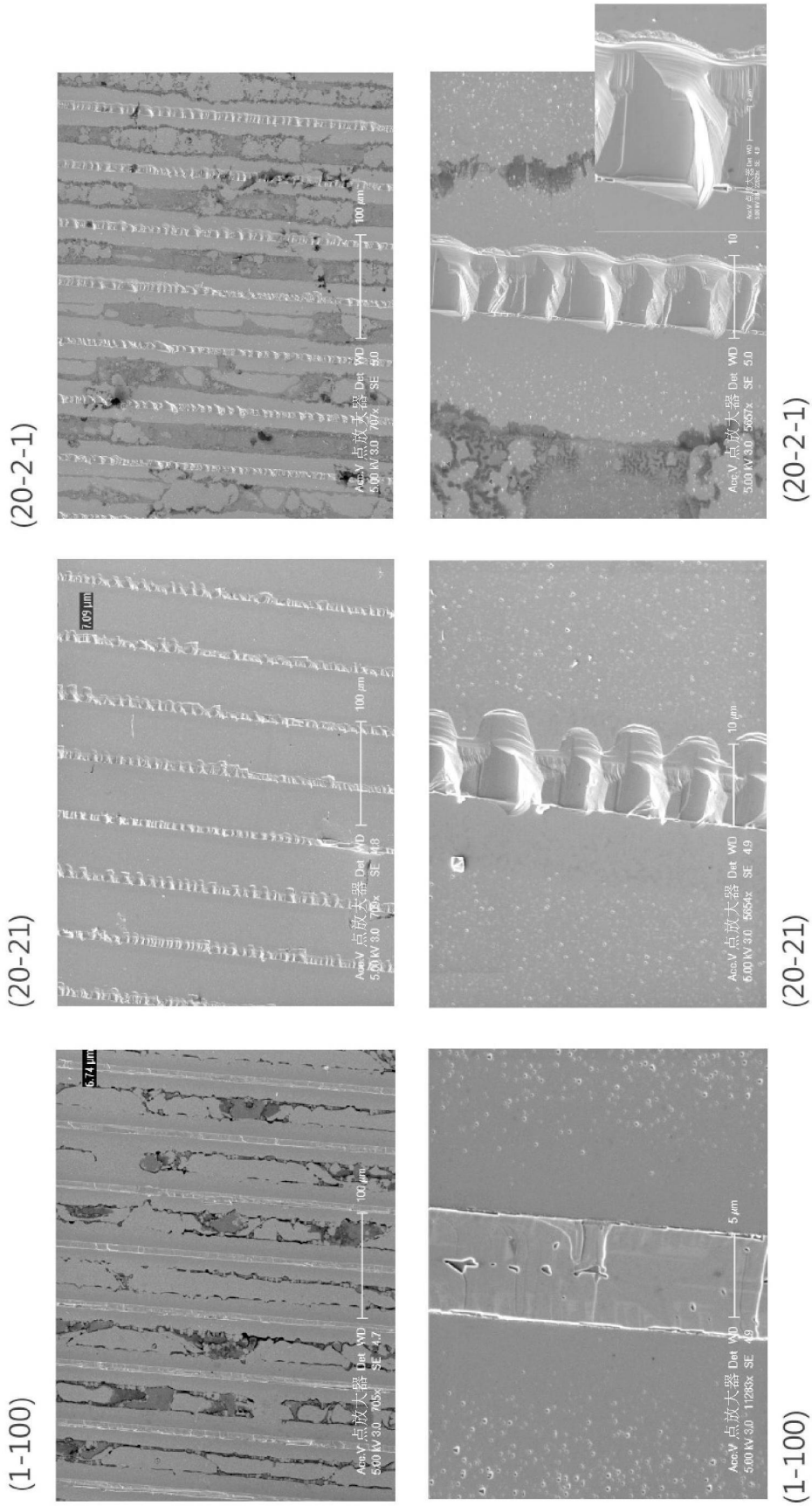


图10(g)

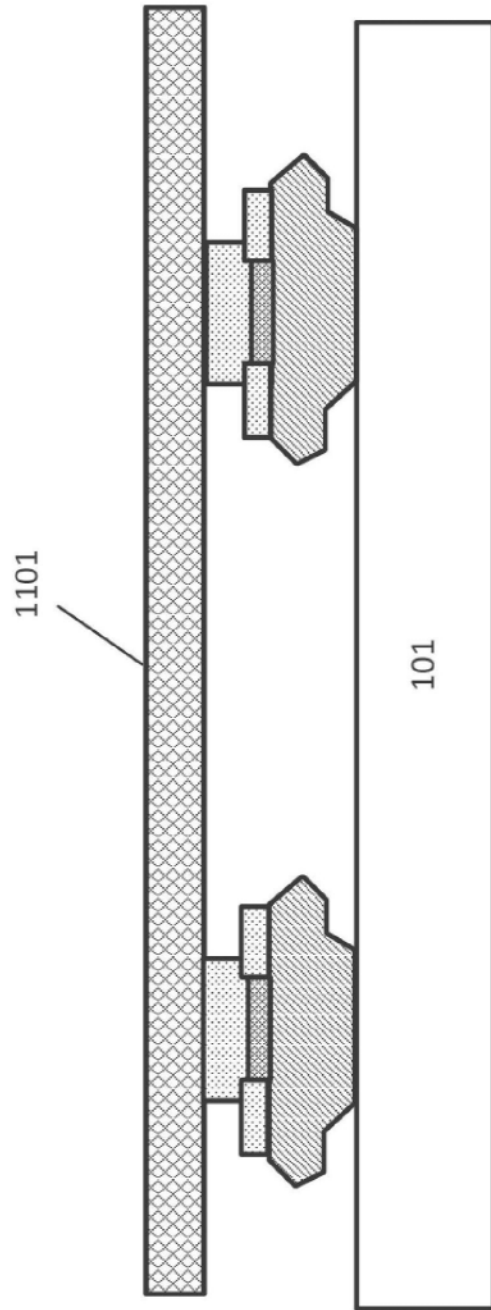


图11(a)

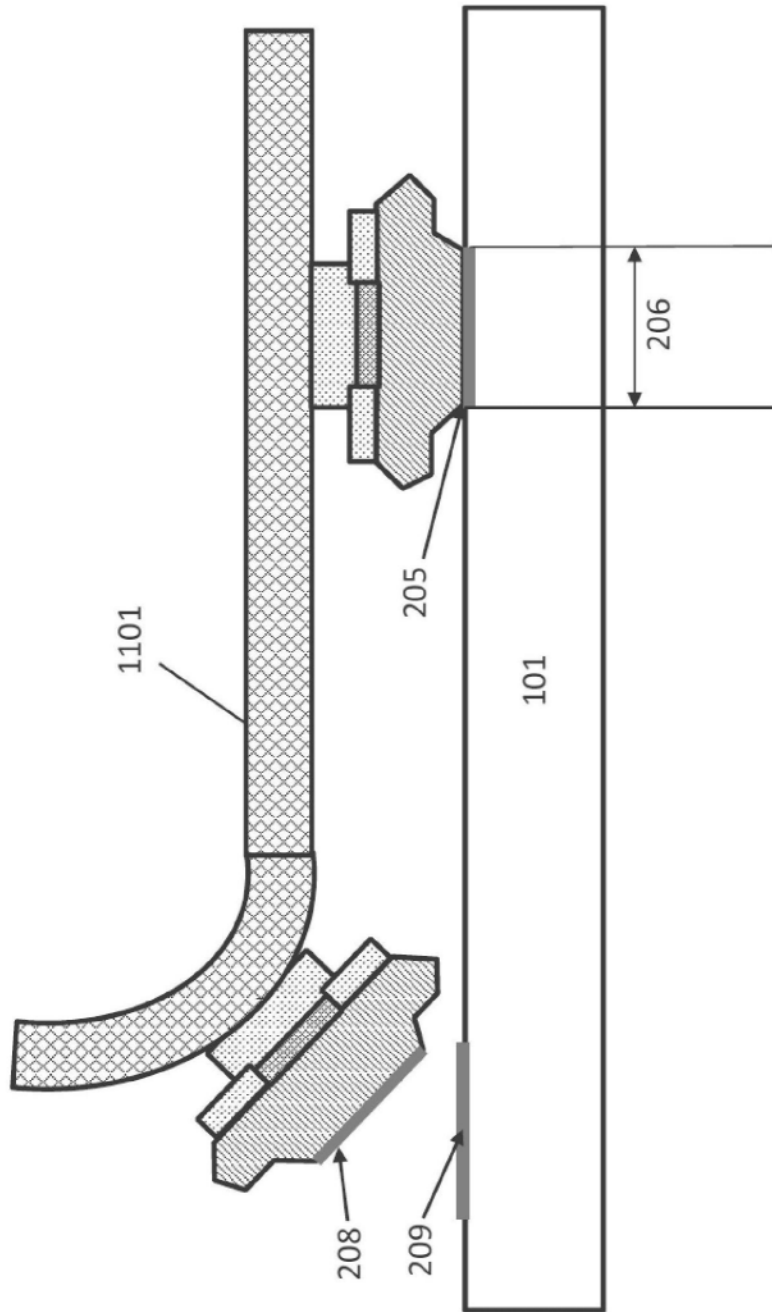


图11(b)

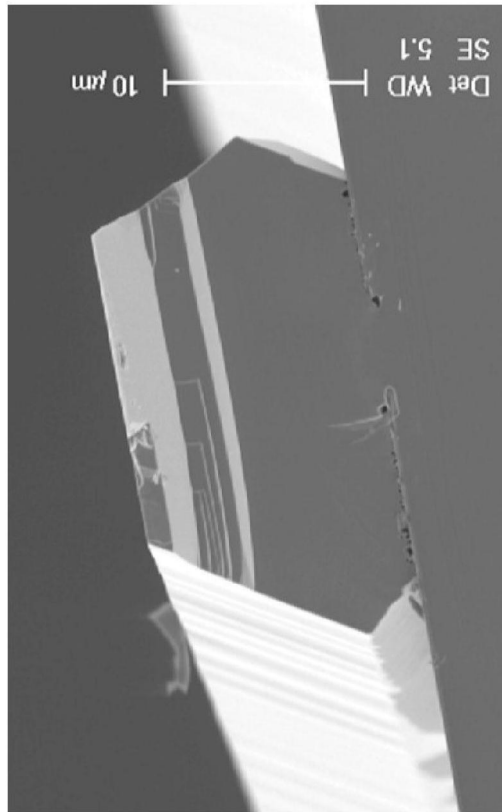


图11(c)

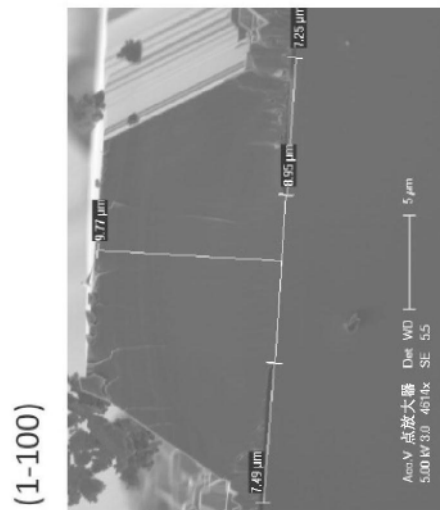


图12(a)

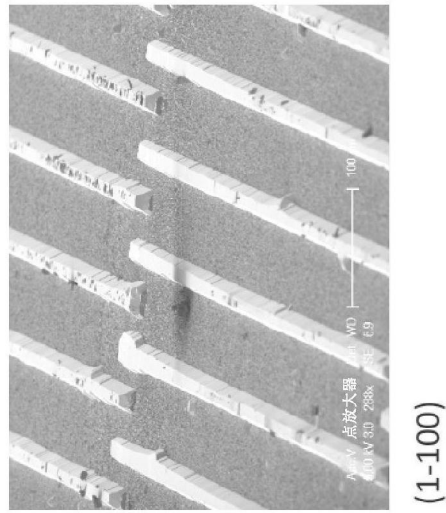


图12(b)

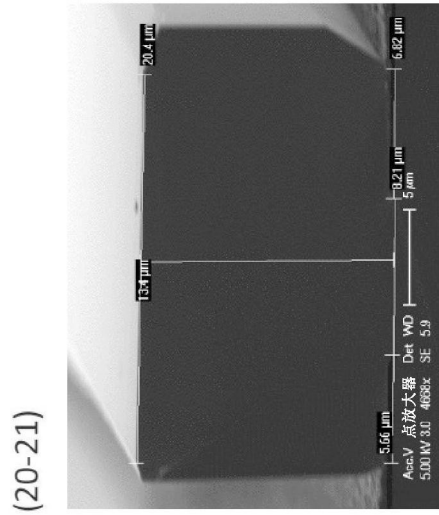


图12(c)

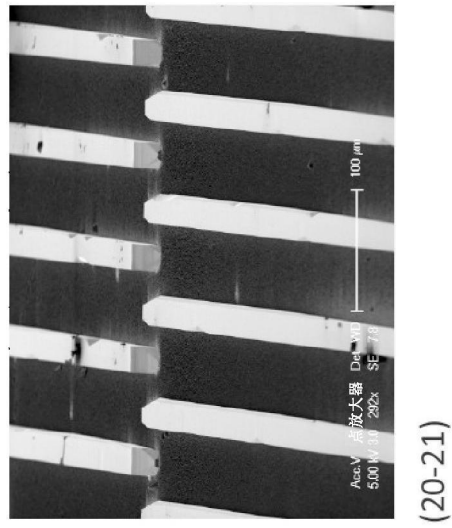


图12(d)

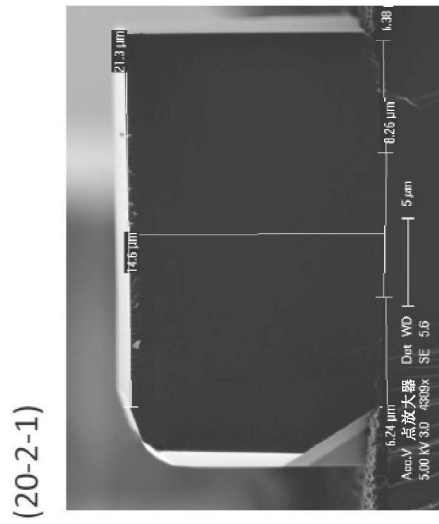


图12(e)

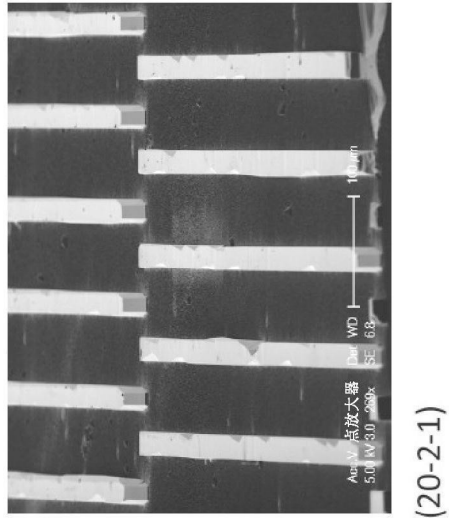


图12(f)

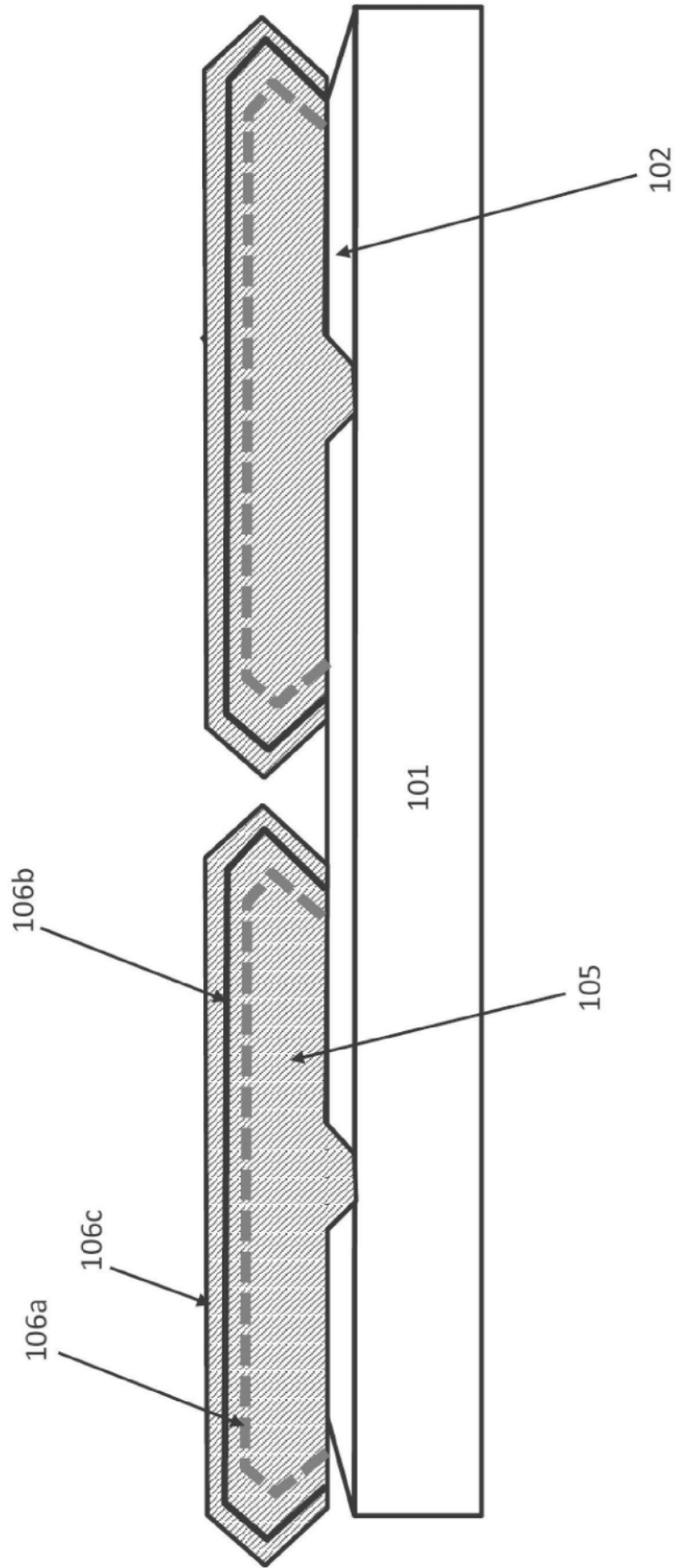


图12(g)

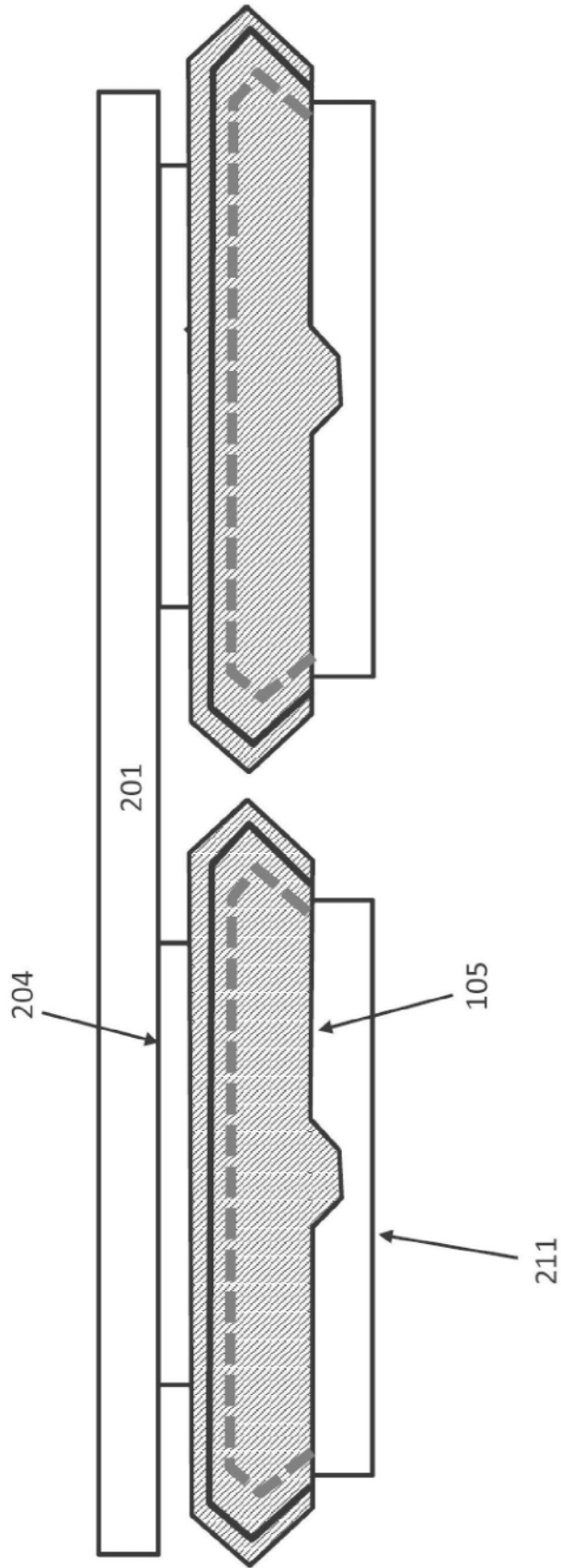


图12(h)

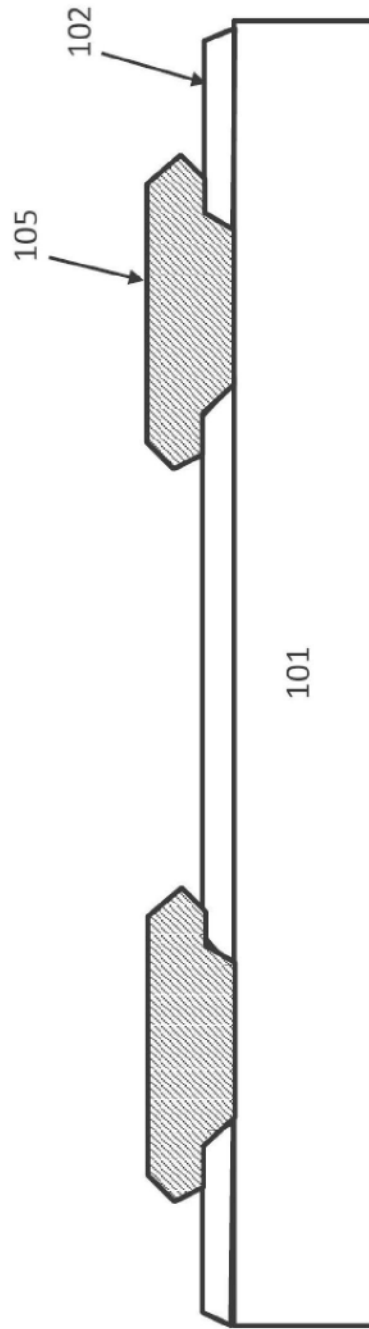


图12(i)

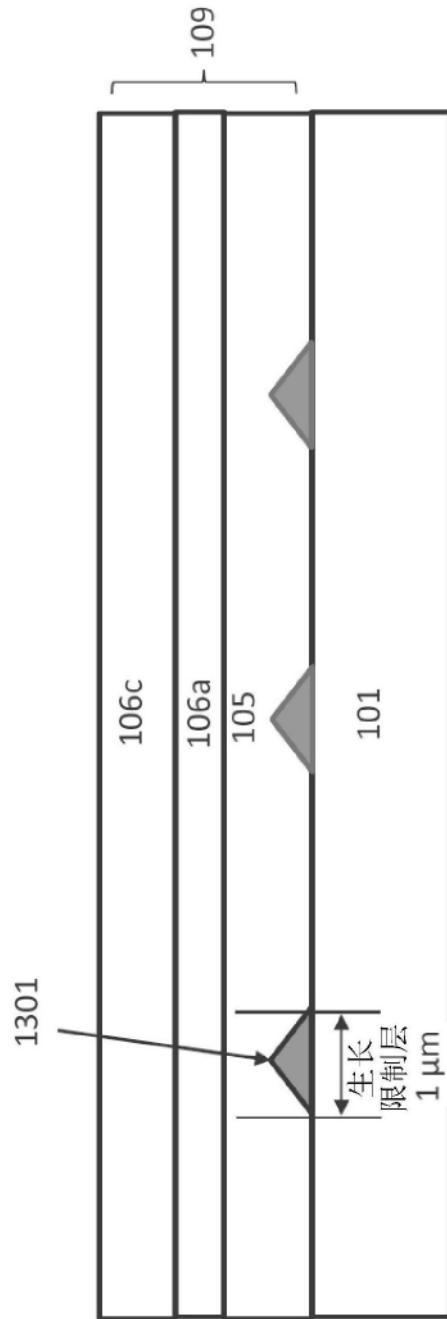


图13(a)

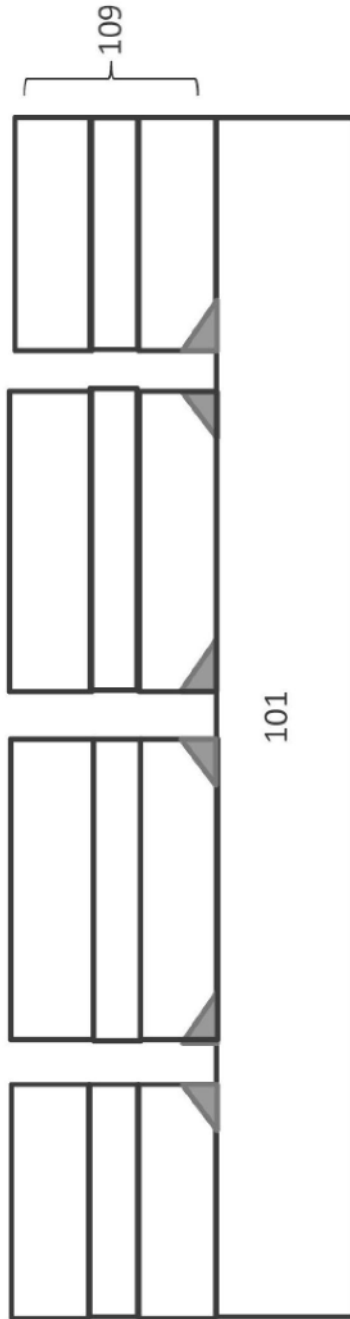


图13(b)

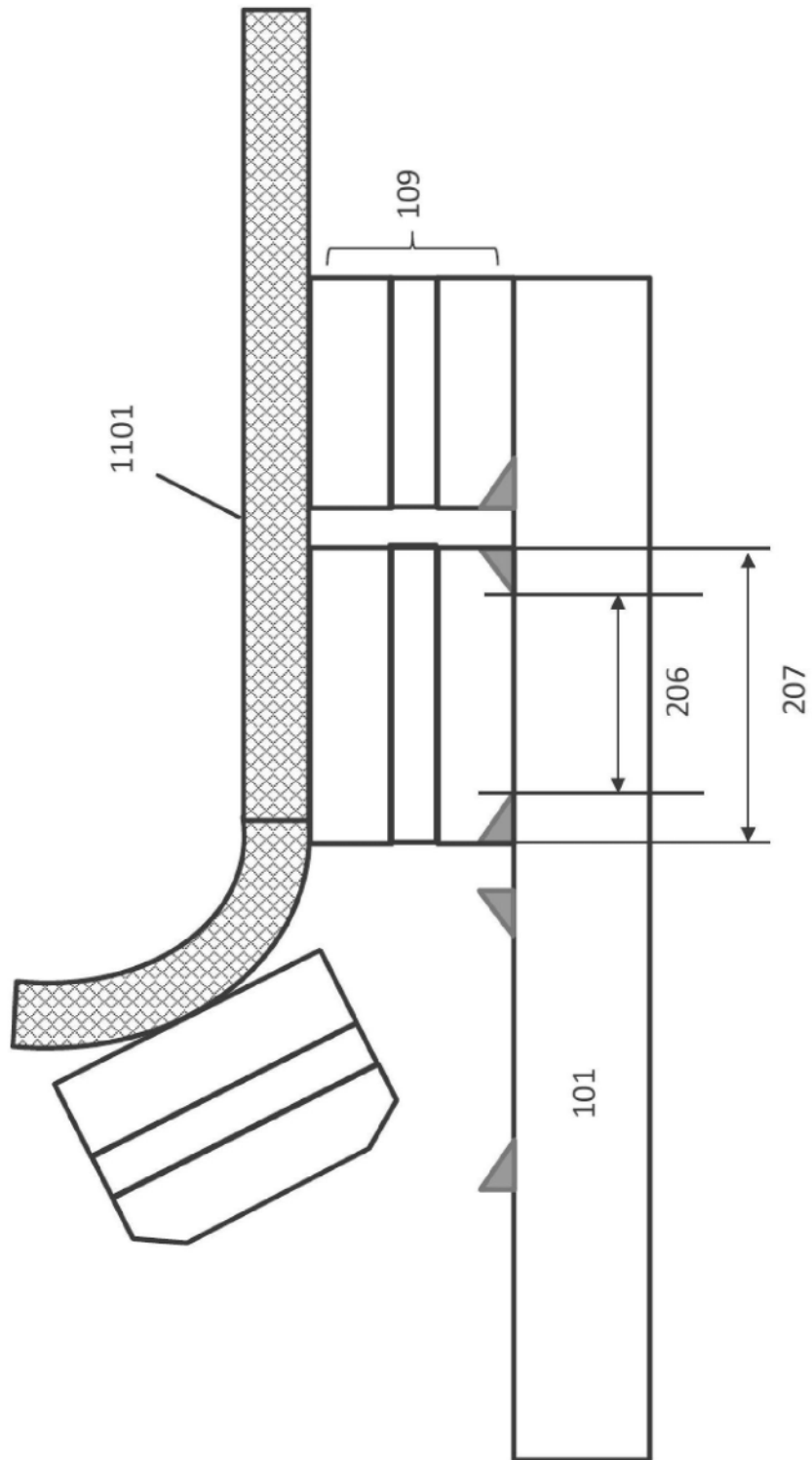


图13(c)

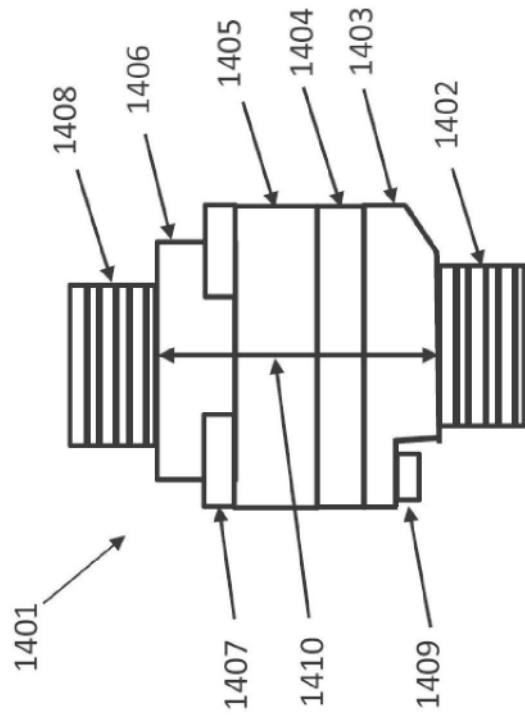


图14

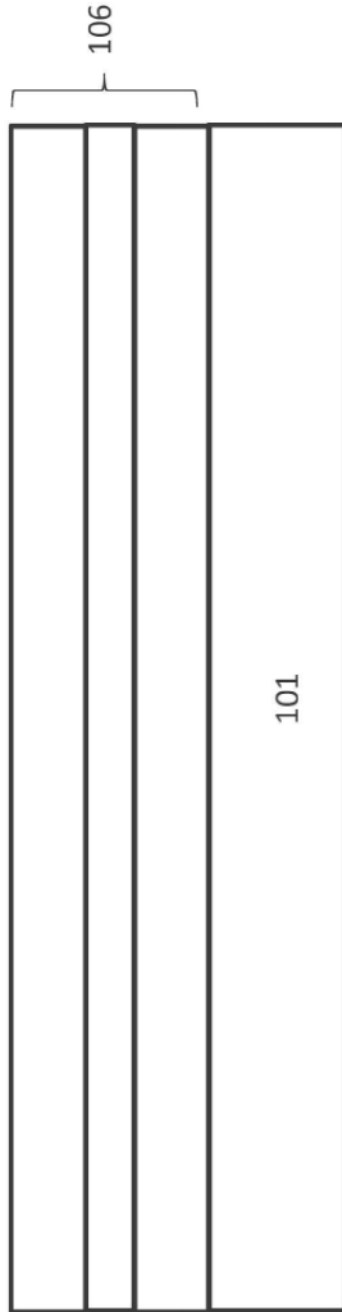


图15(a)

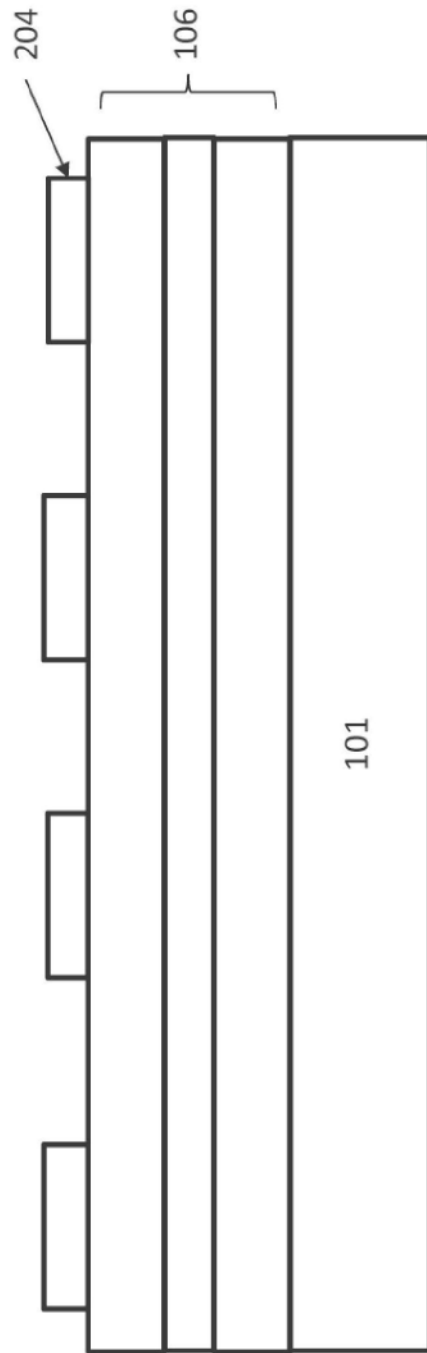


图15(b)

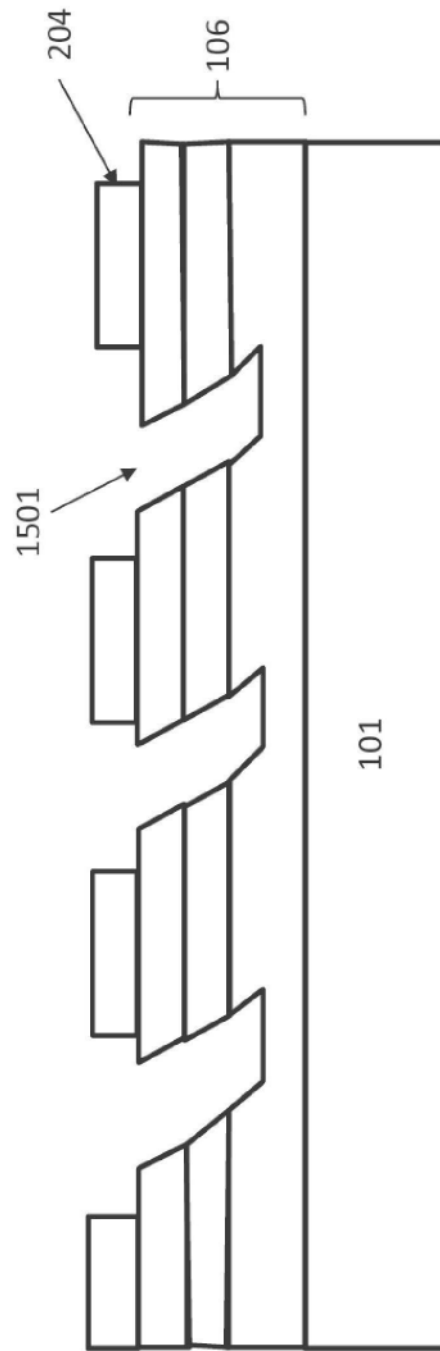


图15(c)

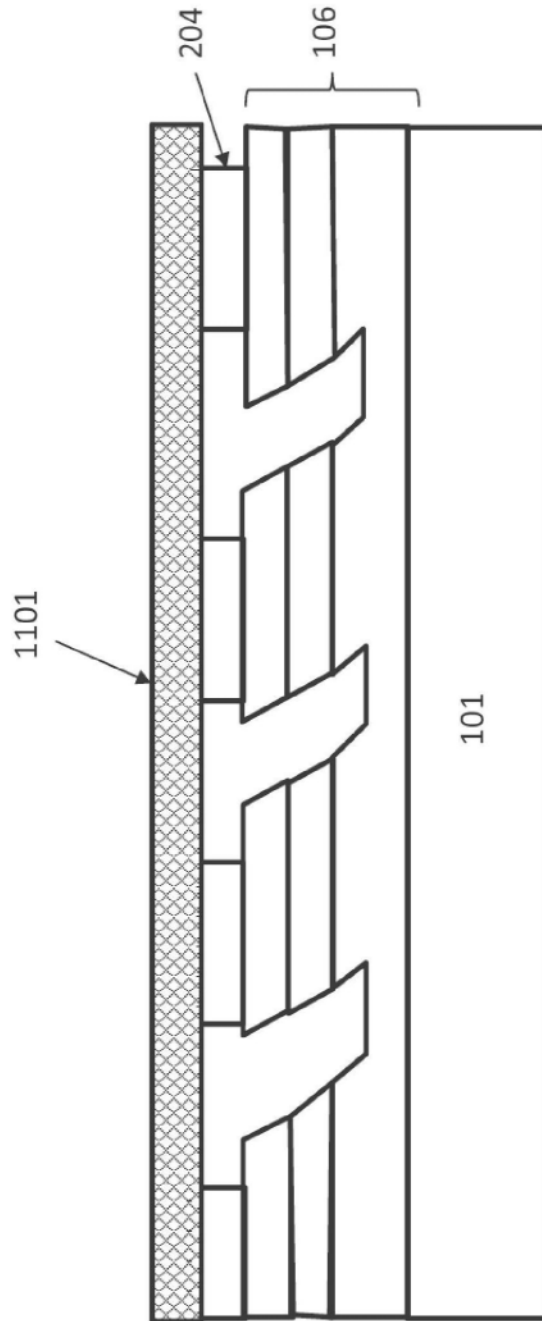


图15(d)

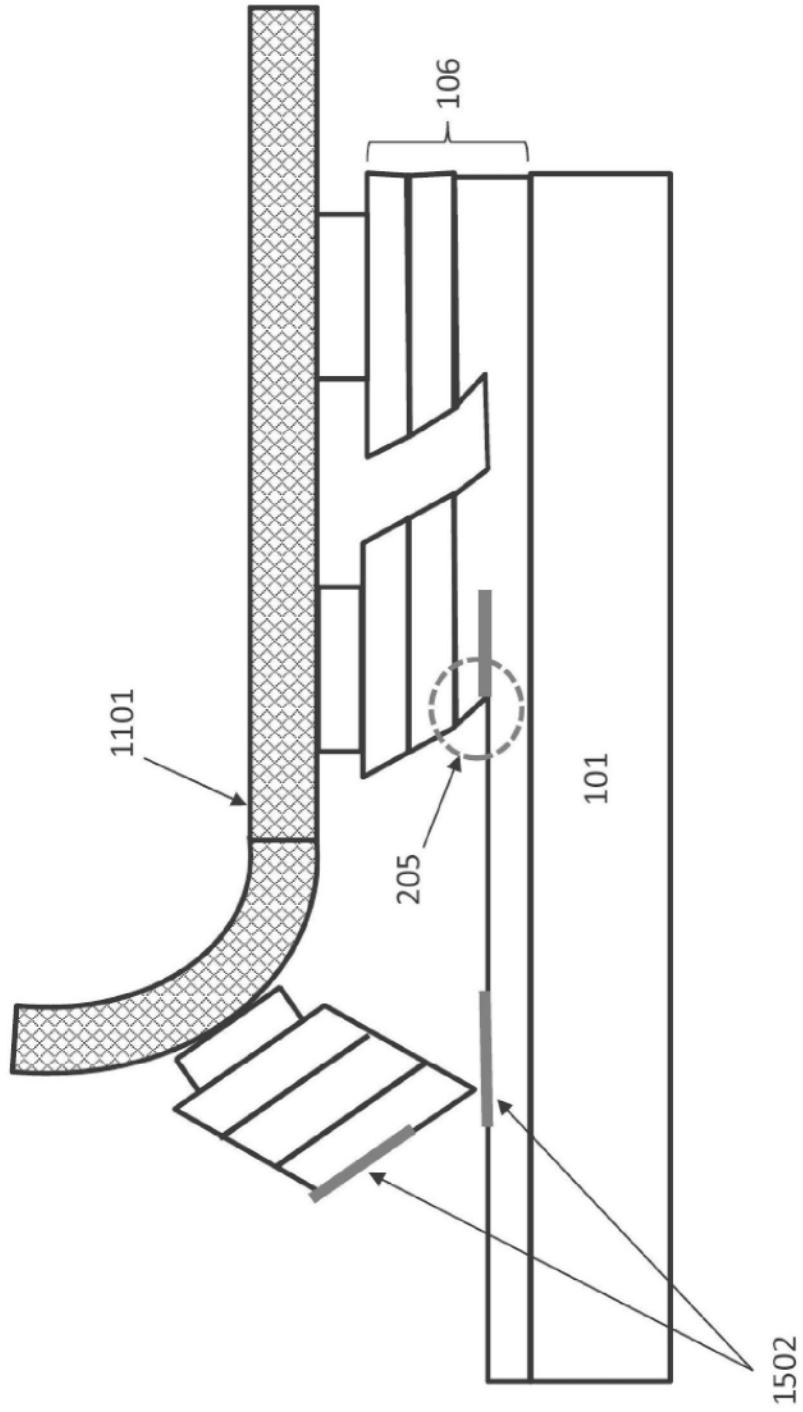


图15(e)

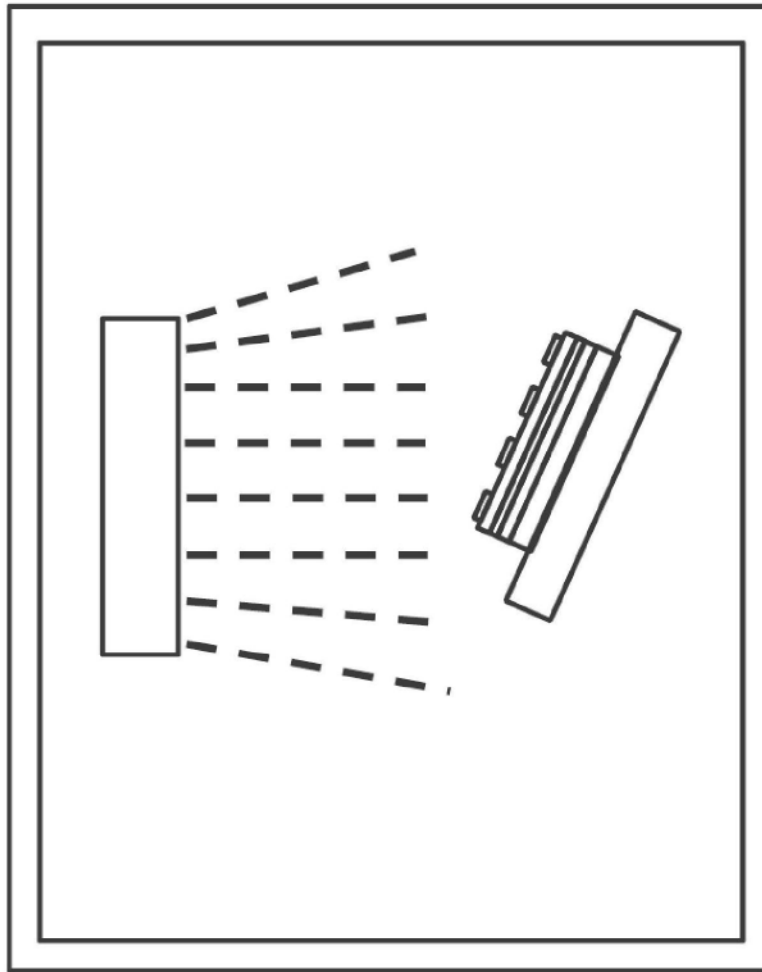


图15 (f)

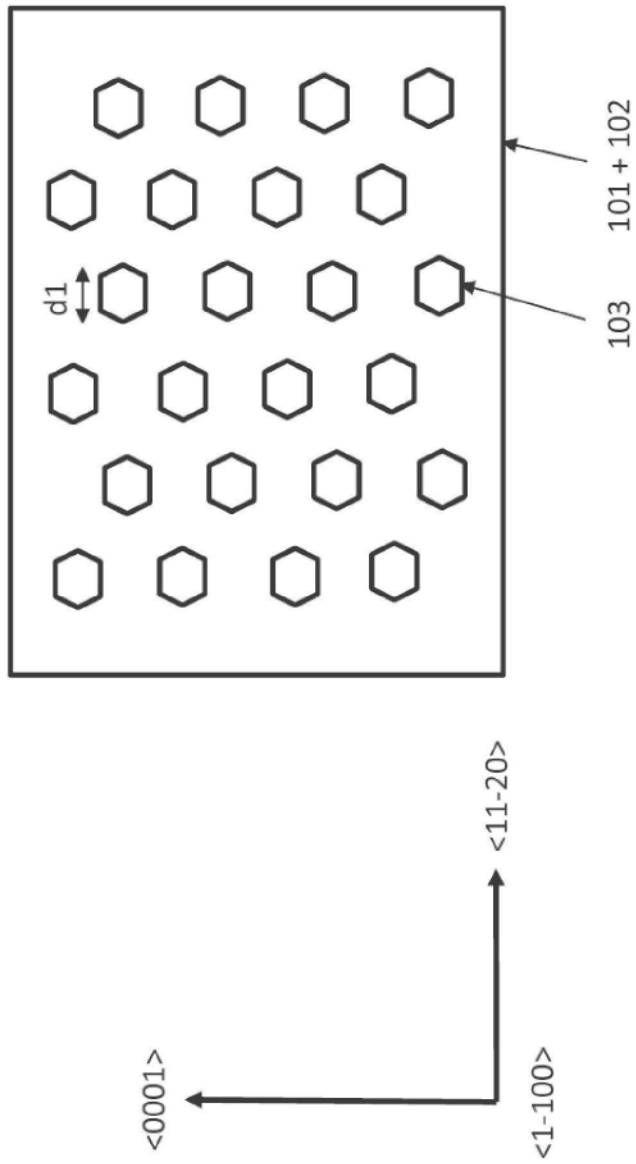


图16(a)

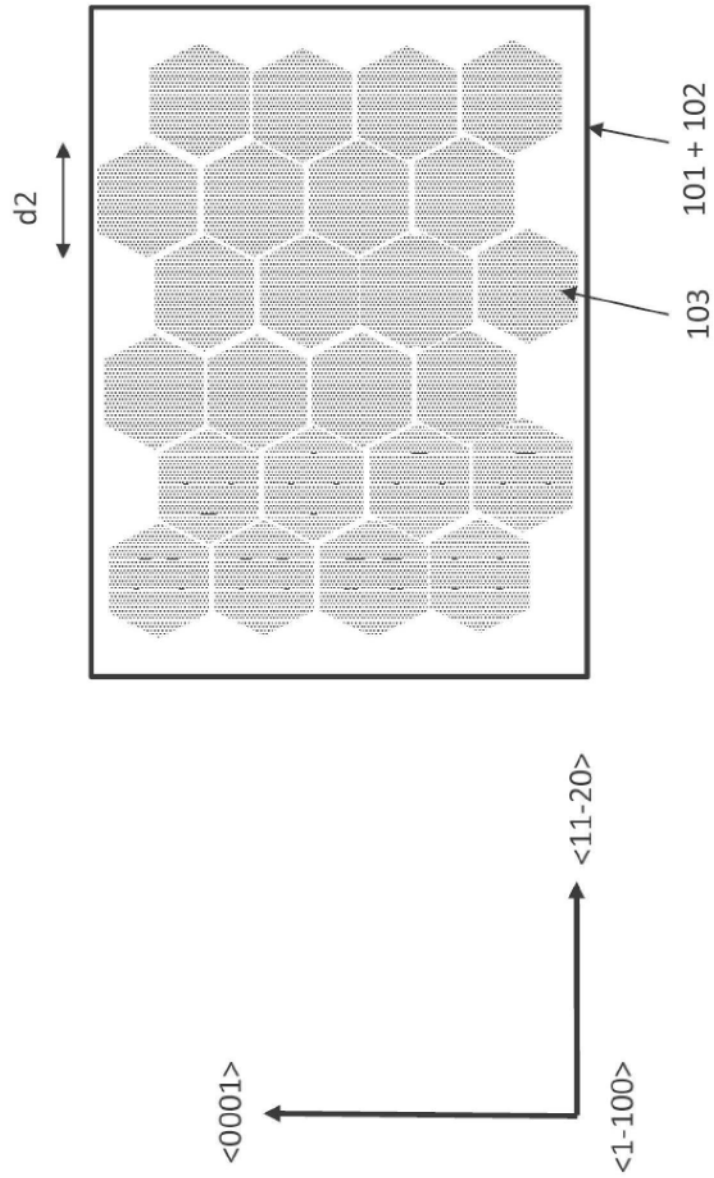


图16 (b)

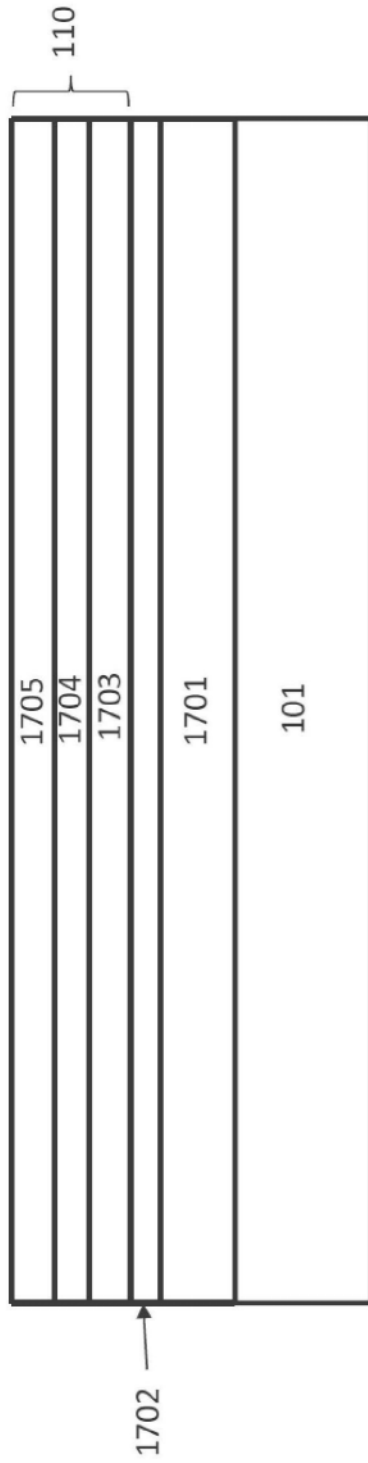


图17(a)

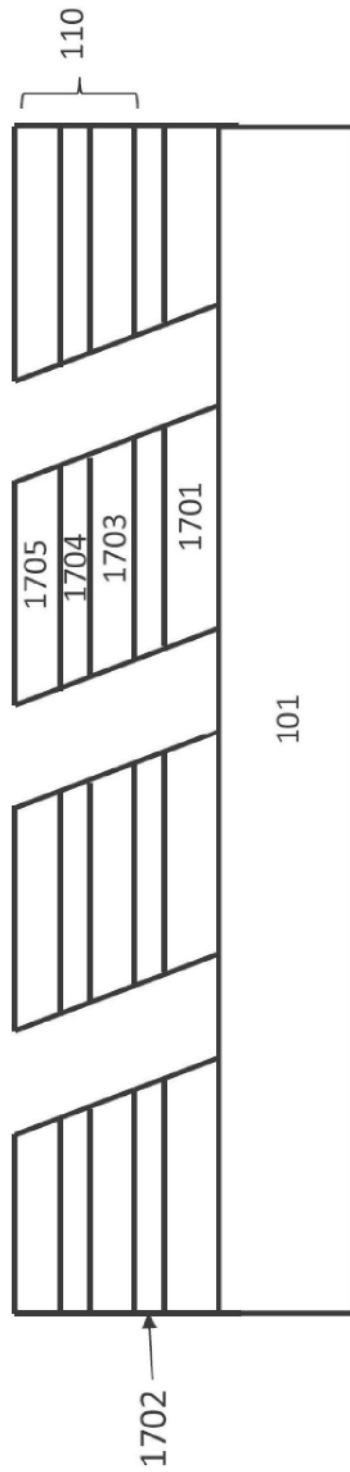


图17(b)

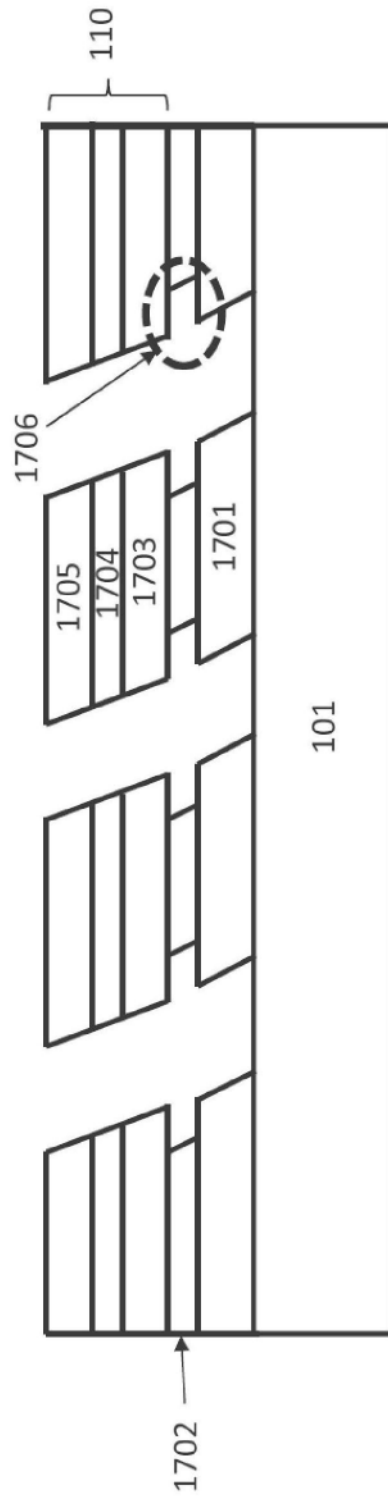


图17(c)

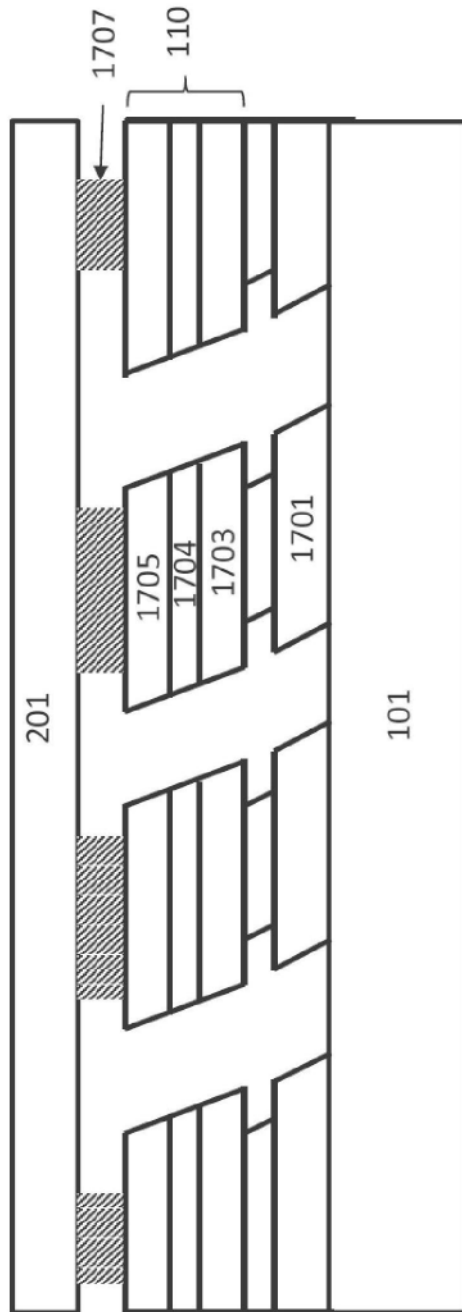


图17(d)

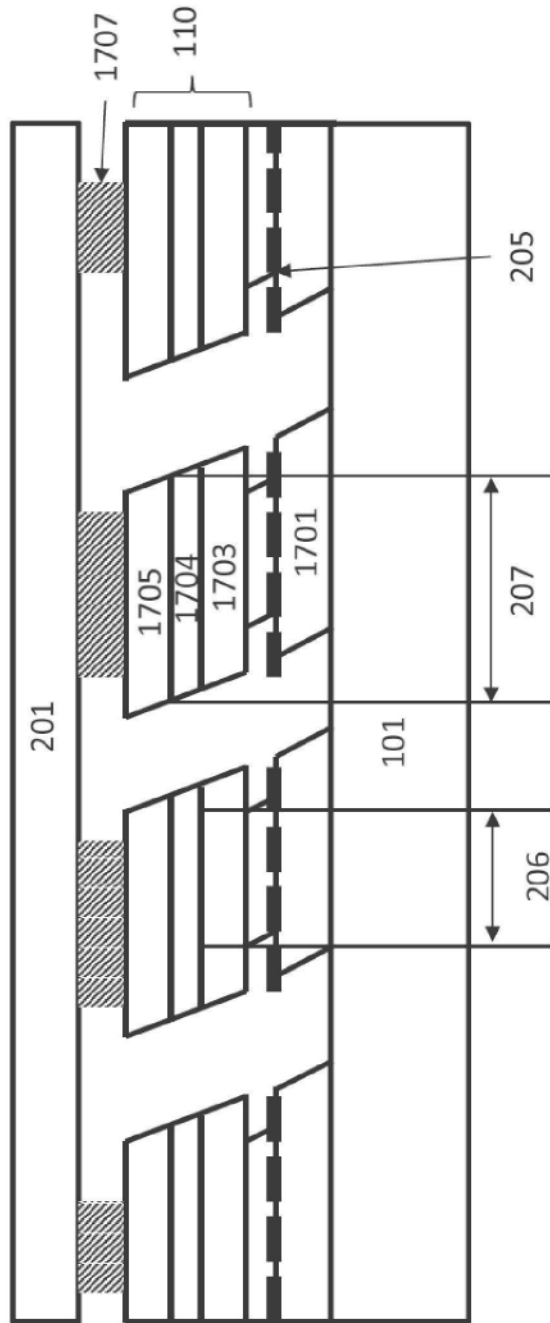


图17(e)

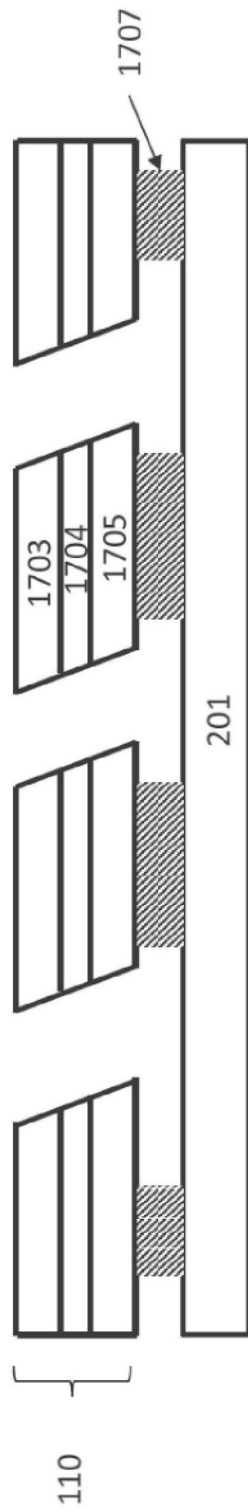


图17(f)

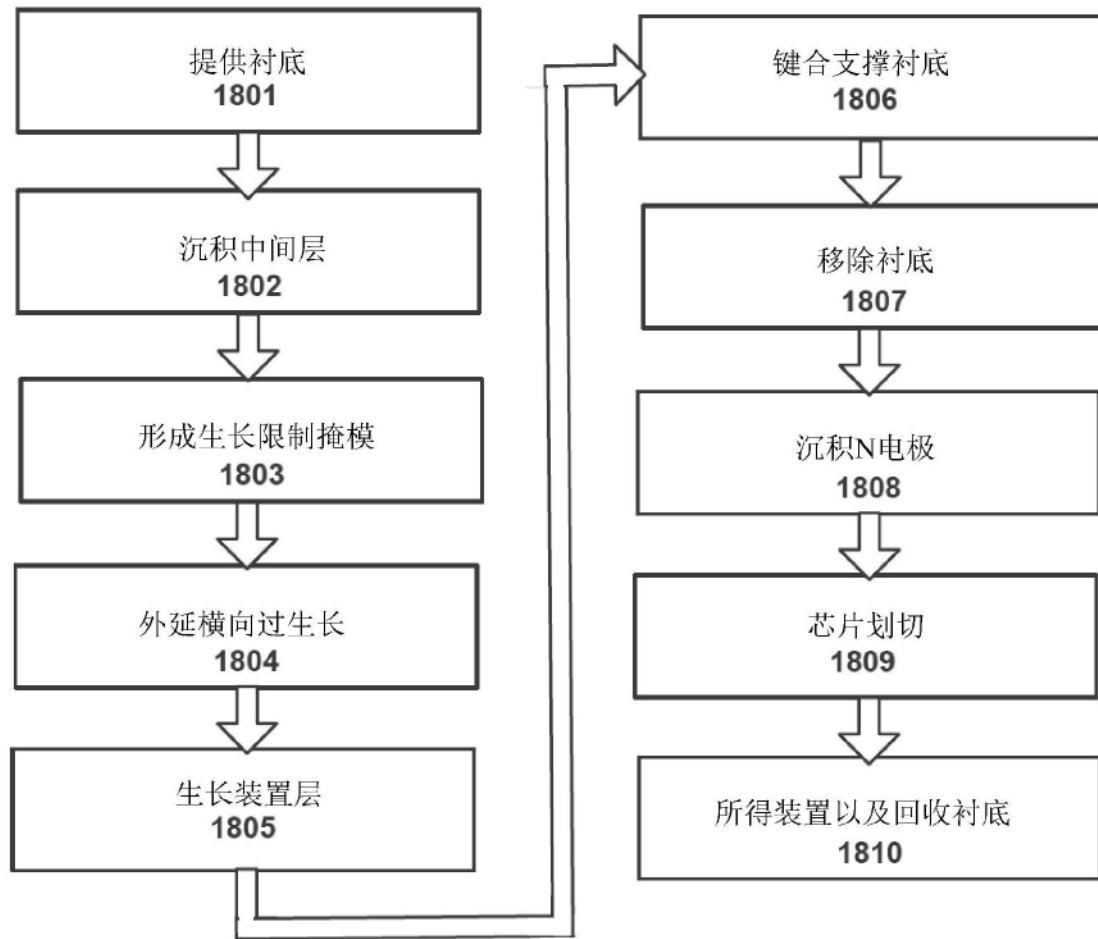


图18