

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和4年5月24日(2022.5.24)

【国際公開番号】WO2019/217611

【公表番号】特表2021-524998(P2021-524998A)

【公表日】令和3年9月16日(2021.9.16)

【出願番号】特願2020-563502(P2020-563502)

【国際特許分類】

H 0 1 L 21/336(2006.01)

H 0 1 L 27/11521(2017.01)

H 0 1 L 21/822(2006.01)

H 0 1 L 21/8234(2006.01)

【F I】

H 0 1 L 29/78 3 7 1

H 0 1 L 27/11521

H 0 1 L 27/04 C

H 0 1 L 27/04 A

H 0 1 L 27/06 1 0 2 A

10

20

【手続補正書】

【提出日】令和4年5月9日(2022.5.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

集積回路であって、

第1のプレートと、

第2のプレートと、

前記第1のプレートと第2のプレートとの間に配置される誘電体層と、

を含み、

前記第1のプレートと前記第2のプレートと前記誘電体層とが垂直コンデンサを形成し、

前記垂直コンデンサの前記第1のプレートと前記第2のプレートと前記誘電体層とが前記

集積回路の隔離領域の上に配置される、集積回路。

【請求項2】

請求項1に記載の集積回路であって、

第2の垂直コンデンサを更に含み、

前記第2の垂直コンデンサが、

前記第2のプレートと、

第3のプレートと、

前記第2のプレートと前記第3のプレートとの間に配置される第2の誘電体層と、

を含み、

前記第2の垂直コンデンサの前記第2のプレートと前記第3のプレートと前記第2の誘電

体層とが前記隔離領域の上に配置される、集積回路。

【請求項3】

請求項1に記載の集積回路であって、

前記集積回路が、少なくとも前記第1のプレートと前記第2のプレートとを含むフラッシュ

30

40

50

ビットセルを更に含む、集積回路。

【請求項 4】

請求項 1 に記載の集積回路であって、

前記誘電体層が、第 1 の 2 酸化シリコン層と第 2 の 2 酸化シリコン層と窒化シリコン層とを含む、集積回路。

【請求項 5】

請求項 1 に記載の集積回路であって、

前記隔離領域がシリコン基板上に配置される、集積回路。

【請求項 6】

請求項 1 に記載の集積回路であって、

前記隔離領域がシャロートレンチ 隔離 ( S T I ) 領域を含む、集積回路。

10

【請求項 7】

請求項 1 に記載の集積回路であって、

前記隔離領域が 2 酸化シリコンを含む、集積回路。

【請求項 8】

集積回路であって、

少なくとも制御ゲート層とワード線ゲート層と誘電体層とを含む浮遊ゲートフラッシュビットセルと、

シャロートレンチ 隔離 ( S T I ) 領域上に配置される垂直コンデンサであって、前記制御ゲート層と前記ワード線ゲート層と前記誘電体層とを含み、前記誘電体層が前記制御ゲート層と前記ワード線ゲート層との間に配置される、前記垂直コンデンサと、

20

を含む、集積回路。

【請求項 9】

請求項 8 に記載の集積回路であって、

前記制御ゲート層と前記ワード線ゲート層とが ポリシリコンを含む、集積回路。

【請求項 10】

請求項 8 に記載の集積回路であって、

前記 S T I 領域が 2 酸化シリコンを含む、集積回路。

【請求項 11】

請求項 8 に記載の集積回路であって、

前記 S T I 領域がシリコン基板上に配置される、集積回路。

30

【請求項 12】

請求項 8 に記載の集積回路であって、

浮遊ゲート層を更に含み、前記誘電体層が前記制御ゲート層と前記浮遊ゲート層との間に位置する、集積回路。

【請求項 13】

請求項 8 に記載の集積回路であって、

前記誘電体層が、少なくとも 1 つの 2 酸化シリコン層を含む、集積回路。

【請求項 14】

請求項 8 に記載の集積回路であって、

前記誘電体層が、第 1 の 2 酸化シリコン層と第 2 の 2 化シリコン層と窒化シリコン層とを含む、集積回路。

40

【請求項 15】

集積回路であって、

半導体基板の上の第 1 の誘電体層と、

前記第 1 の誘電体層上に位置する第 1 の導電性線と、

前記第 1 の導電性線の上に位置する第 2 の誘電体層であって、前記第 2 の誘電体層と前記第 1 の導電性線とが各々対応する第 1 の側壁を有する、前記第 2 の誘電体層と、

前記第 1 の導電性線と前記第 2 の誘電体層との第 1 の側壁上の第 3 の誘電体層と、

前記第 1 の誘電体の上の第 2 の導電性線であって、前記第 3 の誘電体層に接する、前記第

50

2の導電性線と、  
を含む、集積回路。

【請求項16】

請求項15に記載の集積回路であって、

前記第1の誘電体層が、第1の2酸化シリコン層と、第2の2酸化シリコン層と、前記第1の2酸化シリコン層と前記第2の2酸化シリコン層との間の窒化チリコン層とを含む、集積回路。

【請求項17】

請求項15に記載の集積回路であって、

前記第3の誘電体層が、第1の2酸化シリコン層と、第2の2酸化シリコン層と、前記第1の2酸化シリコン層と前記第2の2酸化シリコン層との間の窒化シリコン層とを含む、集積回路。

10

【請求項18】

請求項15に記載の集積回路であって、

前記第1の誘電体層が2酸化シリコンを含むシャロートレンチ隔離(STI)領域の上に位置する、集積回路。

【請求項19】

請求項15に記載の集積回路であって、

前記第1の導電性線と前記第2の誘電体層とが各々それぞれの前記第1の側壁と反対側の対応する第2の側壁を有し、

20

前記集積回路が、

前記第1の導電性線と前記第2の誘電体層との第2の側壁上の第4の誘電体層と、

前記第1の誘電体層の上に位置する第3の導電性線であって、前記第4の誘電体層に接する、前記第3の導電性線と、

を更に含む、集積回路。

【請求項20】

請求項15に記載の集積回路であって、

前記第2の誘電体層がSiNを含む、集積回路。

【請求項21】

請求項15に記載の集積回路であって、

30

前記第1の誘電体層が、第1の2酸化シリコン層と、第2の2酸化シリコン層と、前記第1の2酸化シリコン層と前記第2の2酸化シリコン層との間の窒化シリコン層とを含む、集積回路。

40

50