

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2024-529041

(P2024-529041A)

(43)公表日 令和6年8月1日(2024.8.1)

(51)国際特許分類	F I	テーマコード(参考)
H 1 0 N 50/80 (2023.01)	H 1 0 N 50/80	Z 4 M 1 1 9
H 1 0 B 61/00 (2023.01)	H 1 0 B 61/00	5 F 0 9 2

審査請求 未請求 予備審査請求 未請求 (全25頁)

(21)出願番号	特願2024-507016(P2024-507016)	(71)出願人	510325651
(86)(22)出願日	令和4年8月4日(2022.8.4)		コミサリヤ ア レネルジ ア トミク エ
(85)翻訳文提出日	令和6年4月5日(2024.4.5)		ウ エネルジ アルタナティブ
(86)国際出願番号	PCT/EP2022/072003		フランス国, 7 5 0 1 5 パリ, リュ ル
(87)国際公開番号	WO2023/012302		ブラン 2 5, パティマン ル ポナン
(87)国際公開日	令和5年2月9日(2023.2.9)	(71)出願人	511148123
(31)優先権主張番号	2108563		タレス
(32)優先日	令和3年8月6日(2021.8.6)		フランス国, 9 2 1 9 0 ムードン, リュ
(33)優先権主張国・地域又は機関	フランス(FR)		ドゥ ラベルリ 4
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA, RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR ,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,	(71)出願人	501089863
	最終頁に続く		サントル ナシオナル ドゥ ラ ルシエル
			シェ サイアンティフィック
			フランス国, エフ - 7 5 0 1 6 パリ,
			リュ ミッシェル アンジュ 3
		(71)出願人	519077687
			最終頁に続く

(54)【発明の名称】 電子デバイスおよび関連システム、特に、メモリ、論理デバイスまたはニューロモルフィックデバイス

(57)【要約】

本発明は、接点(C5)を備える第1電極(16)と、強誘電分極を有する強誘電体サブアセンブリ(18)と、入力電流をスピン分極し、強磁性材料またはフェリ磁性材料の層を含むスピン分極サブアセンブリ(22)と、2つのサブアセンブリ(18、22)の間に配置され、スピン電流を電荷電流に変換する界面サブアセンブリ(20)であって、強誘電体サブアセンブリ(18)および界面サブアセンブリ(20)は接点(C1)を有する、界面サブアセンブリ(20)と、2つの接点(C2、C3、C4)を備え、分極サブアセンブリ(22)を画定する第2電極(24)と、を備え、第1電極(16)の接点(C5)は、この接点(C5)と他の接点(C1、C2、C3、C4)との間に電位差を印加することによって分極状態を変化させる電子デバイス(12)に関する。

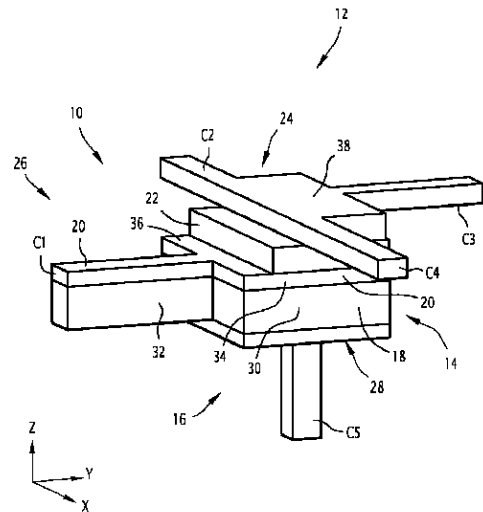


FIG.1

【特許請求の範囲】

【請求項 1】

積層方向（Z）に沿って積層された積層体（14）を備える電子デバイス（12）であって、前記積層体（14）は、

少なくとも1つの電氣的接点（C5）を備える第1電極（16）と、

1つの強誘電体サブアセンブリ（18）であって、該強誘電体サブアセンブリ（18）は前記第1電極（16）と接し、複数の状態を取り得る強誘電分極を有する、強誘電体サブアセンブリ（18）と、

スピン分極サブアセンブリ（22）であって、該スピン分極サブアセンブリ（22）は、該スピン分極サブアセンブリ（22）を流れる電流をスピン分極するように適合されており、前記スピン分極サブアセンブリ（22）の少なくとも1つの層は、強磁性材料またはフェリ磁性材料で形成されている、スピン分極サブアセンブリ（22）と、

前記強誘電体サブアセンブリ（18）と前記スピン分極サブアセンブリ（22）との間に配置された界面サブアセンブリ（20）であって、該界面サブアセンブリ（20）は、前記強誘電体サブアセンブリ（18）の前記強誘電体分極状態に応じて、前記スピン分極電流を前記電荷電流に相互変換するように適合され、

前記強誘電体サブアセンブリ（18）および前記界面サブアセンブリ（20）は、それぞれ、前記積層方向（Z）に沿って、前記スピン分極サブアセンブリ（22）に重畳されている部分（30、34）と、前記スピン分極サブアセンブリ（22）に重畳されていない部分（32、36）とを有し、前記界面サブアセンブリ（20）および前記強誘電体サブアセンブリ（18）の少なくとも一方が、中間電極（26）を形成するのに適した導電層を含み、前記中間電極（26）が、前記強誘電体サブアセンブリ（18）の前記分極状態を読み出すための電氣的接点（C1）を含む、

界面サブアセンブリ（20）と、

前記強誘電体サブアセンブリ（18）の前記分極状態を読み出すための少なくとも2つの電氣的接点（C2、C3、C4）を備える第2電極（24）であって、前記接点（C2、C3、C4）はそれぞれ、それぞれの主方向に沿って延び、少なくとも2つの主方向は互いに非平行であり、前記第2電極（24）は、前記スピン分極サブアセンブリ（22）を画定し、

前記第1電極（16）の前記接点（C5）は、前記接点（C5）と前記第2電極（24）の前記接点（C2、C3、C4）の少なくとも1つとの間の電位差、または前記接点（C5）と前記中間電極（26）の前記接点（C1）との間の電位差の印加によって、前記強誘電体サブアセンブリ（18）の前記強誘電分極状態を変化させることを可能にする、

第2電極（24）と、

を備えるデバイス。

【請求項 2】

前記界面サブアセンブリ（20）は、少なくとも、

前記強誘電体サブアセンブリ（18）の全部または一部が導電性または半導電性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層を備え、あるいは、

前記強誘電体サブアセンブリ（18）が絶縁性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層または1つの2次元電子ガスを備える、

請求項 1 に記載のデバイス。

【請求項 3】

前記強誘電体サブアセンブリ（18）は、少なくとも1つの半導電性強誘電体層または導電性もしくは半導電性の2次元材料の強誘電体層を備え、前記界面サブアセンブリ（20）は、前記強誘電体サブアセンブリ（18）と接合され、前記少なくとも1つの層を備える、請求項 2 に記載のデバイス。

【請求項 4】

10

20

30

40

50

前記第 2 電極 (2 4) は、前記スピン分極サブアセンブリ (2 2) の上に配置された層である、請求項 1 乃至 3 のいずれか一項に記載のデバイス。

【請求項 5】

前記第 2 電極 (2 4) と前記スピン分極サブアセンブリ (2 2) とが接合している、請求項 1 乃至 3 のいずれか一項に記載のデバイス。

【請求項 6】

前記第 2 電極 (2 4) は、少なくとも 3 つの接点 (C 2 、 C 3 、 C 4) を有する、請求項 1 乃至 5 のいずれか一項に記載のデバイス。

【請求項 7】

前記第 2 電極 (2 4) の 2 つの接点 (C 2 、 C 4) は、平行な主方向に沿って延びており、前記第 2 電極 (2 4) の前記第 3 接点 (C 3) は、前記第 2 電極 (2 4) の他の前記 2 つの接点 (C 2 、 C 4) の前記主方向に対して実質的に垂直な主方向に沿って延びている、請求項 6 に記載のデバイス。

10

【請求項 8】

前記中間電極 (2 6) および前記第 2 電極 (2 4) の各接点 (C 1 、 C 2 、 C 3 、 C 4) の前記主方向は、いずれも前記積層方向 (Z) に対して垂直である、請求項 1 乃至 7 のいずれか一項に記載のデバイス。

【請求項 9】

前記第 1 電極の前記接点 (C 5) は、前記積層方向 (Z) に垂直な方向に沿っているか、または、前記積層方向 (Z) に実質的に平行な方向に沿っているかのいずれかである、請求項 1 乃至 8 のいずれか一項に記載のデバイス。

20

【請求項 10】

前記界面サブアセンブリ (2 0) は、金属、ワイル半金属、2次元材料、遷移金属ジカルコゲナイドおよびトポロジカル絶縁体のうちの少なくとも 1 つの元素を含む、請求項 1 乃至 9 のいずれか一項に記載のデバイス。

【請求項 11】

前記界面サブアセンブリ (2 0) は、絶縁材料、特に、酸化物からなるバリアを備える、請求項 1 乃至 10 のいずれか一項に記載のデバイス。

【請求項 12】

前記スピン分極サブアセンブリ (2 2) は、強磁性またはフェリ磁性金属合金、強磁性またはフェリ磁性酸化物、磁性半導体、複数の強磁性またはフェリ磁性層および金属層を有する強磁性またはフェリ磁性複合素子、ホイスラー合金、または希土類強磁性またはフェリ磁性合金を含む、請求項 1 乃至 11 のいずれか一項に記載のデバイス。

30

【請求項 13】

前記強誘電体サブスタック (1 8) は、

カチオン A および B を有する ABO_3 型のペロブスカイト構造を有する材料、

$(Hf_{1-x}Zr_x)O_2$ 、 $(Hf_{1-x}Ga_x)O_2$ (x は、0 から 1)、または、Zr や Ga などの他の元素でドーピングされた HfO_2 、または、それらの合金、

ポリフッ化ビニリデン、

強誘電体半導体、および、

2次元強誘電体材料、

の中から選択される強誘電体材料の積層体を備える、請求項 1 乃至 12 のいずれか一項に記載のデバイス。

40

【請求項 14】

前記接点 (C 1 、 C 2 、 C 3 、 C 4) は、前記中間電極 (2 6) の前記接点 (C 1) および前記第 2 電極 (2 4) の前記接点 (C 2 、 C 3 、 C 4) から選択された 2 つのいわゆる読み出し接点間に読み出し電圧を印加し、2つの他のいわゆる読み出し接点間、または、前記他のいわゆる読み出し接点の 1 つと基準電位との間の電圧を測定することによって、前記スピン分極サブアセンブリ (2 2) の前記分極状態の読み出しを実行する、請求項 1 乃至 13 のいずれか一項に記載のデバイス。

50

【請求項 15】

請求項 1 乃至 14 のいずれか一項に記載の電子デバイス(12)を含むシステム、特に、メモリ、論理デバイスまたはニューロモルフィックデバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子デバイス、特に、メモリデバイス、論理デバイス、ニューロモルフィックデバイスに関する。

【0002】

本発明は、メモリ、論理デバイス、ニューロモルフィックデバイスなどの強誘電体デバイス、特に、情報通信技術の分野に関する。 10

【背景技術】

【0003】

強誘電体は分極を持つ。強誘電体の状態で情報を符号化することが可能であり、電圧を印加することで情報を書き込むことができる。以上のことから、強誘電体メモリ、論理デバイス、ニューロモルフィックデバイスが登場した。

【0004】

このような効果を利用したデバイスの一例として、強誘電体ランダムアクセスメモリ(Fe-RAM)が知られている。Fe-RAMは、ダイナミックランダムアクセスメモリ(DRAM)に似たメモリデバイスであり、不揮発性を得るために強誘電体層が加えられている。Fe-RAMの利点は、ランダムアクセスメモリの高速性とフラッシュメモリの不揮発性を併せ持つことである。 20

【0005】

Fe-RAMの場合、記憶すべき情報の書き込みは、強誘電体層の2つの面の間に電圧を印加することによって行われる。これにより、情報は強誘電体層の分極状態で符号化される。

【0006】

読み出しは、電圧を印加し、発生する電流を測定することによって行われる。より正確には、分極を第1状態から第2状態、例えば、状態「0」から状態「1」に切り替えようとするために、強誘電体層の2つの面の間に電圧パルスが印加される。Fe-RAMが既に状態「1」にあった場合、読み出される出力電流は印加された電圧パルスに関連するもののみである。Fe-RAMが当初、状態「0」であった場合、生成される電流は、電圧パルスに関連する電流と、分極の反転に関連する脱分極電流との和となる。 30

【0007】

このように、読み出しメカニズムは破壊的である。読み出しは、保存されたメモリ状態を消去するため、特定のアーキテクチャによってFe-RAMを書き換えることになる。

【0008】

そのため、特にメモリ用途において、非破壊的なメカニズムを用いて強誘電体層の分極状態を読み出す手段が必要とされている。

【0009】

この目的のために、本明細書では、積層方向に沿って積層された積層体を備える電子デバイスについて説明し、積層体は、第1電極であって、少なくとも1つの電氣的接点を含む、第1電極と、強誘電体サブアセンブリであって、該強誘電体サブアセンブリは、該第1電極と接触しており、複数の状態を取り得る強誘電分極を有する、強誘電体サブアセンブリと、を備える。積層体はさらに、スピン分極サブアセンブリであって、スピン分極サブアセンブリは、スピン分極サブアセンブリを通して流れる電流をスピン分極するのに適しており、スピン分極サブアセンブリの少なくとも1つの層は、強磁性材料またはフェリ磁性材料で形成されている、スピン分極サブアセンブリと、強誘電体サブアセンブリとスピン分極サブアセンブリとの間に配置された界面サブアセンブリであって、界面サブアセンブリは、強誘電体サブアセンブリの強誘電分極状態に応じて、スピン分極された電流を 40 50

電荷電流に変換するのに適している、界面サブアセンブリと、を含む。強誘電体サブアセンブリおよび界面サブアセンブリは、それぞれ、積層方向に沿って、スピン分極サブアセンブリに重ね合わされる部分と、スピン分極サブアセンブリに重ね合わされない部分とを有し、界面サブアセンブリおよび強誘電体サブアセンブリの少なくとも一方は、中間電極を形成するのに適した導電層を備え、中間電極は、強誘電体サブアセンブリの分極状態を読み出すための電氣的接点を構成する。積層体はさらに、強誘電体サブアセンブリの分極状態を読み出すための少なくとも2つの電氣的接点を備える第2電極であって、該接点はそれぞれの主方向に沿って延び、少なくとも2つの主方向は互いに非平行であり、該第2電極はスピン分極サブアセンブリを画定する、第2電極を含み、第1電極の接点は、接点と第2電極の接点の少なくとも1つとの間の電位差、または、接点と中間電極の接点との間の電位差の印加によって、強誘電体サブアセンブリの強誘電分極状態を変化させることができる。

10

【0010】

他の特定の実施形態によれば、電子デバイスは、個別に、または技術的に可能な全ての組み合わせに従って、以下の特徴の1つまたは複数を含む。

界面サブアセンブリは、強誘電体サブアセンブリが全てまたは部分的に導電性または半導電性である場合には、少なくとも1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層を備え、あるいは、強誘電体サブアセンブリが絶縁性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層または1つの2次元電子ガスを備える。

20

強誘電体サブアセンブリは、少なくとも1つの半導電性強誘電体層、または導電性もしくは半導電性の2次元材料からなる強誘電体層を備え、界面サブアセンブリは、強誘電体サブアセンブリと接合され、少なくとも1つの層を備える。

第2電極は、スピン分極サブアセンブリの上に配置された層である。

第2電極とスピン分極サブアセンブリは接合されている。

第2電極は、少なくとも3つの接点を備える。

第2電極の2つの接点は平行な主方向に沿って延び、第2電極の第3接点は、第2電極の他の2つの接点の主方向に対して実質的に垂直な主方向に沿って延びる。

中間電極と第2電極の各接点の主方向は、全て積層方向に対して垂直である。

第1電極の接点は、積層方向に垂直な方向に沿っているか、または、積層方向に実質的に平行な方向に沿っている。

30

界面サブアセンブリは、金属、ワイル半金属、2次元材料、遷移金属ジカルコゲナイドおよびトポロジカル絶縁体のうちの少なくとも1つを含む。

界面サブアセンブリは、絶縁材料、特に、酸化物からなるバリアを備える。

スピン分極サブアセンブリは、強磁性またはフェリ磁性金属合金、強磁性またはフェリ磁性酸化物、磁性半導体、複数の強磁性またはフェリ磁性層および金属層を有する強磁性またはフェリ磁性複合素子、ホイスラー合金、または希土類を含む強磁性またはフェリ磁性合金を含む。

強誘電体サブスタックは、カチオンAおよびBを有する ABO_3 型のペロブスカイト構造を有する材料、 $(Hf_{1-x}Zr_x)O_2$ 、 $(Hf_{1-x}Ga_x)O_2$ (x は、0から1)、またはZrやGaなどの他の元素がドーブされた HfO_2 、またはそれらの合金、ポリフッ化ビニリデン、強誘電体半導体、および2次元強誘電体材料の中から選択される強誘電体材料を含む。

40

接点は、中間電極の接点および第2電極の接点から選択された2つのいわゆる読み出し接点間に読み出し電圧を印加し、他の2つのいわゆる読み出し接点間、または他の1つのいわゆる読み出し接点と基準電位との間の電圧を測定することによって、スピン分極サブアセンブリの分極状態の読み出しを実行する。

【0011】

本明細書ではさらに、電子デバイス、特に、メモリ、論理デバイス、または、ニューロモフィックデバイスを含むシステムについて説明する。

50

【図面の簡単な説明】

【0012】

本発明の特徴および利点は、例としてのみ与えられるが、これに限定されるものではなく、添付の図面を参照しながら以下の説明を読むことにより明らかになるであろう。

【図1】図1は、電子デバイスの一例の概略図である。

【図2】図2は、電子デバイスの他の例の概略図である。

【図3】図3は、電子デバイスの他の例の概略図である。

【図4】図4は、電子デバイスの他の例の概略図である。

【発明を実施するための形態】

【0013】

説明を簡単にするため、本発明の電子デバイスの応用例としてメモリを選ぶが、このようなデバイスによって論理デバイスやニューロモルフィックデバイスを製造することも可能である。

【0014】

したがって、図1は、メモリ10の電子デバイス12を示している。メモリ10はさらに、読み出しユニットと書き込みユニットとを備えており、図1が分かりやすくなるように、読み出しユニットおよび書き込みユニットは図示されていない。

【0015】

電子デバイス12は、積層体14を備える。

【0016】

積層体14は、積層方向Zに沿って積層された層である。

【0017】

次に、積層方向Zに垂直な2つの長手方向である、第1長手方向Xおよび第2長手方向Yが定義される。2つの長手方向X、Yは互いに直交し、基準軸X、Y、Zが直行するように選択される。2つの方向X、Yは積層体の平面に平行な平面を定義する。

【0018】

図1を参照すると、積層方向Zに関する下と上という相対的な概念も定義されている。積層体は、図1のシートの表示上で下側にある場合、他の層よりも下側（下）に位置するが、積層は方向Zに沿って逆方向とすることができることを理解されたい。

【0019】

最後に、層の厚さは、層の積層方向Zに沿った寸法、即ち、その2つの面間の距離として定義される。

【0020】

図1に示す例では、積層体14は、下から順に、第1電極16と、強誘電体サブアセンブリ18と、界面サブアセンブリ20と、スピン分極サブアセンブリ22と、第2電極24と、を備える。

【0021】

以下、便宜上、第1電極16を下部電極、第2電極24を上部電極と呼ぶ。

【0022】

電子デバイス10は、中間電極26をさらに含み、中間電極26は、図1において接点C1で示される接点を備える。

【0023】

本実施例では、下部電極16は、図1において接点C5で示される接点を含み、上部電極24は、本実施例では、3つの接点（ただし、少なくとも2つの接点で十分である）を含むため、電子デバイス10は、少なくとも4つの接点を含む。

【0024】

そして、以下では、中間電極26の接点を第1接点C1と呼び、上部電極24の接点をそれぞれ第2接点C2、第3接点C3、第4接点C4と呼び、下部電極16の接点を第5接点C5と呼ぶ。

【0025】

10

20

30

40

50

各接点 C 1、C 2、C 3、C 4、C 5 は、電氣的接点である。

【0026】

図 1 に示すように、各接点 C 1、C 2、C 3、C 4、C 5 は、主方向に延びる平行六面体の形で表されている。

【0027】

各接点 C 1、C 2、C 3、C 4 は、それぞれの主方向を有するが、この形状には限定されない。

【0028】

図 1 に示す実施例によれば、下部電極 16 は、第 5 接点 C 5 およびコンタクト層 28 を含む。

【0029】

変形例においては、下部電極 16 は、複数の接点を含むことができる。

【0030】

本実施例においては、第 5 接点 C 5 は、主に積層方向 Z に沿って延びている。

【0031】

変形例においては、第 5 接点 C 5 は、積層方向 Z と実質的に平行な方向に沿って延びている。

【0032】

ここでいう「実質的に」とは、15°以内の等しさを意味する。

【0033】

第 5 接点 C 5 により、接点 C 5 と第 2 電極 24 の接点 C 2、C 3 または C 4 の少なくとも 1 つとの間に電位差を印加することによって、強誘電体サブアセンブリ 18 の強誘電分極状態を変化させることが可能になることは、以下の説明で明らかになる。

【0034】

あるいは、第 5 接点 C 5 は、この接点 C 5 と中間電極 26 の第 1 接点 C 1 との間に電位差を印加することによって、強誘電体サブアセンブリ 18 の強誘電分極状態を変化させることを可能にする。

【0035】

コンタクト層 28 の厚さは、通常、0.2 ナノメートル (nm) から 100 nm の間である。

【0036】

本実施例によれば、下部電極 16 は、金属材料で形成されている。

【0037】

変形例においては、下部電極 16 は、ドーパされた半導体材料で形成されている。

【0038】

各電極 16 または 24 について、電極の接点は、電極と同じ層で作ることもでき、電極を形成する層とは独立して作ることもでき、後者と同じ材料で作ることも、作らないようにすることもできる。

【0039】

強誘電体サブアセンブリ 18 は、複数の状態を取り得る見かけ上の強誘電分極を有し、即ち、分極は、その面間に印加される電圧 V と、ヒステリシスサイクルに続く見かけ上の蓄積電荷 Q との間に非線形関係を有し、少なくとも 2 つの残留状態サブアセンブリをもたらす。

【0040】

図 1 に示す実施例では、強誘電体サブアセンブリ 18 は、下部電極 16 と接触している。

【0041】

強誘電体サブアセンブリ 18 は、得られる積層体に強誘電体特性を与える 1 つまたは複数の材料を含む単層または多層で構成される。

【0042】

10

20

30

40

50

次に、強誘電体サブアセンブリ 18 の少なくとも 1 つの層を製造するために使用できる強誘電体材料の複数の例について説明する。

【0043】

第 1 の実施例によれば、強誘電体材料は、 ABO_3 型（A および B はカチオン）のペロブスカイト構造を有する酸化物である。

【0044】

これによって、強誘電体サブアセンブリ 18 に存在する強誘電体材料は、例えば、 $BaTiO_3$ 、 PZT （即ち、 $PbZr_{1-x}Ti_xO_3$ であり、 x が 0 と 1 の間で変化する）、 $PMN-PT$ （即ち、 $[1-x]Pb(Mg_{1/3}Nb_{2/3})O_3-xPbTiO_3$ であり、 x は 0 と 1 の間で変化する）、 $BiFeO_3$ （必要に応じて、例えば、Bi サイトに希土類をドーブしたもの、あるいは、Fe サイトに Mn をドーブしたもの）、 $SrTiO_3$ （必要に応じてドーブ）、 $KTiO_3$ （必要に応じてドーブ）、 $Pr_{0.7}Ca_{0.3}MnO_3$ （必要に応じてドーブ）、または、 $YMnO_3$ （必要に応じてドーブ）で形成される。

【0045】

第 2 の実施例によれば、強誘電体材料は、 $(Hf_{1-x}Zr_x)O_2$ 、または、 $(Hf_{1-x}Ga_x)O_2$ （ x は、0 から 1 の間で変化する）、あるいは他の元素でドーブされた HfO_2 、またはそれらの合金である。

【0046】

強誘電体材料は、ポリフッ化ビニリデンであってもよい。

【0047】

このような第 2 の実施例では、第 1 の実施例とは異なり、強誘電体材料はペロブスカイト構造を持たない。

【0048】

第 3 の実施例によれば、強誘電体材料は強誘電体半導体である。必要に応じてドーブされた $GeTe$ 、または、 $AlScN$ が、強誘電体半導体材料の例である。

【0049】

第 4 の実施例によれば、強誘電体材料は 2 次元強誘電体材料である。 $SnTe$ または $CuInP_2S_6$ は、2 次元強誘電体材料の例である。

【0050】

上述の各実施例において、強誘電体材料は、その強誘電特性および輸送特性を調整するように、特定の基板上に照射、アニール、ドーブまたは蒸着することができる。

【0051】

本実施例によれば、強誘電体素子の保磁力電界とその厚さは、マイクロエレクトロニクス技術に適合する電圧、即ち、10 ボルト未満（ $< 10 V$ ）の電圧で分極を反転させることができるように十分に小さい。上述の材料において、150 nm 未満、好ましくは、50 nm 未満の厚さであれば、そのような特性を得ることができる。強誘電体サブアセンブリ 18 は繰り返しにも耐性があり、典型的には少なくとも 10^4 サイクルに耐えることができる。

【0052】

スピン分極サブアセンブリ 22 は、強磁性材料またはフェリ磁性材料からなる少なくとも 1 つの磁性層を含む。

【0053】

第 1 のケースによれば、磁性材料は、Co、Fe、B、Ni、Al などの元素からなる強磁性金属合金またはフェリ磁性金属合金である。

【0054】

第 2 のケースによれば、磁性材料は、強磁性またはフェリ磁性酸化物である。

【0055】

第 3 のケースによれば、磁性材料は、磁性半導体である。

【0056】

10

20

30

40

50

第4のケースによれば、磁性材料は、 $[FM/M]_n / FM$ 型の複合強磁性素子またはフェリ磁性素子、即ち、複数の強磁性層またはフェリ磁性層FMと金属層Mとが結合した積層体である。

【0057】

好ましくは、 n は、1から50の間である。

【0058】

強磁性またはフェリ磁性材料FMは、例えば、最初の3つのケースの材料である。

【0059】

金属材料Mは、例えば、Al、Ta、Ru、Pt、W、Ir、Mo、Ti、Y、およびAuから選択される。

10

【0060】

第5のケースによれば、磁性材料は、ホイスラー合金である。

【0061】

一例として、ホイスラー合金は、 Cu_2MnAl 、 Cu_2MnIn 、 Cu_2MnSn 、 $Nf i M n A l$ 、 $N f i M n l n$ 、 $N f i M n S n$ 、 $N f i M n S b$ 、 $N i_2 M n G a$ 、 $C o_2 M n A l$ 、 $C o_2 M n S i$ 、 $C o_2 M n G a$ 、 $C o_2 M n G e$ 、 $P D_2 M n A l$ 、 $P D_2 M n I n$ 、 $P D_2 M n S n$ 、 $P D_2 M n S b$ 、 $C o_2 F e S i$ 、 $C o_2 F e A l$ 、 $F e_2 V a l$ 、 $M n_2 V G A$ 、 $C o_2 F e G e$ 、 $M n G a$ 、 $M n G a R u$ から選択される。

【0062】

第6のケースによれば、磁性材料は、希土類を含む合金である。

20

【0063】

例えば、磁性材料は、Nd、Sm、Eu、Gd、Tb、Dyを含む合金である。

【0064】

スピン分極サブアセンブリ22は、スピン分極サブアセンブリ22を流れる電荷電流をスピン分極する役割を果たす。

【0065】

スピン分極サブアセンブリ22内のスピンは、好ましくは第1長手方向Xに沿って分極される。

【0066】

残留磁化が比較的大きい場合、磁化を飽和させるために第1長手方向Xに沿って磁場を印加することによって、このようなスピン分極方向を得ることができる。

30

【0067】

磁性的にソフトな材料の場合、例えば、磁場アニーリング技術を使用したり、形状異方性を利用したり、磁性層の表面を加工したり、スピン分極サブアセンブリ22の一部である反強磁性層との交換結合を利用したりすることによって、面内に異方性を作り出すことができる。

【0068】

さらに、強磁性層の厚さは、読み出しユニットによって読み出される信号を最適化するために薄い(典型的には、100nm未満)。

40

【0069】

スピン分極サブアセンブリ22は、比較的高いスピン分極、好ましくは、0.1より大きいスピン分極を得ることができる。

【0070】

強誘電体サブアセンブリ18およびスピン分極サブアセンブリ22は、特定の方法で幾何学的に配置されている。

【0071】

本実施例において、強誘電体サブアセンブリ18は、2つの部分30と32を有する。

【0072】

第1部分30は、積層方向Zに沿ってスピン分極サブアセンブリ22に重畳されている

50

部分 30 である。

【0073】

本実施例において、第 1 部分 30 は、平行六面体状の部分である。

【0074】

第 2 部分 32 は、スピン分極サブアセンブリ 22 に重畳されていない部分 32 である。

【0075】

本実施例において、第 2 部分 32 は T 字形状部分であり、T 字の水平バーは第 1 部分 30 と接触しており、T 字の垂直バーは第 2 長手方向 Y に沿っている。

【0076】

界面サブアセンブリ 20 は、強誘電体サブアセンブリ 18 を区画する。 10

【0077】

界面サブアセンブリ 20 は、スピン分極サブアセンブリ 22 と強誘電体サブアセンブリ 18 との間に配置される。

強誘電体サブアセンブリ 18 が半導体強誘電体材料または 2 次元強誘電体材料を含む場合、界面サブアセンブリ 20 は強誘電体サブアセンブリ 18 と接合することができる。

【0078】

図 1 に示す実施例によれば、界面サブアセンブリ 20 は 2 つの部分 34 および 36 を有する。

【0079】

界面サブアセンブリ 20 の第 1 部分 34 は、強誘電体サブアセンブリ 18 の重畳されている部分 30 に対応する。 20

【0080】

図示の場合、第 1 部分 34 は強誘電体サブアセンブリ 18 の重畳されている部分 30 に重ね合わされている。

【0081】

界面サブアセンブリ 20 の第 2 部分 36 は、強誘電体サブアセンブリ 18 の重畳されていない部分 32 に対応する。

【0082】

この場合、第 1 部分 34 は、強誘電体サブアセンブリ 18 の重畳されていない部分 32 の T 字の水平バーに重ね合わされる。 30

【0083】

図 1 において、界面サブアセンブリ 20 の第 1 部分 34 は、このように積層方向 Z に沿ってスピン分極サブアセンブリ 22 に重ね合わされるが、界面サブアセンブリ 20 の第 2 部分 36 は、スピン分極サブアセンブリ 22 に重ね合わされない。

【0084】

そうでなければ、界面サブアセンブリ 20 および強誘電体サブアセンブリ 18 の少なくとも一方は、中間電極 26 を形成するのに適した導電層を含み、その電極は、強誘電体サブアセンブリ 18 の分極状態を読み出すための電氣的接点である第 1 接点 C1 を含む。

【0085】

第 1 の実施例によれば、界面サブアセンブリ 20 は、2 次元電子ガスからなるか、または、2 次元電子ガスを含む。 40

【0086】

第 2 の実施例によれば、界面サブアセンブリ 20 は、スピン電流を電荷電流に変換する役割を果たす 1 つまたは複数の界面層を含む。

【0087】

界面サブアセンブリ 20 におけるスピン電流の電荷電流への変換は、強誘電体サブアセンブリ 18 の強誘電性によって調整することができ、メモリのエネルギー消費を最小にするために十分に高められることに留意すべきである。

【0088】

特に、界面サブアセンブリ 20 は、スピン軌道層と呼ばれる、強いスピン軌道効果を有 50

する少なくとも1つの層を含む。

【0089】

スピン軌道層の厚さは比較的薄く、通常、10nm以下である。

【0090】

スピン軌道層を生成するために使用される材料は、場合によって異なる。

【0091】

第1の実施例によれば、スピン軌道層の材料は、スピンホール効果を示す材料である。

【0092】

スピンホール効果を示す材料は、電荷電流をスピン電流に変換することができる材料であり、典型的には、5%より大きいスピンホール効果角を有する。

10

【0093】

例えば、スピン軌道スピンホール効果を示す材料としては、相のタンタル(Ta)、 BiSb 、タングステン(W)、 W または Pt を挙げることができる。

【0094】

他の例によれば、スピン軌道層の材料は、大きなスピン軌道効果を得るために、周期表の3d、4d、5d、4f、5fの列の元素、例えば、 W 、 Ta 、 Bi 、または、5dの元素の組み合わせ、例えば、 PtW でドーブされた Cu または Au である。

【0095】

第2のケースによれば、スピン軌道層の材料は、2次元スピン軌道材料である。

【0096】

第2のケースの例として、以下の材料、グラフェン、 BiSe_2 、 BiS_2 、 $\text{BiSe}_{2-x}\text{Te}_x$ (x は0から2の間で変化する)、 BiS 、 TiS 、 WS_2 、 MoS_2 、 TiSe_2 、 VSe_2 、 MoSe_2 、 B_2S_3 、 Sb_2S_3 、 $\text{Te}_{0.75}\text{S}$ 、 Re_2S_7 、 LaCPs_2 、 LaOAsS_2 、 ScOBiS_2 、 GaOBiS_2 、 AlOBiS_2 、 LaOSbS_2 、 BiOBiS_2 、 YOBiS_2 、 InOBiS_2 、 LaOBiSe_2 、 TiOBiS_2 、 CeOBiS_2 、 PrOBiS_2 、 NdOBiS_2 、 LaOBiS_2 、または、 SrFBiS_2 を挙げることができる。

20

【0097】

必要に応じて、上記の材料をドーブすることもできる。

【0098】

第3のケースによれば、スピン軌道層の材料はトポロジカル絶縁体である。トポロジカル絶縁体とは、絶縁体ストリップ構造を持ち、金属表面状態を持つ材料である。

30

【0099】

例えば、スピン軌道層の材料は、 Bi_2Se_3 、 BiSbTe 、 SbTe_3 、 HgTe 、または、 Sn である。

【0100】

第4のケースによれば、スピン軌道層の材料は、ワイル半金属である。

【0101】

このような場合、スピン軌道層の材料は、例えば、 TaAs 、 TaP 、 NbAs 、 NbP 、 Na_3Bi 、 Cd_3As_2 、 WTe_2 、または、 MoTe_2 である。

40

【0102】

さらに、 He イオンや Ar イオンなどのイオンを照射することもできる。

【0103】

第5のケースによれば、スピン軌道層の材料は遷移金属ジカルコゲナイドであり、好ましくは ROCh_2 ジカルコゲナイドである。実際、このような材料は、良好なラシュバ効果を示す。

【0104】

その場合、「R」は、例えば、 La 、 Ce 、 Pr 、 Nd 、 Sr 、 Ga 、 Al 、 In の中から選択され、「Ch」は、 S 、 Se 、 Te の中から選択される。

【0105】

50

変形例において、または、それに加えて、界面層は、スピン電流の電荷電流への変換を促進するために、1つまたは複数の非強磁性金属層を含む。

【0106】

例えば、界面層は、Al、Y、Ru、Mg、Ta、または、Tiの層で形成することができる。

【0107】

上述の実施形態に適合する他の変形例によれば、界面層は、絶縁材料、特に、酸化物からなるバリアを備える。

【0108】

このようなバリアは、例えば、MgOやAl₂O₃から形成することができ、スピン注入プロセスを改善させるだけでなく、読み出しユニットによって読み出される信号の特性も改善させる。

【0109】

上述の各実施形態において、界面サブアセンブリ20は、スピン分極サブアセンブリ22の面に接触している。

【0110】

さらに、界面サブアセンブリ20は、強誘電体サブアセンブリ18の強誘電分極状態に応じて、スピン分極電流を電荷電流に相互変換するのに適している。

【0111】

上部電極24は、金属層38、および、3つの接点、即ち、第2接点C2、第3接点C3、第4接点C4を含む。

【0112】

金属層38は、スピン分極サブアセンブリ22と接触している。

【0113】

3つの接点C2、C3、C4は、強誘電体サブアセンブリ18の分極状態を読み出すための電氣的接点である。

【0114】

本実施例によれば、第2接点C2と第4接点C4は、主に同じ方向、即ち、第2長手方向Yに沿って延びている。従って、2つの接点C2とC4は、互いに対向している。

【0115】

第3接点C3は、主に接点C2およびC4の主方向に対して垂直な方向に沿って延びている。

【0116】

第3接点C3は、金属層38に電氣的に接続されている。

【0117】

実際、第1接点C1は、重畳されていない部分32上に、より正確には、重畳されていない部分32のT字の垂直バー上に配置されている。

【0118】

第1接点C1は、界面サブアセンブリ20、特に、界面サブアセンブリ20の第1部分34を電氣的に接続する。

【0119】

さらに、第1接点C1は、スピン分極サブアセンブリ22によって覆われていないため、上方からアクセス可能である。

【0120】

第1接点C1は、強誘電体サブアセンブリ18の分極状態を読み出すための電氣的接点である。

【0121】

次に、メモリ10の動作について説明する。

【0122】

書き込み時には、書き込みユニットが、下部電極16のコンタクト層28を充電(c h

10

20

30

40

50

arge)する。

【0123】

例えば、書き込みユニットは、トランジスタであり、コンタクト層28を正または負に帯電させることが可能である。

【0124】

第1の方法において、読み出し時には、読み出しユニットは、第1接点C1と第3接点C3との間に電流(または、電圧)を印加する。

【0125】

図1に示す特定の構成のため、第1接点C1と第3接点C3との間に注入される電流は、全てスピン分極サブアセンブリ22から界面サブアセンブリ20に流れる。

10

【0126】

次に、読み出しユニットは、第2接点C2と第4接点C4との間の電圧、または、第2接点C2と第4接点C4との間の接点と、基準電位との間の電圧を測定する。

【0127】

第1の方法とは逆に、第2の方法においては、読み出しユニットは、第2接点C2と第4接点C4との間に電流(または、電圧)を印加する。その後、読み出しユニットは、第1接点C1と第3接点C3との間の電圧、または、接点C1と第3接点C3との間の接点と、基準電位との間の電圧を測定する。

【0128】

したがって、この2つの方法においては、電流は、強誘電体サブアセンブリ18には流れない。

20

【0129】

強誘電体サブアセンブリ18は、スピン電流の電荷電流への相互変換を電気的かつ不揮発的に制御しているため、測定される電圧は、注入される電流と、強誘電体サブアセンブリ18の積層方向Zに沿った電気分極に依存する。

【0130】

読み出しユニットは、電流を注入するためのサブユニットと電圧を測定するためのサブユニットを用いて、強誘電体サブアセンブリ18の電気分極を測定するのに適している。

【0131】

この測定は、強誘電体サブアセンブリ18の分極状態を保持するという特殊性があり、したがって非破壊的である。

30

【0132】

したがって、メモリ10は、非破壊読み出しメモリである。

【0133】

図2、3、4を参照すれば、電子部品10の他の実施形態も可能である。

【0134】

当該図においては、図1の実施形態と共通する要素については繰り返して示さず、相違点のみを強調している。

【0135】

図2に示すケースにおいて、第1接点C1および第3接点C3の方向と直交する方向に沿って延びる電氣的接点の一方が除去される。

40

【0136】

ここでは、第2接点C2のみが保持される。

【0137】

動作中においては、第1接点C1と第3接点C3の間に読み出し電流が注入されると、第2接点C2を介して電荷が移動する。

【0138】

図1に示した実施形態のように電圧を測定する代わりに、読み出しユニットは、例えば、第2接点C2の電位を測定することにより、電荷の動きを測定する。

【0139】

50

図 3 の場合、第 2、第 3、第 4 接点 C 2、C 3、C 4 は、スピン分極サブアセンブリ 2 2 に作られ、上部電極 3 8 とスピン分極サブアセンブリ 2 2 は接合している。

【 0 1 4 0 】

次に、メモリの他の実施形態について、図 4 を参照して説明する。

【 0 1 4 1 】

図 4 に示すメモリ 1 0 は、図 2 および図 3 によるメモリ 1 0 の組み合わせ（接点 C 2 および C 3 は、スピン分極サブアセンブリ 2 2 に形成されている）に対応する。

【 0 1 4 2 】

メモリ 1 0 に適用するために提示した電子デバイス 1 2 は、さらに他のシステム、より詳細には論理デバイスまたはニューロモルフィックデバイスの基本素子として使用することができる。ニューロモルフィックデバイスの場合、強誘電体サブアセンブリ 1 8 は、見かけ上の電気分極の部分的な反転の安定した状態を有するように設計される。書き込み電圧と電圧が印加される時間によって、異なる読み出し電圧に対応するような状態とすることができる。

10

【 0 1 4 3 】

電子デバイス 1 2 は、さらに、論理システムの基本素子として使用することもできる。第 1 デバイスの読み出し電圧は、第 2 デバイスに供給され、第 2 デバイスの書き込み電圧として使用される。

【 図面 】

【 図 1 】

【 図 2 】

20

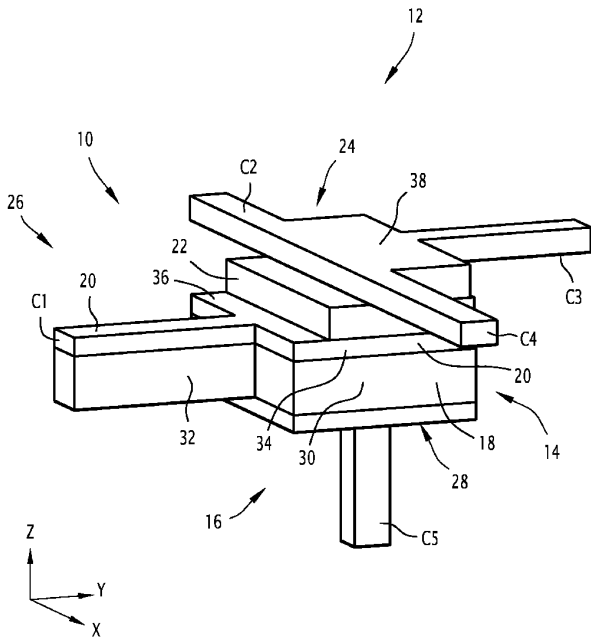


FIG.1

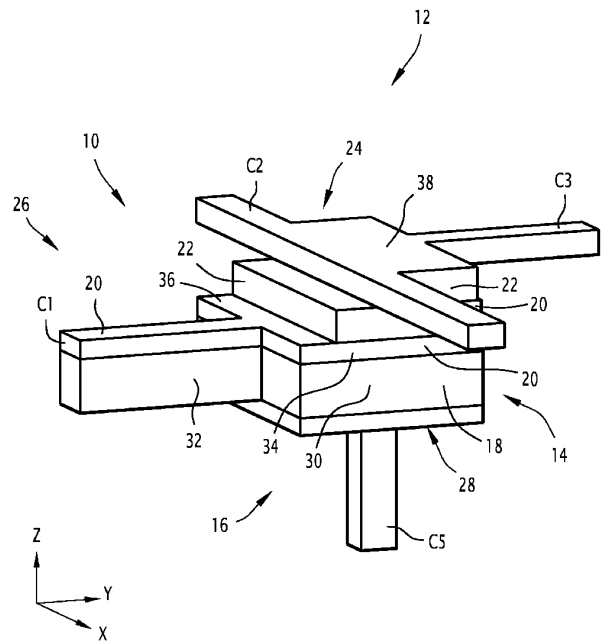


FIG.2

30

40

50

【 図 3 】

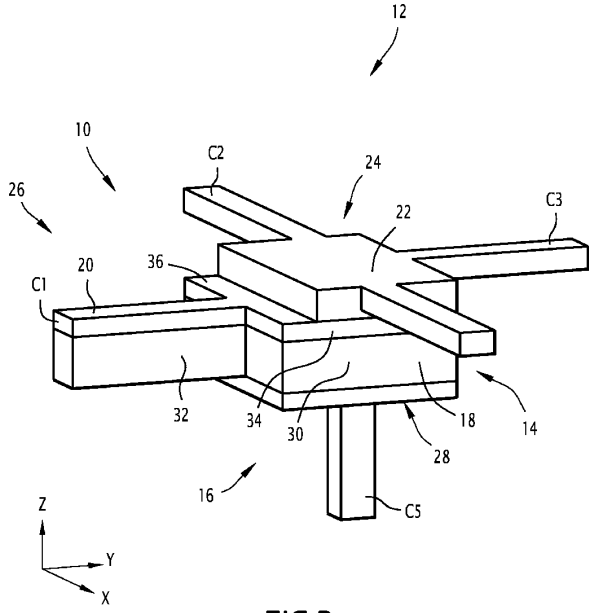


FIG.3

【 図 4 】

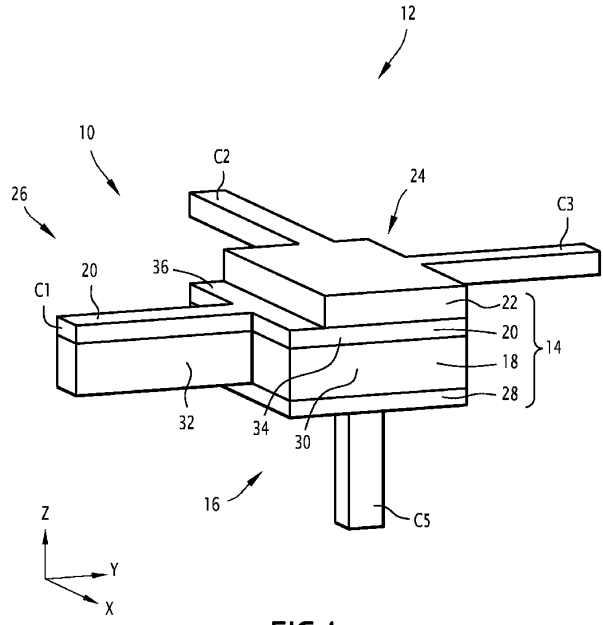


FIG.4

10

20

30

40

50

【手続補正書】

【提出日】令和6年4月8日(2024.4.8)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0143

【補正方法】変更

【補正の内容】

【0143】

電子デバイス12は、さらに、論理システムの基本素子として使用することもできる。第1デバイスの読み出し電圧は、第2デバイスに供給され、第2デバイスの書き込み電圧として使用される。 10

[構成1]

積層方向(Z)に沿って積層された積層体(14)を備える電子デバイス(12)であって、前記積層体(14)は、

少なくとも1つの電氣的接点(C5)を備える第1電極(16)と、

1つの強誘電体サブアセンブリ(18)であって、該強誘電体サブアセンブリ(18)は前記第1電極(16)と接し、複数の状態を取り得る強誘電分極を有する、強誘電体サブアセンブリ(18)と、

スピン分極サブアセンブリ(22)であって、該スピン分極サブアセンブリ(22)は、該スピン分極サブアセンブリ(22)を流れる電流をスピン分極するように適合されており、前記スピン分極サブアセンブリ(22)の少なくとも1つの層は、強磁性材料またはフェリ磁性材料で形成されている、スピン分極サブアセンブリ(22)と、 20

前記強誘電体サブアセンブリ(18)と前記スピン分極サブアセンブリ(22)との間に配置された界面サブアセンブリ(20)であって、該界面サブアセンブリ(20)は、前記強誘電体サブアセンブリ(18)の前記強誘電体分極状態に応じて、前記スピン分極電流を前記電荷電流に相互変換するように適合され、

前記強誘電体サブアセンブリ(18)および前記界面サブアセンブリ(20)は、それぞれ、前記積層方向(Z)に沿って、前記スピン分極サブアセンブリ(22)に重畳されている部分(30、34)と、前記スピン分極サブアセンブリ(22)に重畳されていない部分(32、36)とを有し、前記界面サブアセンブリ(20)および前記強誘電体サブアセンブリ(18)の少なくとも一方が、中間電極(26)を形成するのに適した導電層を含み、前記中間電極(26)が、前記強誘電体サブアセンブリ(18)の前記分極状態を読み出すための電氣的接点(C1)を含む、 30

界面サブアセンブリ(20)と、

前記強誘電体サブアセンブリ(18)の前記分極状態を読み出すための少なくとも2つの電氣的接点(C2、C3、C4)を備える第2電極(24)であって、前記接点(C2、C3、C4)はそれぞれ、それぞれの主方向に沿って延び、少なくとも2つの主方向は互いに非平行であり、前記第2電極(24)は、前記スピン分極サブアセンブリ(22)を画定し、

前記第1電極(16)の前記接点(C5)は、前記接点(C5)と前記第2電極(24)の前記接点(C2、C3、C4)の少なくとも1つとの間の電位差、または前記接点(C5)と前記中間電極(26)の前記接点(C1)との間の電位差の印加によって、前記強誘電体サブアセンブリ(18)の前記強誘電分極状態を変化させることを可能にする 40

第2電極(24)と、

を備えるデバイス。

[構成2]

前記界面サブアセンブリ(20)は、少なくとも、

前記強誘電体サブアセンブリ(18)の全部または一部が導電性または半導電性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層を備え、 50

あるいは、

前記強誘電体サブアセンブリ(18)が絶縁性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層または1つの2次元電子ガスを備える、構成1に記載のデバイス。

[構成3]

前記強誘電体サブアセンブリ(18)は、少なくとも1つの半導電性強誘電体層または導電性もしくは半導電性の2次元材料の強誘電体層を備え、前記界面サブアセンブリ(20)は、前記強誘電体サブアセンブリ(18)と接合され、前記少なくとも1つの層を備える、構成2に記載のデバイス。

[構成4]

前記第2電極(24)は、前記スピン分極サブアセンブリ(22)の上に配置された層である、構成1乃至3のいずれか一項に記載のデバイス。

[構成5]

前記第2電極(24)と前記スピン分極サブアセンブリ(22)とが接合している、構成1乃至3のいずれか一項に記載のデバイス。

[構成6]

前記第2電極(24)は、少なくとも3つの接点(C2、C3、C4)を有する、構成1乃至5のいずれか一項に記載のデバイス。

[構成7]

前記第2電極(24)の2つの接点(C2、C4)は、平行な主方向に沿って延びており、前記第2電極(24)の前記第3接点(C3)は、前記第2電極(24)の他の前記2つの接点(C2、C4)の前記主方向に対して実質的に垂直な主方向に沿って延びている、構成6に記載のデバイス。

[構成8]

前記中間電極(26)および前記第2電極(24)の各接点(C1、C2、C3、C4)の前記主方向は、いずれも前記積層方向(Z)に対して垂直である、構成1乃至7のいずれか一項に記載のデバイス。

[構成9]

前記第1電極の前記接点(C5)は、前記積層方向(Z)に垂直な方向に沿っているか、または、前記積層方向(Z)に実質的に平行な方向に沿っているかのいずれかである、構成1乃至8のいずれか一項に記載のデバイス。

[構成10]

前記界面サブアセンブリ(20)は、金属、ワイル半金属、2次元材料、遷移金属ジカルコゲナイドおよびトポロジカル絶縁体のうちの少なくとも1つの元素を含む、構成1乃至9のいずれか一項に記載のデバイス。

[構成11]

前記界面サブアセンブリ(20)は、絶縁材料、特に、酸化物からなるバリアを備える、構成1乃至10のいずれか一項に記載のデバイス。

[構成12]

前記スピン分極サブアセンブリ(22)は、強磁性またはフェリ磁性金属合金、強磁性またはフェリ磁性酸化物、磁性半導体、複数の強磁性またはフェリ磁性層および金属層を有する強磁性またはフェリ磁性複合素子、ホイスラー合金、または希土類強磁性またはフェリ磁性合金を含む、構成1乃至11のいずれか一項に記載のデバイス。

[構成13]

前記強誘電体サブスタック(18)は、

カチオンAおよびBを有する ABO_3 型のペロブスカイト構造を有する材料、

$(Hf_{1-x}Zr_x)O_2$ 、 $(Hf_{1-x}Ga_x)O_2$ (xは、0から1)、または、ZrやGaなどの他の元素でドーパされた HfO_2 、または、それらの合金、

ポリフッ化ビニリデン、

強誘電体半導体、および、

10

20

30

40

50

2次元強誘電体材料、

の中から選択される強誘電体材料の積層体を備える、構成1乃至12のいずれか一項に記載のデバイス。

〔構成14〕

前記接点(C1、C2、C3、C4)は、前記中間電極(26)の前記接点(C1)および前記第2電極(24)の前記接点(C2、C3、C4)から選択された2つのいわゆる読み出し接点間に読み出し電圧を印加し、2つの他のいわゆる読み出し接点間、または、前記他のいわゆる読み出し接点の1つと基準電位との間の電圧を測定することによって、前記スピンドメインサブアセンブリ(22)の前記分極状態の読み出しを実行する、構成1乃至13のいずれか一項に記載のデバイス。

10

〔構成15〕

構成1乃至14のいずれか一項に記載の電子デバイス(12)を含むシステム、特に、メモリ、論理デバイスまたはニューロモルフィックデバイス。

【**手続補正2**】

【**補正対象書類名**】特許請求の範囲

【**補正対象項目名**】全文

【**補正方法**】変更

【**補正の内容**】

【**特許請求の範囲**】

【**請求項1**】

20

積層方向(Z)に沿って積層された積層体(14)を備える電子デバイス(12)であって、前記積層体(14)は、

少なくとも1つの電氣的接点(C5)を備える第1電極(16)と、

1つの強誘電体サブアセンブリ(18)であって、該強誘電体サブアセンブリ(18)は前記第1電極(16)と接し、複数の状態を取り得る強誘電分極を有する、強誘電体サブアセンブリ(18)と、

スピンドメインサブアセンブリ(22)であって、該スピンドメインサブアセンブリ(22)は、該スピンドメインサブアセンブリ(22)を流れる電流をスピンドメインするように適合されており、前記スピンドメインサブアセンブリ(22)の少なくとも1つの層は、強磁性材料またはフェリ磁性材料で形成されている、スピンドメインサブアセンブリ(22)と、

30

前記強誘電体サブアセンブリ(18)と前記スピンドメインサブアセンブリ(22)との間に配置された界面サブアセンブリ(20)であって、該界面サブアセンブリ(20)は、前記強誘電体サブアセンブリ(18)の前記強誘電体分極状態に応じて、前記スピンドメイン電流を前記電荷電流に相互変換するように適合され、

前記強誘電体サブアセンブリ(18)および前記界面サブアセンブリ(20)は、それぞれ、前記積層方向(Z)に沿って、前記スピンドメインサブアセンブリ(22)に重畳されている部分(30、34)と、前記スピンドメインサブアセンブリ(22)に重畳されていない部分(32、36)とを有し、前記界面サブアセンブリ(20)および前記強誘電体サブアセンブリ(18)の少なくとも一方が、中間電極(26)を形成するのに適した導電層を含み、前記中間電極(26)が、前記強誘電体サブアセンブリ(18)の前記分極状態を読み出すための電氣的接点(C1)を含む、

40

界面サブアセンブリ(20)と、

前記強誘電体サブアセンブリ(18)の前記分極状態を読み出すための少なくとも2つの電氣的接点(C2、C3、C4)を備える第2電極(24)であって、前記接点(C2、C3、C4)はそれぞれ、それぞれの主方向に沿って延び、少なくとも2つの主方向は互いに非平行であり、前記第2電極(24)は、前記スピンドメインサブアセンブリ(22)を画定し、

前記第1電極(16)の前記接点(C5)は、前記接点(C5)と前記第2電極(24)の前記接点(C2、C3、C4)の少なくとも1つとの間の電位差、または前記接点(C5)と前記中間電極(26)の前記接点(C1)との間の電位差の印加によって、前

50

記強誘電体サブアセンブリ(18)の前記強誘電分極状態を変化させることを可能にする、

第2電極(24)と、
を備えるデバイス。

【請求項2】

前記界面サブアセンブリ(20)は、少なくとも、

前記強誘電体サブアセンブリ(18)の全部または一部が導電性または半導電性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層を備え、あるいは、

前記強誘電体サブアセンブリ(18)が絶縁性である場合には、1つの金属層または1つのトンネルバリアまたは1つのスピン軌道層または1つの2次元電子ガスを備える、請求項1に記載のデバイス。 10

【請求項3】

前記強誘電体サブアセンブリ(18)は、少なくとも1つの半導電性強誘電体層または導電性もしくは半導電性の2次元材料の強誘電体層を備え、前記界面サブアセンブリ(20)は、前記強誘電体サブアセンブリ(18)と接合され、前記少なくとも1つの層を備える、請求項2に記載のデバイス。

【請求項4】

前記第2電極(24)は、前記スピン分極サブアセンブリ(22)の上に配置された層である、請求項1乃至3のいずれか一項に記載のデバイス。 20

【請求項5】

前記第2電極(24)と前記スピン分極サブアセンブリ(22)とが接合している、請求項1乃至3のいずれか一項に記載のデバイス。

【請求項6】

前記第2電極(24)は、少なくとも3つの接点(C2、C3、C4)を有する、請求項1乃至5のいずれか一項に記載のデバイス。

【請求項7】

前記第2電極(24)の2つの接点(C2、C4)は、平行な主方向に沿って延びており、前記第2電極(24)の前記第3接点(C3)は、前記第2電極(24)の他の前記2つの接点(C2、C4)の前記主方向に対して実質的に垂直な主方向に沿って延びている、請求項6に記載のデバイス。 30

【請求項8】

前記中間電極(26)および前記第2電極(24)の各接点(C1、C2、C3、C4)の前記主方向は、いずれも前記積層方向(Z)に対して垂直である、請求項1乃至7のいずれか一項に記載のデバイス。

【請求項9】

前記第1電極の前記接点(C5)は、前記積層方向(Z)に垂直な方向に沿っているか、または、前記積層方向(Z)に実質的に平行な方向に沿っているかのいずれかである、請求項1乃至8のいずれか一項に記載のデバイス。

【請求項10】

前記界面サブアセンブリ(20)は、金属、ワイル半金属、2次元材料、遷移金属ジカルコゲナイドおよびトポロジカル絶縁体からなるリストから選択される少なくとも1つの元素を含む、請求項1乃至9のいずれか一項に記載のデバイス。 40

【請求項11】

前記界面サブアセンブリ(20)は、絶縁材料、特に、酸化物からなるバリアを備える、請求項1乃至10のいずれか一項に記載のデバイス。

【請求項12】

前記スピン分極サブアセンブリ(22)は、強磁性またはフェリ磁性金属合金、強磁性またはフェリ磁性酸化物、磁性半導体、複数の強磁性またはフェリ磁性層および金属層を有する強磁性またはフェリ磁性複合素子、ホイスラー合金、または希土類強磁性またはフ 50

エリ磁性合金を含む、請求項 1 乃至 11 のいずれか一項に記載のデバイス。

【請求項 13】

前記強誘電体サブスタック (18) は、

カチオン A および B を有する ABO_3 型のペロブスカイト構造を有する材料、

$(Hf_{1-x}Zr_x)O_2$ 、 $(Hf_{1-x}Ga_x)O_2$ (x は、0 から 1)、または、
Zr や Ga などの他の元素でドーブされた HfO_2 、または、それらの合金、

ポリフッ化ビニリデン、

強誘電体半導体、および、

2 次元強誘電体材料、

からなるリストにおいて選択される強誘電体材料の積層体を備える、請求項 1 乃至 12 の
いずれか一項に記載のデバイス。 10

【請求項 14】

前記接点 (C1、C2、C3、C4) は、前記中間電極 (26) の前記接点 (C1) および前記第 2 電極 (24) の前記接点 (C2、C3、C4) から選択された 2 つのいわゆる読み出し接点間に読み出し電圧を印加し、2 つの他のいわゆる読み出し接点間、または、前記他のいわゆる読み出し接点の 1 つと基準電位との間の電圧を測定することによって、前記スピン分極サブアセンブリ (22) の前記分極状態の読み出しを実行する、請求項 1 乃至 13 のいずれか一項に記載のデバイス。

【請求項 15】

請求項 1 乃至 14 のいずれか一項に記載の電子デバイス (12) を含むシステム、特に
メモリ、論理デバイスまたはニューロモルフィックデバイス。 20

30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/EP2022/072003
A. CLASSIFICATION OF SUBJECT MATTER <i>H01L 43/02</i> (2006.01)i; <i>G11C 11/16</i> (2006.01)i; <i>G11C 11/22</i> (2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L; G11C Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2017214628 A1 (UNIV CORNELL [US]; RAHMAN MOSTAFIZUR [US] ET AL.) 14 December 2017 (2017-12-14)	1-15
A	WO 2020136267 A1 (THALES SA [FR]; CENTRE NAT RECH SCIENT [FR] ET AL.) 02 July 2020 (2020-07-02)	1-15
A	CN 111755447 A (UNIV XIANGTAN) 09 October 2020 (2020-10-09)	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 25 October 2022		Date of mailing of the international search report 14 November 2022
Name and mailing address of the ISA/EP European Patent Office p.b. 5818, Patentlaan 2, 2280 HV Rijswijk Netherlands Telephone No. (+31-70)340-2040 Facsimile No. (+31-70)340-3016		Authorized officer Koskinen, Timo Telephone No.

Form PCT/ISA/210 (second sheet) (January 2015)

10

20

30

40

50

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/EP2022/072003

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2017214628	A1	14 December 2017	NONE	
WO	2020136267	A1	02 July 2020	CN 113228320 A	06 August 2021
				EP 3903357 A1	03 November 2021
				FR 3091412 A1	03 July 2020
				US 2022076868 A1	10 March 2022
				WO 2020136267 A1	02 July 2020
CN	111755447	A	09 October 2020	NONE	

10

20

30

40

50

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n° PCT/EP2022/072003

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H01L43/02 G11C11/16 G11C11/22 ADD.		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) H01L G11C		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	WO 2017/214628 A1 (UNIV CORNELL [US]; RAHMAN MOSTAFIZUR [US] ET AL.) 14 décembre 2017 (2017-12-14) -----	1-15
A	WO 2020/136267 A1 (THALES SA [FR]; CENTRE NAT RECH SCIENT [FR] ET AL.) 2 juillet 2020 (2020-07-02) -----	1-15
A	CN 111 755 447 A (UNIV XIANGTAN) 9 octobre 2020 (2020-10-09) -----	1-15
<input type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents <input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités:		
"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent "E" document antérieur, mais publié à la date de dépôt international ou après cette date "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée	"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier "&" document qui fait partie de la même famille de brevets	
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale	
25 octobre 2022	14/11/2022	
Nom et adresse postale de l'administration chargée de la recherche internationale	Fonctionnaire autorisé	
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Koskinen, Timo	

Formulaire PCT/ISA/210 (deuxième feuille) (avril 2005)

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale n°

PCT/EP2022/072003

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
WO 2017214628 A1	14-12-2017	AUCUN	

WO 2020136267 A1	02-07-2020	CN 113228320 A	06-08-2021
		EP 3903357 A1	03-11-2021
		FR 3091412 A1	03-07-2020
		US 2022076868 A1	10-03-2022
		WO 2020136267 A1	02-07-2020

CN 111755447 A	09-10-2020	AUCUN	

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,N
E,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,
CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,J
M,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MY
,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,T
H,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

ユニベルシテ グルノーブル アルブ

フランス国, 3 8 4 0 0 サン マルタン デール, アブニュ サントラル 6 2 1

(74)代理人 100099759

弁理士 青木 篤

(74)代理人 100123582

弁理士 三橋 真二

(74)代理人 100092624

弁理士 鶴田 準一

(74)代理人 100114018

弁理士 南山 知広

(74)代理人 100153729

弁理士 森本 有一

(74)代理人 100151459

弁理士 中村 健一

(72)発明者 ジャン - フィリップ アタヌ

フランス国, 3 8 0 5 4 グルノーブル, アブニュ デ マルティル 1 7, セノオ セウア - グルノ
ーブル

(72)発明者 ローラン ビラ

フランス国, 3 8 0 5 4 グルノーブル, アブニュ デ マルティル 1 7, セノオ セウア - グルノ
ーブル デエールエフ / イエールイジェ / スピンテック

(72)発明者 マニュエル ビベス

フランス国, 9 1 7 6 7 パレゾー, アブニュ オーギュスタン フレネル 1, セノオ ユニテ ミ
クスト ドゥ フィジーク セエヌエールエス / タレス

F ターム (参考) 4M119 AA20 BB01 CC05 DD23 DD32

5F092 AA05 AB06 AD25 BB24 BB36 BB44 BC06