

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】令和 2 年 7 月 2 日 (2020.7.2)

【公開番号】特開 2017-228287 (P2017-228287A)

【公開日】平成 29 年 12 月 28 日 (2017.12.28)

【年通号数】公開・登録公報 2017-050

【出願番号】特願 2017-99640 (P2017-99640)

【国際特許分類】

G 0 6 F 12/16 (2006.01)

G 0 6 F 12/00 (2006.01)

G 0 6 F 12/02 (2006.01)

G 1 1 C 16/34 (2006.01)

G 0 6 F 11/10 (2006.01)

G 0 6 F 3/08 (2006.01)

G 0 6 F 3/06 (2006.01)

【 F I 】

G 0 6 F 12/16 3 1 0 A

G 0 6 F 12/00 5 9 7 U

G 0 6 F 12/02 5 1 0 A

G 1 1 C 16/34 1 6 3

G 0 6 F 11/10 6 6 8

G 0 6 F 3/08 H

G 0 6 F 3/06 3 0 4 N

G 0 6 F 3/06 3 0 1 J

【手続補正書】

【提出日】令和 2 年 5 月 13 日 (2020.5.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ホストに連結されるソリッドステートドライブにおいて、複数の物理フラッシュメモリブロックを含むフラッシュメモリの部分を割当する方法であって、

前記フラッシュメモリ上で、複数の読出し動作の中の 1 つ以上の読出し動作がビットエラーカウントを生成するエラー訂正コードデコーディング演算を含む前記複数の読出し動作を遂行する段階と、

複数のビットエラーカウントから、前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する生の (Raw) ビットエラー率を計算する段階と、

前記複数の物理フラッシュメモリブロックの各々に対して遂行されるプログラム及び消去サイクルをカウントする段階と、

複数のプログラム方法の各々に対して、前記生のビットエラー率並びに前記プログラム及び消去サイクルのカウントされた回数から、前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する平均応答時間及び推定許容可能保持時間を計算する段階と、

前記ホスト上で動作する第 1 アプリケーションから、第 1 集合の要求事項を受信する段階と、

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が前記第 1 集合の要求事項を

充足させるのに適合するか否かを判別する段階と、

前記第 1 集合の要求事項を充足させるのに適合する物理フラッシュメモリブロックの第 1 リストを形成する段階と、

前記第 1 アプリケーションから、ストレージ空間の割当に対する要請を受信する段階と、

前記第 1 リストからの第 1 物理フラッシュメモリブロックを前記第 1 アプリケーションに割当する段階と、を有することを特徴とする方法。

【請求項 2】

前記複数のプログラム方法は、

第 1 ステップサイズを活用する ISPP (Incremental Step Pulse Programming) 方法と、

第 2 ステップサイズを活用する ISPP 方法と、を含み、

前記第 1 ステップサイズは、前記第 2 ステップサイズよりも大きいことを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記第 1 集合の要求事項は、要求許容可能保持時間及び要求平均応答時間を含むことを特徴とする請求項 1 に記載の方法。

【請求項 4】

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が前記第 1 集合の要求事項を充足させるのに適合するか否かを判別する段階は、

前記複数のプログラム方法の中のいずれかのプログラム方法に対して、

前記計算された平均応答時間が前記要求平均応答時間よりも小さいか否かと、

前記計算された推定許容可能保持時間が前記要求許容可能保持時間よりも大きいかなど、を判別する段階を含むことを特徴とする請求項 3 に記載の方法。

【請求項 5】

前記第 1 物理フラッシュメモリブロックを消去する段階を更に含むことを特徴とする請求項 1 に記載の方法。

【請求項 6】

前記第 1 物理フラッシュメモリブロックを消去する段階は、

前記第 1 物理フラッシュメモリブロックが浅い (Shallow) 消去処理によって前記第 1 集合の要求事項を充足させるのに適合するように維持されると予測される場合、前記浅い消去処理を採用する段階と、

前記第 1 物理フラッシュメモリブロックが前記浅い消去処理によって前記第 1 集合の要求事項を充足させるのに適合するように維持されないと予測される場合、既定の (Normal) 消去処理を採用する段階と、を含むことを特徴とする請求項 5 に記載の方法。

【請求項 7】

前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する平均応答時間及び推定許容可能保持時間を計算する段階は、

保持時間関数としてのビットエラーカウントに対して線形フィット (Fit) を遂行する段階と、

前記線形フィットが最大の受け入れ可能な生のビットエラー率を超過する保持時間を前記推定許容可能保持時間として計算する段階を含むことを特徴とする請求項 1 に記載の方法。

【請求項 8】

前記最大の受け入れ可能な生のビットエラー率は、100 万ビット当たり 1 ビットのエラーであることを特徴とする請求項 7 に記載の方法。

【請求項 9】

前記ホスト上で動作する第 2 アプリケーションから、前記第 1 集合の要求事項と異なる第 2 集合の要求事項を受信する段階と、

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が前記第 2 集合の要求事項を

充足させるのに適合するか否かを判別する段階と、

前記第 2 集合の要求事項を充足させるのに適合する物理フラッシュメモリブロックの第 2 リストを形成する段階と、

前記第 2 アプリケーションから、ストレージ空間の割当に対する要請を受信する段階と、

前記第 2 リストからの第 2 物理フラッシュメモリブロックを前記第 2 アプリケーションに割当する段階と、を更に含むことを特徴とする請求項 1 に記載の方法。

【請求項 10】

前記第 2 物理フラッシュメモリブロックを消去する段階を更に含むことを特徴とする請求項 9 に記載の方法。

【請求項 11】

前記第 2 物理フラッシュメモリブロックを消去する段階は、

前記第 2 物理フラッシュメモリブロックが浅い消去処理によって前記第 2 集合の要求事項を充足させるのに適合するように維持されると予測される場合、前記浅い消去処理を採用する段階と、

前記第 2 物理フラッシュメモリブロックが前記浅い消去処理によって前記第 2 集合の要求事項を充足させるのに適合するように維持されないと予測される場合、既定の消去処理を採用する段階と、を含むことを特徴とする請求項 10 に記載の方法。

【請求項 12】

ホストに連結されるソリッドステートドライブにおいて、複数の物理フラッシュメモリブロックを含むフラッシュメモリの部分を割当する方法であって、

複数のビットエラーカウントから、前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する生の (Raw) ビットエラー率を計算する段階と、

前記複数の物理フラッシュメモリブロックの各々に対して遂行されるプログラム及び消去サイクルをカウントする段階と、

複数のプログラム方法の各々に対して、前記生のビットエラー率並びに前記プログラム及び消去サイクルのカウントされた回数から、前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する平均応答時間及び推定許容可能保持時間を計算する段階と、

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が第 1 集合の要求事項を充足させるのに適合するか否かを判別する段階と、

第 1 アプリケーションから、ストレージ空間の割当に対する要請を受信する段階と、

物理フラッシュメモリブロックの第 1 リストからの第 1 物理フラッシュメモリブロックを前記第 1 アプリケーションに割当する段階と、を有することを特徴とする方法。

【請求項 13】

前記フラッシュメモリ上で、複数の読出し動作の中の 1 つ以上の読出し動作が前記複数のビットエラーカウントのビットエラーカウントを生成するエラー訂正コードデコーディング演算を含む前記複数の読出し動作を遂行する段階を更に含むことを特徴とする請求項 12 に記載の方法。

【請求項 14】

前記ホスト上で動作する前記第 1 アプリケーションから、前記第 1 集合の要求事項を受信する段階と、

前記第 1 集合の要求事項を充足させるのに適合する前記物理フラッシュメモリブロックの第 1 リストを形成する段階と、を更に含むことを特徴とする請求項 12 に記載の方法。

【請求項 15】

処理ユニットを含むストレージコントローラと、

各々が複数の物理ページを有する複数の物理フラッシュメモリブロックを含むフラッシュメモリと、を備え、

前記ストレージコントローラは、

モーフィックエンジン (Morphic Engine) と、

仮想ストレージテーブル、アドレス変換ブロック、及びクラスタリングエンジンを有す

るストレージ仮想化器 (Virtualizer) と、を含み、

前記仮想ストレージテーブルは、ホスト上で実行される第 1 アプリケーションから第 1 集合の要件を受信し、

前記クラスタリングエンジンは、複数のプログラム方法の各々に対して、生の (Raw) ビットエラー率並びにプログラム及び消去サイクルのカウントされた回数から、前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する平均応答時間及び推定許容可能保持時間を計算し、

前記仮想ストレージテーブルは、ホスト上で動作する第 1 アプリケーションから、第 1 集合の要求事項を受信し、

前記クラスタリングエンジンは、

前記仮想ストレージテーブルから前記第 1 集合の要求事項を受信し、

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が前記第 1 集合の要求事項を充足させるのに適合するか否かを判別し、

前記第 1 集合の要求事項を充足させるのに適合する物理フラッシュメモリブロックの第 1 リストを形成し、

前記第 1 アプリケーションから、ストレージ空間の割当に対する要請を受信し、

前記第 1 リストからの第 1 物理フラッシュメモリブロックを前記第 1 アプリケーションに割当することを特徴とするソリッドステートドライブ。

【請求項 16】

前記フラッシュメモリ上で、複数の読出し動作の中の 1 つ以上の読出し動作がビットエラーカウントを生成するエラー訂正コードデコーディング演算を含む前記複数の読出し動作を遂行する NAND コントローラ、を更に備えることを特徴とする請求項 15 に記載のソリッドステートドライブ。

【請求項 17】

複数のビットエラーカウントから、前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対する前記生のビットエラー率を計算する生のビットエラー率追跡器を更に備えることを特徴とする請求項 16 に記載のソリッドステートドライブ。

【請求項 18】

前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対して遂行されるプログラム及び消去サイクルをカウントする摩耗追跡器を更に備えることを特徴とする請求項 15 に記載のソリッドステートドライブ。

【請求項 19】

前記推定許容可能保持時間を生成する保持予測器を更に備えることを特徴とする請求項 15 に記載のソリッドステートドライブ。

【請求項 20】

前記複数の物理フラッシュメモリブロックの中の 1 つ以上に対して、性能メトリック関数としての前記推定許容可能保持時間を計算することは、

前記保持予測器によって、保持時間関数としてのビットエラーカウントに対して線形フィット (Fit) を遂行することと、

前記線形フィットが最大の受け入れ可能な生のビットエラー率を超過する保持時間を前記推定許容可能保持時間として計算することと、を含むことを特徴とする請求項 19 に記載のソリッドステートドライブ。

【請求項 21】

前記複数のプログラム方法は、

第 1 ステップサイズを活用する ISPP (Incremental Step Pulse Programming) 方法と、

第 2 ステップサイズを活用する ISPP 方法と、を含み、

前記第 1 ステップサイズは、前記第 2 ステップサイズよりも大きいことを特徴とする請求項 15 に記載のソリッドステートドライブ。

【請求項 22】

前記第 1 集合の要求事項は、要求許容可能保持時間及び要求平均応答時間の中の少なくとも 1 つを含むことを特徴とする請求項 1 5 に記載のソリッドステートドライブ。

【請求項 2 3】

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が前記第 1 集合の要求事項を充足させるのに適合するか否かを判別することは、

前記複数のプログラム方法の中のいずれかのプログラム方法に対して、

前記計算された平均応答時間が前記要求平均応答時間よりも小さいか否かと、

前記計算された推定許容可能保持時間が前記要求許容可能保持時間よりも大きい
か否かと、を判別することを含むことを特徴とする請求項 2 2 に記載のソリッドステートドライブ。

【請求項 2 4】

前記 NAND コントローラは、前記第 1 物理フラッシュメモリブロックを消去し、

前記第 1 物理フラッシュメモリブロックを消去することは、

前記第 1 物理フラッシュメモリブロックが浅い (Shallow) 消去処理によって前記第 1 集合の要求事項を充足させるのに適合するように維持されると予測される場合、前記浅い消去処理を採用することと、

前記第 1 物理フラッシュメモリブロックが前記浅い消去処理によって前記第 1 集合の要求事項を充足させるのに適合するように維持されないと予測される場合、既定の (Normal) 消去処理を採用することと、を含むことを特徴とする請求項 1 6 に記載のソリッドステートドライブ。

【請求項 2 5】

前記仮想ストレージテーブルは、前記ホスト上で動作する第 2 アプリケーションから、前記第 1 集合の要求事項と異なる第 2 集合の要求事項を受信し、

前記クラスタリングエンジンは、

前記仮想ストレージテーブルから前記第 2 集合の要求事項を受信し、

前記複数の物理フラッシュメモリブロックの中の 1 つ以上が前記第 2 集合の要求事項を充足させるのに適合するか否かを判別し、

前記第 2 集合の要求事項を充足させるのに適合する物理フラッシュメモリブロックの第 2 リストを形成し、

前記第 2 アプリケーションから、ストレージ空間の割当に対する要請を受信し、

前記第 2 リストからの第 2 物理フラッシュメモリブロックを前記第 2 アプリケーションに割当することを特徴とする請求項 1 5 に記載のソリッドステートドライブ。