



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0117637
(43) 공개일자 2012년10월24일

(51) 국제특허분류(Int. Cl.)
HO4L 27/26 (2006.01)
(21) 출원번호 10-2012-0021585
(22) 출원일자 2012년03월02일
심사청구일자 **없음**
(30) 우선권주장
13/086,737 2011년04월14일 미국(US)

(71) 출원인
엘에스아이 코포레이션
미국 캘리포니아 밀피타스 바아버 레인 1621 (우:95035)
(72) 발명자
이도 가짓
이스라엘, 34748, 하이파, 데레치 하암 157
샤이 칼퐁
이스라엘, 호드 하사론, 8/8 하네시엠 블리바드
새런 로젠셰인
이스라엘, 야브네 81510, 에고즈 2
(74) 대리인
특허법인세신

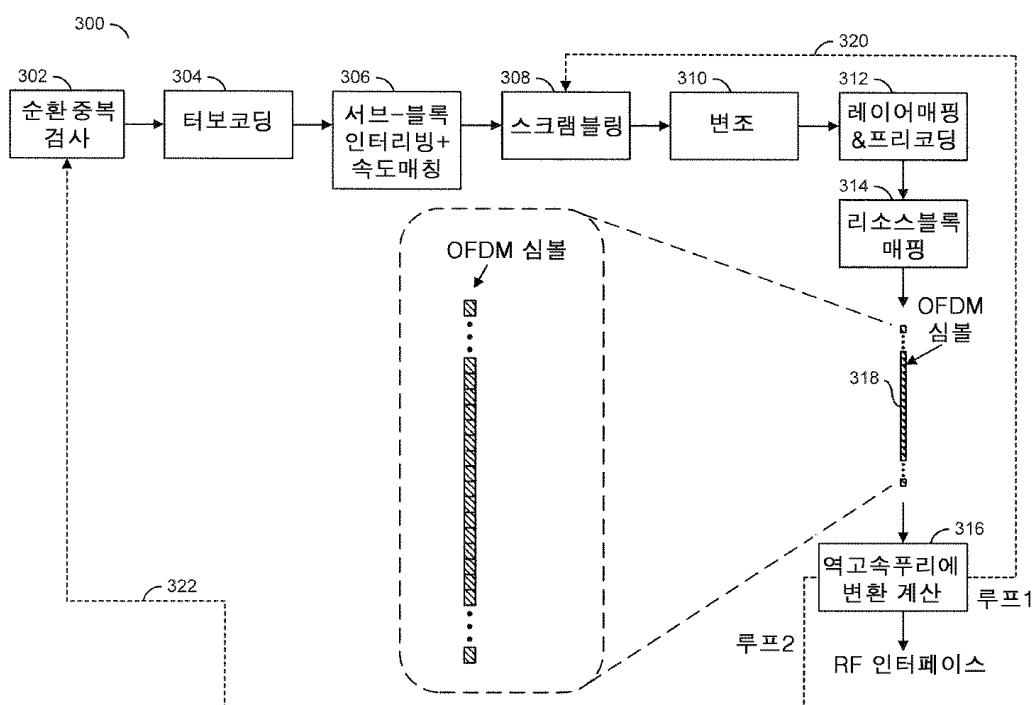
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 LTE DL 구현시의 대기 시간 감소 방법

(57) 요 약

장치는 프로세서와 무선 주파수(RF) 인터페이스를 포함한다. 프로세서는 다운링크 정보를 처리하도록 구성되는데, 장치의 대기 시간은 RF 인터페이스로의 제공을 위한 단일 직교 주파수 분할 다중화(OFDM) 심볼을 얻기 위해 상기 다운링크 정보를 처리하는데 관련된 총 시간에 의해 결정된다.

대 표 도



특허청구의 범위

청구항 1

프로세서와, 및

무선 주파수(RF) 인터페이스를 포함하고,

상기 프로세서는 다운링크 정보를 처리하도록 구성되며, 장치의 대기 시간은 RF 인터페이스로의 제공을 위한 단일 직교 주파수 분할 다중화(OFDM) 심볼을 얻기 위해 상기 다운링크 정보를 처리하는데 관련된 총 시간에 의해 결정되는 것을 특징으로 하는 장치.

청구항 2

제1항에 있어서,

상기 프로세서는 각각의 안테나 포트의 리소스 요소들로 매핑될 복소값 변조 심볼들에 응답하여 상기 각각의 안테나 포트에 복소값 시간-도메인 OFDM 신호를 생성하도록 구성되고,

상기 프로세서는 복수의 복소값 변조 심볼들의 각각에 대해 상기 프로세스를 반복하는 것을 특징으로 하는 장치.

청구항 3

제2항에 있어서,

상기 프로세서는,

물리 채널에 전송될 코딩된 비트들을 하나 이상의 코드 워드들로 스크램블링하고,

상기 스크램블된 코드 비트들에 기초하여 상기 복소값 변조 심볼들을 생성하고,

상기 복소값 변조 심볼들을 송신 레이어로 매핑하고,

상기 각각의 안테나 포트로의 전송을 위해 상기 복소값 변조 심볼들을 상기 송신 레이어에 프리코딩(precode)하고,

상기 프로코딩된 복소값 변조 심볼들을 상기 각각의 안테나 포트의 리소스 요소들로 매핑하도록 더 구성되는 것을 특징으로 하는 장치.

청구항 4

제2항에 있어서,

상기 복소값 시간-도메인 OFDM 신호는 상기 단일 OFDM 심볼에 대해 역 고속 푸리에 변환 처리함으로써 생성되는 것을 특징으로 하는 장치.

청구항 5

제4항에 있어서,

상기 복수의 복소값 변조 심볼들은 OFDM 심볼들을 포함하는 것을 특징으로 하는 장치.

청구항 6

제2항에 있어서,

상기 프로세서는 상기 코딩된 비트들을 스크램블링하기 전에, 상기 다운링크 정보에 대하여 순환 중복 검사(CRC) 생성, 터보 코딩, 서브-블록 인터리빙 및 전송 속도 매칭 중 하나 이상을 수행하도록 더 구성되는 것을 특징으로 하는 장치.

청구항 7

제6항에 있어서,

상기 프로세서는 단일 OFDM 심볼을 위해 상기 프로세스들 각각을 수행하도록 더 구성되고,

상기 프로세서에 의해 수행된 상기 프로세스들은, 모든 리소스 그리드가 역 고속 푸리에 변환될 때까지 다수의 OFDM 심볼들에 대하여 반복되는 것을 특징으로 하는 장치.

청구항 8

제1항에 있어서,

상기 장치는 무선 통신 시스템 내의 기지국의 일부인 것을 특징으로 하는 장치.

청구항 9

제1항에 있어서,

상기 장치는 LTE 셀룰러 통신 시스템의 일부인 것을 특징으로 하는 장치.

청구항 10

직교 주파수 분할 다중화(OFDM) 심볼을 생성하는 수단, 및

상기 OFDM 심볼에 대해 역 고속 푸리에 변환(IFFT)을 생성하는 수단을 포함하고,

리소스 그리드를 위한 제1 OFDM 심볼이 생성되고, 상기 리소스 그리드가 완전하게 형성되기 전에 IFFT가 변환되는 것을 특징으로 하는 장치.

청구항 11

감소된 대기 시간을 갖는 리소스 요소들 매핑 방법에 있어서,

(A) 제1 직교 주파수 분할 다중화(OFDM) 심볼을 생성하는 단계,

(B) 상기 제1 OFDM 심볼에 대해 역 고속 푸리에 변환(IFFT)을 생성하는 단계, 및

리소스 그리드를 위해 남아있는 모든 OFDM 심볼들이 생성되고 변환될 때까지 단계들 A 및 B를 반복하는 단계를 포함하는 것을 특징으로 하는 감소된 대기 시간을 갖는 리소스 요소들 매핑 방법.

청구항 12

제11항에 있어서,

무선 주파수 인터페이스로 상기 변환된 OFDM 심볼들을 제공하는 단계와, 및

다운링크 신호를 생성하는 단계를 더 포함하는 것을 특징으로 하는 감소된 대기 시간을 갖는 리소스 요소들 매핑 방법.

청구항 13

제11항에 있어서,

상기 제1 직교 주파수 분할 다중화(OFDM) 심볼을 생성하는 단계는,

물리 채널에 전송될 코딩된 비트들을 하나 이상의 코드 워드들로 스크램블링하는 단계와,

상기 스크램블된 코드 비트들에 근거하여 상기 복소값 변조 심볼들을 생성하는 단계와,

상기 복소값 변조 심볼들을 송신 레이어로 매핑하는 단계와,

상기 각각의 안테나 포트로의 전송을 위해 상기 복소값 변조 심볼들을 상기 송신 레이어에 프리코딩(precode)하는 단계와,

상기 프리코딩된 복소값 변조 심볼들을 상기 각각의 안테나 포트의 리소스 요소들로 매핑하는 단계를 더 포함하는 것을 특징으로 하는 감소된 대기 시간을 갖는 리소스 요소들 매핑 방법.

청구항 14

제11항에 있어서,

(C) 상기 안테나 포트의 리소스 요소들로 매핑될 상기 OFDM 심볼들로부터, 안테나 포트에 복소값 시간-도메인 OFDM 신호를 생성하는 단계와, 및

상기 OFDM 심볼의 각각이 상기 리소스 그리드로 매핑되도록 단계 C를 반복하는 단계를 더 포함하는 것을 특징으로 하는 감소된 대기 시간을 갖는 리소스 요소들 매핑 방법.

청구항 15

제14항에 있어서,

상기 제1 직교 주파수 분할 다중화(OFDM) 심볼을 생성하는 단계는, 상기 코딩된 비트들을 스크램블링하기 전에, 순환 중복 검사(CRC) 생성 단계와, 터보 코딩 수행 단계, 서브-블록 인터리빙 수행 단계 및 전송 속도 매칭 수행 단계 중 하나 이상을 더 포함하는 것을 특징으로 하는 감소된 대기 시간을 갖는 리소스 요소들 매핑 방법.

명세서

기술 분야

[0001]

본 발명은 일반적으로 무선 통신에 관한 것으로, 특히 LTE DL 구현시의 대기 시간을 감소하기 위한 방법 및/또는 장치에 관한 것이다.

배경기술

[0002]

3GPP 롱텀 에볼루션(LTE) 표준을 준수하는 3세대 모바일 네트워크 기술을 구현하는 셀룰러 시스템의 경우, 이전의 표준들과 비교하면, 고 비트 전송 속도(high bit rate) 및 대기 시간(latency)가 매우 제한된다. 고 비트 전송 속도 및 대기 시간 제한들은, LTE 준수 시스템 개발자들에게 많은 도전을 부과한다. 대기 시간 요구 사항들을 충족하기 위해서는, 빠르게 처리될 필요가 있다. 빠른 처리를 위해, 강력한 프로세서들이 요구되는데, 이는 프로젝트 비용을 증가시킨다. 또한, 강력한 프로세서들은 전력 소모를 증가시킨다. LTE 다운링크(DL)는, 20MHz의 밴드폭에 걸쳐, Release-8 및 Release-9의 경우 최대 300Mbps 비트 전송 속도를 가지며, Release-10(LTE-ADVANCED)의 경우 최대 600Mbps 비트 전송 속도를 갖는다. 비트 전송 속도는 수개의 모바일 유닛들(사용자 장비(UE)로 언급되기도 함) 중에 나뉠 수 있다.

[0003]

도 1은, 다운링크(DL) 레이어 1(L1) 처리 방식의 주요 기능(10)을 설명하는 흐름도이다. 기능(10)은 무선 주파수(RF) 인터페이스에 입력을 제공한다. 기능(10)은 순환 중복 검사(CRC) 프로세스(12), 터보 코딩 프로세스(14), 서브-블록 인터리빙(interleaving) 및 전송 속도 매칭 프로세스(16), 스크램블링 프로세스(18), 변조 프로세스(20), 레이어 매핑 및 프리코딩(precoding) 프로세스(22), 리소스 블록(RB) 매핑 프로세스(24), 및 역 고속 푸리에 변환(IFFT) 계산 프로세스(26)를 수행한다. 리소스 블록 매핑 프로세스(24)는 리소스 그리드(resource grid)(28)를 만든다. 리소스 그리드(28)는 직교 주파수 분할 다중화(OFDM) 심볼들(30)을 포함한다. 하나의 OFDM 심볼(30)은 리소스 그리드(28) 내에서 하나의 열이다. 리소스 그리드(28)는 정상적인 순환 전치(normal cyclic prefix;CP)의 경우에 총 14열을 포함한다.

[0004]

3GPP LTE 표준(3세대 파트너십 프로젝트 섹션 6.4; TSGRAN(Technical Specification Group Radio Access Network); E-UTRA(Evolved Universal Terrestrial Radio Access); Physical Channels and Modulation(Release 10), 문서 3GPP TS 36.211 v10.1.0 참조)에 따르면, 리소스 블록 매핑 프로세스(24)를 포함하는 모든 처리는 역 고속 푸리에 변환(IFFT) 계산 프로세스(26)가 시작되기 이전에 완료되어야 한다. 표준에 따르면, 리소스 블록 매핑 프로세스(24)는 리소스 그리드(28)가 가득 찰 때까지 모든 사용자 장비들에 대해 완료될 것이다. 리소스 그리드(28)가 가득 찰 때만이, IFFT 계산 프로세스(26)가 OFDM 심볼들(30)에 대하여 수행될 수 있다. 다운링크 데이터 처리를 위한 대기 시간은, CRC 프로세스(12)에 의한 CRC 비트의 생성으로부터, 제1 OFDM 심볼(30)이 RF 인터페이스에 제공될 준비가 될 때(즉, 역 고속 푸리에 변환(IFFT) 계산 프로세스(26)가 제1 OFDM 심볼에 대하여 수행됨)까지로 측정된다. 3GPP LTE 표준에 따른 구현은 역 고속 푸리에 변환(IFFT) 계산 프로세스(26)를 시작하기 전에 모든 사용자 장비들에 대한 모든 처리가 완벽하게 끝나야 하므로, 제1 OFDDM 심볼이 RF 인터페이스를 준비하는데 많은 처리를 필요로 한다.

발명의 내용

해결하려는 과제

[0005] LTE DL 구현시의 대기 시간 감소를 위한 방법을 구현하는 것이 요구된다.

과제의 해결 수단

[0006] 본 발명은 프로세서와 무선 주파수(RF) 인터페이스를 포함하는 장치에 관한 것이다. 프로세서는 다운링크 정보를 처리하도록 구성되는데, 장치의 대기 시간은 RF 인터페이스로의 제공을 위한 단일 직교 주파수 분할 다중화(OFDM) 심볼을 얻기 위해 상기 다운링크 정보를 처리하는데 관련된 총 시간에 의해 결정된다.

발명의 효과

[0007] 본 발명의 목적들, 특징들 그리고 장점들은 (i) 단일 그리고 복수의 사용자 시스템들에 대해 유사하게 구현되고, (ii) RF 인터페이스에 제공할 제1 OFDM 심볼을 준비하는데 걸리는 총 시간을 최소화하고, 및/또는 (iii) LTE 다운링크의 구현이 처리와 전력 소비를 감소시킬 수 있는 대기 시간이 감소한 LTE DL 구현을 위한 방법을 제공하는 것을 포함한다.

도면의 간단한 설명

[0008] 본 발명의 목적들, 특징들, 및 장점들은 아래의 상세한 설명, 첨부한 청구범위 및 도면들로부터 명백해질 것이다.

도 1은 종래의 다운링크 프로세스를 설명하는 도면이다.

도 2는 본 발명의 일실시예가 구현될 수 있는 시스템을 설명하는 다이어그램이다.

도 3은 본 발명의 일실시예에 따라 다운링크를 처리하기 위해 적용된 예시적인 구성들을 설명하는 도면이다.

도 4는 본 발명의 예시적인 실시예에 따른 처리 유닛을 설명하는 도면이다.

도 5는 본 발명의 예시적인 실시예에 따른 예시적인 프로세스를 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0009] 도 2에 도시된 바와 같이, 시스템(100)은 본 발명의 예시적인 실시예에 따라 구현된 통신 시스템이다. 이 시스템(100)은 무선 통신 시스템으로 구현될 수 있다. 한 예로, 시스템(100)은 3GPP 롱텀 에볼루션(LTE) 표준을 이용하여 제3 세대 무선 전화 통신 시스템을 구현할 수 있다. 시스템(100)은 일반적으로 적어도 하나의 기지국(102)과 다수의 모바일 유닛들(104)을 포함한다. 기지국(102)은 다운링크 채널(106)을 통해 모바일 유닛들(104)로 신호들을 전송할 수 있다. 모바일 유닛들(104)의 각각은 업 링크 채널(108)을 통해 기지국(102)으로 신호들을 전송할 수 있다. 또한, 시스템(100)은 다수의 기지국(102)으로 구현될 수 있다. 기지국(들)(102)은 처리 유닛(110)을 포함할 수 있다. 모바일 유닛들(104)의 각각은 처리 유닛(120)을 포함할 수 있다. 처리 유닛들(110, 120)은 기지국(들)(102)과 모바일 유닛(104) 간의 통신을 관리하도록 구성될 수 있다.

[0010] 처리 유닛(110)은 직교 주파수 분할 다중화(OFDM) 심볼들 파이프 상으로 리소스 요소들을 매핑하기 위해 반복 다운링크 프로세스를 수행하도록 구성될 수 있다. 한 예로, 프로세서(110)는 본 발명에 따른 다운링크 처리를 수행하는 하드웨어로 구현될 수 있다. 또 하나의 예로, 본 발명에 따른 다운링크 처리는 처리 유닛(110) 상에서 실행될 소프트웨어에 의해 수행될 수 있다. 한 예로, 본 발명에 따른 다운링크 처리를 수행하기 위한 소프트웨어는 플래시 메모리 또는 다른 비휘발성 메모리(예를 들면, PROM(Programmable read only memory), EEPROM(Erasable programmable read only memory), EEPROM(Electrically erasable programmable read only memory), 버블(bubble) 메모리, 디스크 또는 디스크 매체(disc media) 등)에 기록될 수 있다. 부가적으로, DRAM(dynamic random access memory) 또는 SRAM(static random access memory)와 같은 휘발성 메모리도 사용될 수 있다. 예를 들면, 소프트웨어는 파워-업 시에 비휘발성 저장 매체들로부터 로딩될 수 있다.

[0011] 도 3은 시스템(100)의 다운링크 신호(106)를 처리하기 위해 기지국(102)에 적용될 수 있는 예시적인 구성들을 설명하는 도면이다. 일반적으로, 기지국(102)은 한 예로, 모바일 유닛들(104)에 의해 이용될 수 있는 다운링크 신호(106)를 생성할 수 있다. 채널(130)은 예를 들면, 무선 채널로 구현될 수 있다. 한 예로, 채널(130)은 셀룰

러 통신 채널(예를 들면, 3GPP LTE 네트워크 등)로 구현될 수 있다. 한 예로, 기지국(102)은 다운링크 처리 구성(140)과 무선 인터페이스 구성(142)을 포함할 수 있다. 다운링크 처리 구성(140)은 도 2의 프로세서(110)를 포함할 수 있다.

[0012] 도 4는 본 발명의 바람직한 실시예에 따라 리소스 요소들 매핑을 구현하도록 구성될 수 있는 예시적인 처리 유닛(200)을 설명하는 블록도이다. 한 예로, 도 1의 처리 유닛(110)은 처리 유닛(200)을 이용하여 구현될 수 있다. 처리 유닛(200)은 블록(또는 모듈)(202), 블록(또는 모듈)(204), 블록(또는 모듈)(206), 블록(또는 모듈)(208), 블록(또는 모듈)(210) 및 블록(또는 모듈)(212)을 포함하지만, 이에 제한되는 것은 아니다. 블록(202)은 한 예로, 내장형 프로세서(예를 들면, ARM 등)로 구현될 수 있다. 블록(204)은 ROM(read only memory)으로 구현될 수 있다. 블록(206)은 RAM(read access memory)을 포함할 수 있다. 블록(208)은 디지털 신호 프로세서(DSP)로 구현될 수 있다. 블록(210)은 한 예로, 아날로그/RF 유닛(예를 들면, 트랜시버)으로 구현될 수 있다. 또 하나의 예로, 블록(210)은 분리된 송신기와 수신기로 구현될 수 있다. 블록(212)은 안테나(예를 들면, 셀룰러 안테나 등)로 구현될 수 있다. 블록(210)은 안테나(212)를 통해 정보를 송신 또는 수신하도록 구성될 수 있다. 블록들(202-210)은 하나 이상의 버스를 이용하여 함께 연결될 수 있다. 여기에 개시된 사상에 따라, 블록(204)은 한 예로, 프로세서(202) 및/또는 프로세서(208)를 제어하기 위한 컴퓨터 실행 명령어들을 저장할 수 있다.

[0013] 도 5는 본 발명의 예시적인 실시예에 따른 프로세스(300)를 설명하는 흐름도이다. 프로세스(300)는 직교 주파수 분할 다중화(OFDM) 심볼들 파이프 상으로 리소스 요소들을 매핑하기 위해 반복 다운링크 처리를 구현할 수 있다. 프로세스(또는 방법)(300)는 단계(또는 상태)(302), 단계(또는 상태)(304), 단계(또는 상태)(306), 단계(또는 상태)(308), 단계(또는 상태)(310), 단계(또는 상태)(312), 단계(또는 상태)(314) 및 단계(또는 상태)(316)를 포함할 수 있다. 단계(302)는 순환 중복 검사(CRC) 생성 프로세스를 포함할 수 있다. 단계(304)는 터보 코딩 프로세스를 포함할 수 있다. 단계(306)는 서브-블록 인터리빙(interleaving) 및 전송 속도 매칭 프로세스를 포함할 수 있다. 단계(308)는 스크램블링 프로세스를 포함할 수 있다. 단계(310)는 변조 프로세스를 포함할 수 있다. 단계(312)는 레이어 매핑 및 프리코딩 프로세스를 포함할 수 있다. 단계(314)는 리소스 블록(RB) 매핑 프로세스를 포함할 수 있다. 단계(316)는 역 고속 푸리에 변환(IFFT) 계산 프로세스를 포함할 수 있다.

[0014] 순환 중복 검사(CRC) 생성 프로세스(302)는 일반적으로 수개의 CRC 패리티 비트들을 만든다. 리소스 블록 매핑 프로세스(314)는 일반적으로 단일 직교 주파수 분할 다중화(OFDM) 심볼(318)을 만든다. 다수의 OFDM 심볼들(318)은 도 1의 리소스 그리드(28)와 유사한 리소스 그리드를 형성하기 위해 결합될 수 있다. 예를 들면, 하나의 OFDM 심볼(318)은 리소스 그리드 내에서 열을 형성할 수 있다. 한 예로, 리소스 그리드는 정상적인 순환 전치(normal cyclic prefix; CP)의 경우에 총 14열을 포함할 수 있다. 하지만, 기타 다수의 열들이 특정 구현의 설계 기준을 충족하기 위해, (예를 들면, 확장된 CP의 경우에) 그에 맞춰 구현될 수 있다. 일반적으로, 본 발명의 예시적인 실시예에 따라 구현된 프로세스(300)는 각 OFDM 심볼(318)에 대하여 IFFT 계산 프로세스(316)를 수행하기에 앞서 리소스 그리드가 완벽하게 형성될 때까지 기다릴 필요가 없다.

[0015] 프로세스(300)는 일반적으로 단계(302)에서 시작된다. 단계(302)에서, 프로세스(300)는 예를 들면, 미리 결정된 순환 생성 다항식(cyclic generator polynomial)을 이용하여 입력 시퀀스에 대해 수개의 패리티 비트들을 생성할 수 있다. 순환 중복 검사(CRC) 생성 프로세스(302)가 완료되면, 프로세스(300)는 모바일 유닛들(104)로 전송될 데이터 블록에 터보 코딩을 수행하도록 단계(304)로 이동할 수 있다. 터보 코딩 프로세스가 완료되면, 프로세스(300)는 단계(306)로 이동할 수 있다. 단계(306)에서, 프로세스(300)는 서브-블록 인터리빙과 전송 속도 매칭 동작들을 수행할 수 있다. 서브-블록 인터리빙과 전송 속도 매칭 동작들이 완료되면, 프로세스(300)는 단계(308)로 이동할 수 있다.

[0016] 단계(308)에서, 프로세스(300)는 일반적으로 구현될 특정 무선 통신 표준에 따라 그 비트들을 스크램블하는 스크램블링 동작을 수행할 수 있다. 예를 들면, 3GPP LTE 표준은 코드 워드들(code words)로 스크램블링을 수행하는 것과 관련이 있다. 하지만, 본 발명의 예시적인 실시예에 따라 구현된 프로세스(300)는 일반적으로 각 반복 비트들의 부분에만 스크램블링을 수행한다. 스크램블링 프로세스가 완료되면, 프로세스(300)는 일반적으로 단계(310)로 이동한다. 단계(310)에서, 프로세스(300)는 일반적으로 스크램블된 비트들의 블록을 변조한다. 한 예로, 스크램블된 비트들의 블록은 3GPP LTE 표준의 섹션 7.1에 따라 변조될 수 있다. 예를 들면, 변조는 3GPP LTE 규격의 표 6.3.2-1에 있는 변조 방식의 하나를 이용할 수 있다. 변조 프로세스는 일반적으로 복소값(complex-valued) 변조 심볼들의 블록을 야기한다. 변조 동작이 완료되면, 프로세스(300)는 일반적으로 단계(312)로 이동한다.

[0017]

단계(312)에서, 전송될 코드 워드들의 각각을 위해 단계(310)에서 생성된 복소값 변조 심볼들은 일반적으로 하나 이상의 레이어들로 매핑된다. 매핑은, 전송이 단일 안테나 포트 또는 다중 안테나 포트들을 이용하여 수행될 것인지를 고려할 수 있다. 한 예로, 변조 심볼들은 3GPP LTE 멀티플렉싱 및 채널 코딩 규격(3GPP TS 36.212 v10.1.0(2010-3))의 섹션 6.3.3.1 또는 6.3.3.3 중 어느 하나에 따른 레이어들로 매핑될 수 있다. 레이어 매핑에 이어, 프로세스(312)는 프리코딩 프로세스를 수행한다. 한 예로, 프리코딩 프로세스는 벡터들의 입력 블록을 레이어 매핑으로부터 가져와서, 하나 이상의 안테나 포트들의 각각에 리소스들로 매핑될 벡터들의 블록을 생성한다. 한 예로, 단계(312)에서 수행된 프리코딩 프로세스는 3GPP LTE 표준의 섹션 6.3.4에 기술된 프로세스를 준수할 수 있다. 레이어 매핑 및 프리코딩 프로세스가 완료되면, 프로세스(300)는 단계(314)로 이동할 수 있다.

[0018]

단계(314)에서, 프로세스(300)는 일반적으로 리소스 요소들(RE들)로 이전 단계들에서 생성된 복소값 블록을 매핑한다. 특히, 프로세스(314)는 일반적으로 복소값 심볼들을 단일 OFDM 심볼로 매핑한다. 단일 OFDM 심볼의 리소스 블록들이 매핑되면, 프로세스(300)는 일반적으로 역 고속 푸리에 변환 처리가 OFDM 심볼에 수행되는 단계(316)로 이동한다. 역 고속 푸리에 변환 프로세스(316)가 완료되면, 프로세스(300)는 한 예로, 제2 OFDM 심볼 처리를 시작하기 위해 단계(308)로 리턴한다. 또 한 예로, 프로세스(300)는 다음 OFDM 심볼 처리를 시작하기 위해 단계(302)로 리턴할 수 있다. 대안적으로, 프로세스(316)는 미리 정의된 기준(예를 들면, 사용자 장비들의 수, 소망의 데이터 전송 속도 등)에 근거하여 단계(302)로 리턴할지 단계(308)로 리턴할지를 결정할 수 있는 판단 프로세스를 포함할 수 있다. 한 예로, 프로세스(316)가 (도 5에서 라인(320)으로 도시된) 루프 1을 통해 프로세스(308)로 리턴할 수 있다. 또 한 예로, (도 5에서 라인(322)으로 도시된) 루프 2를 통해 프로세스(302)로 리턴할 수 있다.

[0019]

본 발명에 따른 프로세스는, 일반적으로 단일 사용자 전송이나 복수의 사용자 전송에서 OFDM 심볼들 파일 내에 리소스 요소들 매핑을 구현하기 위한 솔루션을 제공한다. 본 발명에 따른 프로세스는, IFFT 처리에 앞서 전체 데이터 세트를 처리하고 리소스 그리드 내의 모든 리소스 블록을 채우는 대신에, 일반적으로 제1 OFDM 심볼이 RF 인터페이스 할 준비가 되자마자, IFFT 처리를 시작할 수 있다. 하나의 OFDM 심볼 처리 후에, 다운링크(DL) 전송기의 처리는 일반적으로 반복 프로세스를 이용하여 RF 인터페이스에 대해 다음 OFDM 심볼들을 처리함으로써 계속된다. 하나의 OFDM 심볼만 채워진 후에 IFFT 프로세스를 시작함으로써, 본 발명은 다운링크 레이어 1 처리와 RF 인터페이스 사이의 대기 시간을 상당히 감소시킬 수 있다. 본 발명에 따른 시스템은, 일반적으로 3GPP LTE 표준에 기술된 구현 대신에, 각각의 반복으로 하나의 OFDM에 매핑되는 데이터만 처리함으로써 레이어 1DL 대기 시간을 상당히 감소시킬 수 있다.

[0020]

일반적으로, 처리 체인의 각 블록은 하나의 OFDM 심볼들로 매핑될 데이터 양만 처리하도록 구성될 수 있다. 정상적인 CP의 경우 총 14 OFDM 심볼들이므로, 전송 시간 간격(TTI)에서의 반복 수는 14와 같을 수 있다. IFFT는 각 반복에 대해 계산되며, 상술한 바와 같이, 대기 시간은 CRC 계산의 시작으로부터 제1 OFDM 심볼이 처리될 때 까지로 측정될 수 있다. 본 발명에 따른 방법은 제1 반복시에 IFFT를 포함하는 제1 OFDM 심볼이 처리되기 때문에, 일반적으로 대기 시간을 최소화한다.

[0021]

한 예로, 각 OFDM 심볼을 위한 데이터 파일은, 스크램블링 블록에서 시작될 수 있으며, 이어지는 블록들(예를 들면, 스크램블링, 변조, 레이어 매핑 및 프리코딩, 및 RB 매핑)의 대기 시간은 1/14 비율(TTI에서 14 OFDM 심볼들 중 하나의 OFDM 출력)로 감소될 수 있다. (공통적인 경우인) 고속 데이터 전송 속도와 사용자 장비들의 작은 수를 구비하는 또 하나의 예에서, 각 OFDM 심볼을 위한 데이터 파일은(예를 들면, 도 5의 루프 2로 표시되고 라인(322)으로 도시된) DL 처리의 시작으로부터 시작될 수 있다. 루프(322)가 구현되면, DL 처리에서의 각 블록의 대기 시간은 대략 1/14 비율(TTI에서 14 OFDM 심볼들 중 하나의 OFDM 출력)로 감소될 수 있다. 일반적으로, 대기 시간은 90% 이상 감소될 수 있다.

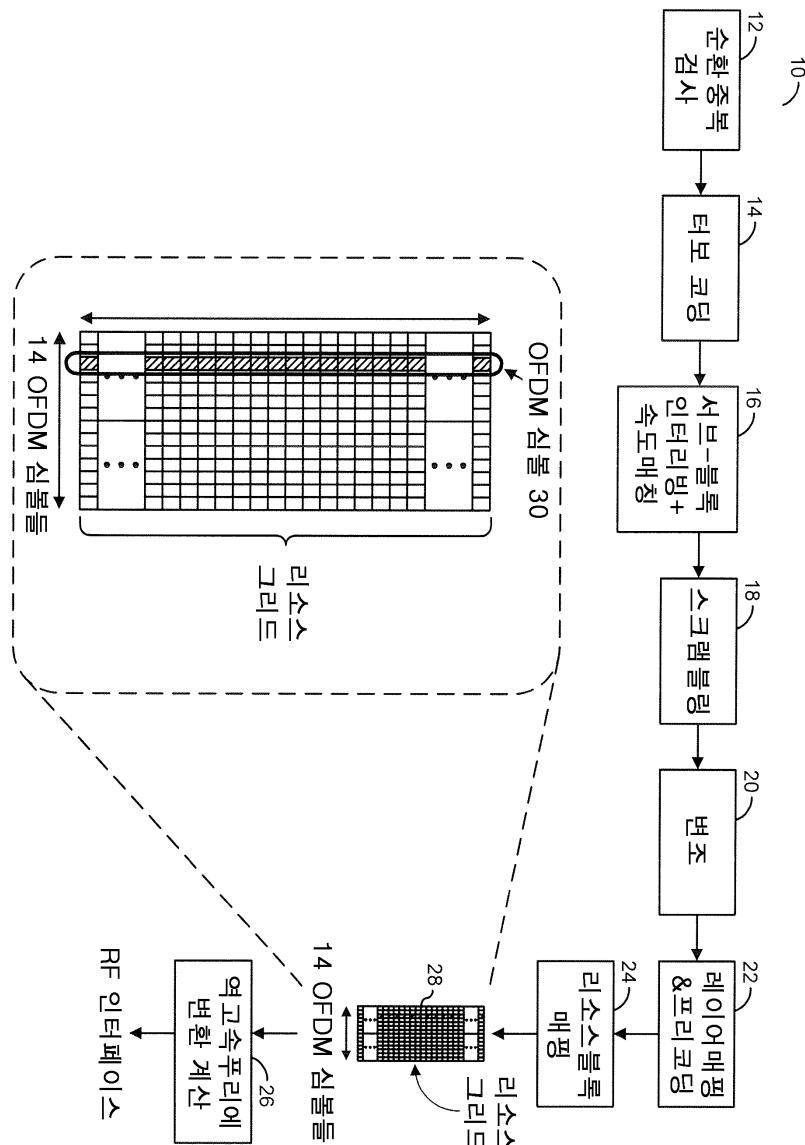
[0022]

프로세스(300)는 전체 데이터를 처리하고 리소스 그리드 내로 모든 리소스 블록들을 채우는 대신에, 단일 사용자 전송 또는 복수 사용자 전송의 경우에 OFDM 심볼들 파일 내에 리소스 요소들 매핑을 구현하기 위한 솔루션을 제공할 수 있다. 하나의 OFDM 심볼을 처리한 후에, 본 발명의 일실시예에 따른 DL 전송기에 의해 수행된 처리는, RF 인터페이스에 도달할 때까지 다음 블록들과 함께 계속될 수 있다. 하나의 OFDM 심볼을 채운 후에 IFFT 계산을 시작하는 것은 다운링크 레이어 1과 RF 인터페이스 사이의 대기 시간을 상당히 감소시킬 수 있다. 본 발명의 일실시예들은 하드웨어(HW) 및/또는 소프트웨어(SW) 모두로 구현될 수 있다. 본 발명의 일실시예들은 LTE 다중 안테나 전송의 모든 경우에 대해 구현될 수 있다. 제안된 발명은 일반적으로 주어진 TTI 내에서 전체 리소스 그리드를 리소스 블록 매핑으로 채우기 전에 DL 데이터에 대한 IFFT 처리가 이미 시작되었음을 알아냄으로써 확인될 수 있다.

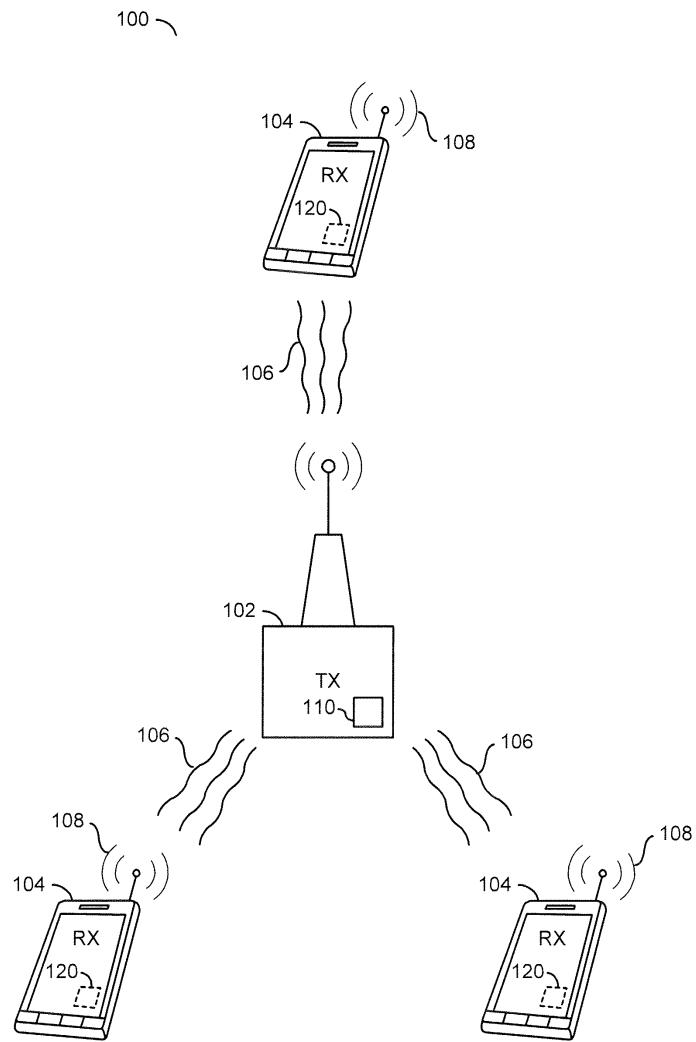
- [0023] 도 5의 도면에 의해 수행된 기능들은, 본 규격의 사상에 따라 프로그램된 종래의 하나 이상의 범용 프로세서, 디지털 컴퓨터, 마이크로프로세서, 마이크로컨트롤러, RISC(Reduced Instruction Set Computer) 프로세서, CISC(Complex Instruction Set Computer) 프로세서, SIMD(Single Instruction Multiple Data) 프로세서, 단일 프로세서, 중앙 처리 유닛(CPU), ALU(arithmetic logic unit), VDSP(video digital signal processor) 및/또는 유사한 계산 기기들 중 하나 이상을 이용하여 구현될 수 있다는 것은 이 기술분야의 통상의 기술자에게 명백할 것이다. 적절한 소프트웨어, 펌웨어, 코딩, 루틴들, 명령들, OP코드들, 마이크로코드, 및/또는 프로그램 모듈들이 본 발명의 사상을 기반으로 숙련된 프로그래머들에 의해 쉽게 준비될 수 있다는 것도 이 기술분야의 통상의 기술자에게 명백할 것이다. 소프트웨어는 일반적으로 기기 구현물의 프로세서들 중 하나 이상에 의해 매체 또는 수개의 매체들로부터 실행된다.
- [0024] 본 발명은 여기에 설명된 것처럼 ASIC들(application specific integrated circuits), 플랫폼 ASIC들, FPGA들 (field programmable gate arrays), PLD들(programmable logic devices), CPLD들(complex programmable logic device), SOG(sea-of-gates), RFIC들(radio frequency integrated circuits), ASSP들(application specific standard products), 하나 이상의 모듈리티 집적 회로들, 하나 이상의 칩들 또는 플립-칩 모듈 및/또는 멀티-칩 모듈들로 배열되거나 또는 종래 구성 회로들의 적당한 네트워크를 서로 연결함으로써 배열된 하나 이상의 다이 (die)의 준비에 의해 구현될 수 있으며, 그 변형물들은 이 기술분야의 통상의 기술자에 명백할 것이다.
- [0025] 따라서 본 발명은 본 발명에 따른 하나 이상의 프로세스들 또는 방법들을 실행하기 위해 기기를 프로그램하는데 익숙한 명령어들을 포함하는 저장 매체 또는 매체들 및/또는 전송 매체 또는 매체들일 수 있는 컴퓨터 제품 (product)을 포함할 수 있다. 주변 회로들의 동작들과 함께 기기에 의해 컴퓨터 제품 내에 내장된 명령어들의 실행은 입력 데이터를 저장 매체에 하나 이상의 파일들 및/또는 물리적인 오브젝트 또는 (오디오 및/또는 영상 묘사와 같은) 실체를 대표하는 하나 이상의 출력 신호들로 변환할 수 있다. 저장 매체는 플로피 디스크, 하드 드라이브, 광디스크, CD-ROM, DVD 및 광자기 디스크들을 포함하는 모든 종류의 디스크와, ROM들(read-only memories), RAM들(random access memories), EEPROM들(electronically programmable ROMs), EEPROM들 (electronically erasable ROMs), UVROM(ultra-violet erasable ROMs), 플래시 메모리, 자기 카드들, 광 카드들 및/또는 전자 명령어들을 저장하는데 적합한 모든 종류의 매체의 회로들을 포함하지만, 이에 제한되는 것은 아니다.
- [0026] 본 발명의 요소들은 하나 이상의 디바이스들, 유닛들, 컴포넌트들, 시스템들, 기기들 및/또는 장치들의 일부 또는 전부를 형성할 수 있다. 디바이스들은, 서버들, 워크스테이션들, 스토리지 어레이 컨트롤러들, 스토리지 시스템들, 개인용 컴퓨터들, 랩탑 컴퓨터들, 노트북 컴퓨터들, 팜 컴퓨터들, PDA들, 휴대용 전자기기들, 배터리 전원공급 디바이스들, 셋-탑 박스들, 인코더들, 디코더들, 트랜스코더들, 컴프로세서들, 디컴프로세서들, 프리-프로세서들, 포스트-프로세서들, 트랜스미터들, 리시버들, 트랜스시버들, 사이퍼 회로들, 셀룰러폰들, 디지털 카메라들, 포지셔닝 및/또는 네비게이션 시스템들, 의료장비, 헤드-업 디스플레이들, 무선 디바이스들, 오디오 레코딩, 스토리지 및/또는 재생 디바이스들, 비디오 레코딩, 저장 및/또는 재생 디바이스들, 게임 플랫폼들, 주변 기기들 및/또는 멀티-칩 모듈들을 포함할 수 있지만, 이에 한정되는 것은 아니다. 본 발명의 요소들이 특정 응용의 기준들을 충족시키기 위해 다른 타입의 디바이스들로 구현될 수 있다는 것을 이 기술분야의 통상의 기술자는 이해할 것이다.
- [0027] 본 발명이 바람직한 실시예들을 참조하여 특별히 도시되고 설명되었지만, 본 발명의 범위를 일탈하지 않고 형태와 상세에 있어 다양한 변형물들이 이루어질 수 있다는 것을 이 기술분야의 당업자는 이해할 것이다.

도면

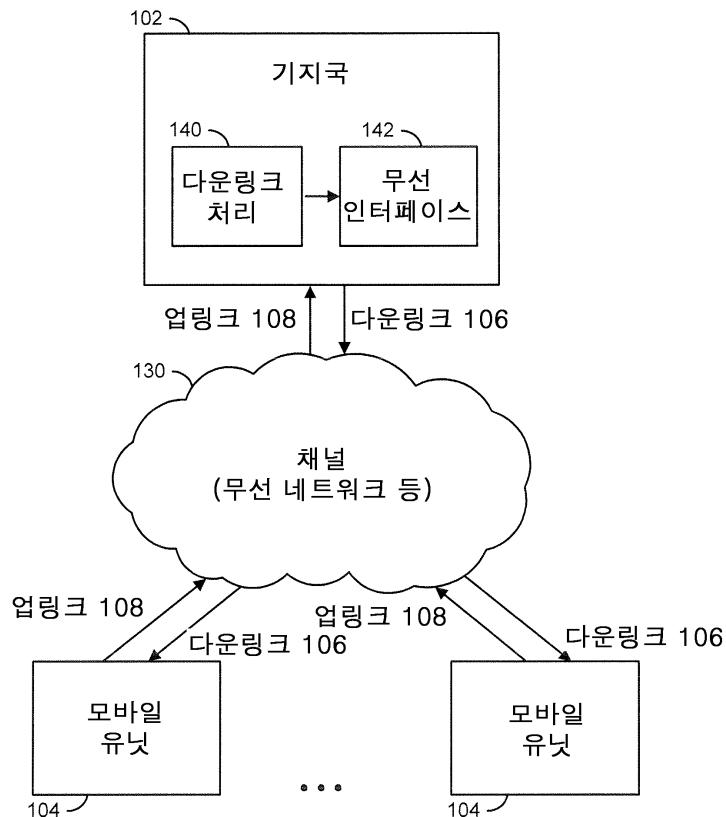
도면1



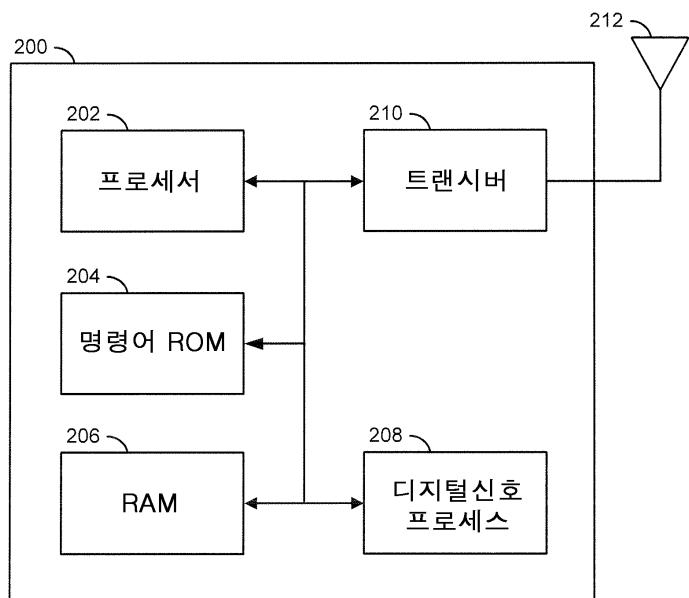
도면2



도면3



도면4



도면5

