

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年8月7日(07.08.2014)



(10) 国際公開番号
WO 2014/119054 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01) H02P 27/06 (2006.01)
- (21) 国際出願番号: PCT/JP2013/077900
- (22) 国際出願日: 2013年10月15日(15.10.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-015160 2013年1月30日(30.01.2013) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者: 佐藤 芳信(SATO, Yoshinobu); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 樋口 新一(HIGUCHI, Shinichi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 三垣 巧(MIGAKI, Takumi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 松本 隆(MATSUMOTO, Takashi); 〒1010024 東京都千代田区神田和泉町1-6-1 インターナショナルビル802 松本特許事務所内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: INVERTER CONTROL DEVICE AND PERIPHERAL DEVICE THEREOF

(54) 発明の名称: インバータ制御装置およびその周辺装置

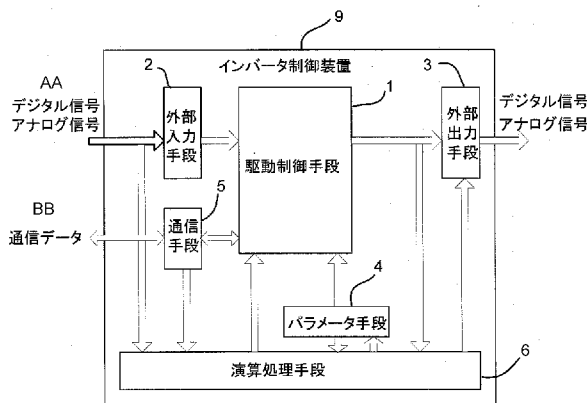


FIG. 1:
 1 Drive control means
 2 External input means
 3 External output means
 4 Parameter means
 5 Communication means
 6 Computation means
 9 Inverter control device
 AA Digital signal, analog signal
 BB Communication data

(57) Abstract: Provided is an inverter control device capable of high-speed application of the results of computation for a PLC portion to the operation control of an inverter without use of a high-end CPU. A drive control means (1) operates an inverter on the basis of input data and the operation state of the inverter. A computation means (6) carries out computation using the externally input data through an external input means (2), data output from the drive control means (1), data stored in a parameter means (4) or data output from a communication means (5), and supplies the results of the computation to the drive control means (1). In the inverter device (9), the processor that acts as the drive control means (1) is synchronized with a processing cycle corresponding to the control cycle of the drive control means (1) and carries out the computations of the computation means (6).

(57) 要約: 高性能なCPUを用いることなく、PLC部分の演算結果をインバータの運転制御に高速に反映させることができるインバータ制御装置を提供する。駆動制御手段1は、入力データとインバータの運転状態に基づいてインバータの運転を行う。演算処理手段6は、外部入力手段2を介して外部から入力されるデータ、駆動制御手段1から出力されるデータ、パラメータ手段4に記憶されたデータまたは通信手段5によって出力されるデータを利用した演算処理を実行し、その処理結果を駆動制御手段1に供給する。インバータ制御装置9では、駆動制御手段1としての処理を実行するプロセッ

サが、駆動制御手段1の制御周期に対応した処理周期に同期し、演算処理手段6の処理を実行する。



WO 2014/119054 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG). 添付公開書類:

— 國際調查報告 (條約第 21 條(3))

明 細 書

発明の名称：インバータ制御装置およびその周辺装置

技術分野

[0001] 本発明は、外部からの入力信号に応じてインバータを運転し、その運転状態を出力信号として外部に出力するインバータ制御装置に関する。

背景技術

[0002] モータの可変速運転等を行うインバータ制御装置を機械装置等に組み込んで使用する場合に、インバータ制御装置の上位装置として、P L C (P r o g r a m m a b l e L o g i c C o n t r o l l e r) が設置されることが多い。このP L Cは、必要な動作の実現のためにインバータの運転状態を監視しながら、インバータ制御装置に運転指令を与える。特許文献1は、このようなP L C機能を取り込んだインバータ装置を提案している。

先行技術文献

特許文献

[0003] 特許文献1：特開2007-68292号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、特許文献1に記載のインバータ装置では、インバータ制御装置内において、インバータ運転部分とP L C部分は独立している。従って、P L C部分において演算した結果をインバータの運転部分に反映するために、P L C部分の処理とインバータの運転部分の処理を同期させるための仕組みが必要となる。このため、インバータ装置の処理が複雑化し、高性能なC P Uがインバータ制御装置に必要な問題がある。

[0005] この発明は以上のような事情に鑑みてなされたものであり、高性能なC P Uを用いることなく、P L C部分の演算結果をインバータの運転制御に高速に反映させることができるインバータ制御装置を提供することを目的としている。

課題を解決するための手段

- [0006] この発明は、入力データとインバータの運転状態に基づいてインバータの運転を行う駆動制御手段と、外部から入力される信号を前記駆動制御手段の入力データとする外部入力手段と、前記駆動制御手段の出力データを外部に出力する外部出力手段と、前記駆動制御手段がインバータの運転の制御のために使用するデータを記憶するパラメータ手段と、インバータの制御のための指令およびインバータの状態量を外部と入出力するための通信を行う通信手段と、前記外部入力手段を介して外部から入力されるデータ、前記駆動制御手段から出力されるデータ、前記パラメータ手段に記憶されたデータまたは前記通信手段によって出力されるデータを利用した演算処理を実行し、その処理結果を前記駆動制御手段に供給する演算処理手段とを有し、前記駆動制御手段を実行する処理手段が、前記駆動制御手段の制御周期の整数倍に設定された処理周期に同期して、前記演算処理手段の処理を実行することを特徴とするインバータ制御装置を提供する。
- [0007] かかる発明によれば、駆動制御手段としての処理を実行する処理手段が、駆動制御手段の制御周期の整数倍に設定された処理周期に同期して、演算処理手段の処理を実行し、この演算処理手段の処理の結果が駆動制御手段に供給されるので、演算処理手段の処理の結果を駆動制御手段の処理（すなわち、インバータ運転制御）に高速に反映させることができる。また、駆動制御手段としての処理を実行する処理手段が、駆動制御手段の制御周期の整数倍に設定された処理周期に同期し、演算処理手段の処理を実行するので、駆動制御手段の処理と演算処理手段の処理を同期させるための特別な仕組みは不要である。
- [0008] 好ましい状態では、前記処理手段は、前記演算処理手段に実行させる演算処理の種類と数と、予め記憶された演算処理の種類毎の処理時間と、前記処理周期と前記制御周期との比である整数とから、前記演算処理手段の処理の所要時間を演算し、前記所要時間が予め設定された時間を越える場合に警告を出力する機能を有する。

[0009] この態様によれば、演算処理手段に実行させる処理の処理時間が予め設定された時間を越える場合に警告が出力されるので、演算処理手段に実行させる処理の内容、処理周期を見直す機会をユーザに与えることができる。

[0010] 好ましい様態において、前記インバータ装置の周辺装置は、前記演算処理手段に実行させる演算処理の種類と数と、予め記憶された演算処理の種類毎の処理時間と、前記処理周期と前記制御周期との比である整数とから、前記演算処理手段の処理の所要時間を演算し、前記所要時間が予め設定された時間を越える場合に警告を出力する機能を有する。

[0011] この態様においても、演算処理手段に実行させる処理の処理時間が予め設定された時間を越える場合に警告が出力されるので、演算処理手段に実行させる処理の内容、処理周期を見直す機会をユーザに与えることができる。

図面の簡単な説明

[0012] [図1]この発明の一実施形態であるインバータ制御装置の構成を示すブロック図である。

[図2]同実施形態におけるインバータ制御装置とその周辺装置とを示す図である。

[図3]同実施形態において演算処理手段6に実行させる処理の例である処理1の構成を示す図である。

[図4]同実施形態において演算処理手段6に実行させる処理の例である処理2の構成を示す図である。

[図5]同実施形態において演算処理手段6に実行させる処理の例である処理3の構成を示す図である。

[図6]同実施形態における処理1の処理構成情報を示す図である。

[図7]同実施形態における処理2の処理構成情報を示す図である。

[図8]同実施形態における処理3の処理構成情報を示す図である。

[図9]同実施形態の動作を示すフローチャートである。

[図10]この発明の他の実施形態における処理周期の設定動作を示すフローチャートである。

発明を実施するための形態

[0013] 以下、図面を参照し、この発明の実施形態について説明する。

図1はこの発明の一実施形態であるインバータ制御装置9の構成を示すブロック図である。図1に示すように、インバータ制御装置9は、駆動制御手段1、外部入力手段2、外部出力手段3、パラメータ手段4、通信手段5および演算処理手段6を含む。これらの各手段は、インバータ制御装置9に設けられたプロセッサが実行するプログラムである。すなわち、本実施形態によるインバータ制御装置9は、共通の演算リソースを利用して、図1に示す各手段の処理を実行するものである。

[0014] 好ましい態様では、図2に示すように、インバータ制御装置9とともに、周辺装置としてのタッチパネル10、PCロード11が使用される。これらの周辺装置は、インバータ制御装置9のパラメータを設定するための手段として使用される。なお、この周辺装置によるインバータ制御装置のパラメータ設定については後述する。

[0015] 図1において、駆動制御手段1は、入力信号とインバータの運転状態に基づいてインバータの運転を行う手段である。ここで、入力信号には、インバータの負荷であるモータが発生すべきトルクを指示するトルク指令値や回転速度を指示する速度指令値等の運転指令が含まれる。また、インバータの運転とは、具体的にはインバータにおいてモータに接続されたスイッチング素子に与えるゲート信号のPWM (Pulse Width Modulation; パルス幅変調) 制御等を指す。インバータ制御装置9に設けられたプロセッサは、所定の制御周期に同期して駆動制御手段1としての処理を実行する。

[0016] 外部入力手段2は、外部から与えられるデジタル信号やアナログ信号を駆動制御手段1への入力信号とする手段である。外部出力手段3は、駆動制御手段1が出力するデジタル信号やアナログ信号を外部に出力する手段である。パラメータ手段4は、駆動制御手段1がインバータの運転の制御のために参照するパラメータを記憶する手段である。このパラメータ手段4は、例え

ばEEPROM等、電氣的に書き換えが可能な不揮発性メモリと、RAM等の揮発性メモリとを含む。通信手段5は、駆動制御手段1へ入力すべき運転指令、駆動制御手段1から得られるインバータの運転状態、出力周波数や電流等の状態量を外部との間で入出力するための通信を行う手段である。

[0017] 演算処理手段6は、外部入力手段2に入力される信号データ、駆動制御手段1から出力される信号データ、パラメータ手段4に記憶された信号データまたは通信手段5によって出力される信号データに対して、立ち上がりエッジや立ち下がりエッジの検出を行うエッジ検出処理、信号遅延処理、論理演算処理、比較処理または四則演算等の数値演算処理を施し、その処理結果を駆動制御手段1や外部出力手段3へ入力信号として供給し、またはパラメータ手段4に格納する手段である。

[0018] 本実施形態において、駆動制御手段1は、演算処理手段6、外部入力手段2、外部出力手段3および通信手段5の時間管理を行い、これらの各手段を制御する処理手段を含む。そして、駆動制御手段1の処理手段は、駆動制御手段1の制御周期の整数倍に設定された処理周期に同期して演算処理手段6の処理を実行させる。

[0019] 図3～図5は、本実施形態において演算処理手段6に実行させる処理の例である処理1～3の構成を示す図である。また、図6～図8は、この処理1～3の構成を定義した処理構成情報を例示する図である。この処理1～3の処理構成情報は、図示しないメモリに予め記憶される。駆動制御手段1の処理手段は、この処理構成情報を参照することにより、処理1～3の各々を各処理毎に設定された処理周期で演算処理手段6に実行させるための制御を行う。

[0020] 図6～図8に示すように、処理1～3を定義する各処理構成情報は、設定情報と、1または複数の演算ブロックとからなる。

[0021] ここで、各演算ブロックは、演算処理手段6に実行させる演算処理の内容、具体的には演算処理の種類、演算処理の入力データの入力元および演算処理の設定値を定義したものである。1つの処理は、1または複数の演算処理

により構成される。1つの処理を定義した処理構成情報は、当該処理を構成する各演算処理についての演算ブロックを含む。

[0022] 1つの演算ブロックは、5個のパラメータを含む。1番目のパラメータは、演算処理の種類を、2番目のパラメータは入力1を、3番目のパラメータは入力2を、4番目のパラメータは設定1を、5番目のパラメータは設定2を定義する。ここで、入力1および2は演算処理に用いる第1および第2の入力データを示す。また、設定1および2は、演算処理の種類によりその定義が変わってくる。例えばREADやWRITEの演算の場合、設定1および2を合わせたものがデータの読み出し先や書き込み先を指定する。また、例えば演算が加算である場合、設定1は加算結果の上限リミッタ、設定2は加算結果の下限リミッタとなる。

[0023] 設定情報は、設定番号、処理周期、開始ブロック、終了ブロックの4個のパラメータからなる。各処理構成情報における設定番号は、当該処理構成情報が定義する処理の番号である。また、処理周期は、当該処理構成情報が定義する処理の処理周期が制御周期の何倍であることを示すパラメータである。本実施形態では、処理周期を制御周期の整数倍に設定する。このため、処理周期のパラメータは整数値となる。ただし、処理周期として0が設定された場合には、その0は、当該処理構成情報が定義する処理を実施しないことを指示する。開始ブロックは、当該処理構成情報が定義する処理における最初の演算ブロックの番号である。終了ブロックは当該処理構成情報が定義する処理における最後の演算ブロックの番号である。

[0024] 本実施形態において、駆動制御手段1の処理手段は、以上のような処理1～3についての処理構成情報を参照することにより、各制御周期において、いずれの処理のいずれの演算ブロックの演算処理を実行するかを決定し、制御周期の整数倍に設定された処理周期に同期して演算処理手段6に処理1～3を実行させる。

[0025] 次に図3～図5を参照しつつ、図6～図8に示す処理構成情報により定義された処理1～3の内容を説明する。

- [0026] 図6の処理1の処理構成情報における演算ブロック1では、種類がREADを意味する6000、入力1が入力なしを意味する0、入力2が入力なしを意味する0、設定1が通信手段5の通信データ10を意味する10、設定2が1番目のデータを意味する1となっている。このため、演算処理手段6は、図3に示すように、演算ブロック1の実行において、通信データ10-1を通信手段5から読み出す。
- [0027] 図6の処理1の処理構成情報における演算ブロック2では、種類がREADを意味する6000、入力1が入力なしを意味する0、入力2が入力なしを意味する0、設定1がパラメータ手段4の保持するパラメータ2を意味する2、設定2がその3番目のパラメータを意味する3となっている。このため、演算処理手段6は、図3に示すように、演算ブロック2の実行において、パラメータ2-3をパラメータ手段4から読み出す。
- [0028] 図6の処理1の処理構成情報における演算ブロック3では、種類が加算を意味する1000、入力1が演算ブロック1を意味する1、入力2が演算ブロック2を意味する2、設定1が上限リミッタの値を指定する100、設定2が下限リミッタの値を指定する0となっている。このため、演算処理手段6は、図3に示すように、演算ブロック3の実行において、上限リミッタを100、下限リミッタを0に設定して、演算ブロック1の出力データと演算ブロック2の出力データの加算を行う。
- [0029] 図6の処理1の処理構成情報における演算ブロック4では、種類がWRITEを意味する7000、入力1が演算ブロック3を意味する3、入力2が外部入力手段2の信号1を意味する101となっている。また、設定1および2は、パラメータ手段4の不揮発性メモリに格納されるパラメータ4-1を意味する4および1となっている。このため、演算処理手段6は、図3に示すように、演算ブロック4の実行において、演算ブロック3の出力データを外部入力手段2の信号1の立ち上がりタイミングにおいてパラメータ手段4の不揮発性メモリにパラメータ4-1として格納する。
- [0030] 図6の処理1の処理構成情報における演算ブロック5では、種類がMPX

を意味する8000、入力1が演算ブロック3を意味する3、入力2が外部入力手段2の信号2を意味する102、設定1および2がパラメータ2-3を意味する2および3となっている。このため、演算処理手段6は、図3に示すように、演算ブロック5の実行において、外部入力手段2の信号2が0の場合はパラメータ手段4に記憶されたパラメータ2-3を、0以外の場合は演算ブロック3の出力データを出力する。

[0031] 図7の処理2の処理構成情報における演算ブロック6では、種類がREADを意味する6000、入力1が入力なしを意味する0、入力2が入力なしを意味する0、設定1がパラメータ手段の保持するパラメータ5を意味する2、設定2がその1番目のパラメータを意味する1となっている。このため、演算処理手段6は、図4に示すように、演算ブロック6の実行において、パラメータ5-1をパラメータ手段4から読み出す。

[0032] 図7の処理2の処理構成情報における演算ブロック7では、種類が加算を意味する1000、入力1が演算ブロック6を意味する6、入力2が演算ブロック8を意味する8、設定1が上限リミッタの値を指定する100、設定2が下限リミッタの値を指定する0となっている。このため、演算処理手段6は、図4に示すように、演算ブロック7の実行において、上限リミッタを100、下限リミッタを0に設定して、演算ブロック6の出力データと演算ブロック8の出力データの加算を行う。

[0033] 図7の処理2の処理構成情報における演算ブロック8では、種類が切換を意味する4001、入力1が演算ブロック7を意味する7、入力2が外部入力3を意味する103、設定1が設定値0を意味する0、設定2が機能なしを指定する0となっている。このため、演算処理手段6は、図4に示すように、演算ブロック8の実行において、外部入力3が0のときは演算ブロック7を出力し、外部入力3が0以外の時には設定値0を出力する。

[0034] 図8の処理3の処理構成情報における演算ブロック9では、種類が値の保持を意味する4100、入力1が外部入力のアナログ1を意味する201、入力2が外部入力4を意味する104、設定1が上限リミッタの値を指定す

る200、設定2が下限リミッタの値を指定する0となっている。このため、演算処理手段6は、図5に示すように、演算ブロック9の実行において、外部入力4が0のときは外部入力のアナログ1の値を出力し、外部入力4が0以外のときには前回出力した値を保持して出力する。

[0035] 図8の処理3の処理構成情報における演算ブロック10では、種類が加算を意味する1000、入力1が演算ブロック9を意味する9、入力2が演算ブロック8を意味する8、設定1が上限リミッタの値を指定する200、設定2が下限リミッタの値を指定する0となっている。このため、演算処理手段6は、図5に示すように、演算ブロック10の実行において、上限リミッタを200、下限リミッタを0に設定して、演算ブロック9の出力データと演算ブロック8の出力データの加算を行う。

[0036] 演算ブロック5の出力データおよび演算ブロック10の出力データは、図示しない他の演算ブロックに引き渡される。この演算ブロック5の出力データを受け取る演算ブロックは、例えば演算ブロック5の出力データをパラメータ2-3としてパラメータ手段4に格納するものであってもよいし、演算ブロック5の出力データに加算等のさらなる演算を施すものであってもよい。前者の場合、処理周期が繰り返される毎に、パラメータ2-3に対して通信手段5の通信データ10-1が加算されることとなる。従って、外部入力手段2や外部出力手段3を利用することなく、外部からの通信データをインバータ制御に反映することが可能である。

[0037] 本実施形態において、駆動制御手段1の処理手段は、処理構成情報の設定情報により制御周期の整数倍に設定された処理同期し、処理1~3の各々の開始ブロックから終了ブロックまでの演算ブロックの処理を行う。図9は、駆動制御手段1の処理手段の処理フローを示すフローチャートである。

[0038] インバータ制御装置9は、駆動制御手段1を実行する制御周期に対応した周期、具体的には制御周期の整数倍の周期に同期し、外部入力手段2、外部出力手段3、パラメータ手段4、通信手段5および演算処理手段6の各処理を実行する。ここで、インバータの運転制御を行う駆動制御手段1は、高速

で処理する必要があり、毎回の制御周期で動作させる必要がある。それに対し、外部入力手段2、外部出力手段3、パラメータ手段4および通信手段5は、低速で処理するため、駆動制御手段1が実行される周期から間引いた周期で実行してよい。そして、演算処理手段6は、本来は駆動制御手段1が実行される周期で演算を行えるのが良いが、インバータ制御装置9の演算能力の制約内の実行周期とする必要がある。

[0039] そこで、本実施形態において、駆動制御手段1の処理手段は、制御周期が切り換わる回数をカウントし、そのカウント値に基づいて、制御周期の回数 n を求める。具体的には、演算処理手段6に実行させる各処理の処理周期が制御周期の何倍であるかを示す各整数の最小公倍数 m を求め、制御周期のカウント値をこの m により除算した余りに1を加えることにより n を求める。この例では、処理1の処理周期が制御周期の1倍、処理2の処理周期が制御周期の2倍、処理3の処理周期が制御周期の4倍であるので、 m は1、2、4の最小公倍数である4となる。従って、制御周期のカウント値を $m=4$ で除算した余りに1を加えたものが n となり、 n は1~4までの値となる。そして、駆動制御手段1の処理手段は、各制御周期において、 n に基づき、演算処理手段6に実行させる演算ブロックを決定する。

[0040] さらに詳述すると、駆動制御手段1の処理手段は、処理1~3の処理毎に1制御周期当たりの処理ブロック数（端数は切り上げ）を式1に従って算出する。

$$\text{処理ブロック数} = (\text{終了ブロック} - \text{開始ブロック} + 1) / \text{処理周期} \cdot \cdot \cdot \text{式1}$$

駆動制御手段1の処理手段は、処理1~3について算出した各処理ブロック数分に基づき、各制御周期において演算処理手段6に実行させる演算ブロックを決定する。

[0041] 例えば、処理1の場合、設定情報において終了ブロックが5、開始ブロックが1、処理周期が1であるので、処理ブロック数は5となる。従って、駆

駆動制御手段1の処理手段は、 $n = 1 \sim 4$ の各制御周期において、演算ブロック1から演算ブロック5までの5ブロックの処理を演算処理手段6に実行させる。

[0042] 処理2の場合、設定情報において終了ブロックが8、開始ブロックが6、処理周期が2であるので、処理ブロック数は2となる。そこで、駆動制御手段1の処理手段は、 $n = 1$ 回目の制御周期では演算ブロック6から演算ブロック7までの2ブロックの処理を演算処理手段6に実行させる。次に $n = 2$ 回目の制御周期では演算ブロック8から2ブロック分の処理を実行させることになるが、演算ブロック8が終了ブロックであるので、演算ブロック8のみ処理を演算処理手段6に実行させる。

[0043] 処理3の場合、設定情報において終了ブロックが10、開始ブロックが9、処理周期が4であるので、処理ブロック数は1となる。そこで、駆動制御手段1の処理手段は、 $n = 1$ 回目の制御周期では演算ブロック9、 $n = 2$ 回目の制御周期は演算ブロック10の処理を演算処理手段6に実行させ、 $n = 3$ 回目と4回目の制御周期では終了ブロックまで達しているため処理を行わせない。

[0044] 駆動制御手段1の処理手段は、以上のようにして、設定情報により制御周期の整数倍に指定された各処理周期に同期して、処理1～3を演算処理手段6に実行させる。

[0045] 以上のような制御が実施される結果、例えば処理1に着目すると、その実行態様は次のようなものになる。まず、外部入力手段2の信号1が0である期間は、各処理周期(=各制御周期)において演算ブロック1～5が実行されることにより、パラメータ手段4に記憶されたパラメータ2-3が選択されて出力される(演算ブロック5)。

[0046] そして、外部入力手段2の信号2が1になると、各処理周期において演算ブロック1～5が実行されることにより、パラメータ手段4に記憶されたパラメータ2-3と通信手段5のパラメータ10-1とが加算され(演算ブロック1～3)、加算結果が選択されて出力される(演算ブロック5)。従っ

て、通信手段5のパラメータ10-1が変化すると、その変化が直ちに演算処理手段6の演算処理に反映されることとなる。

[0047] 従来技術の下では、インバータ制御に用いるパラメータを外部からの指令に従って変化させる必要がある場合に、そのパラメータをパラメータ手段4から外部出力手段3を介して外部に読み出し、外部において指令に合わせて加工し、加工後のパラメータを外部入力手段2を介してパラメータ手段4に格納する必要があった。この場合、外部出力手段3、外部入力手段2を利用することによる遅れが生じるため、高速なインバータ制御が困難であった。

[0048] これに対し、本実施形態では、演算処理手段6が、外部出力手段3および外部入力手段2を利用することなく、パラメータ手段4からパラメータを読み出して何等かの加工を施してインバータ制御に反映する処理を実行する。従って、本実施形態によれば、従来技術に比べて高速なインバータ制御が可能になる。

[0049] また、本実施形態では、外部入力手段2の信号1が0から1に立ち上がると、その立ち上がり時点における演算ブロック3の出力データ（すなわち、パラメータ2-3に通信手段5の通信パラメータ10-1を加算した結果）がパラメータ4-1としてパラメータ手段4に格納される。

[0050] 従って、例えば電源の瞬断があった場合に外部入力手段2の信号1が0から1に立ち下がるように構成しておけば、電源の瞬断時における任意のパラメータ（この例ではパラメータ2-3）をパラメータ4-1として保存することができる。

[0051] また、図示は省略したが、電源の復旧時のパラメータの復旧を実現することも可能である。すなわち、例えば電源が復旧した場合に外部入力手段2の信号1が1から0に立ち下がるように構成するとともに、外部入力手段2の信号1が1から0に立ち下がる時にパラメータ4-1をパラメータ2-3として格納する演算ブロックを設けておくのである。このようにすることで、電源の遮断時におけるパラメータ4-1として保存したパラメータ2-3を電源の復旧時にパラメータ2-3として復旧させることができる。

以上が処理 1 の実行態様の例である。

[0052] 駆動制御手段 1 の処理手段は、図 9 に示すように、高速性が要求される処理 1 については制御周期と同じ処理周期に同期して実行させるが、高速性が要求されない処理 2、3 については制御周期の 2 倍以上の整数倍の処理周期に同期して実行させる。このようにしている理由は次の通りである。

[0053] インバータ制御装置 9 において、インバータの電圧、電流、周波数といった物理量は高速に処理する必要があるため、この処理を行うための処理周期は短くする必要がある。しかし、マンマシンインタフェースの部分はそれほど高速な処理は不要であるため、この処理を行うための処理周期は長くてよい。本実施形態における駆動制御手段 1 の処理手段は、図 9 に示すように、設定情報により制御周期の整数倍に設定された処理周期に同期して各処理を演算処理手段 6 に実行させるため、処理に要求される高速性に合わせて処理周期を最適化することができる。

[0054] ただし、処理毎に処理周期や 1 制御周期当たりの処理ブロック数が異なるため、1 制御周期における演算ブロックの処理時間が 1 制御周期内で許容されている処理時間内に収まるかどうか分からない課題がある。そこで、駆動制御手段 1 の処理手段において、式 2 に示す演算を行うことで $n = 1 \sim 4$ 回目の各制御周期での全演算ブロックの処理時間を求める。

$$\begin{aligned} & n \text{ 回目の制御周期における全演算ブロックの処理時間 (n)} \\ & = \sum (\text{演算ブロックの種類毎の使用回数} \times \text{演算ブロックの種類毎の処理時間}) \cdots \text{式 2} \end{aligned}$$

[0055] この式 2 において求めるのは、 n 回目の制御周期において実行する処理 1、2、3 の演算ブロックの処理時間の総和である。処理 1～3 の各々では、複数種類の演算ブロックを実行する。そこで、駆動制御手段 1 の処理手段は、それらの演算ブロックの中から n 回目の制御周期において実行するものを選び、選んだ演算ブロックを種類毎に分類する。そして、演算ブロックの種類毎に n 回目の制御周期における使用回数を求め、この使用回数に当該演算ブロックの処理時間を乗算し、 n 回目の制御周期における演算ブロックの種

類毎の総処理時間を算出する。そして、このようにして得られる演算ブロックの種類毎の総処理時間を合計することにより、 n 回目の制御周期における全演算ブロックの処理時間を算出するのである。

[0056] 式2において、演算ブロックの種類毎の使用回数は、処理1～3の処理構成情報に含まれる演算ブロックのうち n 回目の制御周期において実行する演算ブロックの個数を演算ブロックの種類毎にカウントすることにより求める。また、演算ブロックの種類毎に定められた処理時間は、予めメモリに記憶された値を用いる。

[0057] 駆動制御手段1の処理手段は、この処理時間(n)が、予め設定しておいた処理可能な時間を越えた時に警告を出力する。これによりユーザは処理構成情報の設定の見直しを行い、メモリ内の処理構成情報を妥当な内容に修正することができる。

[0058] 図2に示すように、インバータ制御装置9とともに周辺機器であるタッチパネル10やPCローダ11を用いる態様では、周辺装置により処理構成情報の設定を行えるように構成してもよい。この場合、ユーザが周辺装置を利用して、インバータ制御装置9のメモリ(図示略)に処理構成情報の設定を行うときに、周辺装置が式1および式2を用いて処理時間(n)を算出し、この処理時間(n)が1制御周期内に実行可能な処理時間内に収まっていない場合に警告を行う。このようにすることで、処理構成情報の間違いを見つけ、ユーザに見直しを指示することが可能となる。

[0059] そして、警告が出た場合には、ユーザは、例えば処理周期の設定を2回から4回に増やし、あるいは演算ブロックの変更を行ってもよい。この場合、周辺装置は、再度、式2の演算を行い、処理時間(n)が1制御周期内に実行可能な処理時間内に収まっているか否かの再判定を行う。従って、処理周期や演算ブロックの修正の妥当性を容易に確認することができる。

[0060] 以上説明したように、本実施形態によれば、駆動制御手段1としての処理を実行するプロセッサが、駆動制御手段1の制御周期の整数倍に設定された処理周期に同期し、演算処理手段6の処理を実行し、この演算処理手段6の

処理の結果が駆動制御手段 1 に供給されるので、演算処理手段 6 の処理の結果を駆動制御手段 1 の処理（すなわち、インバータ運転制御）に高速に反映させることができる。また、駆動制御手段 1 としての処理を実行するプロセッサが、駆動制御手段 1 の制御周期に対応した処理周期に同期し、演算処理手段 6 の処理を実行するので、駆動制御手段 1 の処理と演算処理手段 6 の処理を同期させるための特別な仕組みは不要である。従って、簡単な構成で、PLC 部分の演算結果をインバータの運転制御に高速に反映させることができるインバータ制御装置を実現することができる。また、本実施形態によれば、外部入力手段 2 からの信号の変化に応じて、演算処理手段 6 の演算結果をパラメータ手段 4 に保存することができる。従って、この保存機能を利用して、例えば電源の瞬断時に演算結果をパラメータ手段 4 に保存し、電源の復旧時にこの保存した演算結果を読み出して、電源の瞬断前の状態から演算処理を続行する、といった処理を行うことが可能である。また、本実施形態によれば、制御周期の整数倍である任意の周期を処理周期とすることができるので、制御の高速性に関する要求に応じた適切な長さの処理周期を設定し、PLC 部分を実現するための演算ブロック群を演算処理手段 6 に実行させることができる。また、本実施形態によれば、制御周期内において実行すべき演算ブロックの処理時間が 1 制御期間内に実行可能な処理時間内に収まらない場合に警告が出力されるので、演算処理手段に実行させる処理の構成や処理周期が妥当でない場合に、その旨をユーザに知らせ、処理の構成や処理周期を妥当な内容に修正させることができる。

[0061] 以上、この発明の一実施形態について説明したが、この発明には他にも実施形態が考えられる。例えば次の通りである。

[0062] (1) 上記実施形態では、制御周期の整数倍に設定された処理周期に同期して、演算処理手段 6 に各種の処理を実行させる処理手段が駆動制御手段 1 に設けられていたが、この処理手段を駆動制御手段 1 とは別のプログラムとして構成し、インバータ制御装置 9 のプロセッサに実行させてもよい。

[0063] (2) 上記実施形態では、演算処理手段 6 に実行させる複数の処理の各々に

ついて設定情報により処理周期を指定させた。しかし、そのようにする代わりに、演算処理手段6に実行させる全処理について1種類の処理周期を自動的に設定するようにしてもよい。すなわち、演算処理手段6に実行させる処理の演算ブロック数が少ない場合には、処理周期の長くし、演算ブロック数が多い場合には処理周期を短くする、という具合に処理周期を演算ブロック数に応じて決定するのである。図10はこの処理周期の自動設定の動作を示すフローチャートである。図10に示す例では、演算処理手段6の処理対象である演算ブロック数がインバータ制御装置9に設けることが可能な演算ブロック数の最大値の $1/4$ 以下か否かを判断する。この判断結果が「YES」である場合は制御周期の1回分を演算処理手段6の処理周期とする。この判断結果が「NO」である場合は、演算処理手段6の処理対象である演算ブロック数がインバータ制御装置9に設けることが可能な演算ブロック数の最大値の $1/2$ 以下か否かを判断する。この判断結果が「YES」である場合は制御周期の2回分を演算処理手段6の処理周期とする。そして、この判断結果が「NO」である場合は制御周期の4回分を演算処理手段6の処理周期とするのである。

[0064] この態様によれば、演算処理手段6が使用する演算ブロック数に応じて処理周期が自動的に設定されるので、ユーザは処理周期の設定のための操作から解放される。

符号の説明

[0065] 9…インバータ制御装置、2…外部入力手段、3…外部出力手段、4…パラメータ手段、5…通信手段、6…演算処理手段。

請求の範囲

- [請求項1] 入力データとインバータの運転状態とに基づくインバータの運転の制御を制御周期に同期して繰り返す駆動制御手段と、
- 外部から入力される信号を前記駆動制御手段の入力データとする外部入力手段と、
- 前記駆動制御手段の出力データを外部に出力する外部出力手段と、
- 前記駆動制御手段がインバータの運転の制御のために使用するデータを記憶するパラメータ手段と、
- インバータの制御のための指令およびインバータの状態量を外部と入出力するための通信を行う通信手段と、
- 前記外部入力手段を介して外部から入力されるデータ、前記駆動制御手段から出力されるデータ、前記パラメータ手段に記憶されたデータまたは前記通信手段によって出力されるデータを利用した演算処理を実行し、その処理結果を前記駆動制御手段に供給する演算処理手段を有し、
- 前記駆動制御手段を実行する処理手段が、前記駆動制御手段の制御周期の整数倍に設定された処理周期に同期して、前記演算処理手段の処理を実行することを特徴とするインバータ制御装置。
- [請求項2] 前記処理手段が、前記駆動制御手段の制御周期に対応した周期に同期し、前記外部入力手段、前記外部出力手段および前記通信手段の各処理を実行することを特徴とする請求項1に記載のインバータ制御装置。
- [請求項3] 前記演算処理手段は、演算結果をパラメータとして前記パラメータ手段に格納する手段を含むことを特徴とする請求項1に記載のインバータ制御装置。
- [請求項4] 前記演算処理手段は、前記処理周期に同期して、演算処理の方法を各々定義した少なくとも1つの演算ブロックを実行することを特徴とする請求項1に記載のインバータ制御装置。

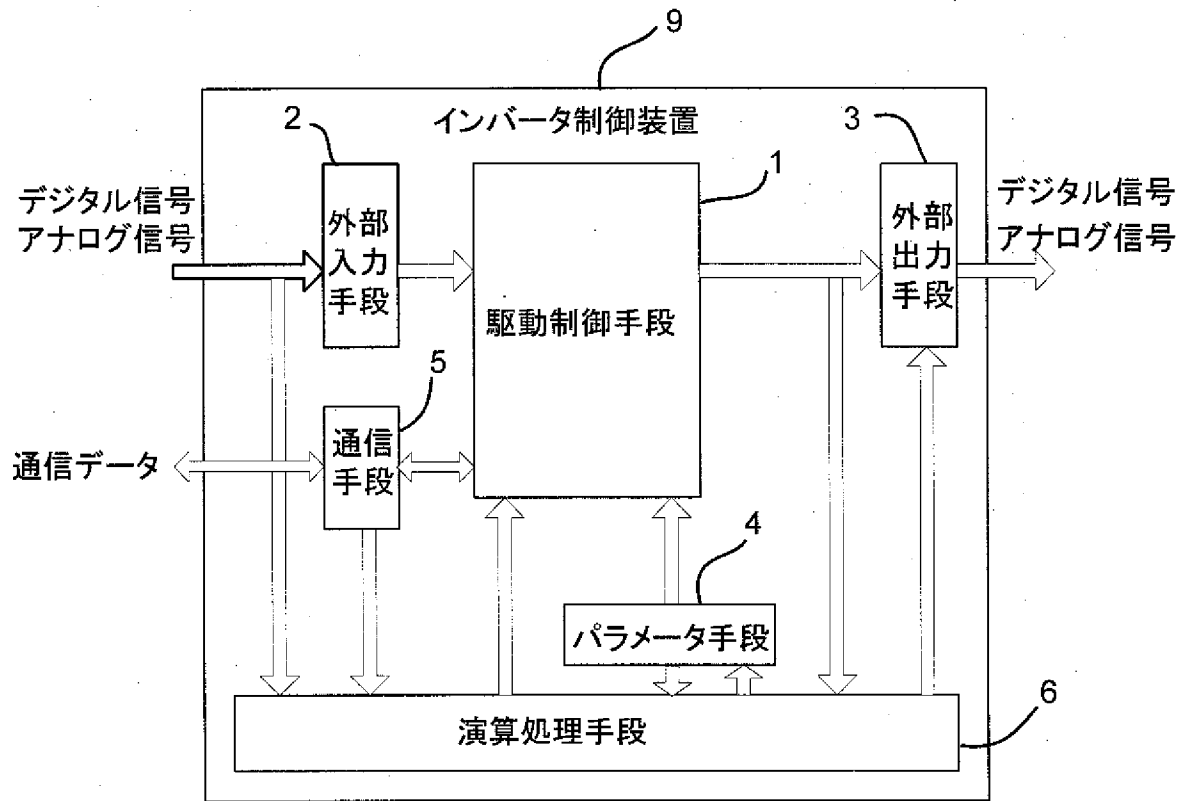
- [請求項5] 前記演算処理手段が実行する演算ブロックは、前記パラメータ手段に格納された固定値データの代わりに前記演算処理手段の演算処理結果を用いて前記駆動制御手段に出力する演算ブロックを含むことを特徴とする請求項4に記載のインバータ制御装置。
- [請求項6] 前記処理手段は、前記演算処理手段に実行させる各処理を定義した処理構成情報であって、各処理の処理周期を指定する処理構成情報を参照し、当該処理周期情報により指定された処理周期に同期して前記各処理を前記演算処理手段に実行させることを特徴とする請求項1に記載のインバータ制御装置。
- [請求項7] 前記処理手段は、前記演算処理手段に実行させる演算処理の種類と数と、予め記憶された演算処理の種類毎の処理時間と、前記処理周期と前記制御周期との比である整数とから、前記演算処理手段の処理の所要時間を演算し、前記所要時間が予め設定された時間を越える場合に警告を出力する機能を有することを特徴とする請求項1に記載のインバータ制御装置
- [請求項8] 前記演算処理手段の処理周期を実行対象である演算ブロック数に応じて切り換えることを特徴とする請求項1に記載のインバータ制御装置。
- [請求項9] 入力データとインバータの運転状態とに基づくインバータの運転の制御を制御周期に同期して繰り返す駆動制御手段と、
外部から入力される信号を前記駆動制御手段の入力データとする外部入力手段と、
前記駆動制御手段の出力データを外部に出力する外部出力手段と、
前記駆動制御手段がインバータの運転の制御のために使用するデータを記憶するパラメータ手段と、
インバータの制御のための指令およびインバータの状態量を外部と入出力するための通信を行う通信手段と、
前記外部入力手段を介して外部から入力されるデータ、前記駆動制

御手段から出力されるデータ、前記パラメータ手段に記憶されたデータまたは前記通信手段によって出力されるデータを利用した演算処理を実行し、その処理結果を前記駆動制御手段に供給する演算処理手段を有し、

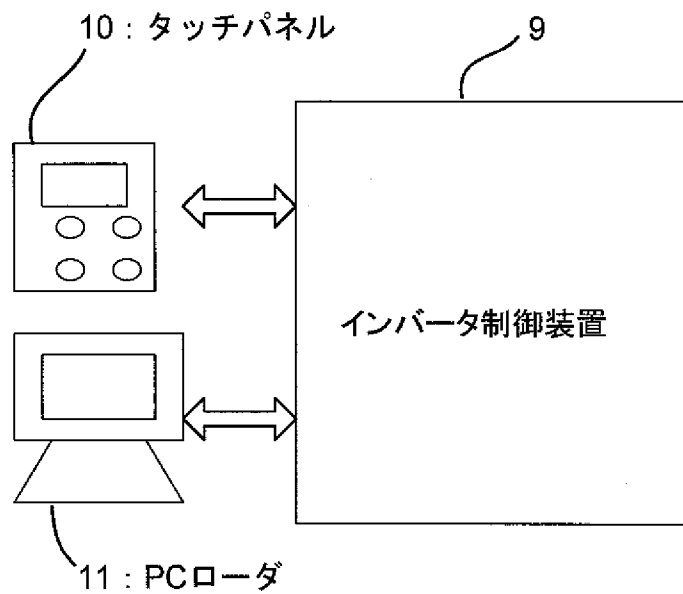
前記駆動制御手段を実行する処理手段が、前記駆動制御手段の制御周期の整数倍に設定された処理周期に同期して、前記演算処理手段の処理を実行することを特徴とするインバータ制御装置のパラメータを設定することが可能な周辺装置であって、

前記演算処理手段に実行させる演算処理の種類と数と、予め記憶された演算処理の種類毎の処理時間と、前記処理周期と前記制御周期との比である整数とから、前記演算処理手段の処理の所要時間を演算し、前記所要時間が予め設定された時間を越える場合に警告を出力する機能を有することを特徴とするインバータ制御装置の周辺装置。

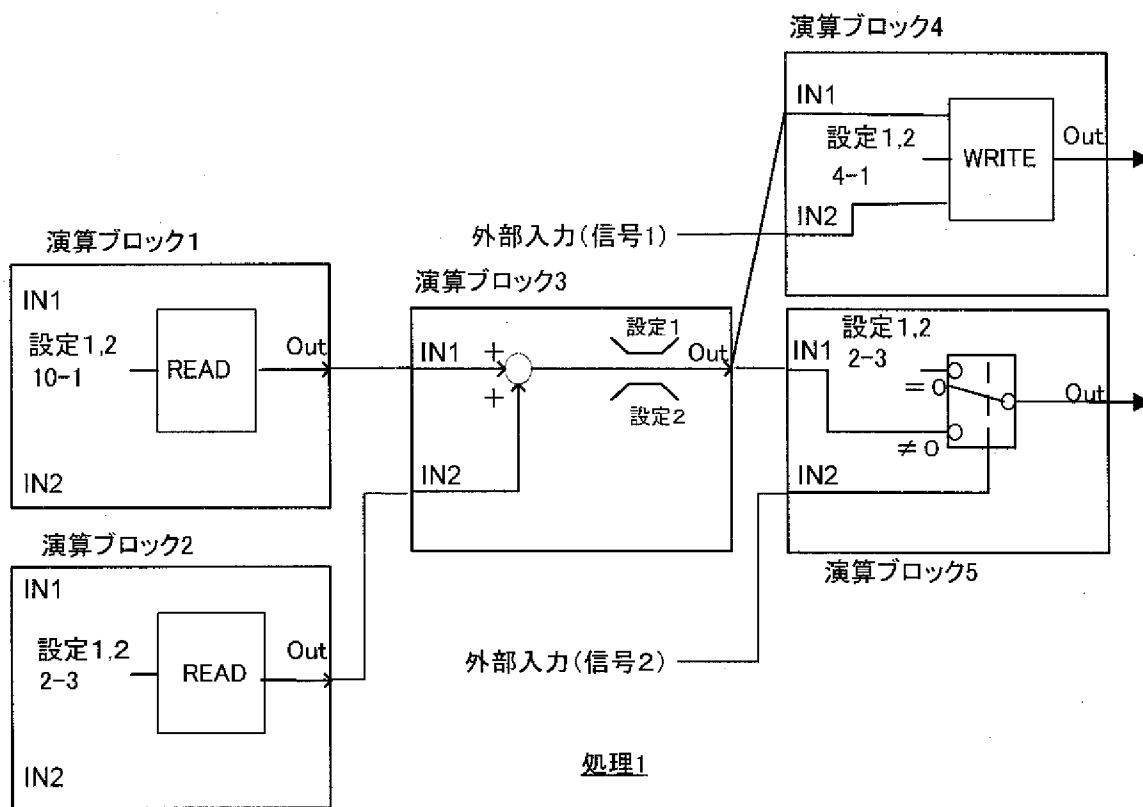
[図1]



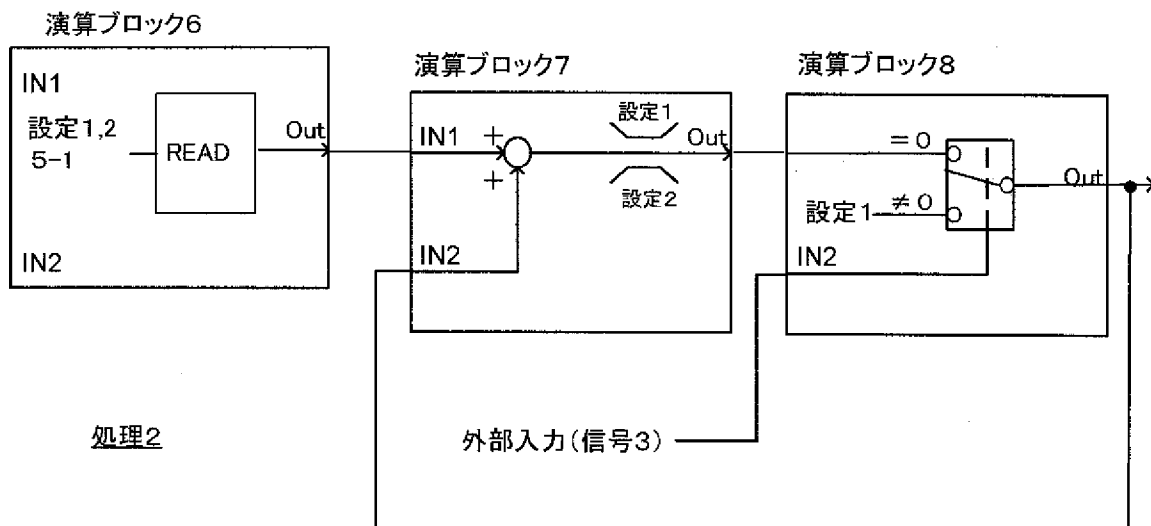
[図2]



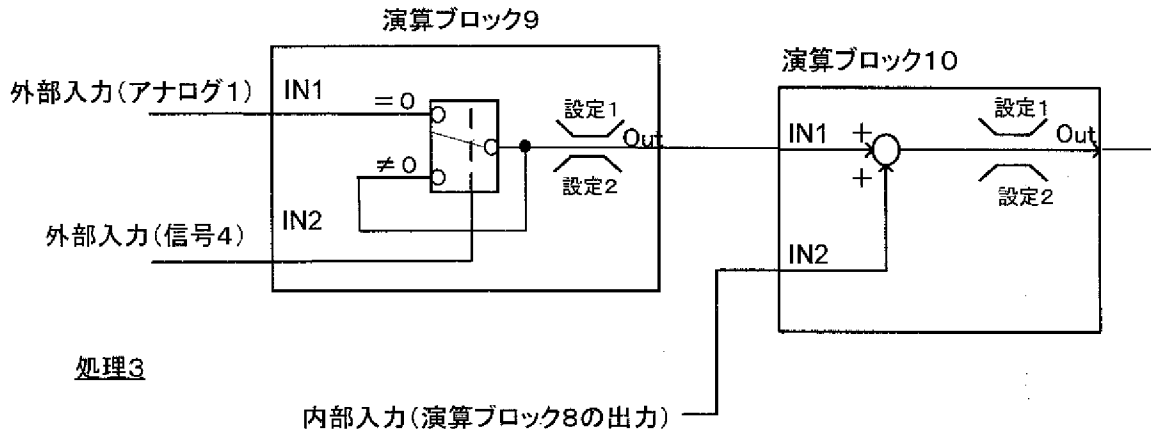
[図3]



[図4]



[図5]



[図6]

設定	単位	パラメータ	設定値	内容	詳細
処理 1	設定情報	A101	1	処理番号	処理1
		A102	1	処理周期	1回
		A103	1	開始ブロック	演算ブロック1
		A104	5	終了ブロック	演算ブロック5
	演算ブロック1	1	6000	種類	READ
		2	0	入力1	なし
		3	0	入力2	なし
		4	10	設定1	通信データ10-1
		5	1	設定2	通信データ10-1
	演算ブロック2	6	6000	種類	READ
		7	0	入力1	なし
		8	0	入力2	なし
		9	2	設定1	パラメータ2-3
		10	3	設定2	パラメータ2-3
	演算ブロック3	11	1000	種類	加算
		12	1	入力1	演算ブロック1
		13	2	入力2	演算ブロック2
		14	100	設定1	上限リミッタ
		15	0	設定2	下限リミッタ
	演算ブロック4	16	7000	種類	WRITE
		17	3	入力1	演算ブロック3
		18	101	入力2	外部入力1
		19	4	設定1	書込みブロック4-1
		20	1	設定2	書込みブロック4-1
	演算ブロック5	21	8000	種類	MPX
22		3	入力1	演算ブロック3	
23		102	入力2	外部入力2	
24		2	設定1	パラメータ2-3	
25		3	設定2	パラメータ2-3	

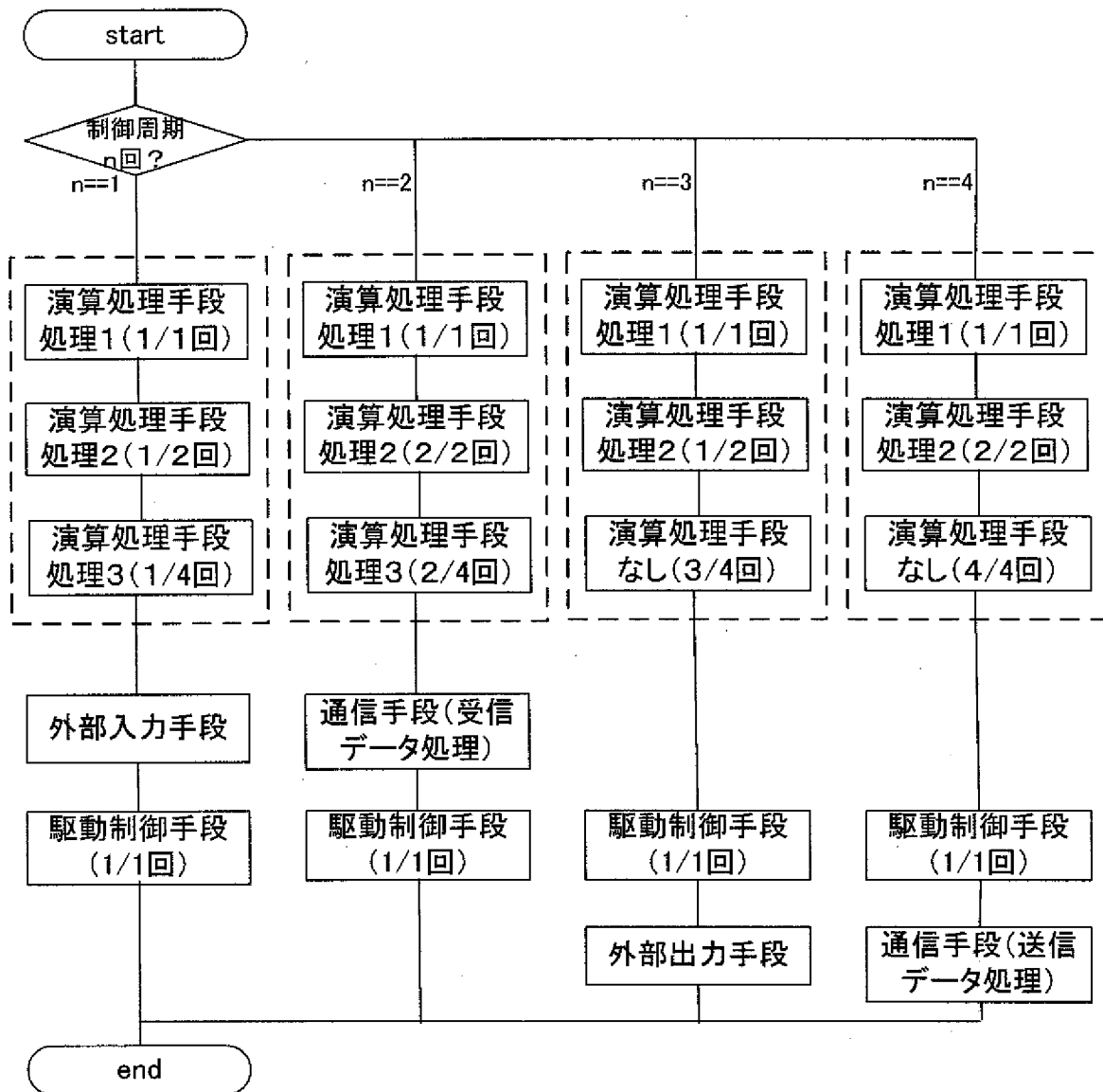
[図7]

設定	単位	パラメータ	設定値	内容	詳細
処理2	設定情報	A201	1	処理番号	処理2
		A202	2	処理周期	2回
		A203	6	開始ブロック	演算ブロック6
		A204	8	終了ブロック	演算ブロック8
	演算ブロック6	26	6000	種類	READ
		27	0	入力1	なし
		28	0	入力2	なし
		29	5	設定1	パラメータ5-1
		30	1	設定2	パラメータ5-1
	演算ブロック7	31	1000	種類	加算
		32	6	入力1	演算ブロック6
		33	8	入力2	演算ブロック8
		34	100	設定1	上限リミッタ
		35	10	設定2	下限リミッタ
	演算ブロック8	36	8000	種類	MPX
		37	7	入力1	演算ブロック7
38		103	入力2	外部入力3	
39		0	設定1	設定値	
	40	0	設定2	なし	

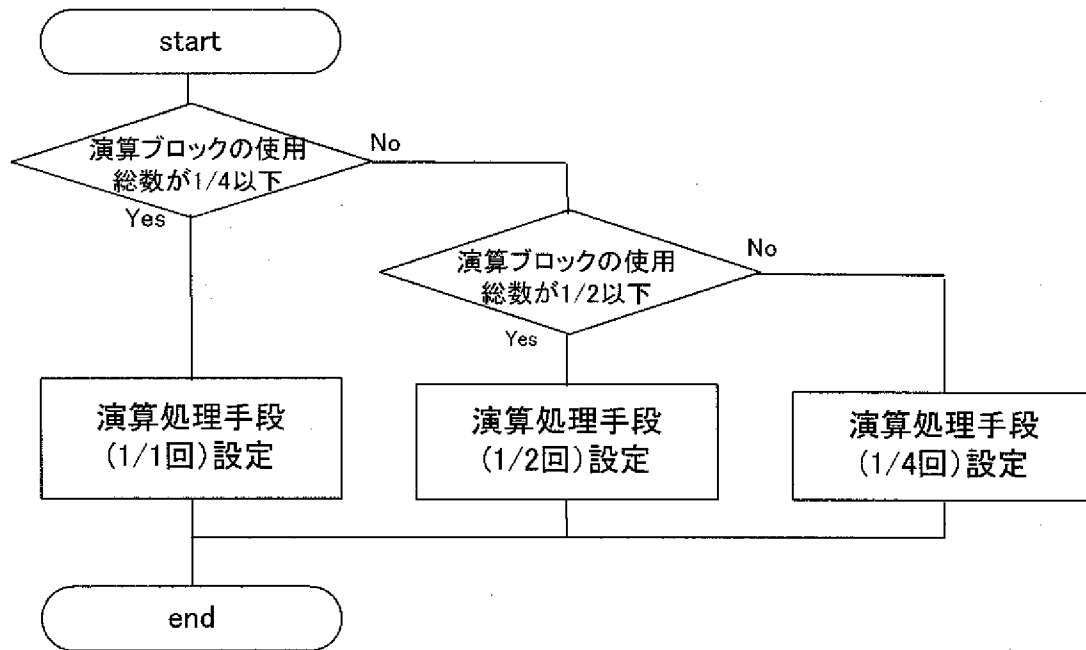
[図8]

設定	単位	パラメータ	設定値	内容	詳細
処理3	設定情報	A301	1	処理番号	処理3
		A302	4	処理周期	4回
		A303	9	開始ブロック	演算ブロック9
		A304	10	終了ブロック	演算ブロック10
	演算ブロック9	41	9000	種類	HOLD
		42	201	入力1	アナログ1
		43	104	入力2	外部入力4
		44	200	設定1	上限リミッタ
		45	0	設定2	下限リミッタ
	演算ブロック10	46	1000	種類	加算
		47	9	入力1	演算ブロック9
		48	8	入力2	演算ブロック8
		49	200	設定1	上限リミッタ
		50	0	設定2	下限リミッタ

[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/077900

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48(2007.01)i, H02P27/06(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48, H02P27/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-68292 A (Yaskawa Electric Corp.), 15 March 2007 (15.03.2007), paragraphs [0009] to [0012]; fig. 1 (Family: none)	1-9
A	JP 2011-254641 A (Nissan Motor Co., Ltd.), 15 December 2011 (15.12.2011), paragraphs [0038] to [0044]; fig. 5 & US 2013/0063058 A1 & WO 2011/151977 A1 & CN 102893510 A	1-9
A	JP 2012-143075 A (Hitachi, Ltd.), 26 July 2012 (26.07.2012), paragraph [0020] (Family: none)	1-9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 January, 2014 (16.01.14)	Date of mailing of the international search report 28 January, 2014 (28.01.14)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H02M7/48(2007.01)i, H02P27/06(2006.01)n		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H02M7/48, H02P27/06		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-68292 A (株式会社安川電機) 2007.03.15, 段落 0009-0012, 図 1 (ファミリーなし)	1-9
A	JP 2011-254641 A (日産自動車株式会社) 2011.12.15, 段落 0038-0044, 図 5 & US 2013/0063058 A1 & WO 2011/151977 A1 & CN 102893510 A	1-9
A	JP 2012-143075 A (株式会社日立製作所) 2012.07.26, 段落 0020 (ファミリーなし)	1-9
<input type="checkbox"/> C 欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 16.01.2014	国際調査報告の発送日 28.01.2014	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目 4 番 3 号	特許庁審査官 (権限のある職員) 松永 謙一 電話番号 03-3581-1101 内線 3358	3V 5068