



(12) 发明专利申请

(10) 申请公布号 CN 103579146 A

(43) 申请公布日 2014. 02. 12

(21) 申请号 201310083762. 8

(22) 申请日 2013. 03. 15

(30) 优先权数据

2012-170279 2012. 07. 31 JP

(71) 申请人 株式会社东芝

地址 日本东京都

(72) 发明人 高尾和人

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 张伟 王英

(51) Int. Cl.

H01L 23/48 (2006. 01)

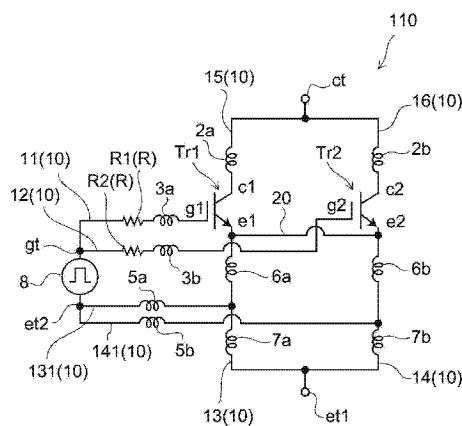
权利要求书3页 说明书8页 附图8页

(54) 发明名称

半导体装置

(57) 摘要

根据一个实施例,一种半导体装置包括:第一开关元件;第一互连线路;第一电阻器;以及第二互连线路。第一开关元件包括第一控制端子、第一电极端子以及第一导体端子。第二开关元件包括第二控制端子、第二电极端子以及第二导体端子。第一互连线路包括第一端子间互连线路至第四端子间互连线路。第一电阻器的第一端与第一控制端子相连。第二电阻器的第一端与第二控制端子相连,第二电阻器的第二端与第一电阻器的第二端相连。第二互连线路被设置在第一电极端子和第二电极端子之间和/或设置在第一控制端子和第二控制端子之间。



1. 一种半导体装置,包括:

第一开关元件,所述第一开关元件包括第一控制端子、第一电极端子以及第一导体端子;

第二开关元件,所述第二开关元件包括第二控制端子、第二电极端子以及第二导体端子;

第一互连线路,所述第一互连线路包括第一端子间互连线路、第二端子间互连线路、第三端子间互连线路以及第四端子间互连线路,所述第一端子间互连线路包括第一电感,所述第一端子间互连线路的第一端与所述第一控制端子相连,所述第二端子间互连线路包括第二电感,所述第二电感与所述第一电感不同,所述第二端子间互连线路的第一端与所述第二控制端子相连,所述第二端子间互连线路的第二端与所述第一端子间互连线路的第二端相连,所述第三端子间互连线路包括第三电感,所述第三端子间互连线路的第一端与所述第一电极端子相连,并且所述第四端子间互连线路包括第四电感,所述第四电感与所述第三电感不同,所述第四端子间互连线路的第一端与所述第二电极端子相连,所述第四端子间互连线路的第二端与所述第三端子间互连线路的第二端相连;

第一电阻器,所述第一电阻器的第一端与所述第一控制端子相连;

第二电阻器,所述第二电阻器的第一端与所述第二控制端子相连,所述第二电阻器的第二端与所述第一电阻器的第二端相连;以及

第二互连线路,所述第二互连线路被设置在所述第一电极端子和所述第二电极端子之间和/或在所述第一控制端子和所述第二控制端子之间。

2. 根据权利要求1所述的半导体装置,还包括第一基板,所述第一开关元件和所述第二开关元件被安装在所述第一基板上,并且

所述第二互连线路包括设置在所述第一基板上的互连线路图案。

3. 根据权利要求1所述的半导体装置,其中,所述第二互连线路包括焊线。

4. 根据权利要求1所述的半导体装置,其中:所述第一电阻器被设置在所述第一端子间互连线路的所述第一端和所述第二端之间,并且

所述第二电阻器被设置在所述第二端子间互连线路的所述第一端和所述第二端之间。

5. 根据权利要求1所述的半导体装置,其中:所述第一开关元件是IGBT,并且
所述第二开关元件是IGBT。

6. 根据权利要求1所述的半导体装置,其中:所述第一开关元件包括多个并联连接的IGBT,并且

所述第二开关元件包括多个并联连接的IGBT。

7. 根据权利要求1所述的半导体装置,其中:所述第一开关元件是MOSFET,并且
所述第二开关元件是MOSFET。

8. 根据权利要求1所述的半导体装置,其中:所述第一开关元件包括多个并联连接的MOSFET,并且

所述第二开关元件包括多个并联连接的MOSFET。

9. 根据权利要求1所述的半导体装置,其中:所述第一电阻器是控制所述第一开关元件的开关速度的元件,并且

所述第二电阻器是控制所述第二开关元件的开关速度的元件。

10. 根据权利要求 2 所述的半导体装置,还包括:

设置在所述第一基板上的第一互连线路图案;

设置在所述第一基板上的第二互连线路图案;以及

设置在所述第一基板上的第三互连线路图案,其中

所述第一互连线路图案与所述第一电极端子和所述第二电极端子相连,

所述第二互连线路图案与所述第一导体端子和所述第二导体端子相连,并且

所述第三互连线路图案与所述第一控制端子和所述第二控制端子相连。

11. 根据权利要求 10 所述的半导体装置,其中,所述第一互连线路图案被形成围绕所述第二互连线路图案的外侧。

12. 根据权利要求 10 所述的半导体装置,其中,所述第一互连线路图案沿所述第一基板的外围形成。

13. 根据权利要求 10 所述的半导体装置,还包括:设置在所述第一电极端子和所述第一互连线路图案之间同时还设置在所述第二电极端子和所述第一互连线路图案之间的第一焊线,并且

所述第二互连线路包括所述第一焊线和所述第一互连线路图案。

14. 根据权利要求 10 所述的半导体装置,还包括:设置在所述第一控制端子和所述第三互连线路图案之间同时还设置在所述第二控制端子和所述第三互连线路图案之间的第二焊线,并且

所述第一互连线路包括所述第二焊线和所述第三互连线路图案。

15. 根据权利要求 10 所述的半导体装置,其中:所述第一互连线路图案被设置成沿一个方向延伸,

所述第二互连线路图案被设置成与所述第一互连线路图案平行,

所述第三互连线路图案被设置成与所述第二互连线路图案平行,并且

所述第一开关元件与所述第二开关元件在所述第二互连线路图案上沿所述一个方向并置。

16. 根据权利要求 10 所述的半导体装置,还包括:设置在所述第一控制端子和所述第三互连线路图案之间同时还设置在所述第二控制端子和所述第三互连线路图案之间的第二焊线,并且

所述第二互连线路包括所述第二焊线和所述第三互连线路图案。

17. 根据权利要求 15 所述的半导体装置,还包括:设置在所述第一电极端子和所述第一互连线路图案之间同时还设置在所述第二电极端子和所述第一互连线路图案之间的第一焊线,并且

所述第二互连线路包括所述第一焊线和所述第一互连线路图案。

18. 根据权利要求 2 所述的半导体装置,还包括:被设置成与所述第一基板分离的第二基板,并且

所述第一互连线路的一部分被设置在所述第二基板中。

19. 根据权利要求 18 所述的半导体装置,还包括容纳所述第一基板和所述第二基板的壳体。

20. 根据权利要求 18 所述的半导体装置,其中,所述第一电阻器是可变电阻器,并且

所述第二电阻器是可变电阻器。

半导体装置

[0001] 相关申请的交叉引用

[0002] 本申请基于并主张于 2012 年 7 月 31 日提交的在先日本专利申请 No. 2012-170279 的优先权；通过引用将该日本专利申请的全部内容并入本文。

技术领域

[0003] 本发明所描述的实施例大体涉及一种半导体装置。

背景技术

[0004] 在用于大电流的半导体装置中,采用多个开关元件并联连接的配置。当双极型晶体管(例如绝缘栅双极型晶体管(IGBT)或类似物)被用作开关元件时,例如,利用焊料(solder)将集电极电极与电路板上的集电极电极图案相连接。还利用焊线(bonding wire)将栅极电极和发射极电极分别与电路板上的栅极电极图案和发射极电极图案相连接。

[0005] 这种类型的连接关系对于进一步提高工作稳定性和可靠性来说是重要的。

附图说明

[0006] 图 1 是示出了根据第一实施例的半导体装置的构造的电路图；

[0007] 图 2 是示出了根据第二实施例的半导体装置的构造的电路图；

[0008] 图 3 是示出了根据第三实施例的半导体装置的构造的电路图；

[0009] 图 4 是示出了根据参考示例的半导体装置的构造的电路图；

[0010] 图 5 是示出了集电极电流随时间的变化的图；

[0011] 图 6 是示出了集电极电流随时间的变化的图；

[0012] 图 7 是示出了第一布置的示意性平面图；

[0013] 图 8 是示出了第二布置的示意性平面图；

[0014] 图 9 是示出了第三布置的示意性平面图；以及

[0015] 图 10 是示出了包括壳体的半导体装置的示意性透视图。

具体实施方式

[0016] 通常,根据一种实施例,一种半导体装置包括:第一开关元件;第二开关元件;第一互连线路;第一电阻器;第二电阻器以及第二互连线路。第一开关元件包括第一控制端子、第一电极端子以及第一导体端子。第二开关元件包括第二控制端子、第二电极端子以及第二导体端子。第一互连线路包括第一端子间互连线路、第二端子间互连线路、第三端子间互连线路和第四端子间互连线路,所述第一端子间互连包括第一电感,所述第一端子间互连的第一端与第一控制端子相连,第二端子间互连线路包括与第一电感不同的第二电感,所述第二端子间互连线路的第一端与第二控制端子相连,所述第二端子间互连线路的第二端与第一端子间互连线路的第二端相连,第三端子间互连线路包括第三电感,所述第三端子间互连线路的第一端与第一电极端子相连,第四端子间互连线路包括与第三电感不同的

第四电感,所述第四电感,所述第四端子间互连线路的第一端与第二电极端子相连,所述第四端子间互连线路的第二端与第三端子间互连线路的第二端相连。第一电阻器的第一端与第一控制端子相连。第二电阻器的第一端与第二控制端子相连,第二电阻器的第二端与第一电阻器的第二端相连。第二互连线路被设置在第一电极端子和第二电极端子之间和/或被设置在第一控制端子和第二控制端子之间。

[0017] 现将参照附图对本发明的各实施例进行描述。

[0018] 注意,各附图是示意性或简化的图示,各部件的厚度和宽度之间的关系以及各部件之间的尺寸上的比例可能与实际部件不同。另外,即使在描述相同的部件的情况下,取决于附图,可能不同地示出相互的尺寸和比例。

[0019] 注意,在本申请的附图和说明书中,将相同的数字应用于已经在附图中出现过并且已经被描述过的组成物,并省略了对这样的组成物的重复的详细描述。

[0020] (第一实施例)

[0021] 图1是示出了根据第一实施例的半导体装置的构造的电路图。

[0022] 根据第一实施例的半导体装置110包括第一开关元件Tr1、第二开关元件Tr2、第一互连线路10、第二互连线路20、第一电阻器R1以及第二电阻器R2。半导体装置110例如是所谓的功率半导体模块。

[0023] 在第一开关元件Tr1和第二开关元件Tr2中使用例如IGBT。在第一开关元件Tr1和第二开关元件Tr2中可以使用金属氧化物半导体场效应晶体管(MOSFET)来替代IGBT。在该实施例中,针对将IGBT用作第一开关元件Tr1和第二开关元件Tr2的情况来描述了示例。

[0024] 第一开关元件Tr1包括栅极g1(第一控制端子)、发射极e1(第一电极端子)以及集电极c1(第一导体端子)。

[0025] 第二开关元件Tr2包括栅极g2(第二控制端子)、发射极e2(第二电极端子)以及集电极c2(第二导体端子)。

[0026] 第一开关元件Tr1可被配置为包括多个并联连接的IGBT的芯片。同样地,第二开关元件Tr2可被配置为包括多个并联连接的IGBT的芯片。

[0027] 第一互连线路10是将第一开关元件Tr1与第二开关元件Tr2并联连接的互连线路。第一互连线路10包括与栅极g1相连的互连线路11(第四互连线路)以及与栅极g2相连并且与互连线路11并联连接的互连线路12(第五互连线路)。第一互连线路10还包括与发射极e1相连的互连线路13(第一端子间互连线路)以及与发射极e2相连并且与互连线路13并联连接的互连线路14(第二端子间互连线路)。另外,第一互连线路10还包括与集电极c1相连的互连线路15(第三端子间互连线路)以及与集电极c2相连并且与互连线路15并联连接的互连线路16(第四端子间互连线路)。

[0028] 互连线路11的第一端与栅极g1相连,该互连线路11的第二端与互连线路12的第二端相连。互连线路12的第一端与栅极g2相连,该互连线路12的第二端与互连线路11的第二端相连。互连线路11的第二端以及互连线路12的第二端与栅极端子gt电连接。外部栅极驱动单元8与所述栅极端子gt相连。互连线路11包括电感3a,而互连线路12包括电感3b。

[0029] 互连线路13的第一端与发射极e1相连,该互连线路13的第二端与互连线路14

的第二端相连。互连线路 14 的第一端与发射极 e2 相连,该互连线路 14 的第二端与互连线路 13 的第二端相连。互连线路 13 的第二端以及互连线路 14 的第二端与发射极端子 et1 电连接。互连线路 131 与互连线路 13 的中部相连。互连线路 141 与互连线路 14 的中部相连。互连线路 131 以及互连线路 141 与发射极端子 et2 电连接。发射极端子 et2 与外部栅极驱动单元 8 相连。

[0030] 互连线路 13 包括电感 6a 和电感 7a,互连线路 14 包括电感 6b 和电感 7b。互连线路 131 包括电感 5a,而互连线路 141 包括电感 5b。

[0031] 互连线路 15 的第一端与集电极 c1 相连,互连线路 15 的第二端与互连线路 16 的第二端相连。互连线路 16 的第一端与集电极 c2 相连,互连线路 16 的第二端与互连线路 15 的第二端相连。互连线路 15 的第二端以及互连线路 16 的第二端与集电极端子 ct 电连接。互连线路 15 包括电感 2a,而互连线路 16 包括电感 2b。

[0032] 此处,电感 3a 和电感 3b 包括互连线路的固有电感,并且还包括互连线路的固有电感与连接到该互连线路的第一电阻器 R1 和第二电阻器 R2 的电感之和。而且,电感 5a、5b、6a、6b、7a 和 7b 是互连线路的固有电感。

[0033] 第二互连线路 20 是与第一互连线路 10 不同的互连线路。第二互连线路 20 与第一开关元件 Tr1 的发射极 e1 以及第二开关元件 Tr2 的发射极 e2 相连。第二互连线路是发射极 e1 和发射极 e2 之间的旁路互连线路。

[0034] 第一电阻器 R1 设置在互连线路 11 的中部(互连线路 11 的第一端和第二端之间)。第二电阻器 R2 设置在互连线路 12 的中部(互连线路 12 的第一端和第二端之间)。第一电阻器 R1 和第二电阻器 R2 是控制第一开关元件 Tr1 和第二开关元件 Tr2 的开关速度的元件。第一电阻器 R1 和第二电阻器 R2 可以是单个电阻器 R。例如,单个电阻器 R 的第一端可与栅极 g1 及栅极 g2 相连,单个电阻 R 的第二端可与栅极端子 gt 相连。

[0035] 具有上面描述的构造的半导体装置 110 例如包括壳体 100。壳体 100 容纳第一开关元件 Tr1、第二开关元件 Tr2、第一互连线路 10、第二互连线路 20 以及电阻器 R。而且,壳体 100 中还设置有栅极端子 gt、发射极端子 et1、发射极端子 et2 以及集电极端子 ct。半导体装置 110 通过栅极端子 gt、发射极端子 et1、发射极端子 et2 以及集电极端子 ct 与外部电路相连。

[0036] 在这样的半导体装置 110 中,在包括第一电阻器 R1 和第二电阻器 R2 的该装置中,使得流过第一开关元件 Tr1 和第二开关元件 Tr2 的电流(集电极电流)相同。

[0037] 例如,如果互连线路 13 的电感 6a 的值与互连线路 14 的电感 6b 的值之间存在差异,那么就会产生第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流之间的电流差。当如在该实施例中那样设置第二互连线路 20 时,电流将从第一开关元件 Tr1 和第二开关元件 Tr2 中具有较大集电极电流的任何一个开关元件流向具有较小集电极电流的那个开关元件。以该方式,使得第一开关元件 Tr1 的集电极电流和第二开关元件 Tr2 的集电极电流相同。

[0038] 特别地,当与第二开关元件 Tr2 的发射极 e2 相连的互连线路 14 的电感 6b 大于与第一开关元件 Tr1 的发射极 e1 相连的互连线路 13 的电感 6a 时,第二开关元件 Tr2 的一部分集电极电流通过第二互连线路 20 流过与第一开关元件 Tr1 的发射极 e1 相连的互连线路 13。以该方式,使得开关元件 Tr1 的集电极电流和第二开关元件 Tr2 的集电极电流相同。第

二互连线路 20 起到了抑制第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流之间的变化的作用。

[0039] (第二实施例)

[0040] 图 2 是示出了根据第二实施例的半导体装置的构造的电路图。

[0041] 如图 2 中所示,根据第二实施例的半导体装置 120 与如图 1 中所示的根据第一实施例的半导体装置 110 的不同之处在于:未设置第二互连线路 20,而是设置了第三互连线路 30。

[0042] 第三互连线路 30 是与第一互连线路 10 不同的互连线路。第三互连线路 30 与第一开关元件 Tr1 的栅极 g1 以及第二开关元件 Tr2 的栅极 g2 相连。第三互连线路 30 的第一端连接在第一电阻器 R1 和栅极 g1 之间。第三互连线路 30 的第二端连接在第二电阻器 R2 和栅极 g2 之间。第三互连线路 30 是栅极 g1 和栅极 g2 之间的旁路互连线路。

[0043] 在这样的半导体装置 120 中,使得流过第一开关元件 Tr1 和第二开关元件 Tr2 的电流(集电极电流)相同。换句话说,当产生了下列至少一种情况:(1)互连线路 11 的电感 3a 的值与互连线路 12 的电感 3b 的值之间的差值,以及(2)第一电阻器 R1 的电阻值与第二电阻器 R2 的电阻值之间的差值时,第一开关元件 Tr1 和第二开关元件 Tr2 之间就产生了栅极电流的差别。

[0044] 当如该实施例那样设置第三互连线路 30 时,电流将从第一开关元件 Tr1 和第二开关元件 Tr2 中具有更大栅极电流的任一开关元件流向具有更小栅极电流的那个开关元件。以该方式,就使得第一开关元件 Tr1 的栅极电流和第二开关元件 Tr2 的栅极电流相同。

[0045] 当使得第一开关元件 Tr1 的栅极电流与第二开关元件 Tr2 的栅极电流相同时,使得第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流相同。通过使第一开关元件 Tr1 的栅极电流与第二开关元件 Tr2 的栅极电流相同,第三互连线路 30 抑制了元件的集电极电流之间的变化。

[0046] (第三实施例)

[0047] 图 3 是示出了根据第三实施例的半导体装置的构造的电路图。

[0048] 如图 3 中所示,根据第三实施例的半导体装置 130 与如图 1 所示的根据第一实施例的半导体装置 110 以及如图 2 所示的根据第二实施例的半导体装置 120 的不同之处在于:设置了第二互连线路 20 和第三互连线路 30 两者。

[0049] 在半导体装置 130 中,当互连线路 13 的电感 6a 的值与互连线路 14 的电感 6b 的值之间存在差值时,将通过第二互连线路 20 使第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流相同。同样,如果产生了如前面所述的(1)和(2)中的至少一种情况时,将通过第三互连线路 30 使第一开关元件 Tr1 的栅极电流与第二开关元件 Tr2 的栅极电流相同。通过第二互连线路 20 和第三互连线路 30 抑制了第一开关元件 Tr1 和第二开关元件 Tr2 之间的变化。

[0050] (参考示例)

[0051] 接下来,描述参考示例。

[0052] 图 4 是示出了根据参考示例的半导体装置的构造的电路图。

[0053] 如图 4 中所示,根据参考示例的半导体装置 190 包括第一开关元件 Tr1、第二开关元件 Tr2、第一互连线路 10 以及电阻器 R。换句话说,在半导体装置 190 中,没有设置第二

互连线路 20 和第三互连线路 30。

[0054] 在半导体装置 190 中,为了使第一开关元件 Tr1 的开关操作与第二开关元件 Tr2 的开关操作相同,必须使第一电阻器 R1 的电阻值与第二电阻器 R2 的电阻值相同,使互连线路 11 的电感 3a 与互连线路 12 的电感 3b 相同,并使互连线路 13 的电感 6a 与互连线路 14 的电感 6b 相同。

[0055] 此处,电感 6a 和电感 6b 被表示为互连线路 13 和互连线路 14 中所包含的焊线的等效电路。第一开关元件 Tr1 和第二开关元件 Tr2 的集电极电流和栅极电流都流过电感 6a 和电感 6b。当第一开关元件 Tr1 和第二开关元件 Tr2 正在进行切换时,集电极电流随时间变化,因此在电感 6a 和电感 6b 中产生了感应电压。该感应电压叠加在栅极-发射极电压上。

[0056] 如果电感 6a 和电感 6b 不完全相等,则在电感 6a 和电感 6b 中产生的感应电压之间产生了电压差。作为结果,施加到第一开关元件 Tr1 和第二开关元件 Tr2 的栅极-发射极电压中产生了差别,因此,第一开关元件 Tr1 和第二开关元件 Tr2 的集电极电流变得不同。

[0057] 图 5 是示出了集电极电流随时间的变化的图。

[0058] 图 5 中的水平轴是时间,而纵轴是集电极电流。图 5 示出了:在根据参考示例的半导体装置 190 的等效电路中,在电感 3a 和电感 3b 之间、在第一电阻器 R1 和第二电阻器 R2 之间以及在电感 6a 和电感 6b 之间存在差别的情况下,集电极电流的电路仿真的计算结果。通常,在第一电阻器 R1 和第二电阻器 R2 中所使用的碳膜电阻或金属膜电阻中,存在大约 $\pm 10\%$ 的容差。与此对应,在电路仿真中,第二电阻器 R2 的电阻值相对于第一电阻器 R1 的电阻值增加了 10%。

[0059] 电路仿真条件如下。

[0060] 电感 3a :5 纳亨(nH)

[0061] 电感 3b :10 纳亨(nH)

[0062] 第一电阻器 R1 的电阻值 :5 欧姆(Ω)

[0063] 第二电阻器 R2 的电阻值 :5.5 欧姆(Ω)

[0064] 电感 6a :5 纳亨(nH)

[0065] 电感 6b :7 纳亨(nH)

[0066] 如图 5 中所示,在半导体装置 190 的等效电路中,可以看出,在第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流之间产生了不一致。

[0067] 当并联连接的第一开关元件 Tr1 和第二开关元件 Tr2 的集电极电流之间产生了一致性时,流过更大的电流量的开关元件中所产生的热量比另一个开关元件中所产生的热量更大。集电极电流的这一不一致性可能对半导体装置 190 的工作稳定性造成损害。

[0068] 图 6 是示出了集电极电流随时间变化的图。

[0069] 图 6 中的水平轴是时间,纵轴是集电极电流。图 6 示出了:在根据第三实施例的半导体装置 130 的等效电路中,在电感 3a 和电感 3b 之间、第一电阻器 R1 和第二电阻器 R2 之间以及电感 6a 和电感 6b 之间存在差别的情况下,集电极电流的电路仿真的计算结果。电路仿真条件与上文描述的用于半导体装置 190 的等效电路的电路仿真条件相同。

[0070] 如图 6 中所示,在半导体装置 130 的等效电路中,可以看出,使第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流相同。

[0071] 接下来,描述了半导体装置的每个构造的布置。

[0072] 图 7 是示出了第一布置的示意性平面图。

[0073] 如图 7 中所示,第一开关元件 Tr1 和第二开关元件 Tr2 安装在电路板(第一基板) 101 上。通过焊料或类似物将第一开关元件 Tr1 的集电极 c1 以及第二开关元件 Tr2 的集电极 c2 与电路板 101 上的集电极互连线路图案 p2 相连。

[0074] 第一开关元件 Tr1 的发射极 e1 以及第二开关元件 Tr2 的发射极 e2 通过焊线 w1 和焊线 w2 与电路板 101 上的发射极互连线路图案 p7 相连。所述发射极互连线路图案 p7 例如沿电路板 101 的外围形成,以便围绕集电极互连线路图案 p2 的外侧。

[0075] 第一开关元件 Tr1 的栅极 g1 以及第二开关元件 Tr2 的栅极 g2 通过焊线 w3 和焊线 w4 与电路板 101 上的互连线路图案 p11 相连。栅极互连线路图案 p11 被布置在第一开关元件 Tr1 和第二开关元件 Tr2 之间。焊线 w3、焊线 w4 以及栅极互连线路图案 p11 对应于第三互连线路 30。通过在第三互连线路 30 中包括栅极互连线路图案 p11,与第三互连线路 30 的所有部件都是焊线的情况相比,电感将会减小。

[0076] 焊线 w12 连接在第一开关元件 Tr1 的发射极 e1 和第二开关元件 Tr2 的发射极 e2 之间。焊线 w12 对应于第二互连线路 20。

[0077] 在图 7 中所示的布置中,通过被提供作为第二互连线路 20 的焊线 w12 而使第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流相同。另外,通过被提供作为第三互连线路 30 的焊线 w3、焊线 w4 以及栅极互连线路图案 p11 而使第一开关元件 Tr1 的栅极电流与第二开关元件 Tr2 的栅极电流相同。

[0078] 图 8 是示出了第二布置的示意性平面图。

[0079] 如图 8 中所示,集电极互连线路图案 p2 被设置为在电路板 101 的中部沿一个方向延伸。在集电极互连线路图案 p2 上对齐地安装第一开关元件 Tr1 和第二开关元件 Tr2。第一开关元件 Tr1 的集电极 c1 以及第二开关元件 Tr2 的集电极 c2 通过焊料或类似物与集电极互连线路图案 p2 相连。

[0080] 发射极互连线路图案 p7 被设置成基本上与电路板 101 上的集电极互连线路图案 p2 平行地延伸。第一开关元件 Tr1 的发射极 e1 以及第二开关元件 Tr2 的发射极 e2 通过焊线 w1 和焊线 w2 与发射极互连线路图案 p7 连接。

[0081] 栅极互连线路图案 p11 被设置成基本上与电路板 101 上的集电极互连线路图案 p2 平行地延伸。栅极互连线路图案 p11 被设置在电路板 101 上的、在集电极互连线路图案 p2 的与发射极互连线路图案 p7 相对的一侧。第一开关元件 Tr1 的栅极 g1 以及第二开关元件 Tr2 的栅极 g2 通过焊线 w3 和焊线 w4 与电路板 101 上的栅极互连线路图案 p11 相连。焊线 w3、焊线 w4 以及栅极互连线路图案 p11 对应于第三互连线路 30。通过在第三互连线路 30 中包括栅极互连线路图案 p11,与第三互连线路 30 的所有部件都是焊线的情况相比,电感将会减小。

[0082] 发射极互连线路图案 p71 被设置成基本上与电路板 101 上的栅极互连线路图案 p11 平行地延伸。发射极互连线路图案 p71 设置在电路板 101 上、在栅极互连线路图案 p11 和集电极互连线路图案 p2 之间。第一开关元件 Tr1 的发射极 e1 以及第二开关元件 Tr2 的发射极 e2 通过焊线 w11 以及焊线 w21 与电路板 101 上的发射极互连线路图案 p71 相连。焊线 w11、焊线 w21 以及发射极互连线路图案 p7 对应于第二互连线路 20。

[0083] 栅极互连线路图案 p11 和发射极互连线路图案 p71 上分别设置有柱 PS1 和柱 PS2。柱 PS1 以及柱 PS2 与图中未示出的其它基板或电路相连。

[0084] 在图 8 所示的布置中,通过被提供作为第二互连线路 20 的焊线 w11、焊线 w21 以及发射极互连线路图案 p71 而使得第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流相同。另外,通过被提供作为第三互连线路 30 的焊线 w3、焊线 w4 以及栅极互连线路图案 p11 而使第一开关元件 Tr1 的栅极电流与第二开关元件 Tr2 的栅极电流相同。

[0085] 另外,在图 8 所示的布置中,在第二互连线路 20 中包括发射极互连线路图案 p71,因此,与第二互连线路 20 的所有部件都是焊线的情况相比,电感将会减小。

[0086] 另外,在图 8 所示的布置中,集电极互连线路图案 p2、发射极互连线路图案 p7、发射极互连线路图案 p71 以及栅极互连线路图案 p11 沿一个方向彼此平行地延伸,因此即使安装有许多开关元件时,使用焊线的互连线路也是简单的。

[0087] 图 9 是示出了第三布置的示意性平面图。

[0088] 如图 9 中所示,栅极互连线路图案 p11 被设置成在电路板 101 的中部沿一个方向延伸。另外,发射极互连线路图案 p7 设置在电路板 101 上的外侧。另外,集电极互连线路图案 p2 设置在电路板 101 中、在栅极互连线路图案 p11 和发射极互连线路图案 p7 之间。

[0089] 在图 9 所示的布置中,安装有总共四个开关元件:两个第一开关元件 Tr1 以及两个第二开关元件 Tr2。两个第一开关元件 Tr1 的集电极 c1 以及两个第二开关元件 Tr2 的集电极 c2 通过焊料或类似物与电路板 101 上的集电极互连线路图案 p2 相连。

[0090] 两个第一开关元件 Tr1 的发射极 e1 以及两个第二开关元件 Tr2 的发射极 e2 通过焊线 w1 以及焊线 w2 与电路板 101 上的发射极互连线路图案 p7 相连。

[0091] 两个第一开关元件 Tr1 的栅极 g1 以及两个第二开关元件 Tr2 的栅极 g2 通过焊线 w3 以及焊线 w4 与电路板 101 上的栅极互连线路图案 p11 相连。焊线 w3、焊线 w4 以及栅极互连线路图案 p11 对应于第三互连线路 30。

[0092] 在图 9 所示的布置中,电路板 101 上设置有导电构件 105。导电构件 105 是被加工为预定形状的金属板。导电构件 105 与设置在电路板 101 中的多个发射极互连线路图案 p7 电连接。例如,该多个发射极互连线路图案 p7 中的每个上均设置有图中未示出的柱,导电构件 105 设置在电路板 101 上方,而这些柱被布置在导电构件 105 与电路板 101 之间。导电构件 105 对应于第二互连线路 20。

[0093] 在图 9 所示的布置中,通过被提供作为第二互连线路 20 的导电构件 105 而使第一开关元件 Tr1 的集电极电流与第二开关元件 Tr2 的集电极电流相同。另外,通过被提供作为第三互连线路 30 的焊线 w3、焊线 w4 以及栅极互连线路图案 p11 而使第一开关元件 Tr1 的栅极电流与第二开关元件 Tr2 的栅极电流相同。另外,通过使用导电构件 105 作为第二互连线路 20,与在第二互连线路 20 中包括焊线的情况相比,电感将会减小。

[0094] 接下来,描述包括壳体的半导体装置。

[0095] 图 10 是示出了包括壳体的半导体装置的示意性透视图。

[0096] 图 10 示意性地示出了包括壳体 100 的半导体装置 200 的局部分解视图。

[0097] 如图 10 中所示,半导体装置 200 包括壳体 100。壳体 100 是具有边缘部分 100a 的盒,所述盒的顶侧具有开口 100b。在壳体 100 内容纳了电路板 101。第一开关元件 Tr1 和第二开关元件 Tr2 安装在电路板 101 上。在图 10 所示的半导体装置 200 中,在壳体 100 内

容纳了具有图 8 中所示的布置的电路板 101。

[0098] 第二基板 102 被布置在电路板 101 上方。第二基板 102 被布置在电路板 101 的顶侧上从而封闭壳体 100 的开口 100b。第一互连线路 10 的一部分设置在第二基板 102 中。在图 10 中所示的示例中,提供了第一互连线路 10 的互连线路 11 和互连线路 12。互连线路 11 和互连线路 12 被形成作为在第二基板 102 上的互连线路图案。

[0099] 另外,第二基板 102 上安装有第一电阻器 R1 和第二电阻器 R2。第一电阻器 R1 和第二电阻器 R2 例如是表面安装器件(SMD)。第一电阻器 R1 连接到第一互连线路 11 的互连线路图案的中部。第二电阻器 R2 连接到第二互连线路 12 的互连线路图案的中部。第一电阻器 R1 和第二电阻器 R2 可以是可变电阻器。在第一电阻器 R1 和第二电阻器 R2 被安装之后,利用可变电阻器,对电阻值进行调节(调节开关速度)。

[0100] 第二基板 102 通过柱 PS1 和柱 PS2 与电路板 101 相连。柱 PS1 与电路板 101 的栅极互连线路图案 p11 相连。柱 PS2 与电路板 101 的发射极互连线路图案 p71 相连。柱 PS1 和柱 PS2 被设置成分别从栅极互连线路图案 p11 和发射极互连线路图案 p71 基本上垂直地延伸。

[0101] 第二基板 102 中设置有孔 h1 和孔 h2。孔 h1 设置在互连线路 11 的互连线路图案以及互连线路 12 的互连线路图案中。孔 h2 设置在互连线路 11 的互连线路图案以及互连线路 12 的互连线路图案中的不同位置处。

[0102] 当对第二基板 102 进行布置使得其封闭壳体 100 的开口 100b 时,柱 PS1 被插入到孔 h1 中,而柱 PS2 被插入到孔 h2 中。插入到孔 h1 中的柱 PS1 通过焊料或类似物与互连线路 11 的互连线路图案以及互连线路 12 的互连线路图案电连接。

[0103] 在半导体装置 200 中,第一互连线路 10 的一部分被设置在第二基板 102 中,因此与第一互连线路 10 的所有部件都形成在电路板 101 中的情况相比,增加了第一互连线路 10 的设计的自由度。例如,通过使电路板 101 侧的配置共同,而使第二基板 102 侧的配置(第一互连线路 10 的图案形状以及第一电阻器 R1 和第二电阻器 R2 的电阻值)可变,可以改变半导体装置 200 的规格。

[0104] 另外,在半导体装置 200 中,第一电阻器 R1 和第二电阻器 R2 被安装在第二基板 102 上,因此,在半导体装置 200 的单个封装中,实现了包括开关元件和栅极电阻的配置。

[0105] 如前面所述,根据该实施例的半导体装置,可以提高半导体装置的工作稳定性和可靠性。

[0106] 虽然已经描述了某些实施例,但是仅以示例的方式示出这些实施例,而这些实施例并不旨在限制本发明的范围。实际上,本发明所描述的新颖实施例可以以各种其它形式实施;另外,在不偏离本发明的精神的情况下,可以做出以本文描述的实施例的形式的各种省略、替换或改变。所附的权利要求及其等同物旨在覆盖如落入本发明的范围和精神内的如此形式或修改。

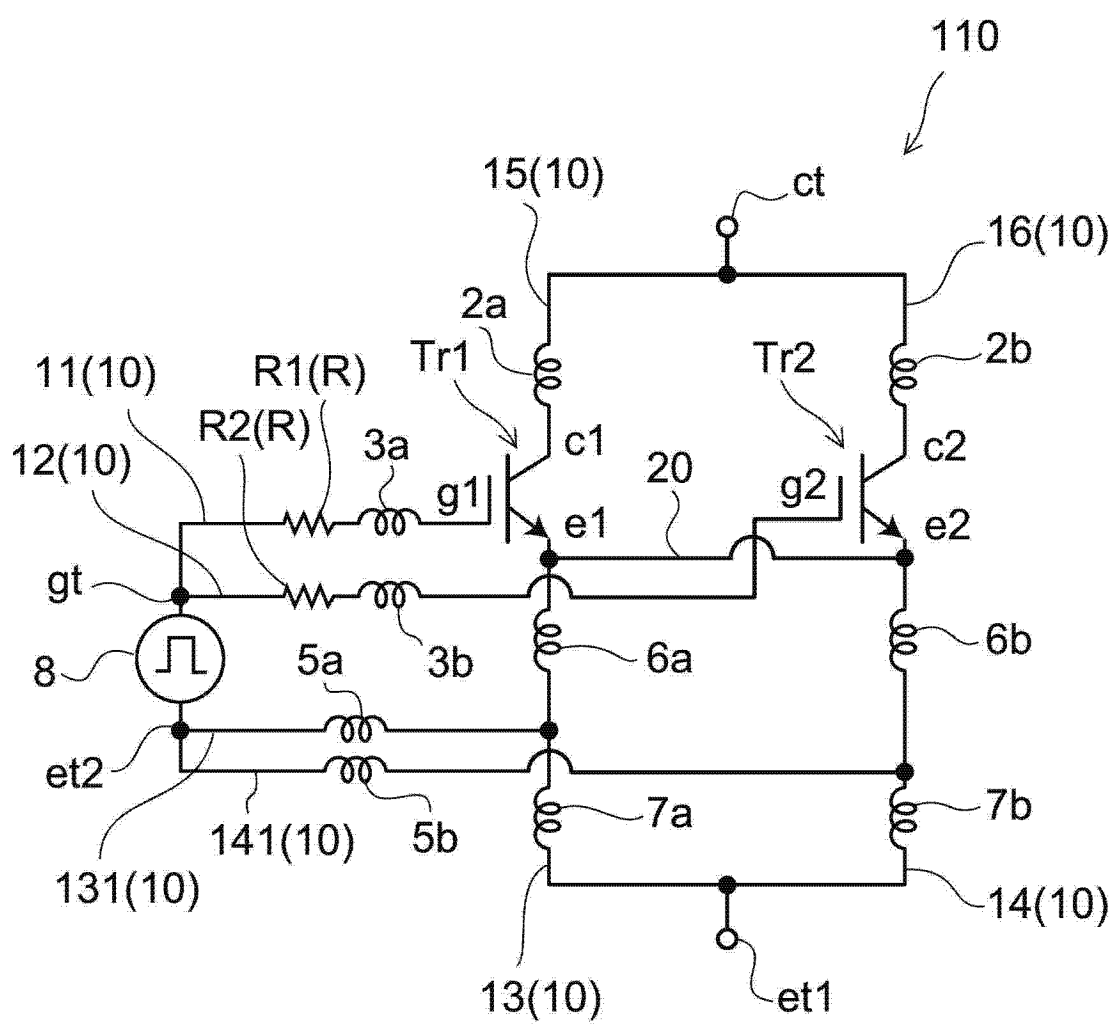


图 1

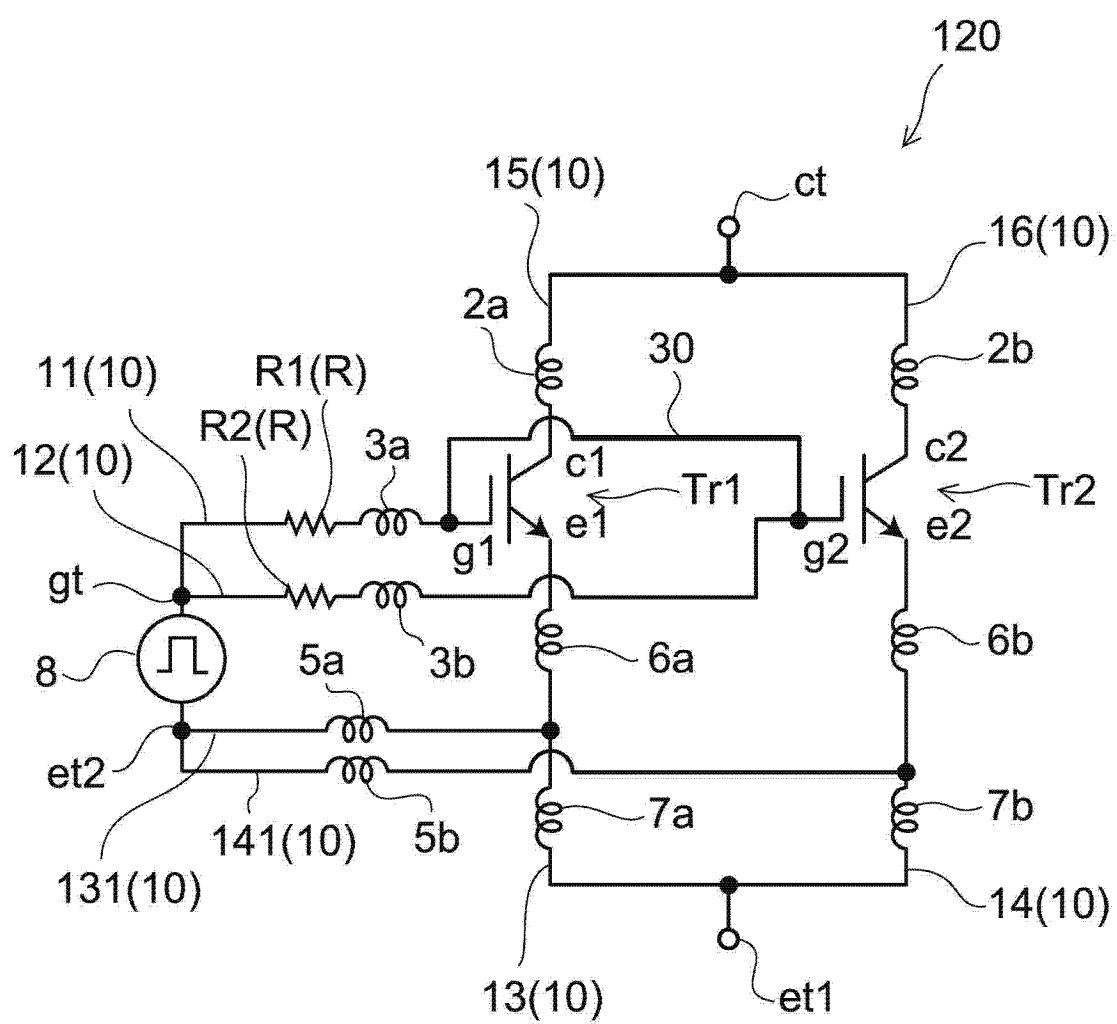


图 2

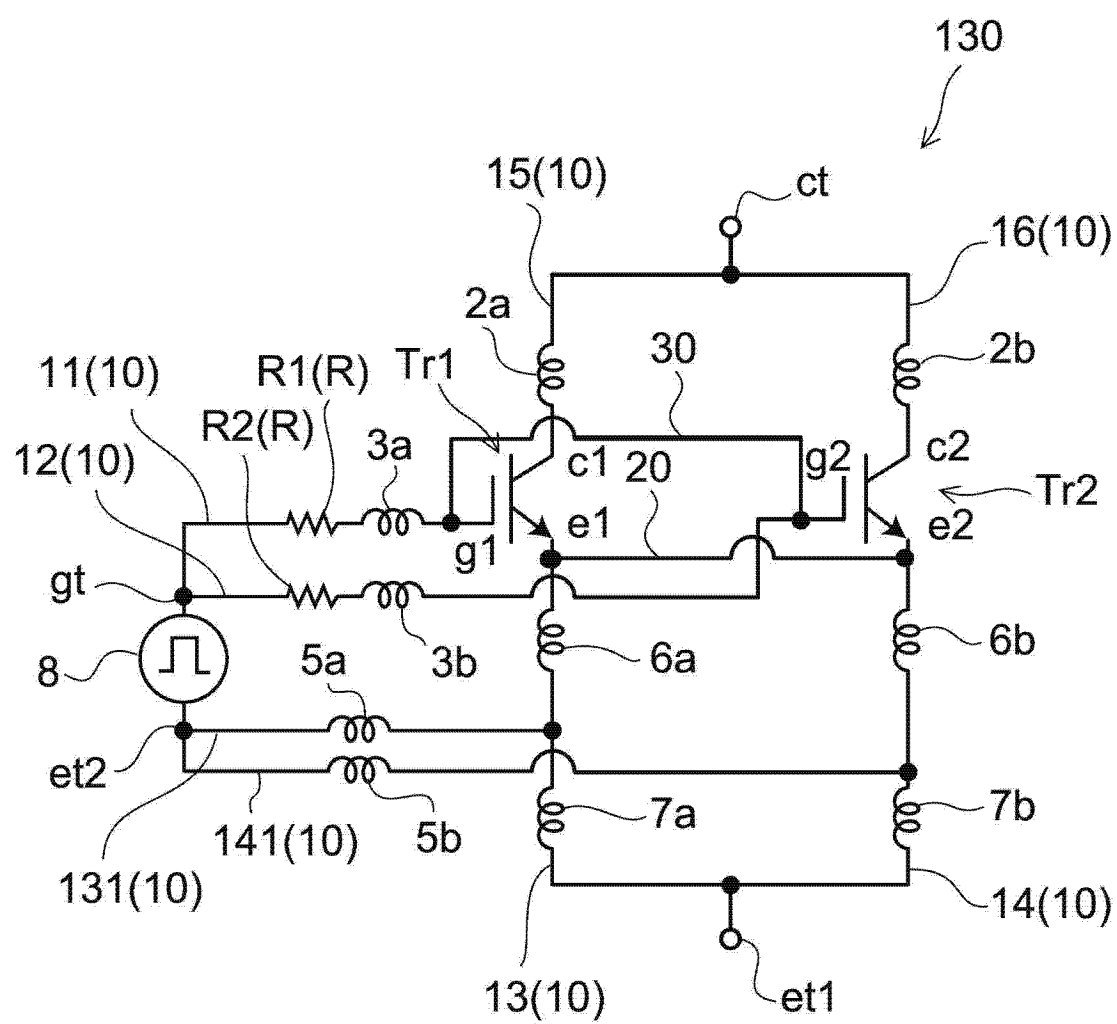


图 3

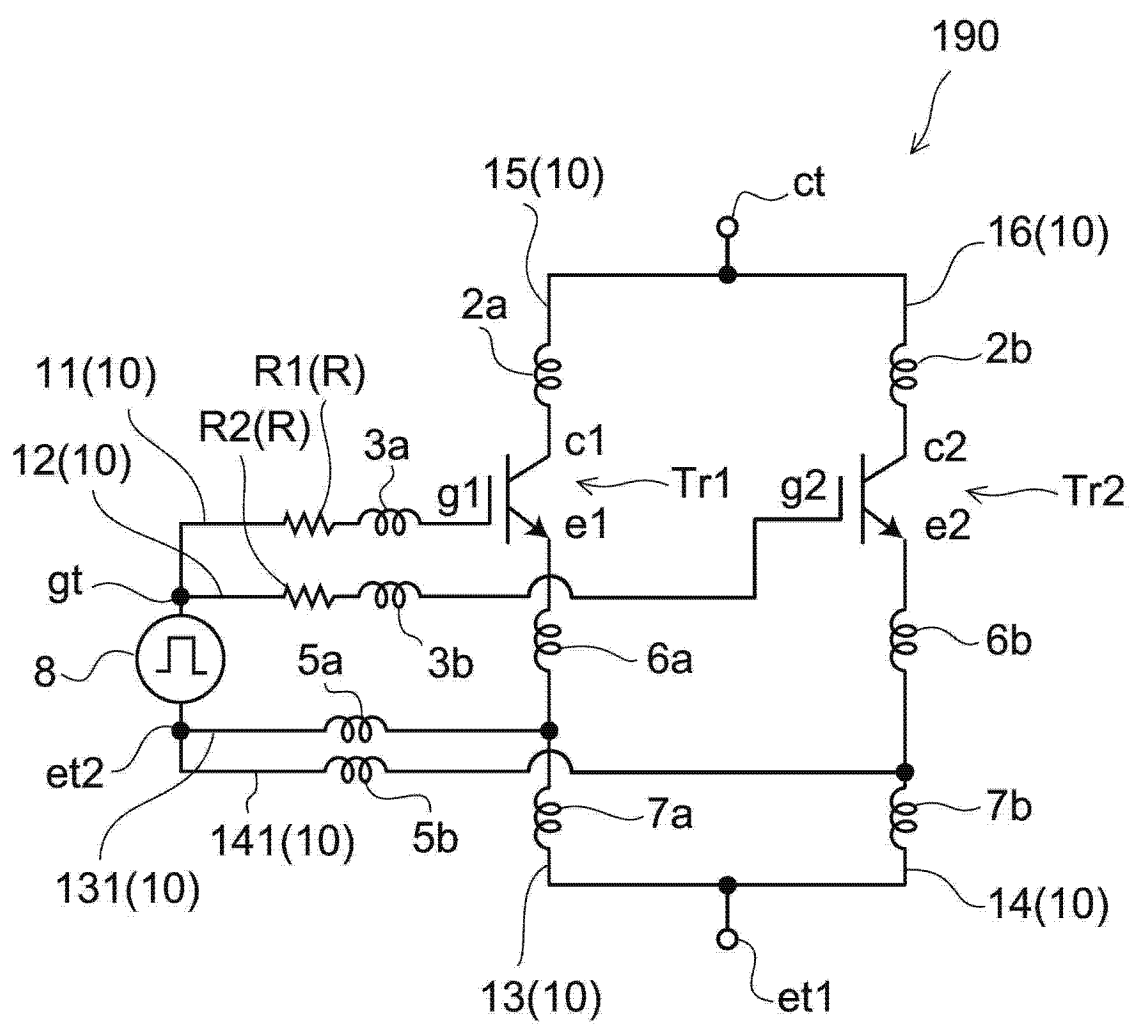


图 4

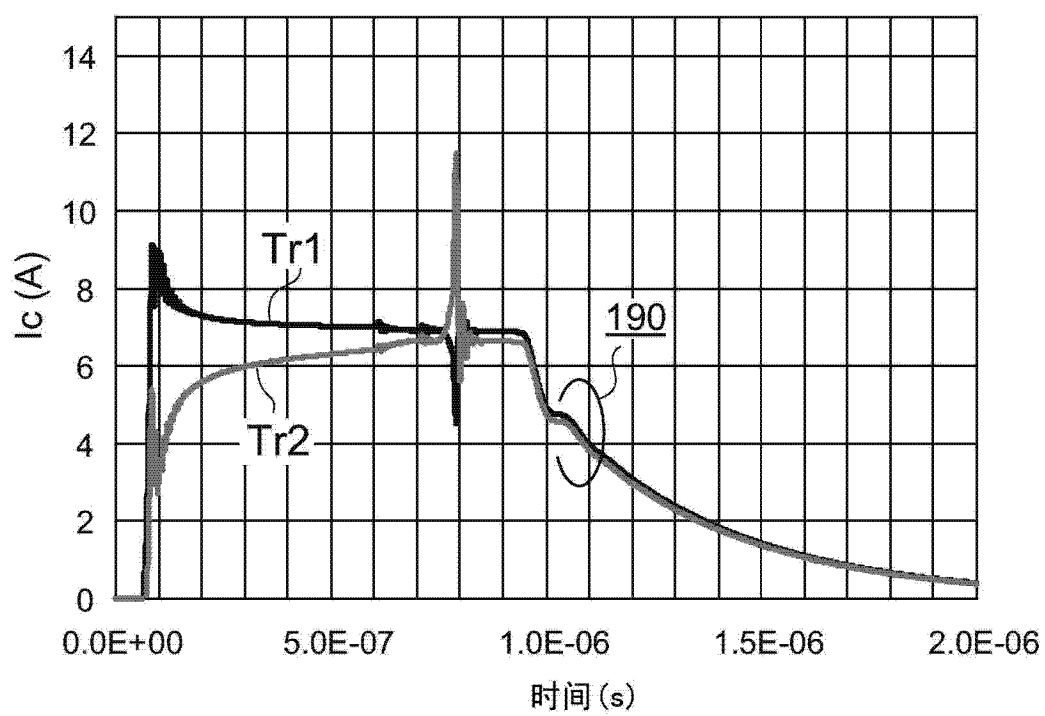


图 5

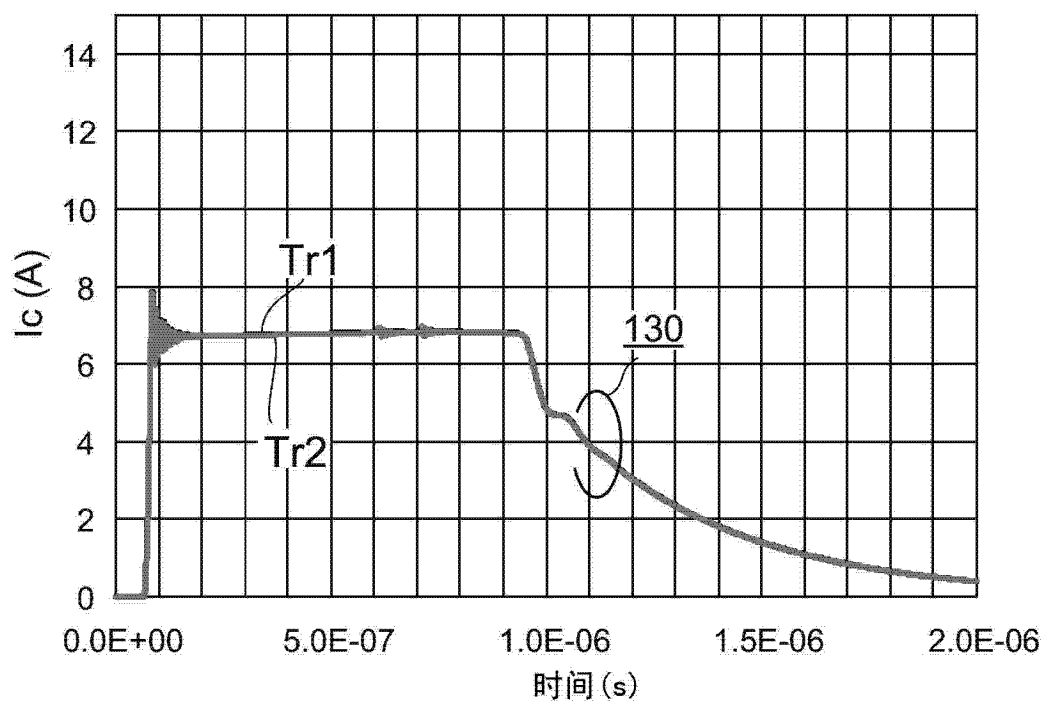


图 6

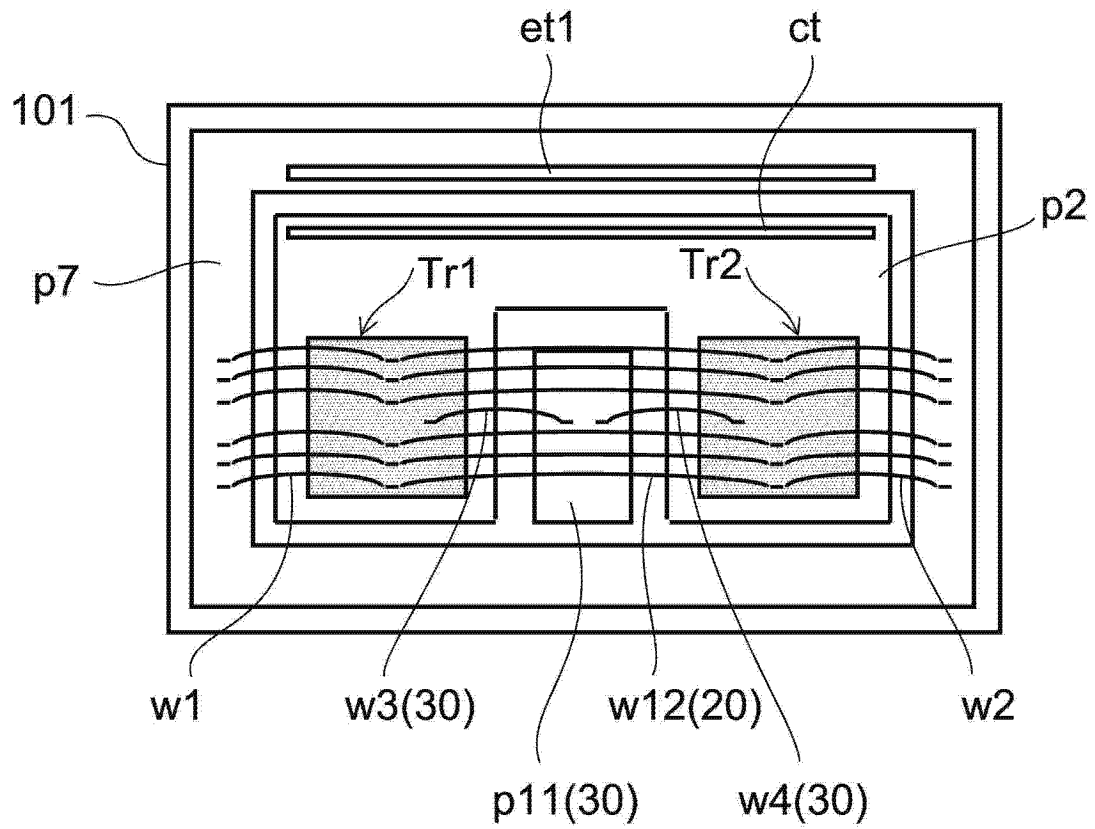


图 7

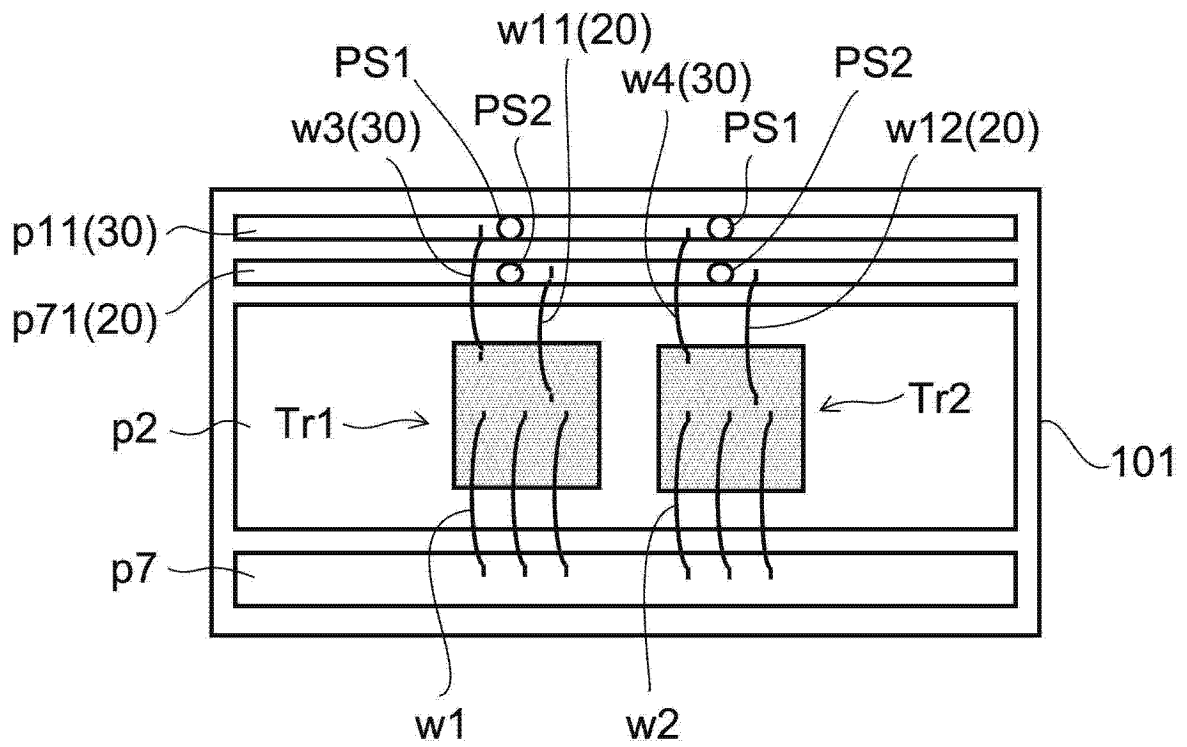


图 8

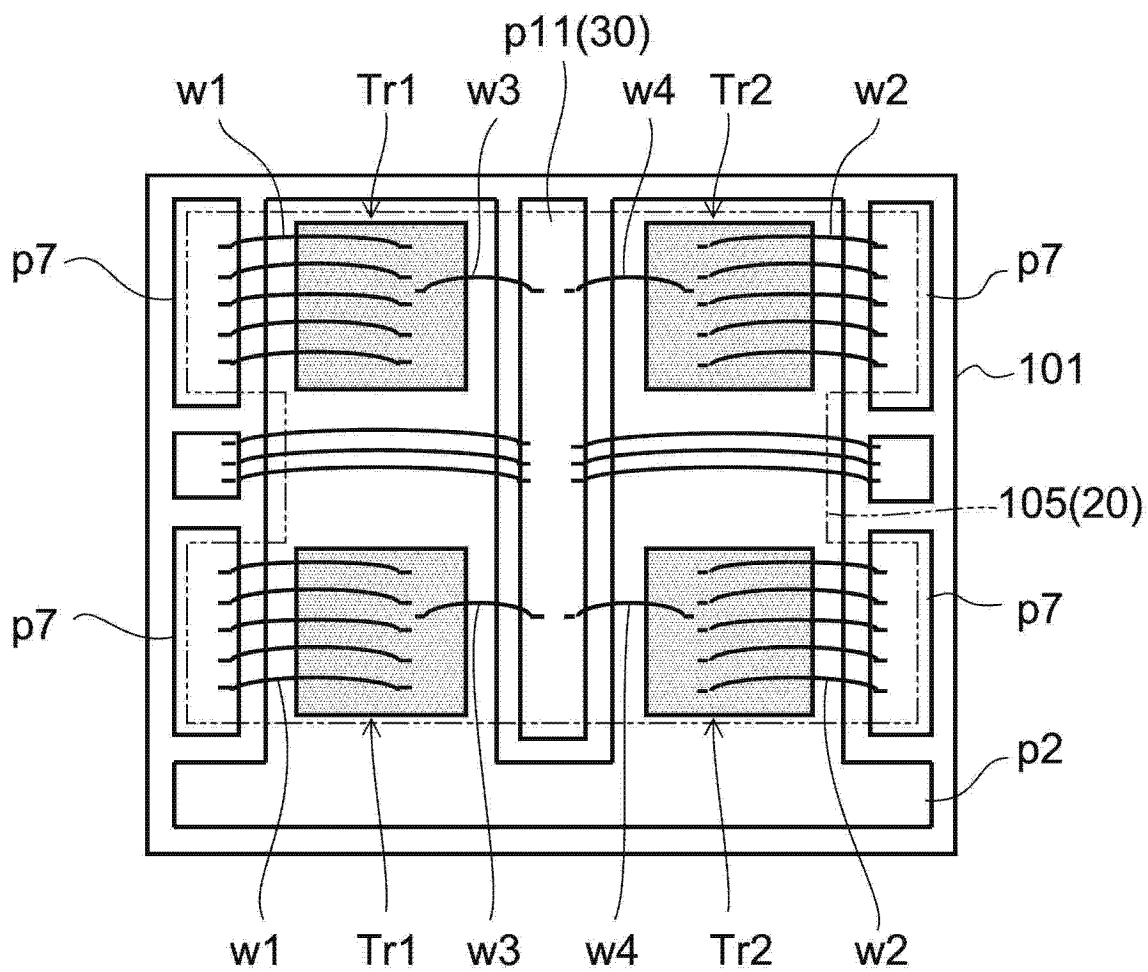


图 9

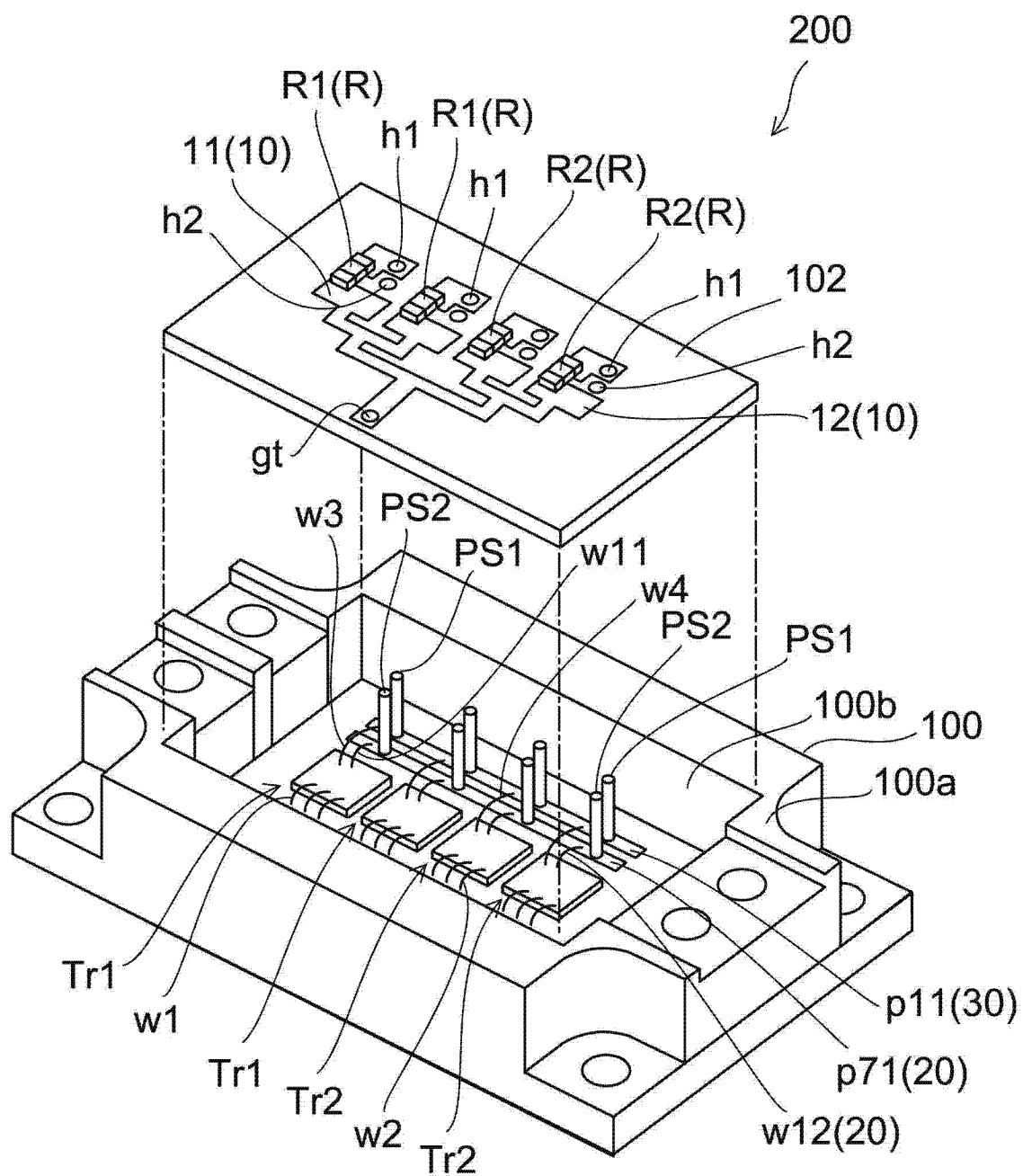


图 10