

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年6月8日 (08.06.2017)



(10) 国际公布号
WO 2017/092089 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01) *G11C 19/28* (2006.01)
- (21) 国际申请号: PCT/CN2015/098300
- (22) 国际申请日: 2015年12月22日 (22.12.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510872318.3 2015年12月1日 (01.12.2015) CN
- (71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋丁珂, Hubei 430079 (CN)。
- (72) 发明人: 李亚锋 (LI, Yafeng); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋丁珂, Hubei 430079 (CN)。
- (74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: GATE-DRIVER-ON-ARRAY CIRCUIT AND DISPLAY USING GATE-DRIVER-ON-ARRAY CIRCUIT

(54) 发明名称: 栅极驱动电路和使用栅极驱动电路的显示器

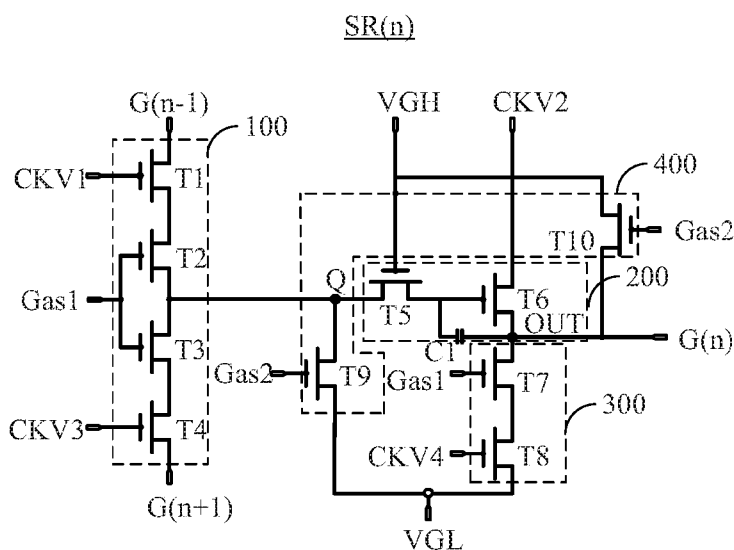


图 2

(57) Abstract: A gate-driver-on-array circuit. The gate-driver-on-array circuit contains several GOA circuit units (12). Each level of GOA circuit units (12) contains an input control module (100), an output control module (200), a pull-down module (300) and a pull-up maintaining module (400). The input control module (100) comprises a first transistor (T1), a second transistor (T2), a third transistor (T3) and a fourth transistor (T4). Each level of GOA circuit units (12) is constituted by ten transistors, and the number of used transistors is relatively small, so that the beneficial effect of facilitating a narrow-frame display design is achieved. In addition, the input control module (100) of the GOA circuit units contains the second transistor (T2) and the third transistor (T3) controlled by a first gate-on signal (Gas1). Since the first transistor (T1) and the second transistor (T2) are connected in series, and the third transistor (T3) and the fourth transistor (T4) are connected in series, a leakage current can be reduced, and the beneficial effect of improving the stability of each level of GOA circuit units is achieved.

(57) 摘要:

[见续页]



一种栅极驱动电路，其包含数个 GOA 电路单元（12）。每一级 GOA 电路单元（12）包含输入控制模块（100）、输出控制模块（200）、下拉模块（300）和上拉维持模块（400）。输入控制模块（100）包括第一晶体管（T1）、第二晶体管（T2）、第三晶体管（T3）和第四晶体管（T4）。每一级 GOA 电路单元（12）由十个晶体管构成，使用的晶体管数量较少，具有便于窄边框显示器设计的有益效果。另外，GOA 电路单元的输入控制模块（100）包含由第一栅极开启信号（Gas1）控制的第二晶体管（T2）和第三晶体管（T3）。由于第一晶体管（T1）和第二晶体管（T2）串联，第三晶体管（T3）和第四晶体管（T4）串联，因此可以减少漏电流，具有提高每一级 GOA 电路单元稳定性的有益效果。

说明书

发明名称: 栅极驱动电路和使用栅极驱动电路的显示器

技术领域

- [1] 本发明是有关于一种显示器, 尤指一种使用栅极驱动(Gate driver on array, GOA)电路的显示器。

背景技术

- [2] GOA电路是利用薄膜晶体管液晶显示器Array制程将栅极驱动器制作在具有薄膜晶体管(Thin film transistor, TFT)阵列的玻璃基板上, 以实现逐行扫描的驱动方式。
- [3] 由于触控装置是由显示面板和触摸屏(Touch Panel)搭配使用, 因此用于显示面板的GOA电路需要配合触摸屏的扫描周期而定时地暂停输出扫描信号予TFT阵列基板, 使得显示面板呈现黑屏模式。在GOA电路恢复输出扫描信号前, 需将显示面板从黑屏模式唤醒。此时GOA电路需要在一段时间内将所有的扫描线均设置为导通状态, 让所有数据线输出特定低电压以清空像素电容中残留的电荷, 以避免画面残留的现象。此段时间称为扫描线全开(All Gate On)阶段。
- [4] GOA电路包含数个GOA电路单元, 每一GOA电路单元由数个晶体管构成。由于GOA电路直接形成玻璃基板的侧边上, 因此每一GOA电路单元的晶体管数量越少, GOA电路占用的玻璃基板面积就越少。如此一来, 使用较少晶体管的GOA电路单元将有利于窄边化的显示面板。
- [5] 因此如何制造一种使用较少晶体管的GOA电路单元的栅极驱动电路是业界努力的目标。

对发明的公开

技术问题

- [6] 本发明的目的是提供一种栅极驱动电路和使用栅极驱动电路的显示面板, 以解决现有技术的问题。

问题的解决方案

技术解决方案

- [7] 本发明的技术方案提供一种栅极驱动电路，其包含数个GOA电路单元。数个所述GOA电路单元以串联的方式耦接，每一级GOA电路单元用来依据前一级GOA电路单元输出的扫描信号、后一级GOA电路单元输出的扫描信号、第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号、第一栅极开启信号以及第二栅极开启信号，在输出端输出扫描信号。每一级GOA电路单元包含输入控制模块、输出控制模块、下拉模块和上拉维持模块。所述输入控制模块用来依据所述第一时钟信号、所述第三时钟信号和所述第一栅极开启信号，在控制节点输出控制信号。所述输入控制模块包括第一晶体管、第二晶体管、第三晶体管和第四晶体管。所述第一晶体管的栅极电性连接所述第一时钟信号，其漏极电性连接所述前一级GOA电路单元输出的扫描信号。所述第二晶体管的栅极电性连接所述第一栅极开启信号，其漏极电性连接所述第一晶体管的源极，其源极电性连接所述控制节点。所述第三晶体管的栅极电性连接所述第一栅极开启信号，其漏极电性连接所述第二晶体管的源极。所述第四晶体管的栅极电性连接所述第三时钟信号，其漏极电性连接所述第三晶体管的源极，其源极电性连接所述后一级GOA电路单元输出的扫描信号。所述输出控制模块电性连接于所述控制节点，用来依据所述控制信号和所述第二时钟信号，在所述输出端输出所述扫描信号。所述下拉模块电性连接所述输出控制模块，用来将所述扫描信号下拉至低电平。所述上拉维持模块电性连接所述输出端和所述第二栅极开启信号，用来当接收所述第二栅极开启信号时，在所述输出端输出的所述扫描信号保持高电平。
- [8] 依据本发明的实施例，所述输出控制模块包含第五晶体管、第六晶体管和电容。所述第五晶体管的栅极电性连接第一固定电压，其漏极电性连接所述控制节点。所述第六晶体管的栅极电性连接所述第五晶体管的源极，其漏极电性连接所述第二时钟信号，其源极电性连接所述输出端。所述电容的两端分别连接所述第六晶体管的源极和栅极。
- [9] 依据本发明的实施例，所述下拉模块包含第七晶体管和第八晶体管。所述第七晶体管的栅极电性连接所述第一栅极开启信号，其漏极电性连接所述输出端及所述第六晶体管的源极。所述第八晶体管的栅极电性连接所述第四时钟信号，

其漏极电性连接所述第七晶体管的源极，其源极电性连接第二固定电压。

[10] 依据本发明的实施例，所述上拉维持模块包含第九晶体管和第十晶体管。所述第九晶体管的栅极电性连接所述第二栅极开启信号，其漏极电性连接所述控制节点，其源极电性连接所述第二固定电压。所述第十晶体管的栅极电性连接所述第二栅极开启信号，其漏极电性连接所述第一固定电压，其源极电性连接所述输出端。

[11] 依据本发明的实施例，所述上拉维持模块包含第九晶体管和第十晶体管。所述第九晶体管的栅极电性连接所述第二栅极开启信号，其漏极电性连接所述控制节点，其源极电性连接所述第二固定电压。所述第十晶体管的栅极和漏极皆电性连接所述第二栅极开启信号，其源极电性连接所述输出端。

[12] 依据本发明的实施例，所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号的脉冲是依序轮流输出，且互不重叠。

[13] 依据本发明的实施例，所述第一固定电压为高电平，所述第二固定电压为低电平。

[14] 依据本发明的实施例，所述第一栅极开启信号和所述第二栅极开启信号互为反相。

[15] 本发明的技术方案又提供一种显示器包含源极驱动器以及如上述的栅极驱动电路，所述栅极驱动电路输出扫描信号使得数个所述晶体管开启，同时所述源极驱动器输出对应的数据信号至数个所述像素单元使其显示灰阶。

发明的有益效果

有益效果

[16] 相较于现有技术，本发明的栅极驱动电路的每一级GOA电路单元是由十个晶体管构成，使用的晶体管数量较少，具有便于窄边框显示器设计的有益效果。另外，GOA电路单元的输入控制模块包含由第一栅极开启信号控制的第二晶体管和第三晶体管。由于第一晶体管和第三晶体管串联，第二晶体管和第四晶体管串联，因此可以减少漏电流，具有提高每一级GOA电路单元稳定性的有益效果。

对附图的简要说明

附图说明

- [17] 图1是本发明的液晶显示器的功能方块图。
- [18] 图2是本发明第一实施例的栅极驱动电路的GOA电路单元的电路图。
- [19] 图3是图2所示各种输入信号、输出信号和节点电压在正向扫描时的时序图。
- [20] 图4是图2所示各种输入信号、输出信号和节点电压在反向扫描时的时序图。
- [21] 图5是本发明第二实施例的栅极驱动电路的GOA电路单元的电路图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [22] 请参阅图1，图1是本发明的显示器10的功能方块图。显示器10可以是液晶显示器或是有机发光二极管显示器。显示器10包含玻璃基板14以及源极驱动器(source driver)16。玻璃基板14上设置数个呈矩阵排列的像素(pixel)和栅极驱动(GOA)电路12，而每一个像素包含三个分别代表红绿蓝(RGB)三原色的像素单元20构成。以一个 1024×768 分辨率的液晶显示器10来说，共需要 $1024 \times 768 \times 3$ 个像素单元20组合而成。GOA电路12输出扫描信号使得每一行的晶体管22依序开启，同时源极驱动器16则输出对应的数据信号至一整列的像素单元20使其充电到各自所需的电压，以显示不同的灰阶。当同一行充电完毕后，GOA电路12便将该行的扫描信号关闭，然后GOA电路12再输出扫描信号将下一行的晶体管22打开，再由源极驱动器16对下一行的像素单元20进行充放电。如此依序下去，直到所有像素单元20都充电完成，再从第一行开始充电。
- [23] 在目前的液晶显示面板设计中，GOA电路12即每隔一固定间隔输出扫描信号。以一个 1024×768 分辨率的液晶显示器10以及60Hz的更新频率为例，每一个画面的显示时间约为 $1/60=16.67\text{ms}$ 。所以每一个扫描信号的脉冲为 $16.67\text{ms}/768=21.7\mu\text{s}$ 。而源极驱动器16则在这 $21.7\mu\text{s}$ 的时间内，将像素单元20充放电到所需的电压，以显示出相对应的灰阶。
- [24] 请参阅图2，图2是本发明第一实施例的GOA电路单元SR(n)的电路图。GOA电路12包含数个串接(cascade-connected)的GOA电路单元SR(n)。每一级GOA电路单元SR(n)用来依据前一级GOA电路单元SR(n-1)输出的扫描信号G(n-1)、后一级GOA电路单元SR(n+1)输出的扫描信号G(n+1)、第一时钟信号CKV1、第二时钟信号

CKV2、第三时钟信号CKV3、第四时钟信号CKV4、第一栅极开启信号Gas1以及第二栅极开启信号Gas2，在输出端OUT输出扫描信号G(n)。每一级GOA电路单元SR(n)包含输入控制模块100、输出控制模块200、下拉模块300和上拉维持模块400。输入控制模块100用来依据第一时钟信号CKV1、第三时钟信号CKV3和第一栅极开启信号Gas1，在控制节点Q输出控制信号Q(n)。输入控制模块100包括第一晶体管T1、第二晶体管T2、第三晶体管T3和第四晶体管T4。第一晶体管T1的栅极电性连接第一时钟信号CKV1，其漏极电性连接前一级GOA电路单元SR(n-1)输出的扫描信号G(n-1)。第二晶体管T2的栅极电性连接第一栅极开启信号Gas1，其漏极电性连接第一晶体管T1的源极，其源极电性连接控制节点Q。第三晶体管T3的栅极电性连接第一栅极开启信号Gas1，其漏极电性连接第二晶体管T2的源极。第四晶体管T4的栅极电性连接第三时钟信号CKV3，其漏极电性连接第三晶体管T3的源极，其源极电性连接后一级GOA电路单元SR(n+1)输出的扫描信号G(n+1)。输出控制模块200电性连接于控制节点Q，用来依据控制信号Q(n)和第二时钟信号CKV2，在输出端OUT输出扫描信号G(n)。下拉模块300电性连接输出控制模块200，用来将扫描信号G(n)下拉至低电平。上拉维持模块400电性连接输出端OUT和第二栅极开启信号Gas2，用来当接收第二栅极开启信号Gas2时，在输出端OUT输出的扫描信号G(n)保持高电平。

- [25] 输出控制模块200包含第五晶体管T5、第六晶体管T6和电容C1。第五晶体管T5的栅极电性连接第一固定电压VGH，其漏极电性连接控制节点Q(n)。第六晶体管T6的栅极电性连接第五晶体管T5的源极，其漏极电性连接第二时钟信号CKV2，其源极电性连接输出端OUT。电容C1的两端分别连接第六晶体管T6的源极和栅极。
- [26] 下拉模块300包含第七晶体管T7和第八晶体管T8。第七晶体管T7的栅极电性连接第一栅极开启信号Gas1，其漏极电性连接输出端OUT及第六晶体管T6的源极。第八晶体管T8的栅极电性连接第四时钟信号CKV4，其漏极电性连接第七晶体管T7的源极，其源极电性连接第二固定电压VGL。
- [27] 上拉维持模块400包含第九晶体管T9和第十晶体管T10。第九晶体管T9的栅极电性连接第二栅极开启信号Gas2，其漏极电性连接控制节点Q，其源极电性连接

第二固定电压VGL。第十晶体管T10的栅极电性连接第二栅极开启信号Gas2，其漏极电性连接第一固定电压VGH，其源极电性连接输出端OUT。

- [28] 依据图2所示的实施例，每一晶体管皆为N型金属氧化物(N-type metal oxide semiconductor, NMOS)晶体管，第一固定电压VGH为高电平，第二固定电压VGL为低电平。第一栅极开启信号Gas1和第二栅极开启信号Gas2互为反相。第一时钟信号CKV1、第二时钟信号CKV2、第三时钟信号CKV3和第四时钟信号CKV4的脉冲是依序轮流输出，且互不重叠。
- [29] 请一并参阅图2和图3，图3是图2所示各种输入信号、输出信号和节点电压在正向扫描时的时序图。当每一级GOA电路单元SR(n)收到高电平的第一栅极开启信号Gas1时，第二栅极开启信号Gas2会处于低电平，此时所有GOA电路单元SR(n)会依据前一级GOA电路单元SR(n-1)输出的扫描信号G(n-1)以及后一级GOA电路单元SR(n+1)输出的扫描信号G(n+1)在输出端OUT输出扫描信号G(n)。具体来说，在图3所示的t1期间，第一栅极开启信号Gas1、第一时钟信号CKV1和扫描信号G(n-1)皆为高电平，此时晶体管T1、T2皆为开启，使得高电平的扫描信号G(n-1)会经由晶体管T1、T2传送至控制节点Q，此时控制信号Q(n)也是处于高电平。因为第一固定电压VGH一直处于高电平，所以晶体管T5会一直保持开启，此时晶体管T5导通高电平的控制信号Q(n)以对电容C1充电。在t2期间，因为电容C1保持电荷的因素，因此晶体管T6会开启以导通高电平的第二时钟信号CKV2至输出端OUT，使得扫描信号G(n)变为高电平。在t3期间，第一栅极开启信号Gas1、第三时钟信号CKV3和扫描信号G(n+1)皆为高电平，此时晶体管T3、T4皆为开启，使得高电平的扫描信号G(n+1)会经由晶体管T3、T4传送至控制节点Q。此时晶体管T6会导通低电平的第二时钟信号CKV2至输出端OUT，使得扫描信号G(n)变为低电平。在t4期间，第一栅极开启信号Gas1和第四时钟信号CKV4皆为高电平，此时晶体管T7、T8皆为开启，使得低电平的第二固定电压VGL会经由晶体管T7、T8传送至输出端OUT。此时扫描信号G(n)变为低电平。在t5期间，第一栅极开启信号Gas1和第一时钟信号CKV1皆为高电平，此时晶体管T1、T2皆为开启，使得低电平的扫描信号G(n-1)会经由晶体管T1、T2传送至控制节点Q，此时控制信号Q(n)也是处于低电平。

- [30] 在 t_6 期间，第一栅极开启信号Gas1处于低电平，所以晶体管T2、T3、T7皆为断开。第二栅极开启信号Gas2处于高电平，所以晶体管T9、T10皆为开启。此时，晶体管T9导通低电平的第二固定电压VGL至控制节点Q，晶体管T10导通高电平的第一固定电压VGH至输出端OUT，使得控制信号Q(n)为低电平，扫描信号G(n)为高电平。在 t_6 期间，亦即扫描线全开(All Gate On)阶段，所有的GOA电路单元SR(n)都会持续输出高电平扫描信号Q(n)一段时间，此时源极驱动器16(图1所示)会输出特定灰阶(例如黑色灰阶)的数据信号给所有的像素单元20，以清除残留于像素电容中的电荷，以避免画面残留的现象。
- [31] 图4是图2所示各种输入信号、输出信号和节点电压在反向扫描时的时序图。图4与图3的差异在于正向扫描和反向扫描的时序稍有不同，但是本领域技术人员可依据图2所揭示的GOA电路单元SR(n)的架构了解两者的时序差异，在此不另赘述。
- [32] 本实施例的每一晶体管是以NMOS晶体管为例做说明，但是本领域技术人员可以根据本发明的电路得到以PMOS晶体管实现的GOA电路单元，以下不再赘述。
- [33] 本实施例的GOA电路单元是由十个晶体管构成，使用的晶体管数量较少，具有便于窄边框显示器设计的有益效果。另外，GOA电路单元SR(n)的输入控制模块100包含由第一栅极开启信号Gas1控制的第二晶体管T2和第三晶体管T3。由于第一晶体管T1和第二晶体管串联T2，第三晶体管T3和第四晶体管T4串联，因此可以减少漏电流，具有提高每一级GOA电路单元SR(n)稳定性的有益效果。
- [34] 请参阅图5，图5是本发明第二实施例的GOA电路单元SR(n)的电路图。不同于图2的上拉维持模块400，图5的上拉维持模块500包含第九晶体管T9和第十晶体管T10。第九晶体管T9的栅极电性连接第二栅极开启信号Gas2，其漏极电性连接控制节点Q，其源极电性连接第二固定电压VGL。第十晶体管T10的栅极和漏极皆电性连接第二栅极开启信号Gas2，其源极电性连接输出端OUT。也就是说，当第二栅极开启信号Gas2为高电平时，第十晶体管T10是将高电平的第二栅极开启信号Gas2传送至输出端OUT以做为扫描信号G(n)。本实施例其余组件的连接与运作模式皆与图2-图4相同，在此不另赘述。
- [35] 相较于现有技术，本实施例的GOA电路单元是由十个晶体管构成，使用的晶体

管数量较少，具有便于窄边框显示器设计的有益效果。另外，GOA电路单元SR(n)的输入控制模块100包含由第一栅极开启信号Gas1控制的第二晶体管T2和第三晶体管T3。由于第一晶体管T1和第二晶体管串联T2，第三晶体管T3和第四晶体管T4串联，因此可以减少漏电流，具有提高每一级GOA电路单元SR(n)稳定性的有益效果。

- [36] 综上所述，虽然本发明已以较佳实施例揭露如上，但该较佳实施例并非用以限制本发明，该领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种栅极驱动电路，其包含：

数个GOA电路单元，数个所述GOA电路单元以串联的方式耦接，每一级GOA电路单元用来依据前一级GOA电路单元输出的扫描信号、后一级GOA电路单元输出的扫描信号、第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号、第一栅极开启信号以及第二栅极开启信号，在输出端输出扫描信号，每一级GOA电路单元包含：

输入控制模块，用来依据所述第一时钟信号、所述第三时钟信号和所述第一栅极开启信号，在控制节点输出控制信号，其包括：

第一晶体管，其栅极电性连接所述第一时钟信号，其漏极电性连接所述前一级GOA电路单元输出的扫描信号；

第二晶体管，其栅极电性连接所述第一栅极开启信号，其漏极电性连接所述第一晶体管的源极，其源极电性连接所述控制节点；

第三晶体管，其栅极电性连接所述第一栅极开启信号，其漏极电性连接所述第二晶体管的源极；

第四晶体管，其栅极电性连接所述第三时钟信号，其漏极电性连接所述第三晶体管的源极，其源极电性连接所述后一级GOA电路单元输出的扫描信号；

输出控制模块，电性连接于所述控制节点，用来依据所述控制信号和所述第二时钟信号，在所述输出端输出所述扫描信号；

下拉模块，电性连接所述输出控制模块，用来将所述扫描信号下拉至低电平；以及

上拉维持模块，电性连接所述输出端和所述第二栅极开启信号，用来当接收所述第二栅极开启信号时，在所述输出端输出的所述扫描信号保持高电平。

[权利要求 2]

如权利要求1所述的栅极驱动电路，其中所述输出控制模块包含：

第五晶体管，其栅极电性连接第一固定电压，其漏极电性连接所

述控制节点；

第六晶体管，其栅极电性连接所述第五晶体管的源极，其漏极电性连接所述第二时钟信号，其源极电性连接所述输出端；及
电容，其两端分别连接所述第六晶体管的源极和栅极。

[权利要求 3] 如权利要求2所述的栅极驱动电路，其中所述下拉模块包含：
第七晶体管，其栅极电性连接所述第一栅极开启信号，其漏极电性连接所述输出端及所述第六晶体管的源极；
第八晶体管，其栅极电性连接所述第四时钟信号，其漏极电性连接所述第七晶体管的源极，其源极电性连接第二固定电压。

[权利要求 4] 如权利要求3所述的栅极驱动电路，其中所述上拉维持模块包含：
第九晶体管，其栅极电性连接所述第二栅极开启信号，其漏极电性连接所述控制节点，其源极电性连接所述第二固定电压；
第十晶体管，其栅极电性连接所述第二栅极开启信号，其漏极电性连接所述第一固定电压，其源极电性连接所述输出端。

[权利要求 5] 如权利要求3所述的栅极驱动电路，其中所述上拉维持模块包含：
第九晶体管，其栅极电性连接所述第二栅极开启信号，其漏极电性连接所述控制节点，其源极电性连接所述第二固定电压；
第十晶体管，其栅极和漏极皆电性连接所述第二栅极开启信号，其源极电性连接所述输出端。

[权利要求 6] 如权利要求1所述的栅极驱动电路，其中所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号的脉冲是依序轮流输出，且互不重叠。

[权利要求 7] 如权利要求1所述的栅极驱动电路，其中所述第一固定电压为高电平，所述第二固定电压为低电平。

[权利要求 8] 如权利要求1所述的栅极驱动电路，其中所述第一栅极开启信号和所述第二栅极开启信号互为反相。

[权利要求 9] 一种显示器，其包含：
源极驱动器，输出对应的数据信号至数个像素单元使其显示灰阶

；以及

栅极驱动电路，用来输出扫描信号使得数个晶体管开启，所述栅极驱动电路，其包含：

数个GOA电路单元，数个所述GOA电路单元以串联的方式耦接，每一级GOA电路单元用来依据前一级GOA电路单元输出的扫描信号、后一级GOA电路单元输出的扫描信号、第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号、第一栅极开启信号以及第二栅极开启信号，在输出端输出扫描信号，每一级GOA电路单元包含：

输入控制模块，用来依据所述第一时钟信号、所述第三时钟信号和所述第一栅极开启信号，在控制节点输出控制信号，其包括：

第一晶体管，其栅极电性连接所述第一时钟信号，其漏极电性连接所述前一级GOA电路单元输出的扫描信号；

第二晶体管，其栅极电性连接所述第一栅极开启信号，其漏极电性连接所述第一晶体管的源极，其源极电性连接所述控制节点；

第三晶体管，其栅极电性连接所述第一栅极开启信号，其漏极电性连接所述第二晶体管的源极；

第四晶体管，其栅极电性连接所述第三时钟信号，其漏极电性连接所述第三晶体管的源极，其源极电性连接所述后一级GOA电路单元输出的扫描信号；

输出控制模块，电性连接于所述控制节点，用来依据所述控制信号和所述第二时钟信号，在所述输出端输出所述扫描信号；

下拉模块，电性连接所述输出控制模块，用来将所述扫描信号下拉至低电平；以及

上拉维持模块，电性连接所述输出端和所述第二栅极开启信号，用来当接收所述第二栅极开启信号时，在所述输出端输出的所述扫描信号保持高电平。

[权利要求 10]

如权利要求9所述的显示器，其中所述输出控制模块包含：

第五晶体管，其栅极电性连接第一固定电压，其漏极电性连接所述控制节点；

第六晶体管，其栅极电性连接所述第五晶体管的源极，其漏极电性连接所述第二时钟信号，其源极电性连接所述输出端；及电容，其两端分别连接所述第六晶体管的源极和栅极。

[权利要求 11]

如权利要求10所述的显示器，其中所述下拉模块包含：

第七晶体管，其栅极电性连接所述第一栅极开启信号，其漏极电性连接所述输出端及所述第六晶体管的源极；

第八晶体管，其栅极电性连接所述第四时钟信号，其漏极电性连接所述第七晶体管的源极，其源极电性连接第二固定电压。

[权利要求 12]

如权利要求11所述的显示器，其中所述上拉维持模块包含：

第九晶体管，其栅极电性连接所述第二栅极开启信号，其漏极电性连接所述控制节点，其源极电性连接所述第二固定电压；

第十晶体管，其栅极电性连接所述第二栅极开启信号，其漏极电性连接所述第一固定电压，其源极电性连接所述输出端。

[权利要求 13]

如权利要求11所述的显示器，其中所述上拉维持模块包含：

第九晶体管，其栅极电性连接所述第二栅极开启信号，其漏极电性连接所述控制节点，其源极电性连接所述第二固定电压；

第十晶体管，其栅极和漏极皆电性连接所述第二栅极开启信号，其源极电性连接所述输出端。

[权利要求 14]

如权利要求9所述的显示器，其中所述第一时钟信号、所述第二时钟信号、所述第三时钟信号和所述第四时钟信号的脉冲是依序轮流输出，且互不重叠。

[权利要求 15]

如权利要求9所述的显示器，其中所述第一固定电压为高电平，所述第二固定电压为低电平。

[权利要求 16]

如权利要求9所述的显示器，其中所述第一栅极开启信号和所述第二栅极开启信号互为反相。

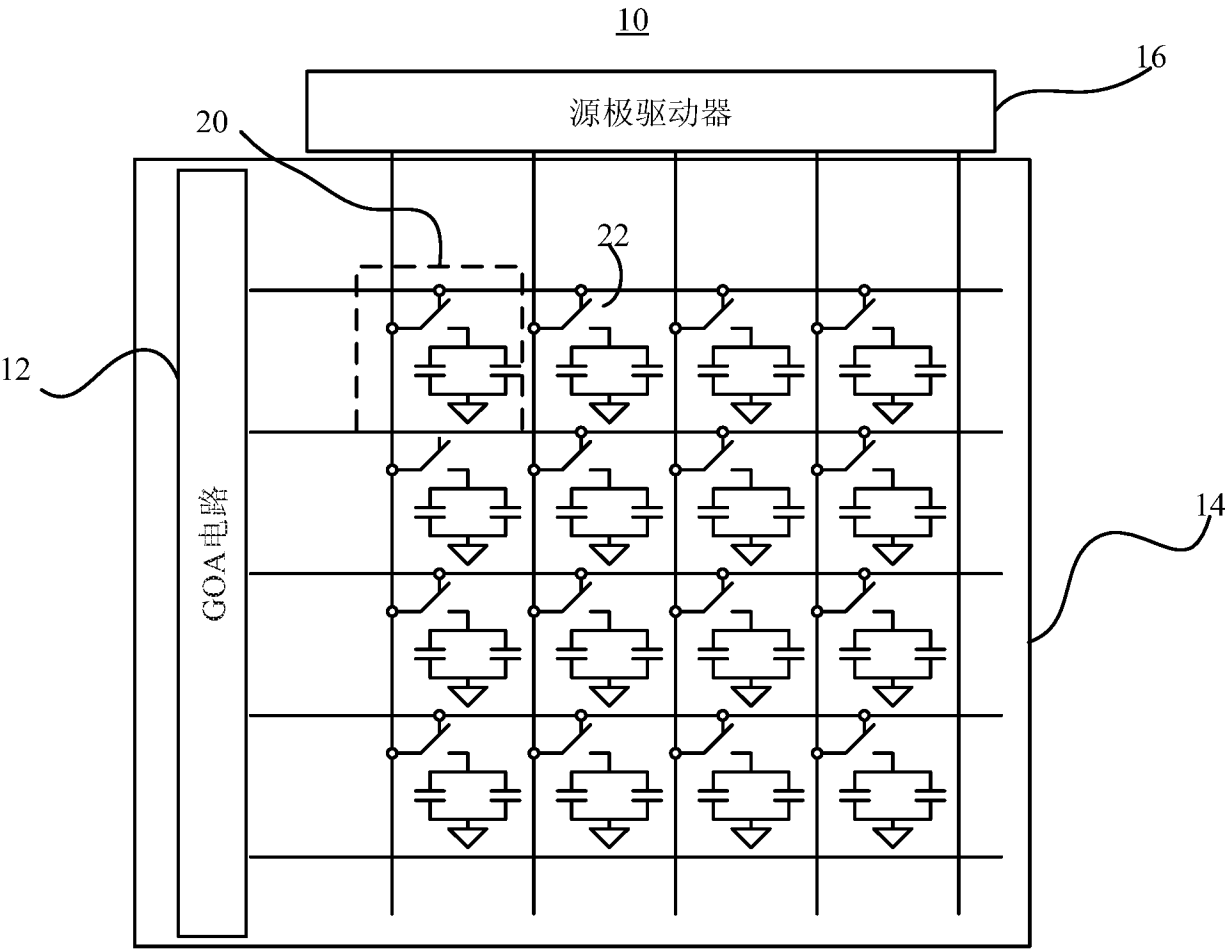


图 1

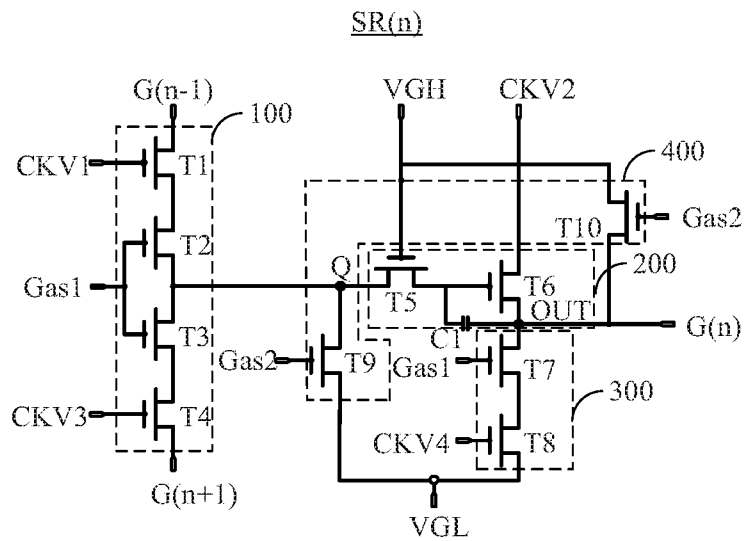


图 2

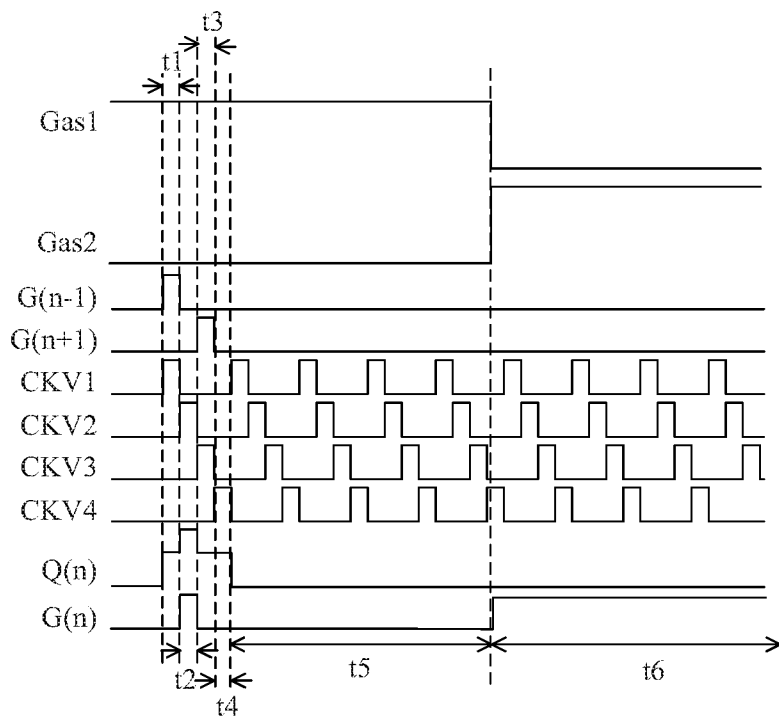


图 3

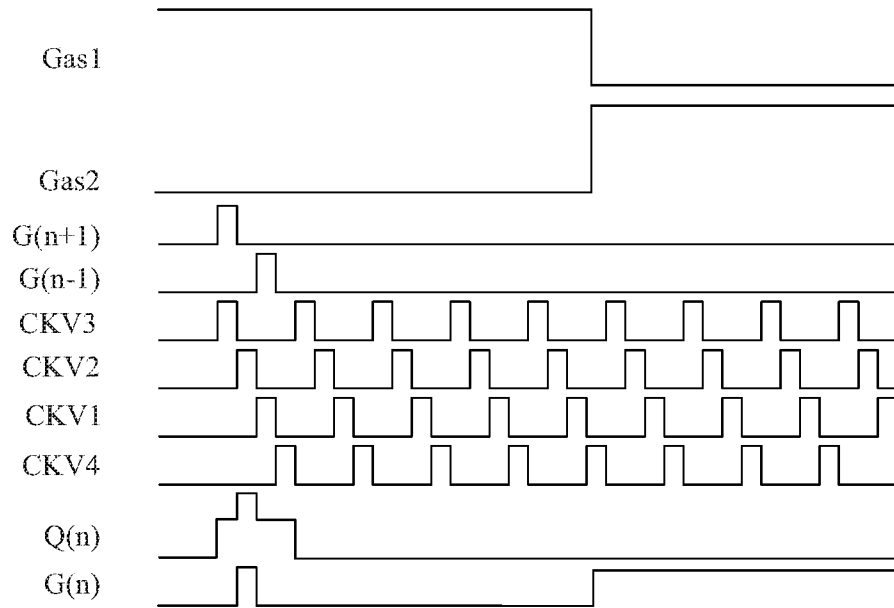


图 4

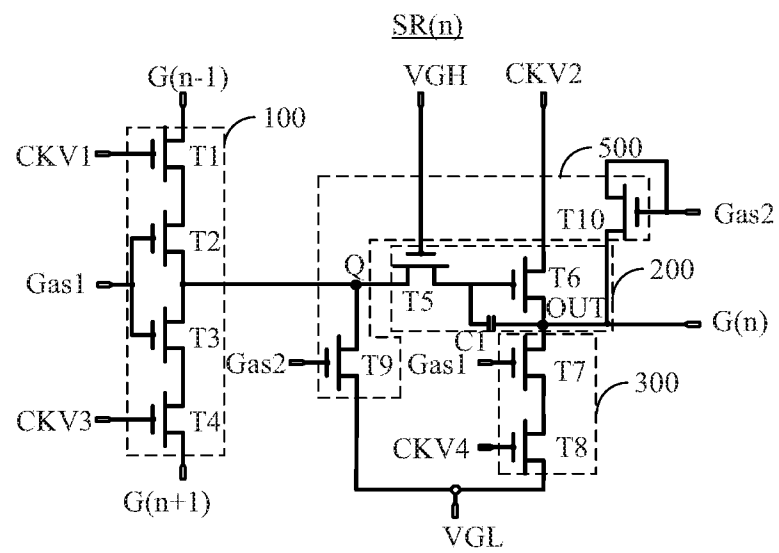


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/098300

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i; G11C 19/28 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN: pull-up, pull-down, plurality of, GOA, Gate driver, in series, leakage current, reduce

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104658466 A (BOE TECHNOLOGY GROUP CO., LTD.) 27 May 2015 (27.05.2015) description, paragraphs [0028]-[0066], and figures 1-13	1-16
A	CN 102629444 A (BOE TECHNOLOGY GROUP CO., LTD.) 08 August 2012 (08.08.2012) the whole document	1-16
A	CN 203325416 U (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 04 December 2013 (04.12.2013) the whole document	1-16
A	CN 104240631 A (BOE TECHNOLOGY GROUP CO., LTD.) 24 December 2014 (24.12.2014) the whole document	1-16
A	US 2011169793 A1 (AU OPTRONICS CORP) 14 July 2011 (14.07.2011) the whole document	1-16

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 30 August 2016	Date of mailing of the international search report 07 September 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer XU, Lingyun Telephone No. (86-10) 62085775

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/098300

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104658466 A	27 May 2015	WO 2016119357 A1	04 August 2016
CN 102629444 A	08 August 2012	JP 2014524598 A	22 September 2014
		CN 102629444 B	25 June 2014
		KR 20130043637 A	30 April 2013
		KR 101443126 B1	22 September 2014
		WO 2013026387 A1	28 February 2013
		EP 2750122 A1	02 July 2014
		EP 2750122 A4	14 January 2015
		US 2013088265 A1	11 April 2013
CN 203325416 U	04 December 2013	None	
CN 104240631 A	24 December 2014	WO 2016026209 A1	25 February 2016
US 2011169793 A1	14 July 2011	TW I407400 B	01 September 2013
		US 8581890 B2	12 November 2013
		TW 201110085 A	16 March 2011

A. 主题的分类 G09G 3/36(2006.01)i; G11C 19/28(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G; G11C 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS; VEN: 栅极, 驱动, 多, 窄边框, 漏电流, 上拉, 下拉, 串联, 减少, pull-up, pull-down, plurality of, GOA, Gate driver, in series, leakage current, reduce																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 104658466 A (京东方科技集团股份有限公司) 2015年 5月 27日 (2015 - 05 - 27) 说明书第【0028】-【0066】段, 附图1-13</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 102629444 A (北京京东方光电科技有限公司) 2012年 8月 8日 (2012 - 08 - 08) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 203325416 U (深圳市华星光电技术有限公司) 2013年 12月 4日 (2013 - 12 - 04) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 104240631 A (京东方科技集团股份有限公司) 2014年 12月 24日 (2014 - 12 - 24) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>US 2011169793 A1 (AU OPTRONICS CORP) 2011年 7月 14日 (2011 - 07 - 14) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 104658466 A (京东方科技集团股份有限公司) 2015年 5月 27日 (2015 - 05 - 27) 说明书第【0028】-【0066】段, 附图1-13	1-16	A	CN 102629444 A (北京京东方光电科技有限公司) 2012年 8月 8日 (2012 - 08 - 08) 全文	1-16	A	CN 203325416 U (深圳市华星光电技术有限公司) 2013年 12月 4日 (2013 - 12 - 04) 全文	1-16	A	CN 104240631 A (京东方科技集团股份有限公司) 2014年 12月 24日 (2014 - 12 - 24) 全文	1-16	A	US 2011169793 A1 (AU OPTRONICS CORP) 2011年 7月 14日 (2011 - 07 - 14) 全文	1-16
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
A	CN 104658466 A (京东方科技集团股份有限公司) 2015年 5月 27日 (2015 - 05 - 27) 说明书第【0028】-【0066】段, 附图1-13	1-16																		
A	CN 102629444 A (北京京东方光电科技有限公司) 2012年 8月 8日 (2012 - 08 - 08) 全文	1-16																		
A	CN 203325416 U (深圳市华星光电技术有限公司) 2013年 12月 4日 (2013 - 12 - 04) 全文	1-16																		
A	CN 104240631 A (京东方科技集团股份有限公司) 2014年 12月 24日 (2014 - 12 - 24) 全文	1-16																		
A	US 2011169793 A1 (AU OPTRONICS CORP) 2011年 7月 14日 (2011 - 07 - 14) 全文	1-16																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2016年 8月 30日		国际检索报告邮寄日期 2016年 9月 7日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 许凌云 电话号码 (86-10)62085775																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/098300

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104658466	A	2015年 5月 27日	WO	2016119357	A1	2016年 8月 4日
CN	102629444	A	2012年 8月 8日	JP	2014524598	A	2014年 9月 22日
				CN	102629444	B	2014年 6月 25日
				KR	20130043637	A	2013年 4月 30日
				KR	101443126	B1	2014年 9月 22日
				WO	2013026387	A1	2013年 2月 28日
				EP	2750122	A1	2014年 7月 2日
				EP	2750122	A4	2015年 1月 14日
				US	2013088265	A1	2013年 4月 11日
CN	203325416	U	2013年 12月 4日	无			
CN	104240631	A	2014年 12月 24日	WO	2016026209	A1	2016年 2月 25日
US	2011169793	A1	2011年 7月 14日	TW	I407400	B	2013年 9月 1日
				US	8581890	B2	2013年 11月 12日
				TW	201110085	A	2011年 3月 16日