



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

201809
(11) (B1)

(51) Int. Cl.³
G 06 K 15/02

(22) Přihlášeno 27 09 78
(21) (PV 6251-78)

(40) Zveřejněno 31 03 80

(45) Vydáno 15 02 83

(75)

Autor vynálezu

JANŮ KAREL ing. CSc. a ZEMAN LUBOŠ ing., PRAHA

(54) Zapojení komunikační zobrazovací jednotky

Vynález se týká zapojení komunikační zobrazovací jednotky pro podávání alfanumerických znaků, jako jsou písmena, číslice, interpunkční a aritmetická znaménka, do spolupracujícího systému pomocí klávesnice a pro zobrazování odpovědi a reakci systému ve formě alfanumerických textů na stínítku obrazovky.

Většina počítačových systémů je pro styk s komunikační zobrazovací jednotkou, displejem, vybavena standardním propojením, interfacem, s přenosovou rychlostí do cca 9600 bitů za sekundu. Při tomto styku jsou pro oboustranný přenos dat nutné tři vodiče.

Displej sestává obvykle z klávesnice, zobrazovací jednotky a vlastní elektroniky. Umožňuje pomocí ukazovátka a příslušných edičních funkcí provádět edici textů. Zobrazovací jednotky obvykle pracují v plném nebo v poloduplexním provozu. Plně duplexní provoz je vhodnější pro průběžnou kontrolu korespondence s počítačovým systémem.

Zobrazovací jednotky obsahují vždy paměť pro stránku nebo pro více stránek textu. Dále obsahují obvody časování, generátor znaků a řídicí obvody.

Nevýhodou známých zobrazovacích jednotek je, vzhledem k relativně složitým funkcím při edici, obsluze ukazovátka, při zajištění sériového vysílání a příjmu včetně zabezpe-

čení přenosové synchronizace, že řídicí obvody jsou poměrně rozsáhlé a komplikované. Řídicí obvody jsou realizovány různě zapojenými sekvenčními obvody, které zajišťují vytvoření potřebných sekvencí pulsů pro zajištění jednotlivých funkcí. Další nevýhodou je, že celý systém je relativně objemný a značně nepřehledný. Jen obtížně lze kontrolovat jednotlivé bloky činnosti, protože některé pulsy jsou odvozeny od předcházejících. Při potřebě změny nebo doplnění některé funkce je nutno často měnit velké části celého zapojení.

Tyto nedostatky do značné míry odstraňují zapojení komunikační zobrazovací jednotky, sestávající z mikroprocesorového bloku, klávesnice, přizpůsobovacího bloku, binární sčítačky, paměti, přepínacího bloku, koincidenčního obvodu, obrazového bloku a monitoru podle vynálezu. Jeho podstata spočívá v tom, že sériový výstup mikroprocesorového bloku je spojen se sériovým datovým vstupem přizpůsobovacího bloku. Komunikační výstup přizpůsobovacího bloku je spojen s komunikačním výstupem zapojení. Komunikační vstup zapojení je spojen s komunikačním vstupem přizpůsobovacího bloku. Sériový datový výstup přizpůsobovacího bloku je spojen se sériovým vstupem mikroprocesorového bloku. Klávesnicový vstup mikro-

procesorového bloku je spojen s kódovým výstupem klávesnice. Strobvací výstup klávesnice je spojen se strobvacím vstupem mikroprocesorového bloku. Modifikační výstup mikroprocesorového bloku je spojen s modifikačním vstupem binární sčítačky. Součtový výstup binární sčítačky je spojen s prvním adresovým vstupem paměti. Druhý adresový vstup paměti je spojen s adresovým výstupem přepínacího bloku. Přepínací vstup přepínacího bloku je spojen s nastavovacím vstupem binární sčítačky a s přepínacím výstupem mikroprocesorového bloku. Zápisový výstup mikroprocesorového bloku je spojen se zápisovým vstupem paměti. Datový vstup paměti je spojen s datovým výstupem mikroprocesorového bloku. Ukazovátkový výstup mikroprocesorového bloku je spojen s ukazovátkovým vstupem přepínacího bloku a s prvním koincidenčním vstupem koincidenčního obvodu. Koincidenční výstup koincidenčního obvodu je spojen s obrazovým ukazovátkovým vstupem obrazového bloku. Řádkový výstup obrazovacího bloku je spojen s řádkovým vstupem koincidenčního obvodu. Druhý koincidenční vstup koincidenčního obvodu je spojen s adresovým vstupem přepínacího bloku a s řádkovým adresovým vstupem obrazového bloku. Obrazový výstup obrazového bloku je spojen s obrazovým vstupem monitoru. Horizontální synchronizační vstup monitoru je spojen s horizontálním synchronizačním výstupem obrazového bloku. Znakový vstup je spojen s datovým paměťovým výstupem paměti. Stránkový adresový vstup binární sčítačky je spojen se stránkovým adresovým výstupem obrazového bloku. Vertikální synchronizační výstup obrazového bloku je spojen s vertikálním synchronickým vstupem monitoru.

Výhodou zapojení podle vynálezu je, že je obvodově jednoduché a prostorově nenáročné. Snadno u něho lze měnit a doplňovat soubor funkcí. Jednoduše se oživuje i kontroluje. Celé zapojení je velmi levné a snadno výrobitelné.

Příklad zapojení podle vynálezu je znázorněn na výkrese v blokovém schématu. Jednotlivé bloky zapojení je možno charakterizovat následovně.

Mikroprocesorový blok 1 sestává z mikroprocesoru s pomocnými obvody, z datové paměti, z paměti instrukcí, ze sériových a paralelních vstupních a výstupních obvodů. Slouží k řízení všech edičních a komunikačních funkcí zobrazovací jednotky.

Klávesnice 2 je tvořena tlačítky a kódovacími obvody, které zajišťují vytvoření kódové kombinace odpovídající zadanému znaku a strobvacímu signálu o stisknutí kteréhokoli klávesy. Slouží k zadávání kódu znaků určených pro přenos a zobrazení.

Přízpůsobovací blok 3 je tvořen tranzistory s příslušnými pasivními prvky. Složí k transformaci signálů úrovně TTL na signály propojení typu RS 232 pro přenos a opačně. Binární sčítačka 4 je tvořena logickým součto-

vým obvodem. Slouží k modifikaci adresy řádky textu na obrazovce v závislosti na modifikačním koeficientu zadaného z mikroprocesorového bloku 1.

Paměť 5 je tvořena paměťovými obvody a má kapacitu odpovídající požadovanému počtu stránek textu na stínítku. Slouží k uchování kódu znaků určených k zobrazení na stínítku obrazovky.

Přepínací blok 6 je tvořen hradly, které v závislosti na stavu přepínacího vstupu propouštějí na výstupní kanál buď adresu, při zápisu znaku do paměti, nebo adresu při kreslení obrazu. Slouží k zajištění různého adresování paměti během zápisu znaků nebo kreslení obrazu.

Koincidenční obvod 7 je tvořen obvody ekvivalence a součinným obvodem. Slouží k vytvoření obrazového signálu značky ukazovátka.

Obrazový blok 8 sestává z hodinového generátoru a čítačů pro vytvoření horizontálních a vertikálních synchronizačních pulsů. Dále obsahuje pevnou paměť typu ROM sloužící jako generátor znaků a registry pro vytvoření obrazového signálu. Obrazový blok 8 slouží k vytvoření synchronizačních pulsů pro zobrazovací jednotku, generuje adresy při kreslení obrazu a vytváří obrazový signál. Zapojení komunikační zobrazovací jednotky je provedeno takto. Sériový výstup 17 mikroprocesorového bloku 1 je spojen se sériovým datovým vstupem 16 přízpůsobovacího bloku 3. Komunikační výstup 19 přízpůsobovacího bloku 3 je spojen s komunikačním výstupem 51 zapojení. Komunikační vstup 50 zapojení je spojen s komunikačním vstupem 18 přízpůsobovacího bloku 3. Sériový datový výstup 14 přízpůsobovacího bloku 3 je spojen se sériovým vstupem 15 mikroprocesorového bloku 1. Klávesnicový vstup 13 mikroprocesorového bloku 1 je spojen s kódovým výstupem 12 klávesnice 2. Strobvací výstup 10 klávesnice 2 je spojen se strobvacím vstupem 11 mikroprocesorového bloku 1. Modifikační výstup 20 mikroprocesorového bloku 1 je spojen s modifikačním vstupem 21 binární sčítačky 4. Součtový výstup 23 binární sčítačky 4 je spojen s prvním adresovým vstupem 24 paměti 5. Druhý adresový vstup 29 paměti 5 je spojen s adresovým výstupem 33 přepínacího bloku 6. Přepínací vstup 35 přepínacího bloku 6 je spojen jednak s nastavovacím vstupem 49 binární sčítačky 4 a jednak s přepínacím výstupem 36 mikroprocesorového bloku 1. Zápisový výstup 26 mikroprocesorového bloku 1 je spojen se zápisovým vstupem 25 paměti 5. Datový vstup 28 paměti 5 je spojen s datovým výstupem 27 mikroprocesorového bloku 1. Ukazovátkový výstup 31 mikroprocesorového bloku 1 je spojen s ukazovátkovým vstupem 32 přepínacího bloku 6 a s prvním koincidenčním vstupem 37 koincidenčního obvodu 7. Koincidenční výstup 38 koincidenčního obvodu 7 je spojen s obrazovým ukazovátkovým vstupem 42 obrazového bloku 8. Řádkový výstup 41 obrazového bloku 8 je

spojen s řádkovým vstupem 39 koincidenčního obvodu 7. Druhý koincidenční vstup 40 koincidenčního obvodu 7 je spojen s adresovým vstupem 34 přepínacího bloku 6 a s řádkovým adresovým výstupem 43 obrazového bloku 8. Obrazový výstup 46 obrazového bloku 8 je spojen s obrazovým vstupem 52 monitoru 9. Horizontální synchronizační vstup 53 monitoru 9 je spojen s horizontálním synchronizačním výstupem 47 obrazového bloku 8. Znakový vstup 44 obrazového bloku 8 je spojen s datovým paměťovým výstupem 30 paměti 5. Stránkový adresový vstup 22 binární sčítačky 4 je spojen se stránkovým adresovým výstupem 45 obrazového bloku 8. Vertikální synchronizační výstup 48 obrazového bloku 8 je spojen s vertikálním synchronizačním vstupem 54 monitoru 9.

Zapojení pracuje takto. Obrazový blok 8 trvale generuje synchronizační pulsy a obrazový signál pro zobrazovací jednotku. Obrazový signál se vytváří na základě kódů znaků čtených synchronně s během paprsku po stínítku obrazovky a přiváděných z datového paměťového výstupu 30 paměti 5 na znakový vstup 44 obrazového bloku 8. Značka ukazovátka se zobrazuje vždy v poslední řádce textu na stránce. Signál nesoucí informaci, že se kreslí poslední řádka na stránce, se přivádí na řádkový vstup 39 koincidenčního obvodu 7. Pozice ukazovátka v poslední řádce stránky je dána koincidenční pozicí v řádce textu na druhém koincidenčním vstupu 40 koincidenčního obvodu 7 a žádané pozice ukazovátka na prvním koincidenčním vstupu 37 koincidenčního obvodu 7. Tuto žádanou pozici ukazovátka vytváří mikroprocesorový blok 1 na svém ukazovátkovém výstupu 31 v závislosti na edičních funkcích, příjmu znaku, obsluhy ukazovátka apod. Při kreslení obrazu se paměť 5 adresuje, pokud jde o pozici v řádce textu, z adresového výstupu 33 přepínacího bloku 6. Přepínacím signálem z přepínacího výstupu 36 mikroprocesorového bloku 1 se přepínací blok 6 nastaví tak, že připouští přes svůj adresový výstup 33 adresy pozice v řádce textu z řádkového adresového výstupu 43 obrazového bloku 8. Pořadí řádek textu na stránce se řídí adresou na prvním adresovém vstupu 24 paměti 5. Tato adresa se získá součtem adresy ze stránkového adresového výstupu 45 obrazového bloku 8 a koeficientu z modifikačního výstupu 20 mikroprocesorového bloku 1 v binární sčítačce 4. Mikroprocesorový blok 1 se cyklicky dotazuje na stav strobovacího signálu z klávesnice 2 na svém strobovacím vstupu 11. Po zjištění, že byla stisknuta některá klávesa, čte mikroprocesorový blok 1 přes svůj klávesnicový vstup 13 kód zadaného znaku a následně ho přepíše do sériového vysílače, obsaženého v mikroprocesorovém bloku 1. Vysílač doplní kód znaku třemi bity, a to paritním bitem, start-bitem a stop-bitem a začne jej sériově vysílat přes sériový výstup 17 mikroprocesorového bloku 1 do přízpůsobovacího bloku 3 a přes komunikační výstup 51 zapojení k počítačovému

systemu. Mikroprocesorový blok 1 čeká na ukončení sériového vysílání znaku. Po jeho ukončení se mikroprocesorový blok 1 znova dotazuje na nový stisk klávesy na klávesnici 2. Znaky vysílané sériově z počítačového systému přicházejí přes přízpůsobovací blok 3 na sériový vstup 15 mikroprocesorového bloku 1. Přijímají se zcela asynchronně s vysílanými znaky, popřípadě i současně s nimi. Po rekodování a kontrole znaku přijatého v sériovém přijímači mikroprocesorového bloku 1 se přeruší dotazování na stav klávesnice 2 a provede se nejprve zjištění zda přijatý znak je nebo zda není řídicí znak pro různé funkce. Přijatý řídicí znak se nezapisuje do paměti 5. Po jeho zjištění však provede mikroprocesorový blok 1 požadovanou funkci, například posuv ukazovátka, nulování řádky apod. V případě, že přijatý znak není v seznamu řídicích znaků zobrazovací jednotky, potom se zapíše do paměti 5 pro zobrazení na obrazovce. Zapsání znaku do paměti 5 probíhá tím způsobem, že z přepínacího výstupu 36 mikroprocesorového bloku 1 je jednak přepínací blok 6 nastaven tak, že na druhý adresový vstup 29 paměti 5 se propouští pozice ukazovátka z ukazovátkového výstupu 31 mikroprocesorového bloku 1 a jednak se přes nastavovací vstup 49 binární sčítačky 4 zajistí vydání adresy poslední řádky textu na stránce na první adresový vstup 24 paměti 5. Adresa v paměti 5 je tedy nastavena na adresu pozice ukazovátka v poslední řádce textu na stránce. Mikroprocesor v mikroprocesorovém bloku 1 dále připraví na svém datovém výstupu 27 kód znaku, který má být zapsán, a přes zápisový výstup 26 provede následně zápis tohoto znaku do paměti 5. Po takto skončeném zápisu je přepínací blok 6 i binární sčítačka 4 opět nastavena signálem z přepínacího výstupu 36 mikroprocesorového bloku 1 tak, že paměť 5 se adresuje měnicími se adresami pro kreslení obrazu. Na závěr zápisové operace provádí mikroprocesor ještě obsluhu pozice ukazovátka. Byl-li znak zapisován do poslední pozice v řádce textu, nastaví mikroprocesorový blok 1 na svém ukazovátkovém výstupu 31 hodnotu nula, odpovídající nové pozici ukazovátka na počátku řádky; jinak nastaví hodnotu o jedničku větší než předcházející. V případě přechodu ukazovátka na začátek řádku se zvětší o jedničku i koeficient na modifikačním výstupu 20 mikroprocesorového bloku 1, binární sčítačka 4 zajistí posunutí obsahu řádku textu na zobrazené stránce o jeden řádek vzhůru. První předtím zobrazený řádek se přesune do pozice posledního zobrazovacího řádku. Mikroprocesorový blok 1 dále programově zajistí vynulování všech pozic ve spodní řádce textu, takže tato je opět připravena k zápisu nově přijímaných znaků. Vynulování poslední řádky provádí mikroprocesorový blok 1 postupem, který byl již uveden, a to tak, že zapisuje znaky NUL, to je samé nuly do všech pozic řádku textu. Obdobná obsluha ukazovátka, posun řádek nahoru a nulování

poslední řádky probíhá i při každém příjmu znaku „nový řádek“. Popsaný postup se operátorovi jeví jako například posun papíru u psacího stroje.

Vynálezu se využije při komunikaci s po-

čítačovým systémem pomocí alfanumerických textů zadávaných z klávesnice a zobrazovaných na obrazovce zejména v oblasti výpočetní techniky, v řízení obráběcích strojů, technologických procesů apod.

PŘEDMĚT VYNÁLEZU

Zapojení komunikační zobrazovací jednotky sestávající z mikroprocesorového bloku, klávesnice, přírůbovacího bloku, binární sčítačky, paměti, přepínacího bloku, koincidenčního obvodu, obrazového bloku a monitoru, vyznačující se tím, že sériový výstup (17) mikroprocesorového bloku (1) je spojen se sériovým datovým vstupem (16) přírůbovacího bloku (3), jehož komunikační výstup (19) je spojen s komunikačním výstupem (51) zapojení, jehož komunikační vstup (50) je spojen s komunikačním vstupem (18) přírůbovacího bloku (3), jehož sériový datový výstup (14) je spojen se sériovým vstupem (15) mikroprocesorového bloku (1), jehož klávesnicový vstup (13) je spojen s kódovým výstupem (12) klávesnice (2), jejíž strobovací výstup (10) je spojen se strobovacím vstupem (11) mikroprocesorového bloku (1), jehož modifikační výstup (20) je spojen s modifikačním vstupem (21) binární sčítačky (4), jejíž součtový výstup (23) je spojen s prvním adresovým vstupem (24) paměti (5), jejíž druhý adresový vstup (29) je spojen s adresovým výstupem (33) přepínacího bloku (6), jehož přepínací vstup (35) je spojen jednak s nastavovacím vstupem (49) binární sčítačky (4) a s přepínacím výstupem (36) mikroproceso-

rového bloku (1), jehož zápisový výstup (26) je spojen se zápisovým vstupem (25) paměti (5), jejíž datový vstup (28) je spojen s datovým výstupem (27) mikroprocesorového bloku (1), jehož ukazovátkový výstup (31) je spojen s ukazovátkovým vstupem (32) přepínacího bloku (6) a s prvním koincidenčním vstupem (37) koincidenčního obvodu (7), jehož koincidenční výstup (38) je spojen s obrazovým ukazovátkovým vstupem (42) obrazového bloku (8), jehož řádkový výstup (41) je spojen s řádkovým vstupem (39) koincidenčního obvodu (7), jehož druhý koincidenční vstup (40) je spojen s adresovým vstupem (34) přepínacího bloku (6) a s řádkovým výstupem (43) obrazového bloku (8), jehož obrazový výstup (46) je spojen s obrazovým vstupem (52) monitoru (9), jehož horizontální synchronizační vstup (53) je spojen s horizontálním synchronizačním výstupem (47) obrazového bloku (8), jehož znakový vstup (44) je spojen s datovým paměťovým výstupem (30) paměti (5), přičemž stránkový adresový vstup (22) binární sčítačky (4) je spojen se stránkovým adresovým výstupem (45) obrazového bloku (8), jehož vertikální synchronizační výstup (48) je spojen s vertikálním synchronizačním vstupem (54) monitoru (9).

1 výkres

