



(12) 发明专利

(10) 授权公告号 CN 101860208 B

(45) 授权公告日 2014. 07. 02

(21) 申请号 201010104741. 6

US 2006/0132113 A1, 2006. 06. 22,

(22) 申请日 2010. 01. 28

审查员 周容

(30) 优先权数据

2009-020373 2009. 01. 30 JP

(73) 专利权人 三美电机株式会社

地址 日本东京都

(72) 发明人 佐藤朗 川越治

(74) 专利代理机构 北京银龙知识产权代理有限公司

公司 11243

代理人 许静

(51) Int. Cl.

H02M 3/155(2006. 01)

(56) 对比文件

US 5218239 A, 1993. 06. 08,

CN 1592060 A, 2005. 03. 09,

CN 101167237 A, 2008. 04. 23,

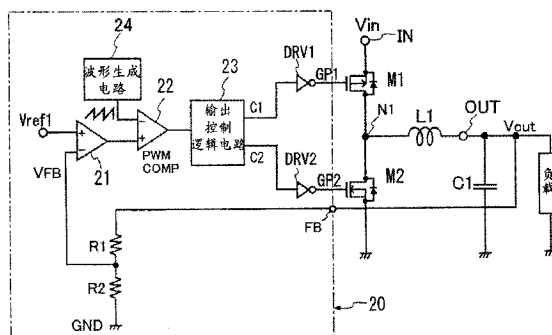
权利要求书1页 说明书6页 附图2页

(54) 发明名称

DC-DC 转换器以及开关控制电路

(57) 摘要

本发明提供可以在开关稳压器方式的 DC-DC 转换器中使尖峰噪声减小的技术。在具有使电流流过电感器的驱动用开关元件 (M1)、整流元件 (M2)、与输出端子连接的滤波电容器的开关稳压器方式的 DC-DC 转换器中, 至少生成对驱动用开关元件 (M1) 进行导通、截止驱动的驱动信号的驱动电路 (DRV1), 如下这样地生成驱动信号: 亦即, 与使驱动用开关元件从导通状态向截止状态转移时的驱动信号的迁移时间 (tr1) 相比, 使驱动用开关元件从截止状态向导通状态转移时的驱动信号的迁移时间 (tf1) 更长。



1. 一种开关控制电路,具备第一驱动电路,所述第一驱动电路生成对使电流流过电压变换用的电感器的驱动用开关元件进行导通、截止驱动的驱动信号,所述开关控制电路的特征在于,

所述第一驱动电路以如下方式生成具有上升时间和下降时间的驱动信号:与使所述驱动用开关元件从导通状态向截止状态转移时的驱动信号的上升时间相比,使所述驱动用开关元件从截止状态向导通状态转移时的驱动信号的下降时间更长;

所述开关控制电路还具备第二驱动电路,其生成在所述驱动用开关元件被截止的期间对线圈的电流进行整流的整流用开关元件的驱动信号,

所述第二驱动电路以如下方式生成具有上升时间和下降时间的驱动信号:与使所述整流用开关元件从导通状态向截止状态转移时的驱动信号的下降时间相比,使所述整流用开关元件从截止状态向导通状态转移时的驱动信号的上升时间更长。

2. 根据权利要求 1 所述的开关控制电路,其特征在于,

所述驱动用开关元件由 P 沟道型场效应晶体管构成,所述整流用开关元件由 N 沟道型场效应晶体管构成,

将所述第一驱动电路构成为:与从该第一驱动电路输出的驱动信号的从低电平向高电平的上升时间相比,从高电平向低电平的下降时间更长,

将所述第二驱动电路构成为:与从该第二驱动电路输出的驱动信号的从高电平向低电平的下降时间相比,从低电平向高电平的上升时间更长。

3. 根据权利要求 2 所述的开关控制电路,其特征在于,

所述第一以及第二驱动电路通过 CMOS 反相器构成,

将作为第一驱动电路的 CMOS 反相器形成为:P 沟道型场效应晶体管的电流驱动力比 N 沟道型场效应晶体管的电流驱动力大,

将作为第二驱动电路的 CMOS 反相器形成为:N 沟道型场效应晶体管的电流驱动力比 P 沟道型场效应晶体管的电流驱动力大。

4. 根据权利要求 2 或 3 所述的开关控制电路,其特征在于,

所述第一驱动电路中的驱动信号的从高电平向低电平的下降时间是所述第一驱动电路中的驱动信号的周期的 5% 以下并且从所述第二驱动电路输出的驱动信号的从低电平向高电平的上升时间是所述第二驱动电路中的驱动信号的 5% 以下。

5. 一种 DC-DC 转换器,其特征在于,

具备:

电压变换用的电感器;

使电流流过该电感器的驱动用开关元件;

在该驱动用开关元件被截止的期间对线圈的电流进行整流的整流用开关元件;

与输出端子连接的滤波电容器;以及

生成所述驱动用开关元件和所述整流用开关元件的驱动信号的、权利要求 1 ~ 4 中任一项所述的开关控制电路。

DC-DC 转换器以及开关控制电路

技术领域

[0001] 本发明涉及变换直流电压的开关稳压器方式的 DC-DC 转换器及其开关控制电路，尤其涉及用于减小伴随同步整流型的 DC-DC 转换器中的开关动作的尖峰噪声而有效的技术。

背景技术

[0002] 作为变换输入直流电压来输出不同电位的直流电压的电路，有开关稳压器方式的 DC-DC 转换器。在所述 DC-DC 转换器中，如图 3 所示，存在以下同步整流型的 DC-DC 转换器，其具有：把从电池等直流电源供给的直流电源电压 V_{in} 施加在电感器（线圈）L1 上来流过电流，使线圈积蓄能量的驱动用开关元件 M1；在该驱动用开关元件被截止的能量释放期间，对线圈的电流进行整流的整流用开关元件 M2。该同步整流型的 DC-DC 转换器，通过使驱动用开关元件和整流用开关元件互补地导通、截止，与二极管整流型的 DC-DC 转换器相比提高了功率效率。

[0003] 目前，在开关稳压器方式的 DC-DC 转换器中，已知产生与开关元件的导通、截止动作相伴的尖峰噪声。该尖峰噪声成为共模噪声产生的原因，对周围电路产生不良影响。另外，要求构成生成开关元件的导通、截止控制信号的控制电路的晶体管等元件具有必要以上的耐压。因此，提出了若干减小尖峰噪声的技术（例如专利文献 1）。

[0004] 【专利文献 1】特开 2004-112958 号公报

发明内容

[0005] 本发明人详细研究了在图 3 所示的开关稳压器方式的 DC-DC 转换器中尖峰噪声产生的原因。在电压输入端子 V_{IN} 和线圈 L 的一端子之间连接的驱动用的 P 沟道晶体管 M1、和在线圈 L 的所述一端子 and 接地点之间连接的整流用 N 沟道晶体管 M2，通过同相的栅极驱动脉冲 GP1、GP2 被互补地导通、截止驱动。而且，为了防止 M1 和 M2 同时成为导通状态而流过贯通电流，如图 4 所示，为了具有死区时间 Δt ，将脉冲 GP1、GP2 形成为了：下降时间 t_{f1} 、 t_{f2} 以及上升时间 t_{r1} 、 t_{r2} 不重叠。

[0006] 在通过上述脉冲 GP1、GP2 对晶体管 M1 和 M2 进行导通、截止驱动时，以往认为：为了减小晶体管 M1、M2 的导通电阻引起的损失来提高效率，理想的是使 M1、M2 在短时间内导通、截止，如图 5 中放大表示的那样，使栅极驱动脉冲 GP1、GP2 的上升、下降变得陡峭，并且使得下降时间 t_{f1} 、 t_{f2} 以及上升时间 t_{r1} 、 t_{r2} 不重叠。但是当如上述那样使脉冲陡峭时容易产生尖峰噪声。而且已知有如下问题：由于该尖峰噪声为高频，因此无法通过线圈 L 和滤波电容器 C 构成的滤波电路除去，而作为噪声而侵入输入电压 V_{in} ，成为对共用电源电压的其他电路产生不良影响的原因。

[0007] 此外，在所述专利文献 1 中记载的技术，设置尖峰噪声检测电路，并与使电流流过线圈的驱动用开关元件（驱动器晶体管）并联地设置导通电阻较大的附加晶体管，在检测出尖峰噪声时通过使附加晶体管导通来减小噪声，该技术存在电路规模变大，导致芯片大

小增大的不便。

[0008] 着眼于上述问题而提出了本发明,其目的在于提供可以在开关稳压器方式的 DC-DC 转换器中使尖峰噪声减小的技术。

[0009] 另外,本发明的目的在于,提供可以使伴随开关的尖峰噪声减小的 DC-DC 转换器以及构成该 DC-DC 转换器的开关控制电路。

[0010] 为了达成上述目的,本发明提供一种开关控制电路,其具备第一驱动电路,所述第一驱动电路,生成对使电流流过电压变换用的电感器的驱动用开关元件进行导通、截止驱动的驱动信号,其特征在于,具备生成对所述驱动用开关元件进行导通、截止驱动的驱动信号的第一驱动电路,将所述第一驱动电路构成为:与使所述驱动用开关元件从导通状态向截止状态转移时的驱动信号的迁移时间相比,使所述驱动用开关元件从截止状态向导通状态转移时的驱动信号的迁移时间更长。

[0011] 根据上述手段,可以抑制驱动用开关元件被导通时瞬间流过的电流的峰值,因此在开关稳压器方式的 DC-DC 转换器中可以减小伴随驱动用开关的尖峰噪声。

[0012] 另外,所述开关控制电路还具备第二驱动电路,其生成在所述驱动用开关元件被截止的期间对线圈的电流进行整流的整流用开关元件的驱动信号,将所述第二驱动电路构成为:与使所述整流用开关元件从导通状态向截止状态转移时的驱动信号的迁移时间相比,使所述整流用开关元件从截止状态向导通状态转移时的驱动信号的迁移时间更长。由此,在同步整流型的 DC-DC 转换器中,也可以抑制整流用开关元件被导通时瞬间流过的电流的峰值,因此可以进一步减小伴随开关的尖峰噪声。

[0013] 在此,理想的是:所述驱动用开关元件由 P 沟道型场效应晶体管构成,所述整流用开关元件由 N 沟道型场效应晶体管构成,将所述第一驱动电路构成为:与从该驱动电路输出的驱动信号的从低电平向高电平的迁移时间相比,从高电平向低电平的迁移时间更长,将所述第二驱动电路构成为:与从该驱动电路输出的驱动信号的从高电平向低电平的迁移时间相比,从低电平向高电平的迁移时间更长。由此,在驱动用开关元件由 P 沟道型场效应晶体管构成,所述整流用开关元件由 N 沟道型场效应晶体管构成的开关稳压器方式的 DC-DC 转换器中,可以抑制开关元件被导通时瞬间流过的电流的峰值。

[0014] 更为理想的是,所述第一以及第二驱动电路通过 CMOS 反相器构成,作为第一驱动电路的 CMOS 反相器形成为:P 沟道型场效应晶体管的电流驱动力比 N 沟道型场效应晶体管的电流驱动力大,作为第二驱动电路的 CMOS 反相器形成为:N 沟道型场效应晶体管的电流驱动力比 P 沟道型场效应晶体管的电流驱动力大。

[0015] 由此,可以不使用复杂结构的驱动电路,而且可以通过简单的设计变更来容易地抑制开关元件被导通时瞬间流过的电流的峰值。

[0016] 更理想的是,构成为:从所述第一驱动电路输出的驱动信号的从高电平向低电平的迁移时间以及从所述第二驱动电路输出的驱动信号的从低电平向高电平的迁移时间,是所述驱动信号的周期的 5% 以下。

[0017] 由此,在应用了 PWM 控制方式的 DC-DC 转换器中,可以不太减小 PWM 控制的电压控制范围地抑制开关元件被导通时瞬间流过的电流的峰值。

[0018] 遵照本发明,具有可以在开关稳压器方式的 DC-DC 转换器中减小尖峰噪声的效果。

附图说明

[0019] 图 1 是表示应用了本发明的同步整流型 DC-DC 转换器的一个实施方式的电路结构图。

[0020] 图 2 是表示对实施方式的 DC-DC 转换器中的驱动用开关晶体管 M1 和整流用开关晶体管 M2 进行导通、截止驱动的栅极驱动信号 GP1 和 GP2 的变化的情形的波形图。

[0021] 图 3 是表示一般的同步整流型 DC-DC 转换器的概要结构的结构框图。

[0022] 图 4 是表示对现有的 DC-DC 转换器中的驱动用开关晶体管 M1 和整流用开关晶体管 M2 进行导通、截止驱动的栅极驱动信号 GP1 和 GP2 的变化的时刻的时序图。

[0023] 图 5 是放大表示现有的 DC-DC 转换器中的栅极驱动信号 GP1 和 GP2 的波形图。

[0024] 符号说明

[0025] 20 开关控制电路 ;21 误差放大器 ;22PWM 比较器 ;23 输出控制逻辑电路 ;FB 反馈端子 ;R1、R2 分压电阻 ;L1 线圈 (电感器) ;C1 滤波电容器 ;DRV1、DRV2 输出驱动器 ;M1 驱动用开关晶体管 (驱动用开关元件) ;

[0026] M2 同步整流用开关晶体管 (整流用开关元件)

具体实施方式

[0027] 以下,根据附图对本发明的优选实施方式进行说明。

[0028] 图 1 表示应用了本发明的开关稳压器方式的 DC-DC 转换器的一个实施方式。

[0029] 该实施方式的 DC-DC 转换器具备 :作为电感器的线圈 L1 ;连接在被施加直流输入电压 V_{in} 的电压输入端子 IN 和上述线圈 L1 的一端子之间,向线圈 L1 流入驱动电流的由 P 沟道 MOSFET (绝缘栅型场效应晶体管) 构成的驱动用开关晶体管 M1 ;连接在线圈 L1 的所述一端子 and 接地点之间的、由 N 沟道 MOSFET 构成的整流用开关晶体管 M2。

[0030] 另外,DC-DC 转换器具备 :对上述开关晶体管 M1、M2 进行导通、截止驱动的开关控制电路 20 ;以及连接在上述线圈 L1 的另一端子 (输出端子 OUT) 和接地点之间的滤波电容器 C1。

[0031] 虽未特别限定,但在本实施方式中,在构成 DC-DC 转换器的元件中,开关控制电路 20 形成在半导体芯片上,构成半导体集成电路 (电源控制用 IC),线圈 L1、电容器 C1 以及作为开关元件的晶体管 M1、M2 作为外部元件与在该 IC 上设置的外部端子连接。

[0032] 在该实施方式的 DC-DC 转换器中,通过开关控制电路 20 生成使晶体管 M1 和 M2 互补地导通、截止的驱动脉冲 GP1、GP2,在稳定状态下,当将驱动用晶体管 M1 导通时,在线圈 L1 上施加直流输入电压 V_{in} ,向输出端子 OUT 流过电流,对滤波电容器 C1 充电。

[0033] 另外,当将驱动用晶体管 M1 截止时,交替地将整流用晶体管 M2 导通,通过该导通的整流用晶体管 M2 在线圈 L1 中流过电流。并且,例如通过根据输出电压控制使开关周期一定地输入 M1、M2 的控制端子 (栅极端子) 的驱动脉冲 GP1、GP2 的脉冲宽度,产生将直流输入电压 V_{in} 降压而得的直流输出电压 V_{out} 。

[0034] 开关控制电路 20 具有 :串联连接在反馈来自输出端子 OUT 的电压的端子 FB 和接地点之间,通过电压比来对输出电压 V_{out} 进行分压的电阻 R1、R2 ;比较通过该电阻分压而得的电压 V_{FB} 和参考电压 V_{ref1} ,输出与电位差对应的电压的误差放大器 21 ;将该误差放大

器 21 的输出输入到一个输入端子的 PWM 比较器 22。

[0035] 而且,开关控制电路 20 具有:输出控制逻辑电路 23,其根据上述 PWM 比较器 22 的输出脉冲,生成用于使开关晶体管 M1、M2 相互的导通期间不重叠地导通、截止的控制脉冲 C1 和 C2;以及接收控制脉冲 C1 和 C2,生成开关晶体管 M1、M2 的栅极驱动信号 GP1、GP2 并进行输出的、由 CMOS 反相器构成的输出驱动器 DRV1、DRV2。

[0036] 在上述 PWM 比较器 22 的另一输入端子上输入来自波形生成电路 24 的波形信号,该波形生成电路 24 内置了振荡器并生成预定频率的三角波或锯齿波那样的波形信号,根据反馈电压 VFB 进行当输出电压高时减小输出驱动脉冲的脉冲宽度,而当反馈电压 VFB 低时扩大脉冲宽度的控制。

[0037] 在该实施方式的 DC-DC 转换器中,如图 2 所示,输出驱动器 DRV1、DRV2 分别生成具有希望的上升时间和下降时间(迁移时间)的栅极驱动信号 GP1、GP2。具体而言,当设栅极驱动信号 GP1 的下降时间为 t_{f1} 、上升时间为 t_{r1} 、栅极驱动信号 GP2 的下降时间为 t_{f2} 、上升时间为 t_{r2} 时,将栅极驱动信号 GP1 设计为 $t_{f1} > t_{r1}$ 、即下降时间比上升时间长,将栅极驱动信号 GP2 设计为 $t_{f2} < t_{r2}$ 、即上升时间比下降时间长。在此,在 t_{f1} 和 t_{r1} 的关系中,优选 t_{f1} 是 t_{r1} 的 1.5 ~ 2 倍,在 t_{r2} 和 t_{f2} 的关系中,优选 t_{r2} 是 t_{f2} 的 1.5 ~ 2 倍。

[0038] t_{r1} 和 t_{r2} 、 t_{f1} 和 t_{f2} 的关系,可以是 $t_{r1} \approx t_{r2}$ 、 $t_{f1} \approx t_{f2}$ 。另外,当 t_{f1} 和 t_{r2} 过大时,导通电阻成分引起的功率损耗增多,因此 t_{f1} 和 t_{r2} 理想的是当换算成 1MHz 时,在开关周期(驱动脉冲的周期)的 5% 以下的范围内适当设定,更理想的是在 2% 以下的范围内适当设定。

[0039] 通过按上述那样设定作为栅极驱动信号 GP1、GP2 的迁移时间的下降时间、上升时间,在本实施方式的 DC-DC 转换器中具有可以减小将开关晶体管 M1、M2 分别导通时瞬间流过的电流的峰值,由此可以减小尖峰噪声的优点。另外,通过将 t_{f1} 和 t_{r2} 设定在开关周期的 5% 以下,可以不太减小 PWM 控制的电压控制范围地抑制将 M1、M2 导通时瞬间流过的电流的峰值。

[0040] 接着,说明用于在上述输出驱动器 DRV1、DRV2 中生成的栅极驱动信号 GP1、GP2 的下降时间和上升时间中加入差异的具体方法。

[0041] 在本实施方式中,输出驱动器 DRV1、DRV2 由在电源电压端子 VDD 和接地点 GND 之间串联连接 P 沟道 MOSFET 和 N 沟道晶体管所形成的 CMOS 反相器构成。一般,在比较通过当前的 CMOS 制造工艺形成的 P 沟道 MOSFET 和 N 沟道晶体管时,已知在相同大小的情况下,N 沟道晶体管的电流驱动力约为 P 沟道 MOSFET 的 3 倍大。

[0042] 因此,在构成逻辑电路等的通常的 CMOS 反相器中,为使 P 沟道 MOSFET 的电流驱动力和 N 沟道晶体管的电流驱动力相同,将 P 沟道 MOSFET 的大小设定为 N 沟道晶体管的的大小的约 3 倍。图 5 所示的栅极驱动信号 GP1、GP2 的波形,可设想成:将构成输出驱动器 DRV1、DRV2 的 P 沟道 MOSFET 和 N 沟道晶体管的大小比设计为 3 : 1 时的波形。

[0043] 与之相对,在本实施方式中,把构成输出驱动器 DRV1 的 P 沟道 MOSFET 和 N 沟道晶体管的大小比设定为比 3 : 1 大的例如 5 : 1。由此,N 沟道 MOSFET 的电流驱动力变得比 P 沟道晶体管的电流驱动力小。

[0044] 在图 1 的 DC-DC 转换器中,由于驱动用开关晶体管 M1 由 P 沟道 MOSFET 构成,所以在从输出驱动器 DRV1 输出的栅极驱动信号 GP1 的低电平期间 M1 被导通,因此当构成 DRV1

的 N 沟道 MOSFET 的电流驱动力小时,则这样地动作:亦即,与 N 沟道晶体管被导通后 GP1 从低电平向高电平变化的时间 t_{r1} 相比,构成 DRV1 的 P 沟道晶体管被导通后 GP1 从高电平向低电平变化的时间 t_{f1} 变长。由此,减小了驱动用开关驱动器 M1 从截止切换到导通时瞬间流过的电流的峰值。

[0045] 另一方面,把构成输出驱动器 DRV2 的 P 沟道 MOSFET 和 N 沟道晶体管的大小比设定为比现有的 3:1 小的例如 3:4。由此,输出驱动器 DRV2 中 P 沟道 MOSFET 的电流驱动力变得比 N 沟道晶体管的电流驱动力小。

[0046] 图 1 的 DC-DC 转换器中,整流用开关晶体管 M2 由 N 沟道 MOSFET 构成,因此,在从输出驱动器 DRV2 输出的栅极驱动信号 GP2 的高电平期间 M2 被导通,因此当构成 DRV2 的 P 沟道 MOSFET 的电流驱动力小时,则这样地动作:亦即,与 DRV2 的 N 沟道晶体管被导通后 GP2 从高电平向低电平变化的时间 t_{f2} 相比,DRV2 的 P 沟道晶体管被导通后 GP2 从低电平向高电平变化的时间 t_{r2} 更长。由此,减小了整流用开关晶体管 M2 从截止切换到导通时瞬间流过的电流的峰值。

[0047] 而且,当比较驱动用开关晶体管 M1 和整流用开关晶体管 M2 时,驱动用开关晶体管 M1 在为 P 沟道 MOSFET、且相同大小的情况下,电流驱动力比由 N 沟道 MOSFET 构成的整流用开关晶体管 M2 小,因此将 M1 设定为比 M2 大的大小(约 3 倍)。因此,考虑驱动用开关晶体管 M1 和整流用开关晶体管 M2 的大小比来设计构成输出驱动器 DRV1 的晶体管和构成输出驱动器 DRV2 的晶体管的大小。这是由于从输出驱动器 DRV1、DRV2 来看,驱动用开关晶体管 M1 和整流用开关晶体管 M2 作为电容性负载来工作的原因。

[0048] 在本实施方式的 DC-DC 转换器中,通过上述那样设计构成输出驱动器 DRV1 的各晶体管和构成输出驱动器 DRV2 的各晶体管的大小,具有可以抑制在驱动用开关晶体管 M1 和整流用开关晶体管 M2 分别从截止切换为导通时瞬间流过的电流的峰值,来减小尖峰噪声的优点。

[0049] 本发明从其工作原理可知,即使应用于代替图 1 中的整流用晶体管 M2 而使用二极管的二极管整流用的 DC-DC 转换器,也能得到一定程度的效果,但由于在驱动用开关晶体管 M1 导通时和整流用开关晶体管 M2 导通时这两种情况下都产生尖峰噪声,因此在应用于同步整流方式的 DC-DC 转换器时效果更明显。

[0050] 以上,根据实施方式具体说明了本发明人做出的发明,但本发明不限于上述实施方式。例如,为了不在开关元件 M1、M2 中流过贯通电流,最好使栅极驱动信号 GP1 和 GP2 的变化期间(t_{f1} 和 t_{f2} 以及 t_{r1} 和 t_{r2}) 不重叠地生成 GP1 和 GP2,因此优选这样地构成电路:亦即,将输出驱动器 DRV1 和 DRV2 的输出(或输入)反馈到输出控制逻辑电路 23,在确认 GP2 下降后开始 GP1 的下降,在确认 GP1 上升后开始 GP2 的上升。

[0051] 而且,当开关元件 M1、M2 同时截止的时间长时,在 M2 中寄生的体二极管中流过电流,损失增加,因此最好尽量缩短同时成为截止状态的时间,为此,理想的如下这样构成电路:亦即,在 GP2 下降后立即开始 GP1 的下降,并且在 GP1 上升后立即开始 GP2 的上升。

[0052] 另外,在上述实施方式中,作为开关元件 M1、M2 而使用了与电源控制用 IC 分离地形成的外部元件,但也可以使用与电源控制用 IC 形成在同一半导体芯片上的片上(on-chip)元件来构成电源驱动用 IC。而且,在所述实施方式中表示了在芯片上形成了对施加在反馈端子 FB 上的输出电压进行分压的电阻 R1、R2 的情况,但分压电阻 R1、R2 也可以

作为外部元件,将在外部分压而得的电压施加在反馈端子上。

[0053] 另外,在所述实施方式中表示了在芯片上内置了生成输入 PWM 比较器 22 的波形信号(三角波)的电路的开关控制电路,但也可以从芯片外部提供波形信号或作为其信号源的振荡信号。而且,也可以应用于除 PWM 比较器以外还具备 PFM 比较器,在轻负载时通过 PFM 控制来进行电压变换动作的 DC-DC 转换器的开关控制电路。

[0054] 在以上的说明中说明了将本发明应用于降压型 DC-DC 转换器的例子,但本发明不仅限于此,也可以应用于升压型或者产生负电压的反转型 DC-DC 转换器等。

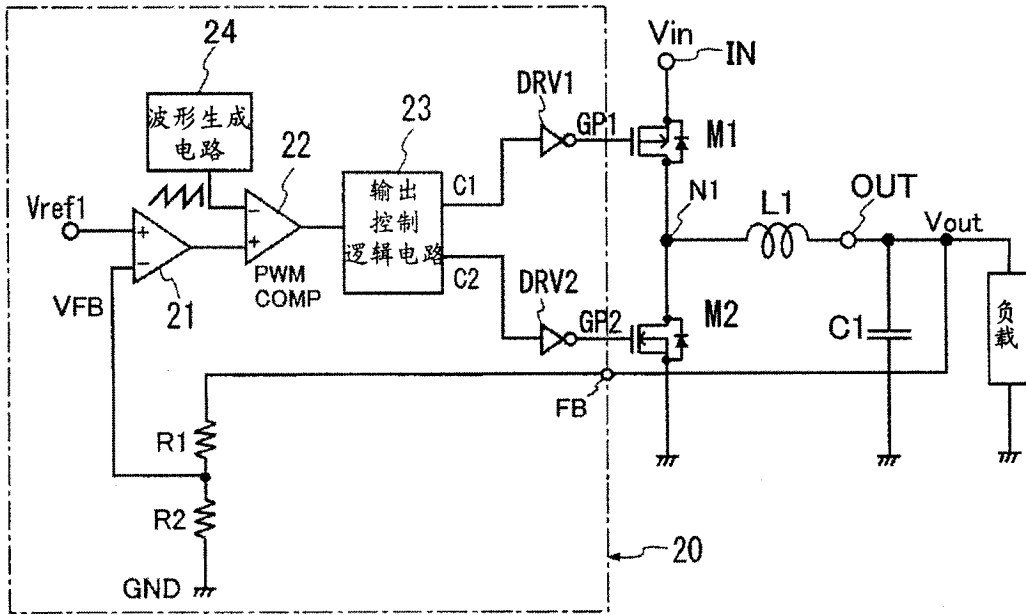


图 1

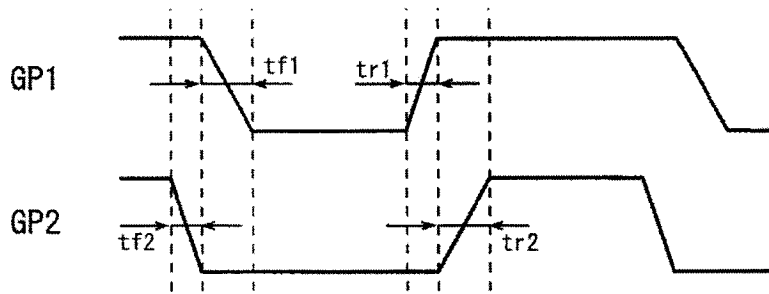


图 2

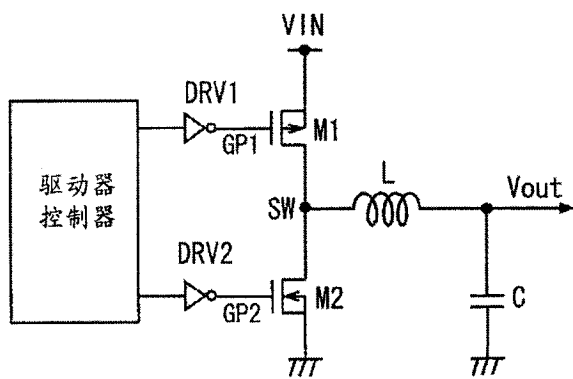


图 3

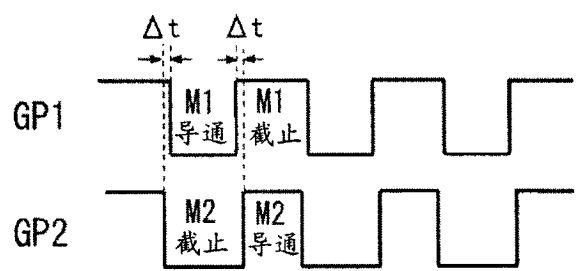


图 4

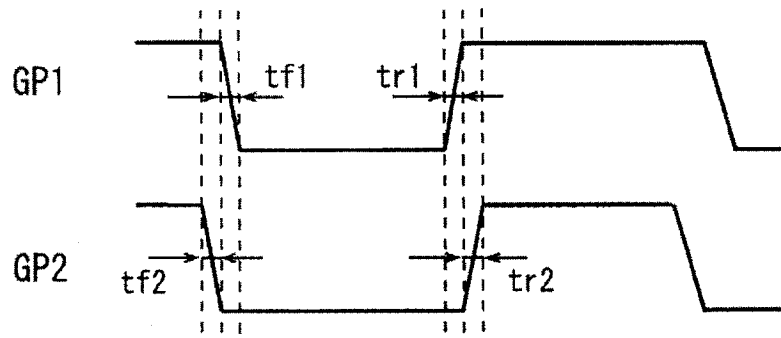


图 5