

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5859133号
(P5859133)

(45) 発行日 平成28年2月10日(2016.2.10)

(24) 登録日 平成27年12月25日(2015.12.25)

(51) Int.Cl.	F I
GO 1 P 15/08 (2006.01)	GO 1 P 15/08 1 O 2 Z
GO 1 P 15/125 (2006.01)	GO 1 P 15/125 Z
GO 1 P 15/18 (2013.01)	GO 1 P 15/18
B 8 1 B 7/02 (2006.01)	B 8 1 B 7/02
GO 1 R 33/02 (2006.01)	GO 1 R 33/02 U
請求項の数 12 (全 20 頁) 最終頁に続く	

(21) 出願番号	特願2014-535505 (P2014-535505)	(73) 特許権者	000010098
(86) (22) 出願日	平成25年9月4日(2013.9.4)		アルプス電気株式会社
(86) 国際出願番号	PCT/JP2013/073814		東京都大田区雪谷大塚町1番7号
(87) 国際公開番号	W02014/042055	(74) 代理人	100085453
(87) 国際公開日	平成26年3月20日(2014.3.20)		弁理士 野▲崎▼ 照夫
審査請求日	平成27年1月21日(2015.1.21)	(74) 代理人	100120204
(31) 優先権主張番号	特願2012-201037 (P2012-201037)		弁理士 平山 巖
(32) 優先日	平成24年9月13日(2012.9.13)	(74) 代理人	100108006
(33) 優先権主張国	日本国(JP)		弁理士 松下 昌弘
		(74) 代理人	100135183
			弁理士 大窪 克之
		(72) 発明者	菊入 勝也
			東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
最終頁に続く			

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

支持基板上に第1のダイボンド樹脂を介して積層されたシリコンを主体とするMEMSセンサと、前記MEMSセンサ上に第2のダイボンド樹脂を介して積層された第1のシリコン基板と、封止材としてのモールド樹脂と、を有しており、

各ダイボンド樹脂は、前記モールド樹脂よりも軟質な材質により形成されていることを特徴とする半導体装置。

【請求項2】

前記第1のシリコン基板は、磁気センサ用ASICを構成しており、前記磁気センサ用ASIC上に磁気センサが配置されている請求項1記載の半導体装置。

【請求項3】

磁界の検知方向が異なる複数の前記磁気センサが、共通の前記磁気センサ用ASIC上に配置されている請求項2記載の半導体装置。

【請求項4】

各ダイボンド樹脂のヤング率は、0.1~10GPaであり、前記モールド樹脂のヤング率は、10~30GPaである請求項1ないし3のいずれか1項に記載の半導体装置。

【請求項5】

前記支持基板は、ガラスエポキシ基板より構成されたプリント基板である請求項1ないし4のいずれか1項に記載の半導体装置。

【請求項6】

前記MEMSセンサは、シリコンを主体としたセンサ基板と機能層とが積層された構成であり、前記支持基板上に前記第1のダイボンド樹脂を介して配置された前記センサ基板は、少なくともMEMSセンサ用としてのASICを構成している請求項1ないし5のいずれか1項に記載の半導体装置。

【請求項7】

前記MEMSセンサは、第1のセンサ基板と第2のセンサ基板との間に前記機能層が設けられた積層構造であり、前記第1のセンサ基板が前記ASICであり、前記第1のセンサ基板は前記第2のセンサ基板よりも厚く形成されている請求項6記載の半導体装置。

【請求項8】

前記MEMSセンサは、支持基板上に配置された第2のシリコン基板上に前記第1のダイボンド樹脂を介して積層されている請求項1ないし5のいずれか1項に記載の半導体装置。

10

【請求項9】

前記第2のシリコン基板は、少なくともMEMSセンサ用としてのASICを構成している請求項8記載の半導体装置。

【請求項10】

前記MEMSセンサは、シリコンを主体としたセンサ基板と機能層とが積層された構成である請求項8または9に記載の半導体装置。

【請求項11】

複数の前記MEMSセンサが積層されている請求項1ないし10のいずれか1項に記載の半導体装置。

20

【請求項12】

複数のMEMSセンサが、共通のMEMSセンサ用ASIC上に並設されている請求項1ないし10のいずれか1項に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、MEMSセンサを備えた半導体装置に関する。

【背景技術】

【0002】

特許文献1および特許文献2には、MEMSデバイスに関する発明が開示されている。

特許文献1, 2に示すようにMEMSセンサは基板上に配置され、モールド樹脂にて封止されている。MEMSセンサはシリコンを主体として形成されている。

30

【0003】

従来においては、MEMSセンサとMEMSセンサを覆うモールド樹脂との間での線熱膨張係数の差および、MEMSセンサと基板との間での線熱膨張係数の差により、MEMSセンサに熱応力が加わり、それによりセンサ感度が低下する問題があった。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2012-35338号公報

【特許文献2】特開2010-164412号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明は、上記従来課題を解決するものであり、特に、MEMSセンサに対する熱応力の影響を従来よりも小さくすることができる半導体装置を提供することを目的としている。

【課題を解決するための手段】

【0006】

50

本発明における半導体装置は、

支持基板上に第1のダイボンド樹脂を介して積層されたシリコンを主体とするMEMSセンサと、前記MEMSセンサ上に第2のダイボンド樹脂を介して積層された第1のシリコン基板と、封止材としてのモールド樹脂と、を有しており、

各ダイボンド樹脂は、前記モールド樹脂よりも軟質な材質により形成されていることを特徴とするものである。

【0007】

このように本発明では、MEMSセンサと同種の材質の第1のシリコン基板をMEMSセンサ上に重ねて配置した。したがってMEMSセンサとモールド樹脂の間には、MEMSセンサの線熱膨張係数と同じかあるいはそれに近い第1のシリコン基板が介在するため、MEMSセンサの上方から線熱膨張係数が異なるモールド樹脂の影響を直接受けない。本発明では、MEMSセンサと同種の第1のシリコン基板をMEMSセンサ上に重ねるとともに、MEMSセンサと第1のシリコン基板の間、および支持基板とMEMSセンサとの間に、モールド樹脂よりも軟質なダイボンド樹脂を用いることで、MEMSセンサに対する熱応力の影響を効果的に緩和することが可能になる。

10

【0008】

前記第1のシリコン基板は、磁気センサ用ASICを構成しており、前記磁気センサ用ASIC上に磁気センサが配置されていることが好ましい。これにより部品点数を減らすことができ、半導体装置の小型化を実現できる。

【0009】

また本発明では、磁界の検知方向が異なる複数の前記磁気センサが、共通の前記磁気センサ用ASIC上に配置されていることが好ましい。これにより、MEMSセンサ上を適切に一つの磁気センサ用ASIC(第1のシリコン基板)で覆うことができ、MEMSセンサに対する熱応力の影響を効果的に緩和することができるとともに、多軸検知が可能な磁気センサを配置できる。

20

【0010】

また本発明では、各ダイボンド樹脂のヤング率は、0.1~10GPaであり、前記モールド樹脂のヤング率は、10~30GPaであることが好ましい。これにより、MEMSセンサに対する熱応力の影響を効果的に緩和することが可能になる。

【0011】

また本発明では、前記支持基板は、ガラスエポキシ基板より構成されたプリント基板であることが好ましい。かかる場合、ガラスエポキシ基板とMEMSセンサとの間を、ダイボンド樹脂を介して接合することで、ガラスエポキシ基板とMEMSセンサとの線熱膨張係数差に起因する、MEMSセンサに対する熱応力の影響を緩和することができる。

30

【0012】

また本発明では、前記MEMSセンサは、シリコンを主体としたセンサ基板と機能層とが積層された構成であり、前記支持基板上に前記第1のダイボンド樹脂を介して配置された前記センサ基板は、少なくともMEMSセンサ用としてのASICを構成していることが好ましい。これにより部品点数を低減でき、半導体装置の小型化を実現できる。

【0013】

また本発明では、前記MEMSセンサは、第1のセンサ基板と第2のセンサ基板との間に前記機能層が設けられた積層構造であり、前記第1のセンサ基板が前記ASICであり、前記第1のセンサ基板は前記第2のセンサ基板よりも厚く形成されていることが好ましい。これにより、MEMSセンサに対する熱応力の影響をより効果的に緩和することが可能になる。

40

【0014】

また本発明では、前記MEMSセンサは、支持基板上に配置された第2のシリコン基板上に前記第1のダイボンド樹脂を介して積層されていることが好ましい。本発明では、MEMSセンサと同種の材質の第1のシリコン基板および第2のシリコン基板によりMEMSセンサの上下を、軟質のダイボンド樹脂を介して挟んだ。これにより、MEMSセンサ

50

に対する熱応力の影響をより効果的に緩和することが可能になる。

【0015】

また本発明では、前記第2のシリコン基板は、少なくともMEMSセンサ用としてのASICを構成していることが好ましい。これにより部品点数を低減でき、半導体装置の小型化を実現できる。

【0016】

また本発明では、前記MEMSセンサは、シリコンを主体としたセンサ基板と機能層とが積層された構成であることが好ましい。

【0017】

また本発明では、複数の前記MEMSセンサが積層されていることが好ましい。あるいは、複数のMEMSセンサが、共通のMEMSセンサ用ASIC上に並設されていることが好ましい。

10

【発明の効果】

【0018】

本発明によれば、MEMSセンサに対する熱応力の影響を効果的に緩和することが可能になる。

【図面の簡単な説明】

【0019】

【図1】図1は、第1実施形態における半導体装置の斜視図である。

【図2】図2は、図1に示す半導体装置の縦断面図である。

20

【図3】図3は、本実施形態におけるガラスエポキシ基板により構成されたプリント基板の部分拡大縦断面図である。

【図4】図4(a)は、本実施形態におけるMEMSセンサの機能層の一例を示す平面図であり、図4(b)は、本実施形態におけるMEMSセンサの一部を拡大して示した部分拡大縦断面図である。

【図5】図5(a)は、Y軸方向の外部磁界を検知するY軸磁気センサの部分拡大平面図であり、図5(b)は、Z軸方向の外部磁界を検知するZ軸磁気センサの部分拡大縦断面図であり、図4(c)は、X軸方向の外部磁界を検知するX軸磁気センサの部分拡大平面図である。

【図6】図6は、第2実施形態における半導体装置の縦断面図である。

30

【図7】図7は、第3実施形態における半導体装置の縦断面図である。

【図8】図8は、第4実施形態における半導体装置の縦断面図である。

【図9】図9は、第5実施形態における半導体装置の縦断面図である。

【図10】図10は、シミュレーション実験に使用した半導体装置の斜視図である。

【図11】図11は、ダイボンド樹脂のヤング率とMEMSセンサにおけるオフセット量との関係を示すグラフである。

【発明を実施するための形態】

【0020】

図1に示す半導体装置1には、ガラスエポキシ基板により構成されたプリント基板(支持基板)2上にMEMSセンサ3と磁気センサ4とが積層されている。よって半導体装置1は、MEMSセンサ3および磁気センサ4の各機能を備えた構成となっている。例えばMEMSセンサ3は加速度センサで、磁気センサ4は地磁気センサを構成している。

40

【0021】

図2に示すように、プリント基板2上には第1のダイボンド樹脂5を介してシリコンを主体とするMEMSセンサ3が積層されている。

【0022】

図2に示すようにMEMSセンサ3は、第1のセンサ基板6と第2のセンサ基板7と、第1のセンサ基板6と第2のセンサ基板7との間に設けられた機能層8とを有して構成される。

【0023】

50

機能層 8 について図 4 (a) (b) を用いて説明する。機能層 8 はシリコン層である。機能層 8 には、周囲領域に枠体層 1 5 が形成されており、枠体層 1 5 の内部がセンサ部の形成領域となっている。図 4 (a) では枠体層 1 5 を斜線で示している。

【 0 0 2 4 】

図 4 (a) に示すように、機能層 8 には枠体層 1 5 の内側にセンサ部の外形を規定する第 1 の穴 2 6 と第 2 の穴 2 7 および第 3 の穴 2 8 が形成されており、それぞれの穴 2 6 , 2 7 , 2 8 は、枠体層 1 5 を厚さ方向に貫通している。

【 0 0 2 5 】

図 4 (b) に示すように枠体層 1 5 と第 2 のセンサ基板 7 との間が絶縁層 2 9 により接合されている。第 2 のセンサ基板 7 はシリコンで形成されている。また図 4 (b) に示すように枠体層 1 5 と第 1 のセンサ基板 6 との間が金属接合層 3 0 により接合されている。金属接合層 3 0 は例えば、A l 層 3 6 と G e 層 3 7 とが共晶接合されたものである。第 1 のセンサ基板 6 はシリコン基板 6 a の表面に絶縁層 6 b が形成された構成であり、また絶縁層 6 b の内部には配線層が形成されている。

【 0 0 2 6 】

図 4 (a) に示すように第 1 の穴 2 6 には、第 1 の可動体 4 1 が設けられている。第 1 の可動部 4 1 により、各センサ基板 6 , 7 と直交する向きの Z 方向の加速度を検知できる。また、第 2 の穴 2 7 には第 2 の可動体 4 2 が設けられている。第 2 の可動体 4 2 により、各センサ基板 6 , 7 の基板面と平行な Y 方向の加速度を検知できる。また、第 3 の穴 2 8 には、第 3 の可動体 4 3 が設けられている。第 3 の可動体 4 3 により、Z 方向および Y 方向に直交する X 方向の加速度を検知できる。

各可動体 4 1 ~ 4 3 はシリコン層からディープ R I E 等により切り出したものである。

【 0 0 2 7 】

図 4 (a) に示すセンサ構造は、例えば静電容量型であり、各可動体 4 1 ~ 4 3 と対向する固定部が設けられている。そして各可動体 4 1 ~ 4 3 と固定部との間で生じる静電容量変化に基づいて、X 方向、Y 方向および Z 方向の加速度を検知できる。なお検出方法としては静電容量型以外であってもよい。

【 0 0 2 8 】

図 4 (b) に示すように、可動体 4 1 ~ 4 3 や固定部を支持するアンカ部 4 4 が設けられており、アンカ部 4 4 と第 2 のセンサ基板 7 間は絶縁層 2 9 を介して接合されている。また、アンカ部 4 4 と第 1 のセンサ基板 6 との間は、A l 層 3 6 と G e 層 3 7 とが共晶接合されてなる金属接合層 3 0 により接合されている。また図 4 (b) に示す符号 4 6 は可動体である。可動体 4 6 は、図 4 (a) に示す各可動体 4 1 ~ 4 3 のいずれかを示しているが、図 4 (b) では特に限定していない。可動体 4 6 はアンカ部 4 4 に図示しないばね部を介してつながっている。

【 0 0 2 9 】

図 4 (b) に示すように、アンカ部 4 4 は金属接合層 3 0 を介して第 1 のセンサ基板 6 の絶縁層 6 b 内に設けられた配線層 4 5 と電氣的に接続されている。配線層 4 5 を通して静電容量変化を検出することができる。

【 0 0 3 0 】

図 4 (a) に示す機能層 8 の構成はあくまで一例であり、ほかの機能層 8 の構成であってもよい。

【 0 0 3 1 】

図 4 (b) に示す第 2 のシリコン基板 7 と、機能層 8 と絶縁層 2 9 により S O I 基板を構成することができる。絶縁層 2 9 には S i O ₂ を選択できる。また第 1 のセンサ基板 6 側の絶縁層 6 b は S i O ₂ や S i N 等で形成され、単層であっても材質の異なる複数の絶縁層が積層された構成であってもよい。

【 0 0 3 2 】

M E M S センサ 3 には絶縁層 6 b , 2 9 や金属接合層 3 0 を含むが、それ以外の部分は基本的にシリコンである。このように、M E M S センサ 3 は、機能層 8 の部分がシリコン

10

20

30

40

50

層であり、また機能層 8 (シリコン層) と対向するセンサ基板 6, 7 がシリコン基板を有した構成となっており、シリコンを主体とした構成となっている。

【0033】

図 2、図 4 (b) に示すように MEMS センサ 3 は下面側に第 1 のセンサ基板 6 が配置され、上面側に第 2 のセンサ基板 7 が配置されており、MEMS センサ 3 の上下面は、シリコン表面が露出している。

【0034】

図 1, 図 2 に示す第 1 実施形態では、MEMS センサ 3 を構成する第 1 のセンサ基板 6 が、MEMS センサ用 ASIC を兼用している。すなわち第 1 のセンサ基板 6 は MEMS センサ 3 の機能層 8 に対する配線基板の役割と ASIC としての役割を持っている。

10

【0035】

図 4 (b) に示す配線層 45 は、ASIC の回路に接続されており、図 1, 図 2 に示すように第 1 のセンサ基板 (MEMS センサ用 ASIC 6) の表面には複数の電極部 10 が露出形成されている。

【0036】

図 2 に示すように MEMS センサ 3 上には第 2 のダイボンド樹脂 9 を介してシリコン基板 (第 1 のシリコン基板) 11 が接合されている。また後述の図 6 では第 1 のシリコン基板のみならず第 2 のシリコン基板も存在するが、本明細書では、シリコン基板に対する第 1、第 2 の用語は、MEMS センサ 3 以外の部分に使用されるシリコン基板に対して適用される。

20

【0037】

図 1, 図 2 に示す第 1 実施形態では、第 1 のシリコン基板 11 は、磁気センサ用 ASIC 12 を構成している。図 3 に示すように磁気センサ用 ASIC 12 は第 1 のシリコン基板 11 の表面に形成された各種の半導体素子 11a ~ 11d と、第 1 のシリコン基板 11 の表面を覆う絶縁層 13 と、各半導体素子 11a ~ 11d と配線層 (図示せず) を介して電氣的に接続された電極部 14 とを有して構成される。

【0038】

そして図 1, 図 2 に示すように磁気センサ用 ASIC 12 上には複数の磁気センサ 4a, 4b が配置されている。磁気センサ 4 は一つであってもよいが、第 1 実施形態では複数の磁気センサ 4a, 4b が設けられている。例えば磁気センサ 4a は X 軸方向および Y 軸方向の外部磁界検知用であり、磁気センサ 4b は Z 軸方向の外部磁界検知用である。

30

【0039】

図 5 (a) は Y 軸磁気センサ 16 の一部を示している。図 5 (a) に示すように Y 軸磁気センサ 16 は、X 方向に延出するとともに Y 方向に間隔をあけて配置された複数の素子部 16a と、各素子部 16a の端部を電氣的に接続する接続部 16b とを有して構成される。素子部 16a は、例えば GMR 素子の素子構造で形成されており、感度軸方向が Y 方向である。感度軸方向とは、その方向に外部磁界が作用したとき素子部 16a の電気抵抗値が最大値あるいは最小値となる方向である。素子部 16a が GMR 素子であるとき、GMR 素子を構成する固定磁性層 (ピンド層) の固定磁化方向が感度軸方向である。

【0040】

よって図 5 (a) の Y 軸磁気センサ 16 では、Y 方向からの外部磁界が作用した際の電気抵抗変化に基づいて Y 方向の外部磁界を検知することができる。

40

【0041】

また、図 5 (b) は Z 軸磁気センサ 17 の一部を示している。図 5 (b) に示すように Z 軸磁気センサ 17 では、素子部 17a と、素子部 17a 上を覆う絶縁層 17b と、絶縁層 17b 上に設けられた軟磁性体 17c とを有して構成されている。

【0042】

素子部 17a は例えば GMR 素子であり、感度軸方向は例えば Y 方向とされている。図 5 (b) に示すように Z 方向 (垂直方向) から軟磁性体 17c に進入した外部磁界 H1 は、軟磁性体 17c の下端部 17c1 から漏れ出したとき、一部が X 方向に変換された外部

50

磁界H2を構成する。そして素子部17aを外部磁界H2が作用する場所に配置することで、見かけ上、Z方向の外部磁界H1を素子部17aにより検知することができる。

【0043】

図5(c)はX軸磁気センサ18の一部を示している。図5(c)に示すようにX軸磁気センサ18は、Y方向に延出するとともにX方向に間隔をあけて配置された複数の素子部18aと、各素子部18aの端部を電氣的に接続する接続部18bとを有して構成される。素子部18aは、例えばGMR素子の積層構造であり、感度軸方向がX方向である。

【0044】

よって図5(c)のX軸磁気センサ18では、X方向からの外部磁界が作用した際の電気抵抗変化に基づいてX方向の外部磁界を検知することができる。なおY軸磁気センサ16、Z軸磁気センサ17およびX軸磁気センサ18の形態は図5以外であってもよい。

10

【0045】

図1に示す磁気センサ4aは、図5(a)(c)に示すY軸磁気センサ16およびX軸磁気センサ18を備えたパッケージ構造である。また、図1に示す磁気センサ4bは、図5(b)に示すZ軸磁気センサ17を備えたパッケージ構造である。

【0046】

各磁気センサ4a, 4bは、磁気センサ用ASIC12上に固定支持されている。各磁気センサ4a, 4bは例えば地磁気センサを構成している。

【0047】

図1に示すように磁気センサ用ASIC12の表面には複数の電極部12aが露出している。磁気センサ用ASIC12の電極部12aと各磁気センサ4a, 4bの出力部との間が、ワイヤボンディングされて電氣的に接続されている。また、複数の電極部12aと複数の電極部12b間が磁気センサ用ASIC内の回路を介して電氣的に接続されている。

20

【0048】

図1, 図2に示すように、プリント基板2上からMEMSセンサ3および磁気センサ4の側面、さらには磁気センサ4の表面にかけて封止材としてのモールド樹脂20が覆っている。なお図1では、導体装置1内部に配置されるMEMSセンサ3および磁気センサ4が見えるように、モールド樹脂20を透明で示した。

【0049】

モールド樹脂20は、MEMSセンサ3、第1のシリコン基板11(磁気センサ用ASIC12)、および磁気センサ4の表面にほぼ隙間なく接している。

30

【0050】

図1, 図2に示すようにプリント基板2の表面に設けられた各電極部2aと、MEMSセンサ用ASICである第1のセンサ基板6の各電極部10との間、およびプリント基板2の表面に設けられた各電極部2bと、磁気センサ用ASIC12に設けられた電極部12bとの間がそれぞれ、ワイヤボンディングにより電氣的に接続されている。

【0051】

また図1に示すようにプリント基板2の裏面には、プリント基板2の表面に設けられた各電極部2a, 2bと内部配線層(図示せず)を介して電氣的に接続された複数の端子部2cが設けられている。

40

【0052】

図2に示す第1のダイボンド樹脂5および第2のダイボンド樹脂9は、モールド樹脂20よりも軟質な材質により形成されている。

【0053】

ダイボンド樹脂5, 9がモールド樹脂20よりも軟質であれば特に材質を限定するものではないが、一例を示すと、ダイボンド樹脂5, 9はエポキシ系樹脂であり、モールド樹脂20はエポキシ系樹脂にガラスフィラーが混在した構成である。また第1のダイボンド樹脂5と第2のダイボンド樹脂9とで材質を変えることも可能であるが、材質を同じとすることが、生産コストの低減を図ることができ、またMEMSセンサ3に対する熱応力を効果

50

的に緩和でき好適である。

【0054】

モールド樹脂20は、ガラスエポキシ基板2により構成されたプリント基板2の線熱膨張係数に近づくように上記したように樹脂に例えばガラスフィラーを混在した構成となっている。

【0055】

ところでMEMSセンサ3の場合、磁気センサ4と異なって、熱応力が作用してパイアスがかかったとき、オフセット補正をソフト上で行うことが困難である。

【0056】

このため、シリコンを主体としたMEMSセンサ3に対する熱応力の影響を効果的に抑制すべく、第一に、MEMSセンサ3と同種の材質の第1のシリコン基板11をMEMSセンサ3上に重ねて配置した。すなわちMEMSセンサ3とモールド樹脂20の間には、MEMSセンサ3の線熱膨張係数と同じかあるいはそれに近い第1のシリコン基板11が介在するため、MEMSセンサ3は上方から線熱膨張係数が異なるモールド樹脂20の影響を直接受けないようにできる。ただし、MEMSセンサ3と同種の第1のシリコン基板11をMEMSセンサ3上に重ねただけでは、MEMSセンサ3に対する熱応力を十分に緩和できない。そこで本実施形態では、MEMSセンサ3と第1のシリコン基板11の間、およびプリント基板(支持基板)2とMEMSセンサ3との間に使用されるダイボンド樹脂5,9にモールド樹脂20よりも軟質な材質を用いた。これにより、MEMSセンサ3に対する熱応力の影響を効果的に緩和することが可能になる。

【0057】

ここで、各ダイボンド樹脂5,9は、モールド樹脂20よりも軟質であるため、各ダイボンド樹脂5,9は、モールド樹脂20よりもヤング率が低い。具体的には、ダイボンド樹脂5,9のヤング率は、0.1~10GPaであり、モールド樹脂20のヤング率は、10~30GPaであることが好ましい。また、ダイボンド樹脂5,9のヤング率は、モールド樹脂20のヤング率に対して1/2以下の大きさであることが好ましく、1/4以下であることがより好ましい。

【0058】

これにより、MEMSセンサ3に対する熱応力の影響を効果的に緩和することができる。

【0059】

本実施形態では、第1のシリコン基板11は磁気センサ用ASIC12を構成しており、磁気センサ用ASIC12上に磁気センサ4が配置されている。これにより、磁気センサ用ASIC12を第1のシリコン基板11とは別に設けなくてもよく、したがって部品点数を減らすことができ、半導体装置1の小型化(低背化)を実現することができる。

【0060】

また図1に示すように、外部磁界の検知方向が異なる複数の磁気センサ4a,4bが、共通の磁気センサ用ASIC12上に配置されていることが好ましい。これにより、MEMSセンサ3上を適切に一つの磁気センサ用ASIC(第1のシリコン基板11)12で覆うことができ、MEMSセンサ3に対する熱応力の影響を効果的に緩和することができる。とともに、多軸検知が可能な磁気センサ4を配置できる。

【0061】

また第1実施形態では、ガラスエポキシ基板により構成されたプリント基板2とMEMSセンサ3との間が、モールド樹脂20よりも軟質のダイボンド樹脂5により接合されているため、プリント基板(ガラスエポキシ基板)2とMEMSセンサ3との線膨張係数差に起因する、MEMSセンサ3に対する熱応力の影響を緩和することができる。

【0062】

また、図1,図2に示す第1実施形態では、MEMSセンサ3を構成する第1のセンサ基板6が、MEMSセンサ3の配線基板およびMEMSセンサ用ASICを兼用している。これにより、部品点数を減らすことができ、半導体装置1の小型化(低背化)を実現で

10

20

30

40

50

きる。

【0063】

また図2に示すように、第1のセンサ基板6は厚さ寸法がT1で、第2のセンサ基板7は厚さ寸法がT2であり、T1はT2よりも厚くなっている。このようにプリント基板2（ガラスエポキシ基板）とダイボンド樹脂5を介して接合される第1のセンサ基板6を厚く形成することで、MEMSセンサ3に対する熱応力の影響を効果的に緩和することができる。

【0064】

図6は、第2実施形態における半導体装置50の縦断面図である。なお図1、図2に示す半導体装置1と同じ部分については同じ符号を付した。

10

【0065】

図6に示すように、ガラスエポキシ基板からなるプリント基板2上には第3のダイボンド樹脂54を介して第2のシリコン基板51が積層されている。そして第2のシリコン基板51上に第1のダイボンド樹脂5を介してMEMSセンサ53が積層されている。さらにMEMSセンサ53上に第2のダイボンド樹脂9を介して第1のシリコン基板11が積層されている。第1のシリコン基板11は磁気センサ用ASIC12を構成しており、磁気センサ用ASIC12上に磁気センサ4が設置されている。また、プリント基板2上から第2のシリコン基板51、MEMSセンサ53、第1のシリコン基板11（磁気センサ用ASIC12）および磁気センサ4の各側面さらに磁気センサ4上にかけて封止材としてのモールド樹脂20が設けられている。

20

各ダイボンド樹脂5, 9, 54は、モールド樹脂20よりも軟質な材質である。

【0066】

図6の第2実施形態では、図1、図2に示す第1実施形態と異なって、第2のシリコン基板51が、MEMSセンサ53とプリント基板2との間に設けられている。したがって図6では、第1のシリコン基板11および第2のシリコン基板51により、MEMSセンサ53の上下を、軟質のダイボンド樹脂5, 9を介して挟んだ形態となっている。これにより、MEMSセンサ53に対する熱応力の影響をより効果的に緩和することができる。

【0067】

図6に示す形態では、第2のシリコン基板51は、少なくともMEMSセンサ用としてのASIC55を構成していることが好ましい。かかる構成では、図1, 図2に示す形態と異なって、MEMSセンサ53を構成する第2のセンサ基板52をMEMSセンサ53の配線基板としてのみ使用することができる。MEMSセンサ53は、第1のセンサ基板52と第2のセンサ基板7との間に機能層8が介在した積層構造である。第2のセンサ基板52は、シリコン基板の表面に配線層が内在する絶縁層が形成された構成であり、MEMSセンサ53はシリコン基板およびシリコン層を有するシリコン主体の構成とされている。

30

【0068】

図6に示すように、MEMSセンサ53の配線基板である第2のセンサ基板52の電極52aとASIC55の電極部55a間がワイヤボンディングされている。

【0069】

なお第2のシリコン基板51は、磁気センサ4およびMEMSセンサ53双方のASICとすることもできる。

40

【0070】

図6に示す実施形態では、第2のシリコン基板51をASIC55として使用しているため、第2のシリコン基板51とは別にASICを設けることが必要でなく、部品点数を低減でき、半導体装置50の小型化（低背化）を促進できる。

【0071】

図7は、第3実施形態の半導体装置60を示す。図7では、ガラスエポキシ基板から構成されるプリント基板2上に第2のシリコン基板51（MEMSセンサ用、あるいは磁気センサおよびMEMSセンサ用ASIC55）が第3のダイボンド樹脂54を介して積層

50

され、A S I C 5 5 上に M E M S センサ 6 1 が第 1 のダイボンド樹脂 5 を介して積層されている。図 7 では、M E M S センサ 6 1 を簡易的に示したが、例えば図 6 に示す M E M S センサ 5 3 と同様の構成である。図 7 に示す形態では、さらに M E M S センサ 6 1 上に第 4 のダイボンド樹脂 6 2 を介して M E M S センサ 6 3 が積層されている。そして M E M S センサ 6 3 上に第 2 のダイボンド樹脂 9 を介して第 1 のシリコン基板 1 1 が積層されている。そして、プリント基板 2 上から第 2 のシリコン基板 5 1、M E M S センサ 6 1、6 3、第 1 のシリコン基板 1 1 (磁気センサ用 A S I C 1 2) および磁気センサ 4 の各側面さらに磁気センサ 4 上にかけて封止材としてのモールド樹脂 2 0 が設けられている。

各ダイボンド樹脂 5、9、5 4、6 2 は、モールド樹脂 2 0 よりも軟質な材質である。

【 0 0 7 2 】

図 7 に示す実施形態においても、第 1 のシリコン基板 1 1 および第 2 のシリコン基板 5 1 により、M E M S センサ 6 1、6 3 の上下を、軟質のダイボンド樹脂を介して挟んだ形態となっている。これにより、M E M S センサ 5 3 に対する熱応力の影響をより効果的に緩和することができる。

【 0 0 7 3 】

図 7 に示す形態では、複数の M E M S センサ 6 1、6 3 が積層された構成となっている。M E M S センサ 6 1、6 3 は同じ種類のものであっても、あるいは異なるものであってもよい。例えば M E M S センサ 6 1、6 3 はともに加速度センサであるが、M E M S センサ 6 1 と M E M S センサ 6 3 とで加速度の検出方向が異なる方向とすることができる。また、M E M S センサ 6 1 および M E M S センサ 6 3 を、加速度センサ、ジャイロ、気圧センサ等の異なる M E M S センサとして構成することもできる。

【 0 0 7 4 】

図 8 は、第 4 実施形態の半導体装置 7 0 を示す。図 8 では、ガラスエポキシ基板から構成されるプリント基板 2 上に第 2 のシリコン基板 5 1 (M E M S センサ用、あるいは磁気センサおよび M E M S センサ用 A S I C 5 5) が第 3 のダイボンド樹脂 5 4 を介して積層され、A S I C 5 5 上に複数の M E M S センサ 7 1、7 2 が第 1 のダイボンド樹脂 5 を介して並設されている。また各 M E M S センサ 7 1、7 2 上には第 2 のダイボンド樹脂 9 を介して第 1 のシリコン基板 1 1 が積層されている。各第 1 のシリコン基板 1 1 を磁気センサ用 A S I C 1 2 として構成でき、各磁気センサ用 A S I C 上に磁気センサ 4 が設けられている。そして、プリント基板 2 上から第 2 のシリコン基板 5 1、各 M E M S センサ 7 1、7 2、各第 1 のシリコン基板 1 1 (磁気センサ用 A S I C 1 2) および各磁気センサ 4 の各側面さらに各磁気センサ 4 上にかけて封止材としてのモールド樹脂 2 0 が設けられている。

各ダイボンド樹脂 5、9、5 4 は、モールド樹脂 2 0 よりも軟質な材質である。

【 0 0 7 5 】

図 8 に示す実施形態においても、第 1 のシリコン基板 1 1 および第 2 のシリコン基板 5 1 により、M E M S センサ 7 1、7 2 の上下を、軟質のダイボンド樹脂を介して挟んだ形態となっている。これにより、M E M S センサ 7 1、7 2 に対する熱応力の影響をより効果的に緩和することができる。

【 0 0 7 6 】

図 8 に示す形態では、複数の M E M S センサ 7 1、7 2 が共通の A S I C 5 5 上に並設された構成となっている。M E M S センサ 7 1、7 2 は同じ種類のものであっても、あるいは異なるものであってもよい。

【 0 0 7 7 】

図 8 では、並設された各 M E M S センサ 7 1、7 2 の上面にダイボンド樹脂 9 を介して第 1 のシリコン基板 1 1 を積層している。図 8 では、各 M E M S センサ 7 1、7 2 の上面に、それぞれ第 1 のシリコン基板 1 1 を設けているが、各 M E M S センサ 7 1、7 2 の上面に共通の第 1 のシリコン基板 1 1 を配置することも可能である。

【 0 0 7 8 】

図 9 は、第 5 実施形態の半導体装置 8 0 を示す。図 9 では、ガラスエポキシ基板から構

10

20

30

40

50

成されるプリント基板 2 上に第 2 のシリコン基板 5 1 (MEMS センサ用、あるいは磁気センサおよび MEMS センサ用 ASIC 5 5) が第 3 のダイボンド樹脂 5 4 を介して積層され、ASIC 5 5 上に MEMS センサ 8 1 が第 1 のダイボンド樹脂 5 を介して並設されている。また MEMS センサ 8 1 上に第 2 のダイボンド樹脂 9 を介して第 1 のシリコン基板 8 2 が積層されている。そして、プリント基板 2 上から第 2 のシリコン基板 5 1、MEMS センサ 8 1、および第 1 のシリコン基板 1 1 の各側面さらに第 1 のシリコン基板 1 1 上にかけて封止材としてのモールド樹脂 2 0 が設けられている。

各ダイボンド樹脂 5, 9, 5 4 は、モールド樹脂 2 0 よりも軟質な材質である。

【0079】

図 9 に示す実施形態においても、第 1 のシリコン基板 1 1 および第 2 のシリコン基板 5 1 により、MEMS センサ 8 1 の上下を、軟質のダイボンド樹脂介して挟んだ形態となっている。これにより、MEMS センサ 8 1 に対する熱応力の影響をより効果的に緩和することができる。

10

【0080】

図 9 に示す形態では、第 1 のシリコン基板 1 1 は磁気センサ用 ASIC ではなく、単なるシリコン基板である。よって図 9 に示す半導体装置 8 0 には磁気センサが設けられていない。図 9 では磁気センサを配置しないものの、MEMS センサ 8 1 に対する熱応力を緩和するために、MEMS センサ 8 1 の上面にダイボンド樹脂を介して第 1 のシリコン基板 1 1 を配置したのである。

【実施例】

20

【0081】

図 1 0 に示す半導体装置 9 0 を作製した。基本的には図 2 に示す半導体装置 1 と同様の構成である。すなわちガラスエポキシ基板からなるプリント基板 2 の上面にダイボンド樹脂 (図示せず) を介して MEMS センサ 3 を積層し、MEMS センサ 3 上にダイボンド樹脂 (図示せず) を介して第 1 のシリコン基板 1 1 を積層した。さらに第 1 のシリコン基板 1 1 上に磁気センサ 4 を配置した。さらに周囲をモールド樹脂 2 0 で封止した。

【0082】

なお図 1 0 での半導体装置 9 0 はシミュレーション実験に使用したものであり、実際には、図 4 や図 5 に示すように MEMS センサやプリント基板には、シリコン基板だけでなく絶縁層や金属接合層等が存在するが、この実験ではシリコン基板で形成されているものとした。

30

【0083】

また実験では、モールド樹脂 2 0 のヤング率を 2 0 GPa とした。そしてダイボンド樹脂のヤング率を 0.6 GPa、2.8 GPa、9 GPa および 200 GPa と変化させて、その際の MEMS センサ 3 のオフセット量を調べた。オフセット量は、常温 (25) に対して、±60 の熱処理を施した際に、MEMS センサ 3 から得られる検出値の変化量を示すものである。したがってオフセット量はゼロであるほど好ましい。

【0084】

そして MEMS センサ 3 の機能層 8 は例えば図 4 (a) と同様の 3 軸の加速度センサの構造であり、各軸の加速度のオフセット量が、ダイボンド樹脂のヤング率に対してどのように変化するか調べた。その実験結果が図 1 1 に示されている。

40

【0085】

図 1 1 に示すように、ダイボンド樹脂のヤング率が 200 GPa にまで大きくなると、X 軸、Y 軸および Z 軸のいずれの加速度のオフセット量も非常に大きくなり悪化することがわかった。ここでモールド樹脂 2 0 のヤング率は 20 GPa であるため、ダイボンド樹脂のヤング率をモールド樹脂のヤング率よりも小さい 0.6 GPa ~ 9 GPa とすれば、ダイボンド樹脂をモールド樹脂 2 0 よりも軟質にでき、オフセット量を小さくできることがわかった。

【符号の説明】

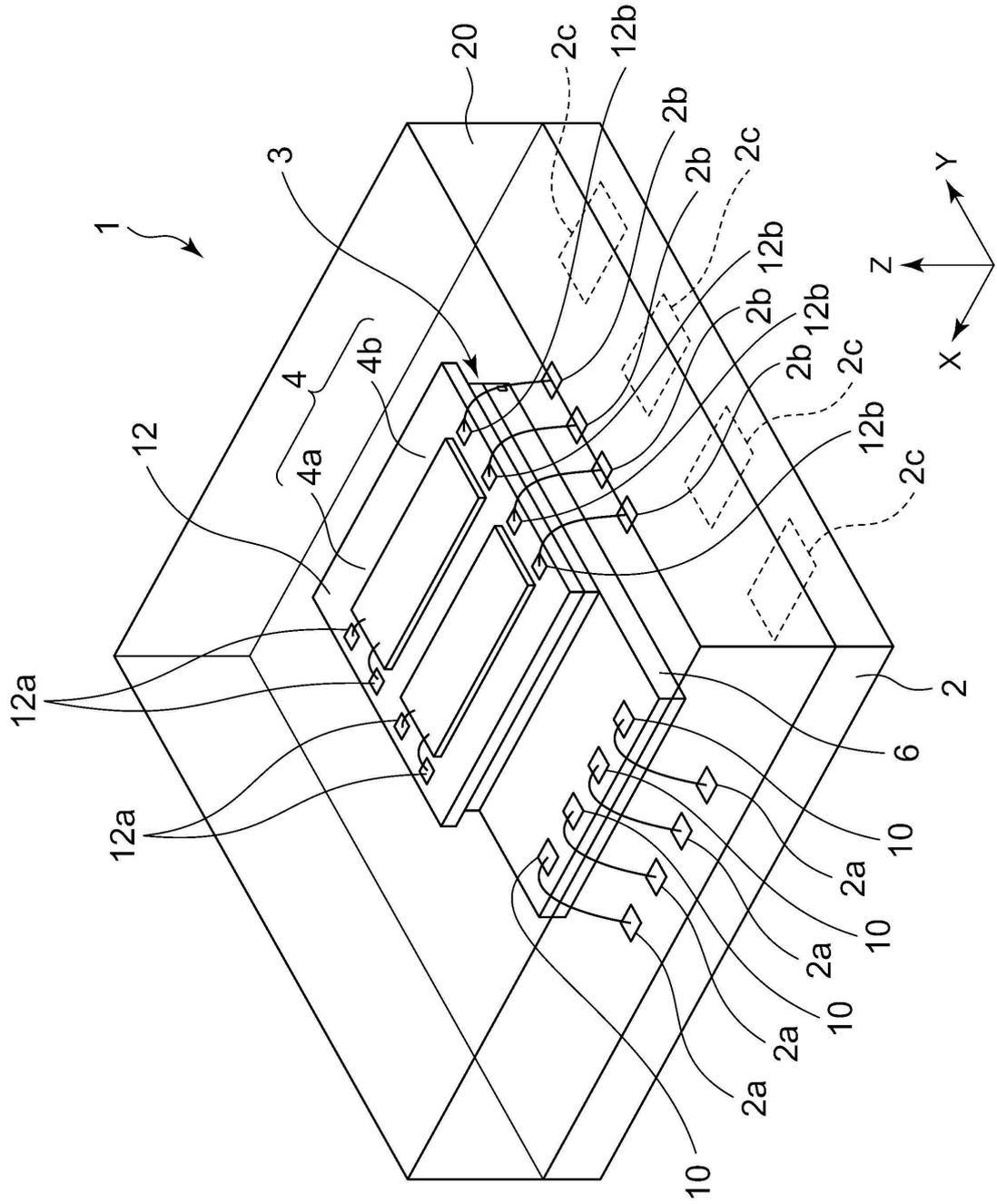
【0086】

50

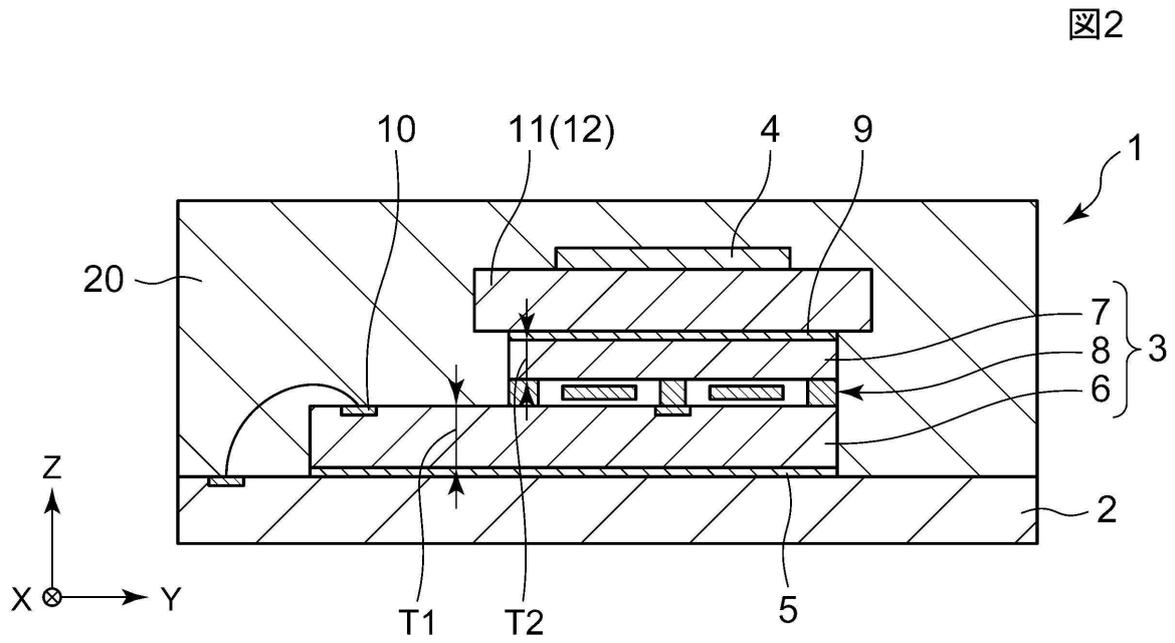
1、50、60、70、80	半導体装置	
2	プリント基板	
3、53、61、63、71、72、81	MEMSセンサ	
4、4a、4b	磁気センサ	
5	第1のダイボンド樹脂	
6	第1のセンサ基板	
7、52	第2のセンサ基板	
8	機能層	
9	第2のダイボンド樹脂	
11	第1のシリコン基板	10
16	Y軸磁気センサ	
17	Z軸磁気センサ	
18	X軸磁気センサ	
20	モールド樹脂	
29	絶縁層	
30	金属接合層	
41~43	可動体	
45	配線層	
51	第2のシリコン基板	
54	第3のダイボンド樹脂	20

【図1】

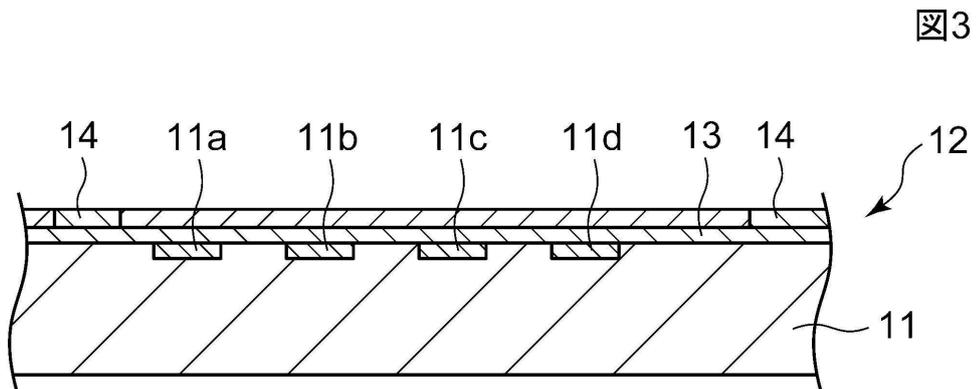
図1



【図2】

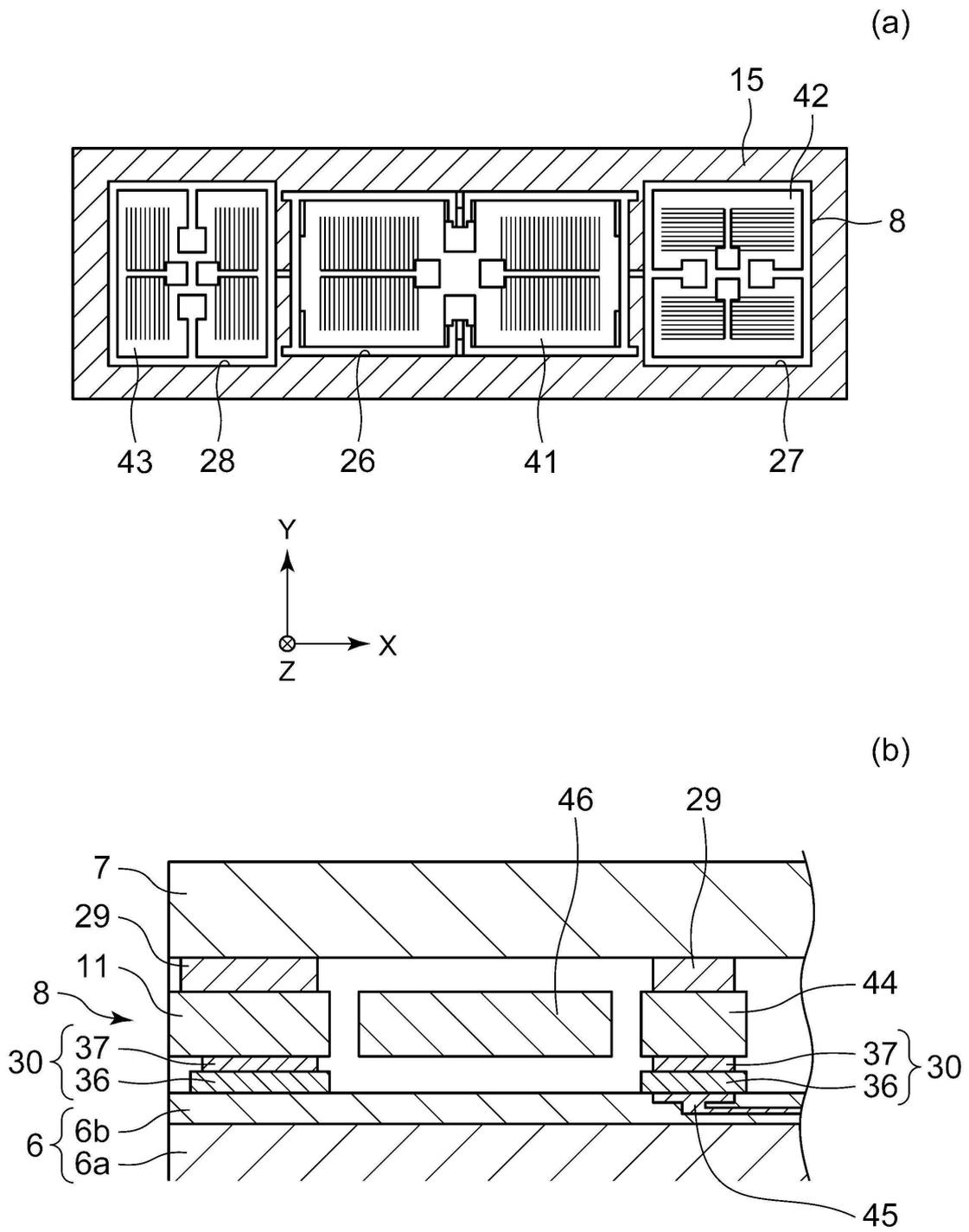


【図3】



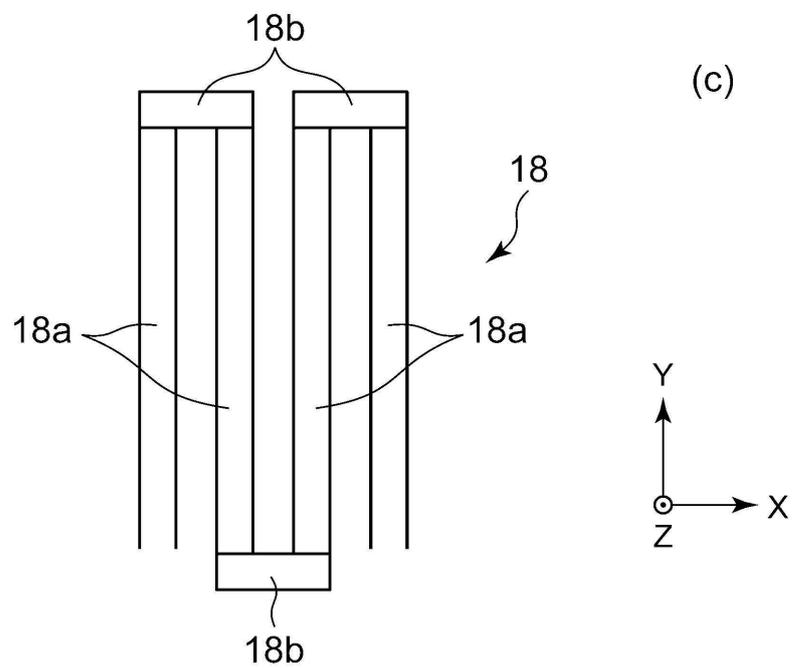
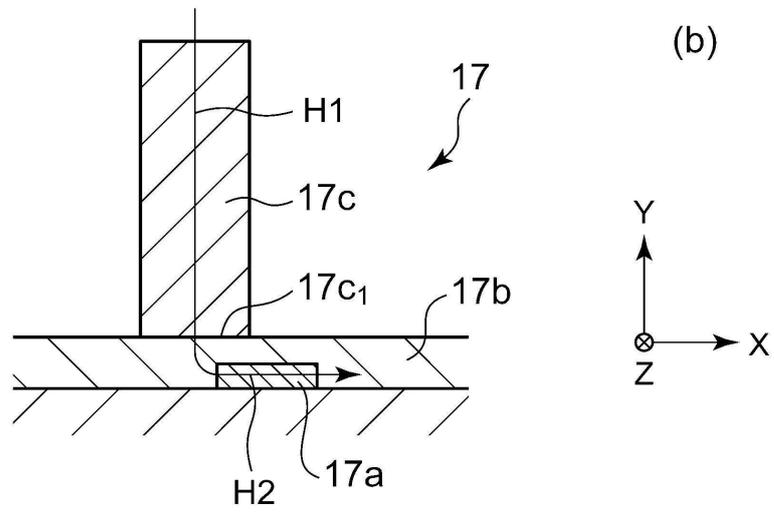
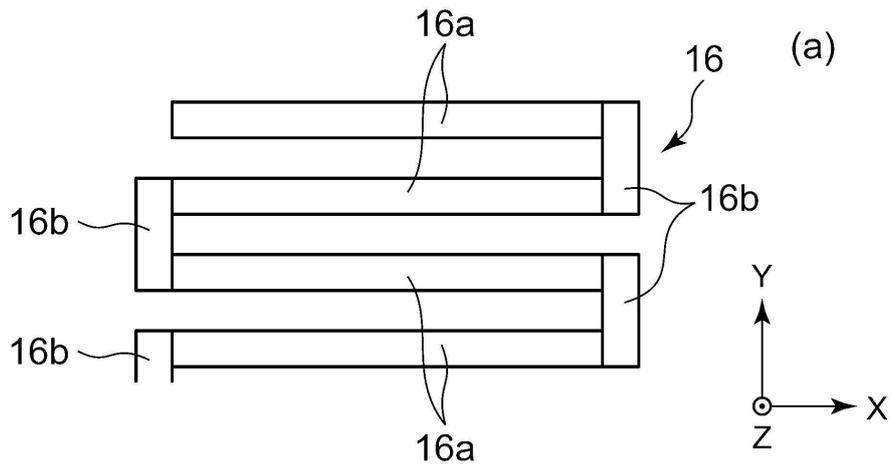
【図4】

図4



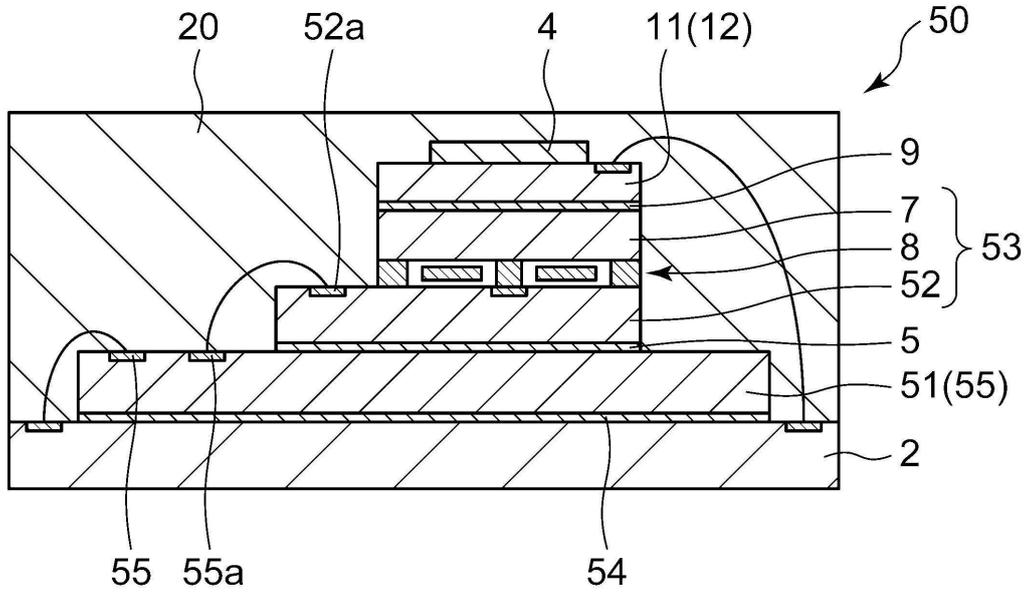
【 図 5 】

図5



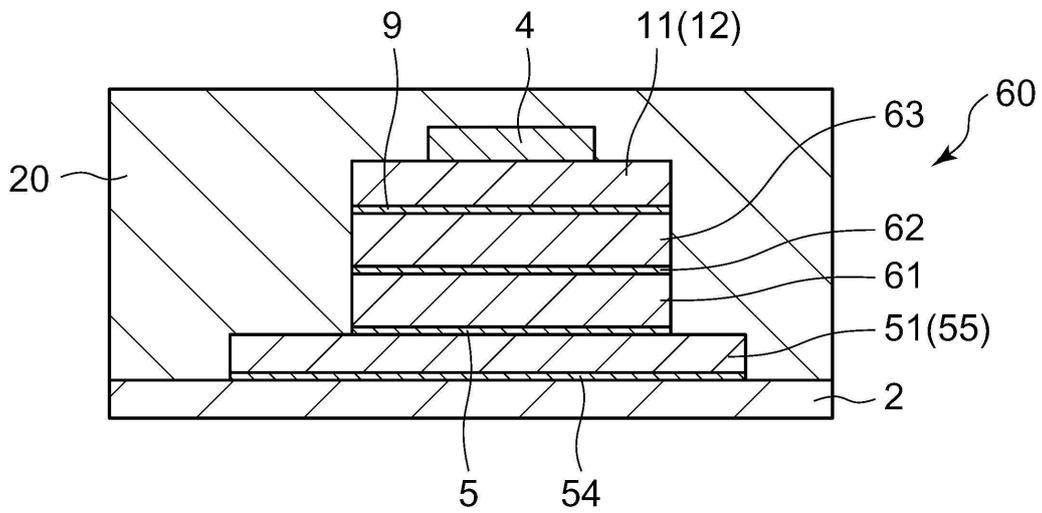
【図6】

図6



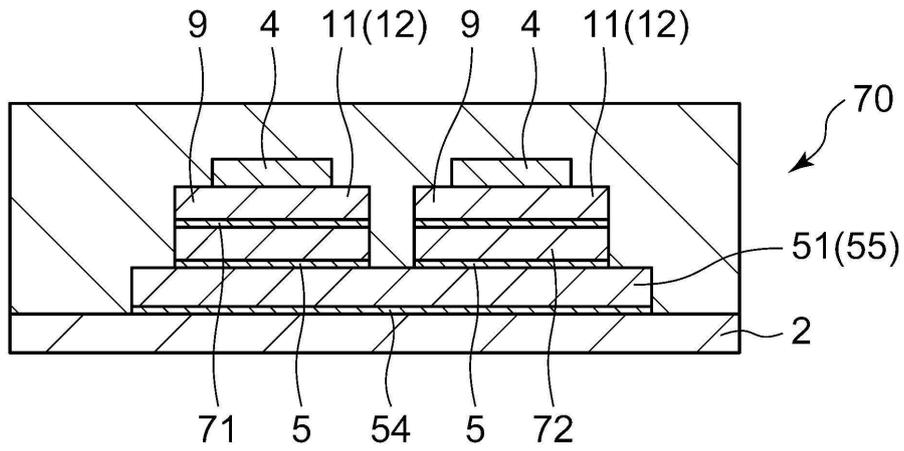
【図7】

図7



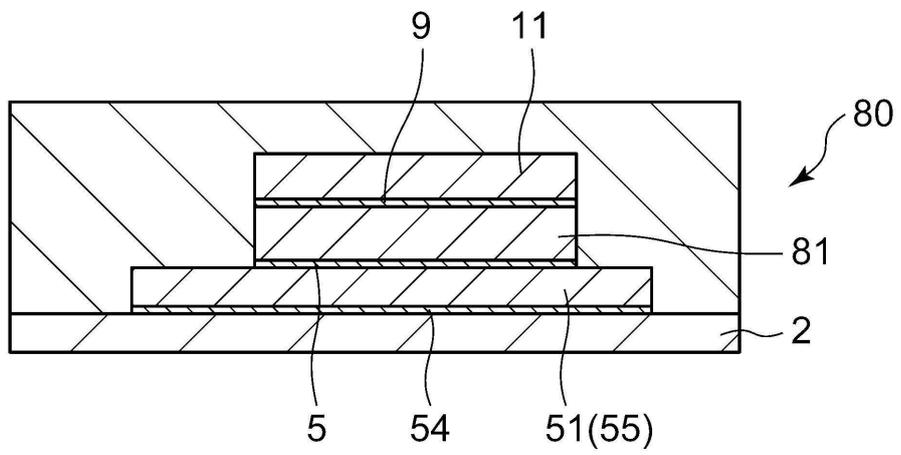
【 図 8 】

図8



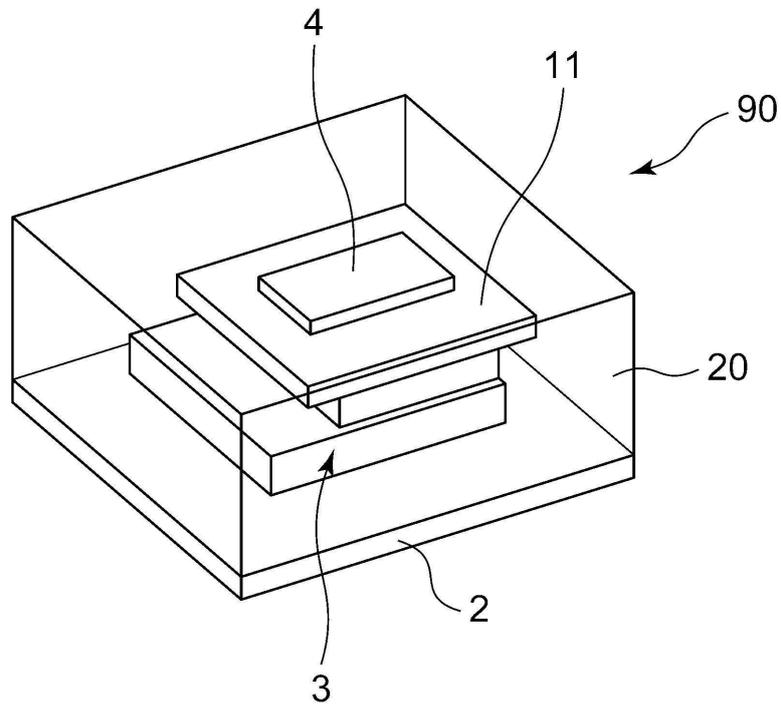
【 図 9 】

図9



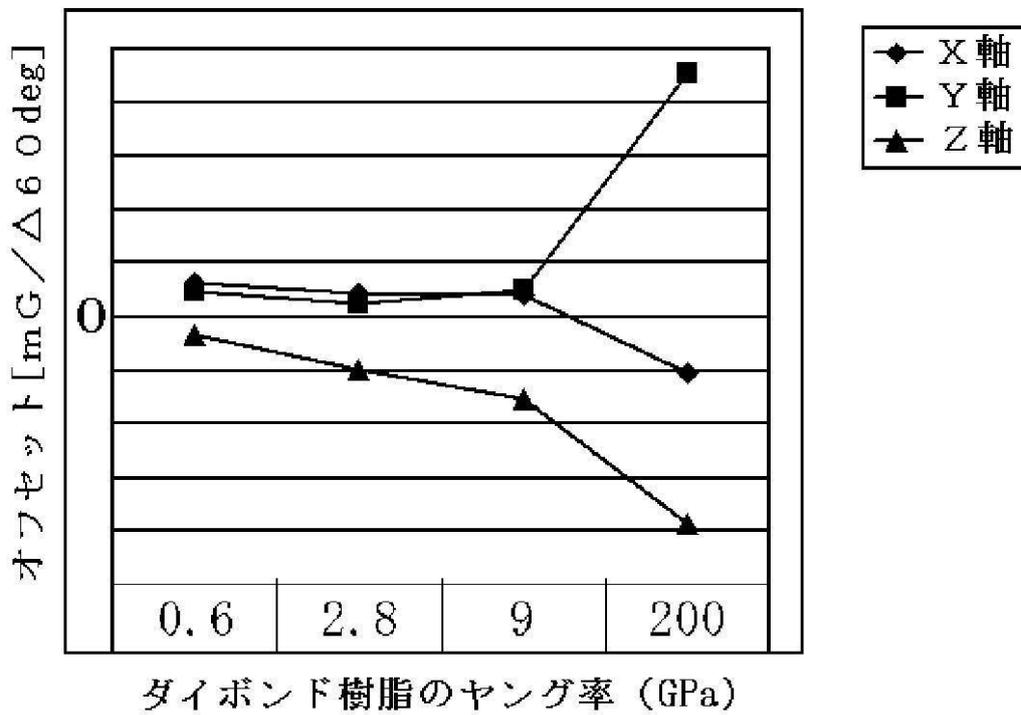
【図10】

図10



【図11】

図11



フロントページの続き

(51)Int.Cl. F I
G 0 1 P 1/02 (2006.01) G 0 1 P 1/02

(72)発明者 大川 尚信
東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

審査官 續山 浩二

(56)参考文献 特開2000-214177(JP,A)
特開2009-063550(JP,A)
特開2010-073765(JP,A)
特開2004-132792(JP,A)
国際公開第2012/124282(WO,A1)
国際公開第2007/020701(WO,A1)
特開2009-164564(JP,A)
特開2013-216804(JP,A)

(58)調査した分野(Int.Cl., DB名)

B 8 1 B 7 / 0 2
G 0 1 P 1 / 0 2
G 0 1 P 1 5 / 0 8
G 0 1 P 1 5 / 1 2 5
G 0 1 P 1 5 / 1 8
G 0 1 R 3 3 / 0 2