

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/095355 A1

PCT

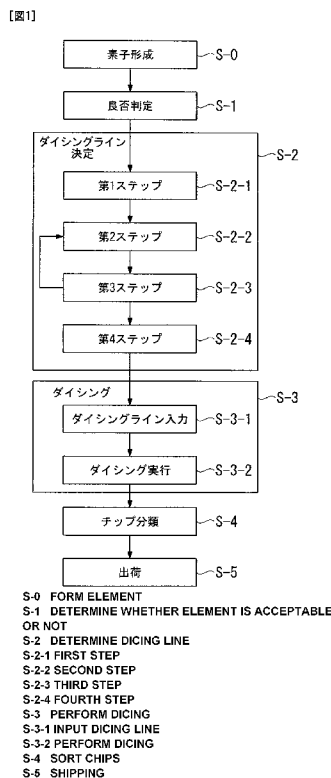
(43) 国際公開日
2010年8月26日(26.08.2010)

- (51) 国際特許分類:
H01L 21/301 (2006.01)
- (21) 国際出願番号: PCT/JP2010/000343
- (22) 国際出願日: 2010年1月21日(21.01.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-038240 2009年2月20日(20.02.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 昭和電工株式会社(SHOWA DENKO K.K.) [JP/JP]; 〒1058518 東京都港区芝大門一丁目13番9号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 岡野太一(OKANO, Taichi) [JP/JP]; 〒3691893 埼玉県秩父市下影森1505番地 昭和電工株式会社内 Saitama (JP).
- (74) 代理人: 志賀正武, 外(SHIGA, Masatake et al.); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,

[続葉有]

(54) Title: METHOD FOR DICING SEMICONDUCTOR WAFER

(54) 発明の名称: 半導体ウェーハのダイシング方法



(57) Abstract: A method for dicing a semiconductor wafer is provided with: a step of evaluating the characteristics of an element formed on a semiconductor wafer and discriminating an acceptable element; a step of determining a cutting line for cutting and separating an acceptable area on the semiconductor wafer, on which the acceptable element is formed, into predetermined elements; and a step of cutting the semiconductor wafer along each cutting line. A plurality of elements having different sizes are obtained from the semiconductor wafer at the same time with excellent yield by employing the method.

(57) 要約: 半導体ウェーハ上に形成された素子の特性を評価して、良品の素子を識別するステップと、良品の素子が形成された半導体ウェーハ上の良品エリアを、所定の素子ごとに切断分離するための切断ラインを決定するステップと、各切断ラインに沿って半導体ウェーハを切断するステップと、を備えることを特徴とする半導体ウェーハのダイシング方法によって、半導体ウェーハから複数の異なるサイズの素子を同時に歩留まり良く取得することができる。

WO 2010/095355 A1

WO 2010/095355 A1



NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, 添付公開書類:

CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, — 国際調査報告 (条約第 21 条(3))
TD, TG).

明 細 書

発明の名称 ： 半導体ウェーハのダイシング方法

技術分野

[0001] 本発明は、半導体ウェーハのダイシング方法に関するものである。

本発明は、2009年2月20日に、日本に出願された特願2009-038240号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 炭化珪素半導体は、シリコン半導体よりも絶縁破壊電圧が大きく、エネルギーバンドギャップが広く、また、熱伝導度が高いなど優れた特徴を有するので、発光素子、大電力パワーデバイス、耐高温素子、耐放射線素子、高周波素子等への応用が期待されている。

[0003] 上記炭化珪素半導体を用いて素子（SiC半導体素子）を形成するためには、例えば、炭化珪素基板（SiC基板）上に半導体素子の活性領域としてエピタキシャル成長層を形成し、このエピタキシャル成長層の選択された領域で導電型やキャリア濃度を制御することが必要となる。そこで、不純物ドーパント原子を活性領域であるエピタキシャル成長層中に部分的に注入することによって、p型又はn型の各種不純物ドーパ領域を形成し、トランジスタやダイオードなどの半導体素子を構成することが可能となる。

[0004] しかしながら、炭化珪素半導体には、炭化珪素基板中及びエピタキシャル成長層中に多くの欠陥が残存している。これらの欠陥は、素子特性を悪化させ、歩留まりを低下させる原因となるため、低減することが望まれるが、未だ十分なレベルに低減できていないのが実情である。

[0005] 素子を分離する手段としては、ダイシングが用いられる。ダイシングは通常、特性の良否によるダイシング位置を考慮せずに、ダイサーの回転するブレードを用いて、ウェーハを格子状に切断する（例えば特許文献1）。また、特許文献2に記載のダイシング方法では、特性の良否によるダイシング位置を考慮せずに、複数のダイオードを連結したダイオードを形成している。

[0006] 特性の良否を反映して半導体素子を切断分離するダイシング方法としては、例えば、特許文献3に記載のダイシング方法が知られている。具体的の特許文献3に記載のダイシング方法では、電気的特性試験結果に基づいて良品とされた素子を切断分離するのに必要な切断ラインを決定した後に、この切断ラインについて切断を行う構成を有している。このため、不必要な切断ラインに対する切断工程の省略が可能とされている。

先行技術文献

特許文献

[0007] 特許文献1：特開2008-277610号公報

特許文献2：特開2000-277756号公報

特許文献3：特開平2-235606号公報

発明の概要

発明が解決しようとする課題

[0008] 上述したように、特許文献1のダイシング方法では、素子が形成された半導体ウェーハが素子のサイズでダイシングされるものである。このため、素子を不良にする欠陥密度（個/cm²）が同一である場合に、半導体ウェーハ上の占有面積が小さい素子を形成する場合と比較して、半導体ウェーハ上の占有面積が大きい素子を形成する場合に、基板等に残存する欠陥による歩留まり低下への影響が大きいという問題があった（図8（a）及び図8（b）参照）。特に、パワー半導体では、素子のサイズを大きくすることで大きな電流を流すことのできる素子が望まれているという事情があった。

[0009] 本発明は、上記事情を鑑みてなされたもので、半導体ウェーハから複数の異なるサイズの素子を同時に歩留まりよく取得可能な半導体ウェーハのダイシング方法を提供することを目的とする。

課題を解決するための手段

[0010] 本願発明者は、半導体ウェーハ上の素子の特性を評価後、良品の素子を必要数だけ繋げた集合素子を大電流素子とし、残ったものは小電流素子として

ダイシングすることにより、一度に電流の異なる複数のサイズの素子を歩留まり良く得られることを見出して本願発明を完成させた。

[0011] すなわち、本発明は以下に関する。

(1) 複数の素子が形成された半導体ウェーハを、単独の素子又は2以上の素子が結合した集合素子ごとに切断分離する半導体ウェーハのダイシング方法であって、素子の特性を評価して、良品の素子を識別するステップと、良品の素子が形成された半導体ウェーハ上の良品エリアを、所定の素子ごとに切断分離するための切断ラインを決定するステップと、各切断ラインに沿って半導体ウェーハを切断するステップと、を備えることを特徴とする半導体ウェーハのダイシング方法。

(2) 良品の素子が形成された半導体ウェーハ上の良品エリアを、所定の素子ごとに切断分離するための切断ラインを決定するステップが、良品エリアに、2以上の素子が結合した集合素子の中で所定の大きさの素子を最も多く配置可能な切断ラインを決定する第1ステップと、切断ラインが決定されていない良品エリアから、所定の大きさのよりも小さい素子を最も多く配置可能な切断ラインを決定する第2ステップと、2つの素子が結合した集合素子となるまで前記第2ステップを漸次繰り返す第3ステップと、各切断ラインが決定されていない良品エリアから、単独の素子の切断ラインを決定する第4ステップと、を備えることを特徴とする前項(1)に記載の半導体ウェーハのダイシング方法。

(3) 前記単独の素子及び前記2以上の素子が結合した集合素子には、不良品の素子が含まれないことを特徴とする前項(1)又は(2)に記載の半導体ウェーハのダイシング方法。

(4) 各切断ラインに沿って半導体ウェーハを切断するステップが、レーザー光を用いることを特徴とする前項(1)乃至(3)のいずれか一項に記載の半導体ウェーハのダイシング方法。

(5) 各切断ラインに沿って半導体ウェーハを切断するステップが、高圧水流を用いることを特徴とする前項(1)乃至(3)のいずれか一項に記載

の半導体ウェーハのダイシング方法。

(6) 前記半導体ウェーハが、炭化珪素半導体基板であることを特徴とする前項(1)乃至(5)のいずれか一項に記載の半導体ウェーハのダイシング方法。

(7) 前記素子が、ショットキーバリアダイオード、縦型MOSFET、横型MOSFET、PNダイオードのいずれかであることを特徴とする前項(1)乃至(6)のいずれか一項に記載の半導体ウェーハのダイシング方法。

発明の効果

[0012] 本発明の半導体ウェーハのダイシング方法によれば、良品の素子が形成された半導体ウェーハ上の良品エリアを、単独の素子又は2以上の素子が結合した集合素子ごとに切断分離するための切断ラインを決定する構成を有している。これにより、半導体ウェーハ上の良品エリアを同時に複数のサイズの素子ごとに切断することができるため、良品エリアを無駄なく素子として活用することができる。したがって、半導体ウェーハから複数の異なるサイズの素子を同時に歩留まりよく取得することができる。

図面の簡単な説明

[0013] [図1]図1は、本実施形態の半導体ウェーハのダイシング方法のフローチャートを示す図である。

[図2]図2は、本実施形態の半導体ウェーハのダイシング方法を説明するための素子レイアウト図である。

[図3]図3は、本実施形態の半導体ウェーハのダイシング方法を説明するための素子レイアウト図である。

[図4]図4は、本実施形態の半導体ウェーハのダイシング方法を説明するための素子レイアウト図である。

[図5]図5は、本実施形態の半導体ウェーハのダイシング方法を説明するための素子レイアウト図である。

[図6]図6は、本実施形態の半導体ウェーハのダイシング方法を説明するための

の素子レイアウト図である。

[図7] 図7は、本実施形態の半導体ウェーハのダイシング方法を説明するための素子レイアウト図である。

[図8] 図8は、従来の半導体ウェーハのダイシング方法を説明するための図であり、(a)は大きな素子サイズの場合、(b)は小さな素子サイズの場合をそれぞれ示す。

発明を実施するための形態

[0014] 以下、本発明を適用した一実施形態である半導体ウェーハのダイシング方法について、図面を用いて詳細に説明する。なお、以下の説明で用いる図面は、特徴をわかりやすくするために、便宜上特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などが実際と同じであるとは限らない。

[0015] 図1に示すように、本実施形態の半導体ウェーハのダイシング方法は、半導体ウェーハ上に複数の素子を形成するステップ（素子形成ステップ）と、素子の特性を評価して良品の素子を識別するステップ（良否判定ステップ）と、良品の素子が形成された半導体ウェーハ上の良品エリアを所定の素子ごとに切断分離するための切断ラインを決定するステップ（ダイシングライン決定ステップ）と、各切断ラインに沿って半導体ウェーハを切断するステップ（ダイシングステップ）とから概略構成されている。

[0016] （素子形成ステップ）

先ず、図1中のS-0に示す素子形成ステップを行う。この素子形成ステップでは、図2に示すように、半導体ウェーハ1上に、基礎となる最小単位のチップ（素子）2を複数形成する。なお、本実施形態では、9×5個のチップを例にして説明する。

[0017] 半導体ウェーハ1は、特に限定されるものではないが、Si半導体基板や炭化珪素半導体基板を例示することができる。特に、基板中及びエピタキシャル成長層中に多くの欠陥が残存しやすい炭化珪素半導体基板を用いた場合に、本発明の効果が顕著となる。また、半導体ウェーハ1のサイズは、特に

限定されるものではないが、例えば、2～6インチのサイズの半導体ウェーハを好適に用いることができる。

[0018] チップ2は、特に限定されるものではないが、例えば、ショットキーバリアダイオード、縦型MOSFET、横型MOSFET、PNダイオード等を有するものを例示することができる。また、半導体ウェーハ1上に形成するチップ2のサイズ及び数量は、特に限定されるものではないが、例えば、1～10mm角の素子を2～9個程度形成することが好ましい。なお、本実施形態では、半導体ウェーハ1上に形成された複数のチップ2は、ダイシングされるまでは隣接するチップ同士で接続されている。

[0019] (良否判定ステップ)

次に、図1中のS-1に示す良否判定ステップを行う。この良否判定ステップでは、半導体ウェーハ1上に形成したチップ2の全てに対して、所定の素子特性評価を行って良否を判定する。素子特性評価は、特に限定されるものではないが、具体的には、電気的特性評価を例示することができる。また、図3に示すように、良否判定の結果、不良品と判定されたチップ3にマーキング等を施すことにより、良品のチップ2を識別可能とする。なお、以下の説明において、半導体ウェーハ1上の領域であって、不良品と判定されたチップ3が配置された以外の、良品のチップ2が配置された領域を良品エリアという。

[0020] (ダイシングライン決定ステップ)

次に、図1中のS-2に示すダイシングライン決定ステップを行う。より具体的には、このダイシングライン決定ステップは、良品エリアに2以上のチップが結合した集合チップの中で所定の大きさのチップを最も多く配置可能な切断ラインを決定する第1ステップと、切断ラインが決定されていない良品エリアから、次に大きなチップを最も多く配置可能な切断ラインを決定する第2ステップと、2つのチップが結合した集合チップとなるまで前記第2ステップを漸次繰り返す第3ステップと、各切断ラインが決定されていない良品エリアから、単独のチップの切断ラインを決定する第4ステップと、

を備えている。

[0021] (第1ステップ)

先ず、図1中のS-2-1に示す第1ステップを行う。この第1ステップでは、良品エリアに2以上のチップが結合した集合チップの中で所定の大きさのチップを最も多く配置可能な切断ラインを決定する。ここで、図4に示すように、本実施形態では、2以上のチップ2が結合した集合チップの中で所定の大きさの集合チップを、4つのチップ2が2個×2個で結合した集合チップ4とする。また、良品エリアに集合チップ4を最も多く配置する手段としては、公知の技術を用いることができる。例えば、画像処理手段、コンピュータによる最適切断ライン計算等が挙げられる。このようにして、半導体ウェーハ1上の良品エリアに集合チップ4の切断ライン4aを決定する。

[0022] (第2ステップ)

次に、図1中のS-2-2に示す第2ステップを行う。この第2ステップでは、切断ライン4aが決定されていない良品エリアから、集合チップ4の次に大きな集合チップを最も多く配置可能な切断ラインを決定する。ここで、切断ライン4aが決定されていない良品エリアとは、図5に示すように、集合チップ4が配置されていない良品エリアをいう。

また、本実施形態では、集合チップ4の次に大きな集合チップは、2つのチップ2が1個×2個で結合した集合チップ5とする。さらに、良品エリアに集合チップ5を最も多く配置する手段としては、上記第1ステップと同じ手段を用いることができる。このようにして、集合チップ4の切断ライン4aが設けられた半導体ウェーハ1上の良品エリアに、さらに集合チップ5の切断ライン5aを決定する。

[0023] (第3ステップ)

本実施形態では、第1ステップから第2ステップを実施したところで2つのチップが結合した集合チップ5となるが、これよりも多段階的に集合チップのサイズを決定してもよい。かかる場合には、第3ステップとして、2つのチップが結合した集合チップとなるまで前記第2ステップを複数回繰り返

すことができる（図 1 中の S-2-3）。これにより、1 枚の半導体ウェーハ 1 から、より多くのサイズの集合チップを段階的に取り出すことができる。

[0024] （第 4 ステップ）

次に、図 1 中の S-2-4 に示す第 4 ステップを行う。この第 4 ステップでは、図 6 に示すように、各切断ライン 4 a 及び 5 a が決定されていない良品エリアから、単独のチップ 2 の切断ライン 2 a を決定する。すなわち、この第 4 ステップでは、良品エリアから所望の集合チップが取り出せない場合において、良品のチップ 2 を単独で取り出すために設けられている。この第 4 ステップにより、半導体ウェーハ 1 上に形成された良品エリアから良品チップを余すところなく製品とすることができるため、歩留まりを向上させることができる。以上のようにして、図 7 に示すように、良品のチップ 2 が形成された半導体ウェーハ 1 上の良品エリアを所定のサイズのチップ 2, 4, 5 ごとに切断分離するためのダイシングライン 6 を決定する。なお、ダイシングライン 6 は、各切断ライン 2 a, 4 a, 5 a の集合した切断ラインである。

[0025] （ダイシングステップ）

次に、図 1 中の S-3 に示すダイシングステップを行う。このダイシングステップでは、各切断ライン 2 a, 4 a, 5 a からなるダイシングライン 6 に沿って半導体ウェーハ 1 を切断する。本実施形態のダイシングステップには、半導体ウェーハ 1 を任意の形状に切断できるダイサーを用いることができる。また、半導体ウェーハ 1 の切断方法は、特に限定されるものではないが、レーザー光を用いる方法や高圧水流を用いる方法を例示することができる。より具体的には、レーザー光を用いる方法としては、例えば、DISCO 社のレーザダイサーやSYNOVA社のレーザー・ダイシング・システムLDS200等を適用することができる。

[0026] 具体的にダイシングステップは、ダイサーにダイシングライン 6 を入力するダイシングライン入力ステップ（図 1 中の S-3-1）を行った後、ダイ

サーによって半導体ウェーハ 1 を切断するダイシング実行ステップ（図 1 中の S-3-2）を行う。これにより、半導体ウェーハ 1 上の良品エリアを同時に複数のサイズの集合チップ 2, 4, 5 ごとに切断することができる。

[0027] なお、本実施形態の半導体ウェーハのダイシング方法の後工程としては、図 1 中の S-4 に示すチップ分類ステップと、図 1 中の S-5 に示す出荷ステップを行う。このチップ分類ステップは、半導体ウェーハ 1 上の不良品のチップ 3 を取り除くと共にダイシングによって取り出した各集合チップ 2, 4, 5 を集合ごとに分類するステップである。また、出荷ステップは、出荷前の検査、梱包、出荷作業を行うステップである。

[0028] ところで、従来の半導体ウェーハのダイシング方法によれば、例えば 1 素子（チップ）あたりの電流が 30 A 程度の比較的大きな素子を形成したい場合、半導体ウェーハ上の全面に所望のサイズのチップを形成し、ダイシングを行うことで取り出していた。かかる場合に、1 素子が占有する面積は大きく、半導体ウェーハ上の領域に微小な欠陥が含まれていた場合であっても不良品となるため、歩留まりの改善が困難であった。一方、1 素子あたりの電流が 10 A 程度の比較的小さな素子を形成した場合は、1 素子が占有する面積が小さいために半導体ウェーハ上の領域に微小な欠陥が含まれていた場合であっても歩留まりへの影響が少ない（図 8（a）及び図 8（b）参照）。

[0029] ここで、従来の半導体ウェーハのダイシング方法において、微小な欠陥が含まれていない半導体ウェーハ上の領域には比較的大きな素子を形成し、微小な欠陥が含まれている領域に比較的小さな素子を形成すると、サイズの異なる良品の素子を無駄なく取り出すことができるため、生産性を向上することができるとも考えられる。しかしながら、例えば半導体ウェーハ上の微小な欠陥の位置を事前に把握して、半導体ウェーハごとに製品レイアウトを変更する方法の採用は、コストを上昇させてしまうという問題があった。

[0030] これに対して、本実施形態の半導体ウェーハのダイシング方法では、半導体ウェーハ 1 上に基本となる最小単位のチップ 2 を形成し、例えば、この 1 チップあたりの電流を 10 A としたときに、良品 2 個を繋げた集合チップを

20A素子、3個を繋げた集合チップを30A素子として用いる。そして、半導体ウェーハ1上の良品のチップ2が形成された良品エリアから、先ず最も大きい集合チップ4aの切断ライン4aを設定し、それから漸次小さい集合チップの切断ラインを設定して、ダイシングライン6を決定している。このため、不良品のチップ3を含むことなく、大きなチップから優先的に効率よく取得することができる。また、最後に基本となる最小単位の素子をダイシングして、良品エリアから1つ残らず良品チップを取り出すことができるため、生産性を向上することができる。

[0031] 以上説明したように、本実施形態の半導体ウェーハのダイシング方法によれば、良品のチップ2が形成された半導体ウェーハ1上の良品エリアを、単独の素子2又は2以上の素子が結合した集合チップ4, 5ごとに切断分離するための切断ライン2a, 4a, 5aを決定する構成を有している。これにより、半導体ウェーハ1上の良品エリアを同時に複数のサイズのチップ2, 4, 5ごとに切断することができるため、良品エリアを無駄なくチップ（素子）として活用することができる。したがって、半導体ウェーハ1から複数の異なるサイズのチップ2, 4, 5を同時に歩留まりよく取得することができる。

産業上の利用可能性

[0032] 多数の素子が形成された半導体ウェーハの素子の特性を評価して良品の素子を識別し、良品からなる単独の素子または2以上の素子が結合した集合素子ごとに切断分離するための切断ラインを決定し、切断ラインに沿って半導体のウェーハを切断する半導体ウェーハの切断方法であって、この方法によって、半導体ウェーハから複数の異なるサイズの素子を同時に歩留まり良く取得することができる。

符号の説明

[0033] 1・・・半導体ウェーハ
2・・・チップ（素子）
2a・・・切断ライン

３・・・不良品と判定されたチップ

４，５・・・集合チップ

４ a，５ a・・・切断ライン

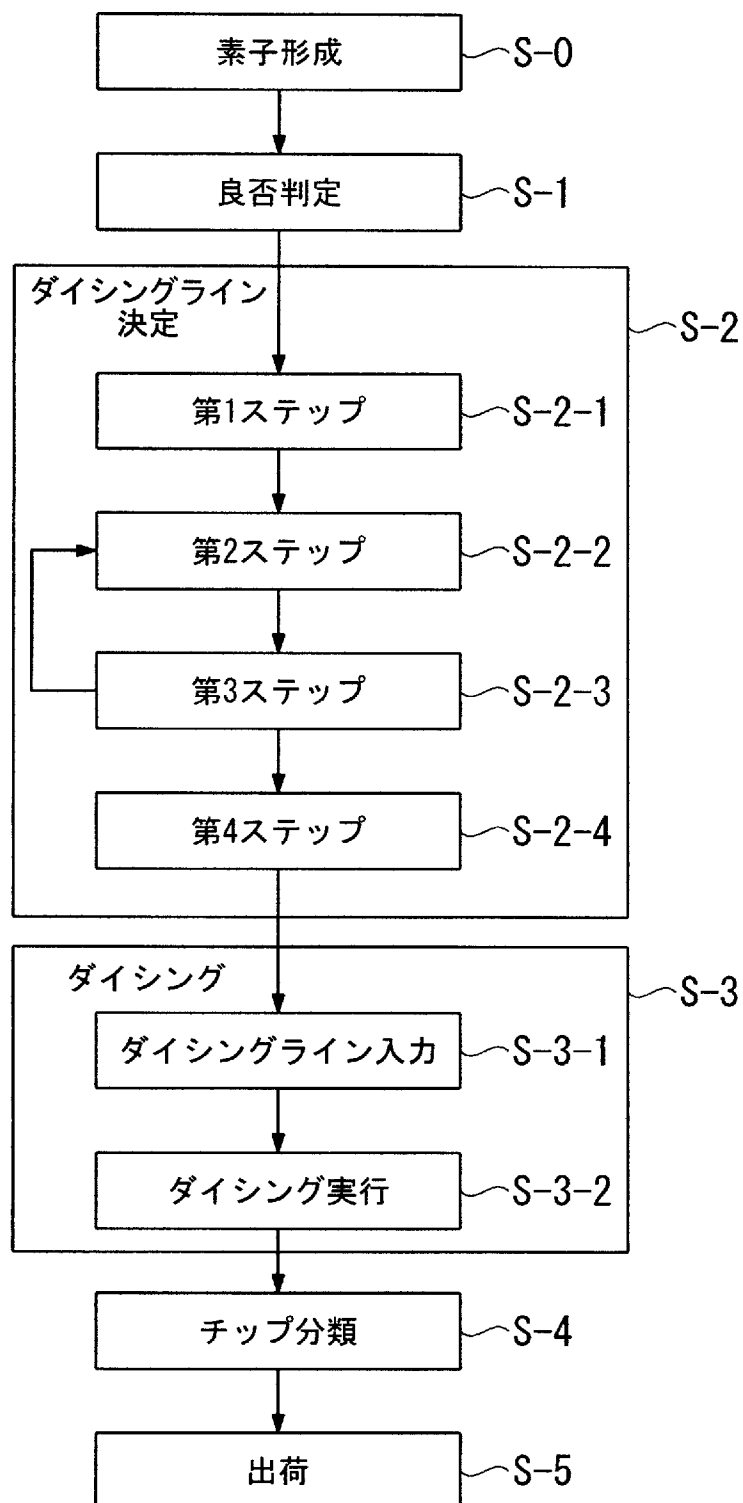
６・・・ダイシングライン

請求の範囲

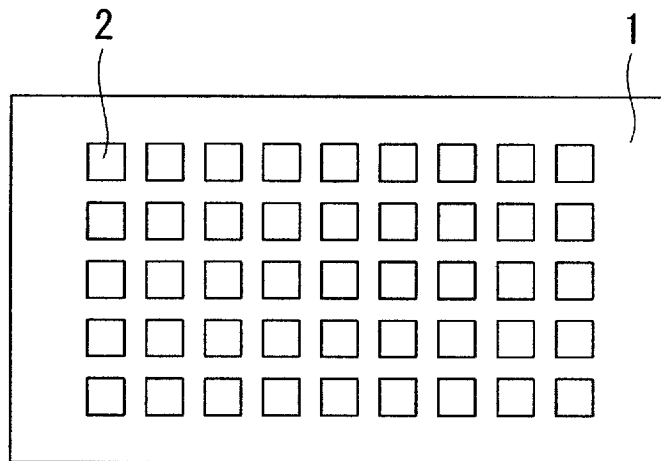
- [請求項1] 複数の素子が形成された半導体ウェーハを、単独の素子又は2以上の素子が結合した集合素子ごとに切断分離する半導体ウェーハのダイシング方法であって、
- 素子の特性を評価して、良品の素子を識別するステップと、
- 良品の素子が形成された半導体ウェーハ上の良品エリアを、所定の素子ごとに切断分離するための切断ラインを決定するステップと、
- 各切断ラインに沿って半導体ウェーハを切断するステップと、を備えることを特徴とする半導体ウェーハのダイシング方法。
- [請求項2] 良品の素子が形成された半導体ウェーハ上の良品エリアを、所定の素子ごとに切断分離するための切断ラインを決定するステップが、
- 良品エリアに、2以上の素子が結合した集合素子の中で所定の大きさの素子を最も多く配置可能な切断ラインを決定する第1ステップと、
- 、
- 切断ラインが決定されていない良品エリアから、所定の大きさのよりも小さい素子を最も多く配置可能な切断ラインを決定する第2ステップと、
- 2つの素子が結合した集合素子となるまで前記第2ステップを漸次繰り返す第3ステップと、
- 各切断ラインが決定されていない良品エリアから、単独の素子の切断ラインを決定する第4ステップと、を備えることを特徴とする請求項1に記載の半導体ウェーハのダイシング方法。
- [請求項3] 前記単独の素子及び前記2以上の素子が結合した集合素子には、不良品の素子が含まれないことを特徴とする請求項1又は2に記載の半導体ウェーハのダイシング方法。
- [請求項4] 各切断ラインに沿って半導体ウェーハを切断するステップが、レーザー光を用いることを特徴とする請求項1乃至3のいずれか一項に記載の半導体ウェーハのダイシング方法。

- [請求項5] 各切断ラインに沿って半導体ウェーハを切断するステップが、高圧水流を用いることを特徴とする請求項 1 乃至 3 のいずれか一項に記載の半導体ウェーハのダイシング方法。
- [請求項6] 前記半導体ウェーハが、炭化珪素半導体基板であることを特徴とする請求項 1 乃至 5 のいずれか一項に記載の半導体ウェーハのダイシング方法。
- [請求項7] 前記素子が、ショットキーバリアダイオード、縦型MOSFET、横型MOSFET、PNダイオードのいずれかであることを特徴とする請求項 1 乃至 6 のいずれか一項に記載の半導体ウェーハのダイシング方法。

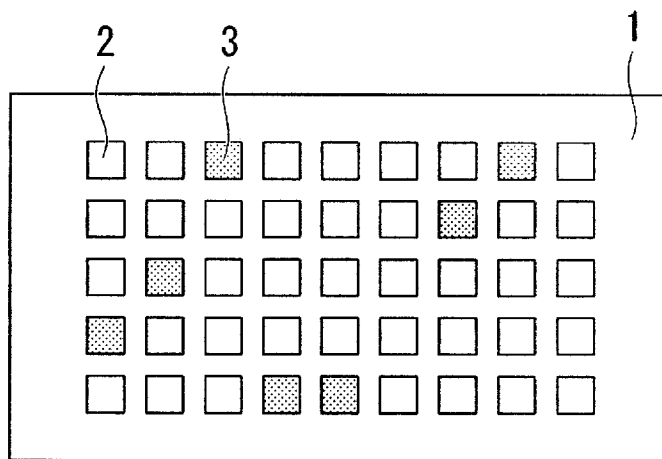
[図1]



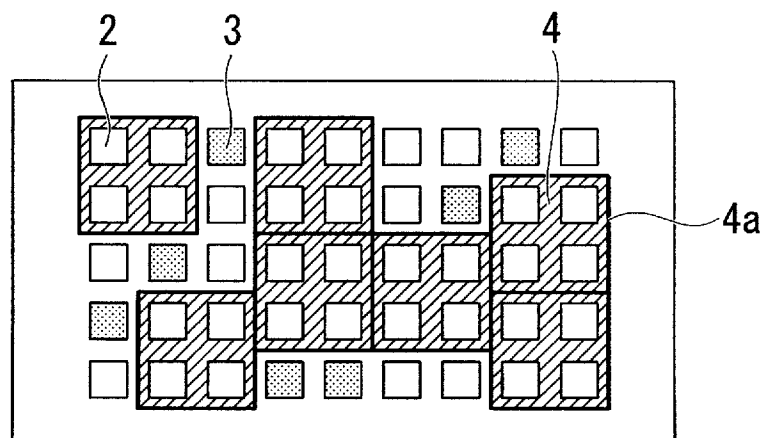
[図2]



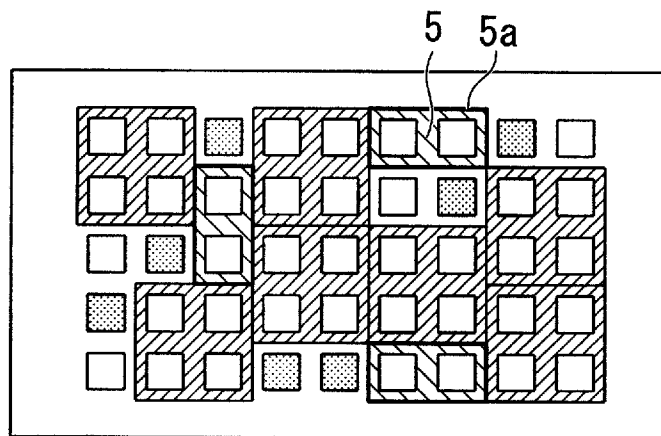
[図3]



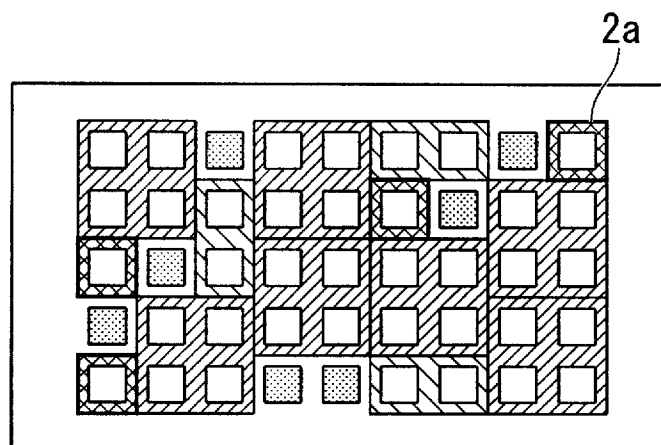
[図4]



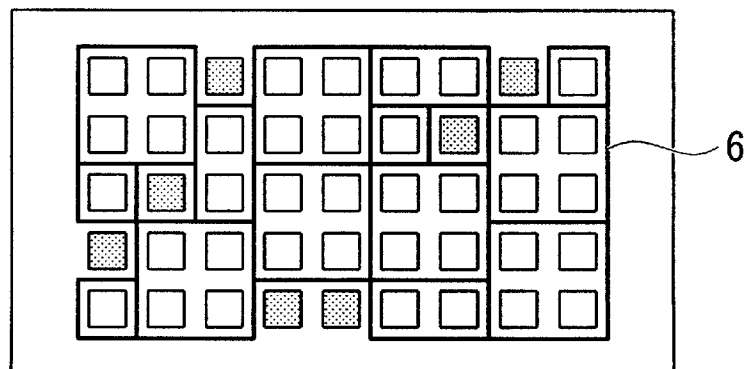
[図5]



[図6]

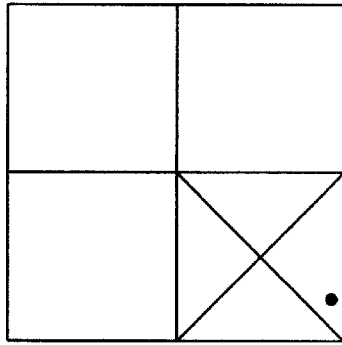


[図7]

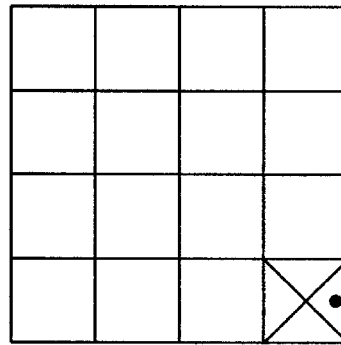


[図8]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/000343

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/301 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/301

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 11-330256 A (T.I.F. Co., Ltd.), 30 November 1999 (30.11.1999), paragraphs [0009] to [0020]; fig. 1 to 3 & US 6479306 B1 & US 6969623 B1 & WO 1999/060618 A1 & TW 457425 B	1-3, 5 4, 6, 7
X Y A	JP 8-78617 A (International Business Machines Corp.), 22 March 1996 (22.03.1996), paragraphs [0012] to [0031]; fig. 1 to 2 (Family: none)	1, 3, 5 4, 6, 7 2
Y	JP 2004-327708 A (Sanyo Electric Co., Ltd.), 18 November 2004 (18.11.2004), paragraphs [0035] to [0055] (Family: none)	4, 6, 7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 February, 2010 (08.02.10)Date of mailing of the international search report
16 February, 2010 (16.02.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/000343

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-199450 A (Oki Electric Industry Co., Ltd.), 31 July 1997 (31.07.1997), paragraphs [0009] to [0018]; fig. 1 to 4 (Family: none)	1-7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/000343

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/000343

Continuation of Box No.III of continuation of first sheet (2)

The feature common to the inventions in claims 1-7 is a feature of cutting and separating a conforming product area by a predetermined element.

The results of this international search, however, revealed that this feature of cutting and separating the conforming product area by the predetermined element is not novel, since it is disclosed in document JP 11-330256 A (T.I.F. Co., Ltd.), 30 November 1999 (30.11.1999), paragraphs [0009]-[0020], fig. 1-3.

As a result, since the feature of cutting and separating the conforming product area by the predetermined element does not make a contribution over the prior art, this common feature is not a special technical feature in the meaning of PCT Rule 13.2, second sentence.

Consequently, there is no feature common to all the inventions in claims 1-7.

Since there is no other common feature considered to be a special technical feature in the meaning of PCT Rule 13.2, second sentence, there is no technical relationship among these different inventions in the meaning of PCT Rule 13.

Therefore, it is clear that the inventions in claims 1-7 do not satisfy the requirement of unity of invention.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/301 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/301

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 11-330256 A (株式会社ティ・アイ・エフ) 1999. 11. 30, 段落【0009】 - 【0020】, 図 1-3 & US 6479306 B1 & US 6969623 B1 & WO 1999/060618 A1 & TW 457425 B	1-3, 5
Y		4, 6, 7
X	JP 8-78617 A (インターナショナル・ビジネス・マシーンズ・コーポレーション) 1996. 03. 22, 段落【0012】 - 【0031】, 図 1-2 (ファミリーなし)	1, 3, 5
Y		4, 6, 7
A		2

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 2 . 2 0 1 0

国際調査報告の発送日

1 6 . 0 2 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

横山 幸弘

3 P

3 6 2 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 6 4

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2004-327708 A (三洋電機株式会社) 2004. 11. 18, 段落【0035】－【0055】 (ファミリーなし)	4, 6, 7
A	JP 9-199450 A (沖電気工業株式会社) 1997. 07. 31, 段落【0009】－【0018】 , 図 1-4 (ファミリーなし)	1-7

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

第Ⅲ欄 発明の単一性が欠如しているときの意見の続き

請求項 1-7 に係る発明の共通の事項は、良品エリアを所定の素子ごとに切断分離する点である。

しかしながら、調査の結果、この良品エリアを所定の素子ごとに切断分離する点は、文献 JP 11-330256 A (株式会社ティ・アイ・エフ) 1999. 11. 30, 段落【0009】－【0020】, 図 1-3 に開示されているから、新規でないことが明らかとなった。

結果として、良品エリアを所定の素子ごとに切断分離する点は先行技術の域を出ないから、PCT 規則 13.2 の第 2 文の意味において、この共通事項は特別な技術的特徴ではない。

それ故、請求項 1-7 に係る発明全てに共通の事項はない。

PCT 規則 13.2 の第 2 文の意味において特別な技術的特徴と考えられる他の共通の事項は存在しないので、それらの相違する発明の間に PCT 規則 13 の意味における技術的な関連を見いだすことはできない。

よって、請求項 1-7 に係る発明は発明の単一性の要件を満たしていないことが明らかである。