

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 29 年 6 月 15 日 (2017.6.15)

【公表番号】特表 2017-505530 (P2017-505530A)

【公表日】平成 29 年 2 月 16 日 (2017.2.16)

【年通号数】公開・登録公報 2017-007

【出願番号】特願 2016-532522 (P2016-532522)

【国際特許分類】

H 0 1 L 27/06 (2006.01)

H 0 1 L 21/8248 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/73 (2006.01)

H 0 1 L 21/331 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 27/08 (2006.01)

H 0 1 L 21/8249 (2006.01)

【 F I 】

H 0 1 L 27/06 1 0 1 U

H 0 1 L 29/78 3 0 1 J

H 0 1 L 29/78 3 0 1 C

H 0 1 L 29/72 Z

H 0 1 L 29/78 6 1 3 Z

H 0 1 L 27/08 3 3 1 E

H 0 1 L 27/06 3 2 1 H

H 0 1 L 27/06 3 2 1 G

【手続補正書】

【提出日】平成 29 年 4 月 25 日 (2017.4.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電界効果トランジスタ型の動作に従ってユニポーラ電流がトランジスタの第 1 の領域から前記トランジスタの第 2 の領域に流れることを可能にするために第 1 のゲート電圧を用いて前記トランジスタをバイアスするステップと、

バイポーラ電流が前記第 1 の領域から前記第 2 の領域に流れることを可能にするためにボディ端子をバイアスするステップであって、前記バイポーラ電流がバイポーラ接合トランジスタ型の動作に従ってボディ端子電流によって調整される、ステップと、
を含み、

前記ユニポーラ電流が前記バイポーラ電流と同時に流れる、方法。

【請求項 2】

前記ユニポーラ電流がデジタル金属酸化膜半導体モードに関連付けられ、前記バイポーラ電流がアナログゲート制御バイポーラ接合トランジスタモードに関連付けられている、請求項 1 に記載の方法。

【請求項 3】

前記第 1 のゲート電圧が、前記トランジスタの電流利得と、前記トランジスタの相互コンダクタンスと、前記トランジスタの抵抗値とを制御する、請求項 1 に記載の方法。

【請求項 4】

前記トランジスタが、n 型金属酸化膜半導体かつ NPN 型デバイスである、請求項 1 に記載の方法。

【請求項 5】

前記トランジスタが、p 型金属酸化膜半導体かつ PNP 型デバイスである、請求項 1 に記載の方法。

【請求項 6】

前記トランジスタが、バルク相補型金属酸化膜半導体かつバイポーラ接合トランジスタデバイスである、請求項 1 に記載の方法。

【請求項 7】

前記トランジスタが、シリコンオンインシュレータ相補型金属酸化膜半導体かつバイポーラ接合トランジスタデバイスである、請求項 1 に記載の方法。

【請求項 8】

前記トランジスタが、プレーナ型相補型金属酸化膜半導体かつバイポーラ接合トランジスタデバイスである、請求項 1 に記載の方法。

【請求項 9】

前記トランジスタが、3 次元フィン型相補型金属酸化膜半導体かつバイポーラ接合トランジスタデバイスである、請求項 1 に記載の方法。

【請求項 10】

前記第 1 のゲート電圧をバイアスするステップが、ユニポーラ電流を可能にするために反転層を形成する、請求項 1 に記載の方法。

【請求項 11】

前記トランジスタの前記第 1 の領域が前記トランジスタのソースに対応し、前記トランジスタの前記第 2 の領域が前記トランジスタのドレインに対応する、請求項 1 に記載の方法。

【請求項 12】

前記第 1 のゲート電圧をバイアスするステップおよび前記ボディ端子をバイアスするステップが、電子デバイスに組み込まれたプロセッサによって開始される、請求項 1 に記載の方法。

【請求項 13】

電界効果トランジスタ型の動作に従ってユニポーラ電流がトランジスタの第 1 の領域から前記トランジスタの第 2 の領域に流れることを可能にするために第 1 のゲート電圧を受けるように構成された前記トランジスタの第 1 のゲート領域と、

前記ユニポーラ電流と同時にバイポーラ接合トランジスタ型の動作に従ってバイポーラ電流が前記トランジスタの前記第 1 の領域から前記トランジスタの前記第 2 の領域に流れることを可能にするために第 1 のボディ電圧を受けるように構成された前記トランジスタの第 1 のボディ領域と、
を備える、装置。

【請求項 14】

前記第 1 の領域が前記トランジスタのソースに対応する、請求項 13 に記載の装置。

【請求項 15】

前記第 2 の領域が前記トランジスタのドレインに対応する、請求項 13 に記載の装置。

【請求項 16】

前記トランジスタがユニポーラ動作モードおよびバイポーラ動作モードにおいて動作するように構成されていて、前記トランジスタが n 型トランジスタであり、前記第 1 のボディ電圧が前記トランジスタに関連する順方向接合電圧よりも高い、請求項 13 に記載の装置。

【請求項 17】

前記第 1 のゲート電圧が電源電圧に等しい、請求項 16 に記載の装置。

【請求項 18】

前記トランジスタがユニポーラ動作モードおよびバイポーラ動作モードにおいて動作するように構成されていて、前記トランジスタが p 型トランジスタであり、前記第 1 のボディ電圧が前記トランジスタに関連する負の順方向接合電圧よりも低い、請求項 13 に記載の装置。

【請求項 19】

前記第 1 のゲート電圧がゼロ電圧に等しい、請求項 18 に記載の装置。

【請求項 20】

インバータミキサ回路をさらに備え、前記インバータミキサ回路が、

前記トランジスタであって、前記第 1 のボディ電圧が第 1 の入力信号に対応する、前記トランジスタと、

第 2 のトランジスタであって、前記第 2 のトランジスタの第 2 のボディ領域が前記第 1 のボディ領域に結合され、前記第 2 のボディ領域が前記第 1 のボディ電圧を受けるように構成されていて、前記第 2 のトランジスタの第 2 のゲート領域が前記第 1 のゲート領域に結合され、前記第 2 のゲート領域が前記第 1 のゲート電圧を受けるように構成されていて、前記第 1 のゲート電圧が第 2 の入力信号に対応し、前記第 2 のトランジスタの第 2 のドレイン領域が前記トランジスタの第 1 のドレイン領域に結合された、第 2 のトランジスタと、

を備える、請求項 13 に記載の装置。

【請求項 21】

インバータミキサ回路をさらに備え、前記インバータミキサ回路が、

前記トランジスタであって、前記第 1 のボディ電圧が第 1 の入力信号に対応する、前記トランジスタと、

第 2 のトランジスタであって、前記第 2 のトランジスタの第 2 のボディ領域が第 2 の入力信号に対応する第 2 のボディ電圧を受けるように構成されていて、前記第 2 のトランジスタの第 2 のゲート領域が前記第 1 のゲート領域に結合され、前記第 2 のゲート領域が前記第 1 のゲート電圧を受けるように構成されていて、前記第 1 のゲート電圧が第 3 の入力信号に対応し、前記第 2 のトランジスタの第 2 のドレイン領域が前記トランジスタの第 1 のドレイン領域に結合された、第 2 のトランジスタと、

を備える、請求項 13 に記載の装置。

【請求項 22】

差動ミキサ回路をさらに備え、前記差動ミキサ回路が、

前記トランジスタであって、前記第 1 のゲート電圧が第 1 の差動入力信号の第 1 の信号に対応し、前記第 1 のボディ電圧が第 2 の差動入力信号の第 2 の信号に対応する、前記トランジスタと、

第 2 のトランジスタであって、前記第 2 のトランジスタの第 2 のゲート領域が第 2 のゲート電圧を受けるように構成されていて、前記第 2 のゲート電圧が前記第 1 の差動入力信号の第 2 の信号に対応し、前記第 2 のトランジスタの第 2 のボディ領域が前記第 2 の差動入力信号の第 1 の信号を受けるように構成されていて、前記トランジスタの第 1 のソース領域が前記第 2 のトランジスタの第 2 のソース領域に結合された、第 2 のトランジスタと、

を備える、請求項 13 に記載の装置。

【請求項 23】

インバータドライバ回路をさらに備え、前記インバータドライバ回路が、

前記トランジスタであって、前記第 1 のゲート電圧および前記第 1 のボディ電圧が第 1 の入力信号に対応する、前記トランジスタと、

第 2 のトランジスタであって、前記第 2 のトランジスタの第 2 のゲート領域が前記第 1 のゲート領域に結合され、前記第 2 のトランジスタの第 2 のボディ領域が前記第 1 のボディ領域に結合され、前記第 2 のボディ領域が前記第 1 のボディ電圧を受けるように構成

されていて、前記第 2 のトランジスタの第 2 のドレイン領域が前記トランジスタの第 1 のドレイン領域に結合された、請求項 1 3 に記載の装置。

【請求項 2 4】

インバータドライバ回路をさらに備え、前記インバータドライバ回路が、

前記トランジスタであって、前記第 1 のボディ電圧が第 1 の入力信号に対応し、前記第 1 のゲート電圧が第 2 の入力信号に対応する、前記トランジスタと、

第 2 のトランジスタであって、前記第 2 のトランジスタの第 2 のゲート領域が前記第 1 のゲート領域に結合され、前記第 2 のゲート領域が前記第 1 のゲート電圧を受けるように構成されていて、前記第 2 のトランジスタの第 2 のボディ領域が第 3 の入力信号を介してバイアスされ、前記第 2 のトランジスタの第 2 のドレイン領域が前記トランジスタの第 1 のドレイン領域に結合された、第 2 のトランジスタと、
を備える、請求項 1 3 に記載の装置。

【請求項 2 5】

前記第 1 のゲート領域および前記第 1 のボディ領域が、少なくとも 1 つの半導体ダイに集積された、請求項 1 3 に記載の装置。

【請求項 2 6】

セットトップボックス、音楽プレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、通信デバイス、携帯情報端末、固定位置データユニット、およびコンピュータからなるグループから選択されたデバイスをさらに備え、前記デバイス内に前記第 1 のゲート領域および前記第 1 のボディ領域が集積された、請求項 1 3 に記載の装置。

【請求項 2 7】

プロセッサによって実行されると、前記プロセッサに、

ユニポーラ電流がトランジスタの第 1 の領域から前記トランジスタの第 2 の領域に流れることを可能にするために第 1 のゲート電圧を用いて前記トランジスタのゲートをバイアスさせ、

ボディ - ソース電圧の絶対値が前記トランジスタの接合電圧よりも大きくなるように、前記トランジスタのボディ領域に結合された端子を第 2 の電圧にバイアスさせる命令を含み、前記端子をバイアスすることが、前記ユニポーラ電流と同時にバイポーラ電流が前記トランジスタの前記第 1 の領域から前記トランジスタの前記第 2 の領域に流れることを可能にする、非一時的コンピュータ可読媒体。

【請求項 2 8】

前記ユニポーラ電流がデジタル金属酸化膜半導体モードに関連付けられ、前記バイポーラ電流がアナログゲート制御バイポーラ接合トランジスタモードに関連付けられている、請求項 2 7 に記載の非一時的コンピュータ可読媒体。

【請求項 2 9】

電界効果トランジスタ型の動作に従ってユニポーラ電流がトランジスタの第 1 の領域から前記トランジスタの第 2 の領域に流れることを可能にするために第 1 のゲート電圧を受けるための手段と、

前記ユニポーラ電流と同時にバイポーラ接合トランジスタ型の動作に従ってバイポーラ電流が前記第 1 の領域から前記第 2 の領域に流れることを可能にするためにボディ端子をバイアスするための手段と、
を備える、装置。

【請求項 3 0】

前記第 1 のボディ領域が、前記第 1 のボディ電圧に応答して前記バイポーラ電流を発生させることによって前記ユニポーラ電流の大きさを調整するように更に構成されている、
請求項 1 3 に記載の装置。