

(12) 发明专利申请

(10) 申请公布号 CN 102354664 A

(43) 申请公布日 2012. 02. 15

(21) 申请号 201110300266. 4

(22) 申请日 2011. 09. 28

(71) 申请人 上海宏力半导体制造有限公司

地址 201203 上海市浦东新区浦东张江高科技园区祖冲之路 1399 号

(72) 发明人 程广春 冯凯

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 骆苏华

(51) Int. Cl.

H01L 21/314 (2006. 01)

G23C 16/40 (2006. 01)

G23C 16/44 (2006. 01)

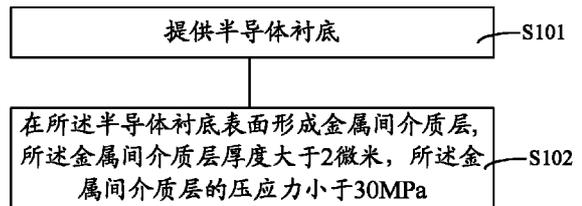
权利要求书 1 页 说明书 4 页 附图 2 页

(54) 发明名称

金属间介质层形成方法及半导体器件

(57) 摘要

一种金属间介质层形成方法及半导体器件, 其中半导体器件包括: 半导体衬底; 位于所述半导体衬底表面的金属间介质层, 所述金属间介质层厚度大于 2 微米, 所述金属间介质层的压应力小于 30MPa。使用本发明提供的方法在硅片上沉积 2 微米的金属间介质层后, 硅片保持适用于后续制造机台的低翘曲度。



1. 一种金属间介质层形成方法，  
提供半导体衬底；  
在所述半导体衬底表面形成金属间介质层，所述金属间介质层厚度大于 2 微米，所述金属间介质层的压应力小于 30MPa。
2. 如权利要求 1 所述的金属间介质层形成方法，其特征在于，所述金属间介质层材料为氧化硅。
3. 如权利要求 1 所述的金属间介质层形成方法，其特征在于，所述金属间介质层的形成工艺为等离子体辅助沉积。
4. 如权利要求 3 所述的金属间介质层形成方法，其特征在于，所述等离子体辅助沉积的工艺参数为：采用正硅酸乙酯和氧气、或者正硅酸乙酯和臭氧作为反应气体，等离子体辅助沉积设备的射频功率为 600 瓦至 700 瓦，反应的沉积速率为 8500 埃 / 分钟。
5. 如权利要求 3 所述的金属间介质层形成方法，其特征在于，等离子体辅助沉积设备的射频功率为 600 瓦至 700 瓦，正硅酸乙酯和氧气作为反应气体，其中正硅酸乙酯流量为 1900-2100sccm，氧气流量为 1900-2100sccm，氦气作为辅助气体，氦气流量为 1900-2100sccm，等离子体辅助沉积设备放置所述半导体衬底的基台温度为 390-410 度，等离子体辅助沉积设备腔室压力为 8-8.4torr。
6. 如权利要求 1 所述的金属间介质层形成方法，其特征在于，所述半导体衬底为 8 英寸或 12 英寸。
7. 一种半导体器件，包括：  
半导体衬底；  
其特征在于，还包括：  
位于所述半导体衬底表面的金属间介质层，所述金属间介质层厚度大于 2 微米，所述金属间介质层的压应力小于 30MPa。
8. 如权利要求 7 所述的半导体器件，所述金属间介质层材料为氧化硅。

## 金属间介质层形成方法及半导体器件

### 技术领域

[0001] 本发明涉及半导体制造领域,特别涉及一种金属间介质层形成方法及半导体器件。

### 背景技术

[0002] 随着半导体工艺的发展,半导体技术在摩尔定律的驱动下持续地朝更小的工艺节点迈进。随着半导体技术的不断进步,器件的功能不断强大,器件的集成度越来越高。

[0003] 在超大规模集成电路工艺中,有着热稳定性、抗湿性的氧化硅一直是金属互连线路间使用的主要绝缘材料,氧化硅广泛应用于半导体制造的浅沟槽隔离、金属间介质层(Inter Metal Dielectric, IMD)、层间介质层(Inter Layer Dielectric, ILD)。

[0004] 在申请公布号为 CN101826489A 的中国专利申请中,还可以发现更多氧化硅应用在半导体制造中的信息。

[0005] 但是,请参考图 1,现有技术中在基底 10 上形成金属间介质层 11 时,形成有金属间介质层 11 的基底 10 会翘曲,翘曲的基底 10 在后续还需要进行退火、测试等很多其他半导体工艺,而翘曲的基底 10 放置在退火、测试等设备的基台时,不但工艺效果差,且有时退火、测试等设备会报警(tool wafer-chucking alarm)。

### 发明内容

[0006] 本发明解决的问题是提供一种使得基底翘曲度小的金属间介质层形成方法以提供适用于后继半导体制造机台的低翘曲度的硅片基底。

[0007] 为解决上述问题,本发明提供一种金属间介质层形成方法,包括:提供半导体衬底;在所述半导体衬底表面形成金属间介质层,所述金属间介质层厚度大于 2 微米,所述金属间介质层的压应力小于 30MPa。

[0008] 可选的,所述金属间介质层材料为氧化硅。

[0009] 可选的,所述金属间介质层的形成工艺为等离子体辅助沉积。

[0010] 可选的,所述等离子体辅助沉积的工艺参数为:采用正硅酸乙酯和氧气、或者正硅酸乙酯和臭氧作为反应气体,等离子体辅助沉积设备的射频功率为 600 瓦至 700 瓦,反应的沉积速率为 8500 埃/分钟。

[0011] 可选的,等离子体辅助沉积设备的射频功率为 600 瓦至 700 瓦,正硅酸乙酯和氧气作为反应气体,其中正硅酸乙酯流量为 1900-2100sccm,氧气流量为 1900-2100sccm,氦气作为辅助气体,氦气流量为 1900-2100sccm,等离子体辅助沉积设备放置所述半导体衬底的基台温度为 390-410 度,等离子体辅助沉积设备腔室压力为 8-8.4torr。

[0012] 可选的,所述半导体衬底为 8 英寸或 12 英寸。

[0013] 本发明还提供一种半导体器件,包括:半导体衬底;位于所述半导体衬底表面的金属间介质层,所述金属间介质层厚度大于 2 微米,所述金属间介质层的压应力小于 30MPa。

[0014] 可选的,所述金属间介质层材料为氧化硅。

[0015] 与现有技术相比,本发明具有以下优点:本发明实施例提供的金属间介质层形成方法形成的金属间介质层在厚度大于 2 微米时,压应力小于 30MPa,使得半导体衬底的翘曲度小,使得半导体衬底为适用于后继半导体制造机台的低翘曲度的硅片基底,在进行后续工艺时,后续工艺设备不会报警。

#### 附图说明

[0016] 图 1 是现有技术在基底上形成金属间介质层时的剖面示意图;

[0017] 图 2 是形成有金属间介质层的基底的翘曲度示意图;

[0018] 图 3 是本发明一实施例的金属间介质层形成方法流程示意图;

[0019] 图 4- 图 5 是本发明一实施例的金属间介质层形成方法过程示意图。

#### 具体实施方式

[0020] 由背景技术可知,现有技术在基底 10 上形成金属间介质层 11 时,形成有金属间介质层 11 的基底 10 会翘曲,翘曲的基底 10 在后续还需要进行退火、测试等很多其他半导体工艺,而翘曲的基底 10 放置在退火、测试等设备的基台时,不但工艺效果差,且有时退火、测试等设备会报警(tool wafer-chucking alarm)。

[0021] 本发明的发明人经过大量的研究,发现形成有金属间介质层 11 的基底 10 会翘曲的原因在于:金属间介质层 11 形成在基底 10 表面会有应力,且所述应力的类型为压应力(compressive),在半导体器件制造过程中,特别是在集成被动器件(IPD, Integrated Positive Device)的制造过程中,基底的尺寸通常为 8 英寸或 12 英寸,而形成在基底 10 表面的金属间介质层 11 厚度会超过 2 微米,发明人经过大量的测试,发现现有工艺在 8 英寸或 12 英寸的基底表面形成超过 2 微米厚度的金属间介质层 11,翘曲度会大于 70 微米,请参考图 2,所述翘曲度(Bow)为翘曲的基底 10 的最高点 A 与基底边缘连线 B 的距离,而通常退火、测试等设备的基台都是为低翘曲度的基底所设计,当基底的翘曲度大于 70 微米时,退火、测试会报警。

[0022] 为此,本发明的发明人经过大量的研究,提供一种金属间介质层形成方法,请参考图 3,包括如下步骤:

[0023] 步骤 S101,提供半导体衬底;

[0024] 步骤 S102,在所述半导体衬底表面形成金属间介质层,所述金属间介质层厚度大于 2 微米,所述金属间介质层的压应力小于 30MPa。

[0025] 本发明的发明人发现,当所述金属间介质层厚度大于 2 微米时,位于所述半导体衬底表面的所述金属间介质层的压应力要小于 30MPa,半导体衬底的翘曲度小于 43.9 微米;当翘曲度小 43.9 微米时,8 英寸或 12 英寸的半导体衬底放置于退火、测试等设备的基台,不会出现报警现象。

[0026] 以下通过结合附图详细的描述金属间介质层形成方法的具体实施例,上述的目的和本发明的优点将更加清楚:

[0027] 请参考图 4,提供半导体衬底 100。

[0028] 所述半导体衬底 100 为硅基半导体或者为绝缘体上硅(SOI)衬底,比如为:12 英

寸的晶圆、8 英寸的晶圆；所述半导体衬底 100 内还可以形成有半导体器件，比如：形成有 MOS 晶体管、CMOS、电容、电阻或电感元件。

[0029] 还需要说明的是，所述半导体衬底 100 表面形成有层间介质层 (Inter Layer Dielectric, ILD)，所述层间介质层表面形成有金属层，所述金属层的分布和排列方式可以根据实际需要设定。

[0030] 请参考图 5，在所述半导体衬底 100 表面形成金属间介质层 110，所述金属间介质层 110 厚度大于 2 微米，位于所述半导体衬底 100 表面的所述金属间介质层 110 的压应力小于 30MPa。

[0031] 所述金属间介质层 110 材料为氧化硅，所述金属间介质层 110 用于层间介质层表面的金属层和后续形成在所述金属间介质层 110 表面的金属层的电学隔离；在本实施例中，以集成被动器件为例，所述被动器件的所述金属间介质层 110 厚度要大于 2 微米，而在现有的形成工艺下，形成有金属间介质层的半导体衬底压应力通常要大于 100MPa，导致 8 英寸或 12 英寸的半导体衬底翘曲度大于 70 微米，后续工艺无法进行。

[0032] 在本实施例中，所述金属间介质层 110 压应力小于 30MPa，所述压应力小于 30MPa 的形成工艺为：采用等离子体辅助沉积，采用正硅酸乙酯 (TEOS) 和氧气、或者正硅酸乙酯和臭氧作为反应气体，等离子体辅助沉积设备的射频功率为 600 瓦至 700 瓦，反应的沉积速率为 8500 埃 / 分钟。采用上述的反应参数，在半导体衬底 100 表面形成压应力小于 30MPa 的所述金属间介质层 110。

[0033] 发明人发现：等离子体辅助沉积设备的射频功率会影响到所述金属间介质层 110 压应力，当射频功率大于 700 瓦或者小于 600 瓦，形成在半导体衬底 100 表面的所述金属间介质层 110 压应力都会比较大，为此，发明人选择等离子体辅助沉积设备的射频功率为 600 瓦至 700 瓦，且为了使得所述金属间介质层 110 的压应力小于 30MPa，发明人选用正硅酸乙酯和氧气作为反应气体，其中正硅酸乙酯流量为 1900-2100sccm，氧气流量为 1900-2100sccm，氦气作为辅助气体，氦气流量为 1900-2100sccm，等离子体辅助沉积设备放置所述半导体衬底 100 的基台温度为 390-410 度，等离子体辅助沉积设备腔室压力为 8-8.4torr。采用上述的反应条件，所述金属间介质层 110 的压应力介于 27-30MPa 之间，即小于 30MPa。

[0034] 发明人进一步将形成有压应力小于 30MPa 所述金属间介质层 110 的所述半导体衬底 100 进行所述翘曲度 (Bow) 测试，选取了 8 个样品，其中样品的所述金属间介质层 110 的厚度为 3 微米、4 微米、5 微米、6 微米... 10 微米，发现 8 个样品的所述半导体衬底 100 翘曲度均小于 43.9 微米。

[0035] 而后续对采用本实施例形成的所述金属间介质层 110 进行退火实验或者测试实验时，由于所述半导体衬底 100 翘曲度小于 43.9 微米，退火实验或者测试实验时不会出现报警现象。

[0036] 采用本发明的实施例形成的半导体器件，请参考图 5，包括：

[0037] 半导体衬底 100；

[0038] 位于所述半导体衬底 100 表面的金属间介质层 110，所述金属间介质层厚度大于 2 微米，所述金属间介质层的压应力小于 30MPa。

[0039] 本实施例形成的半导体器件，在后续退火实验或者测试实验时不会出现报警现

象。

[0040] 本发明虽然已以较佳实施例公开如上,但其并不是用来限定本发明,任何本领域技术人员在不脱离本发明的精神和范围内,都可以利用上述揭示的方法和技术内容对本发明技术方案做出可能的变动和修改,因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化及修饰,均属于本发明技术方案的保护范围。

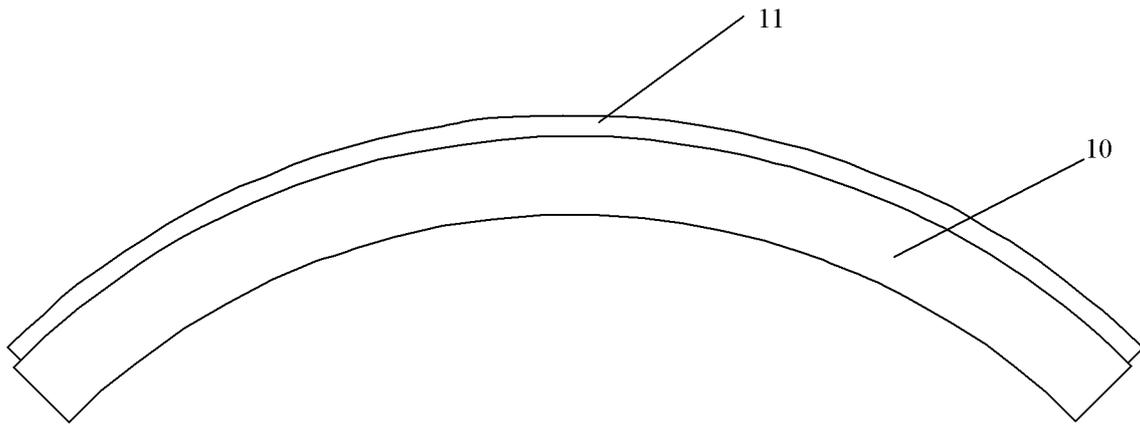


图 1

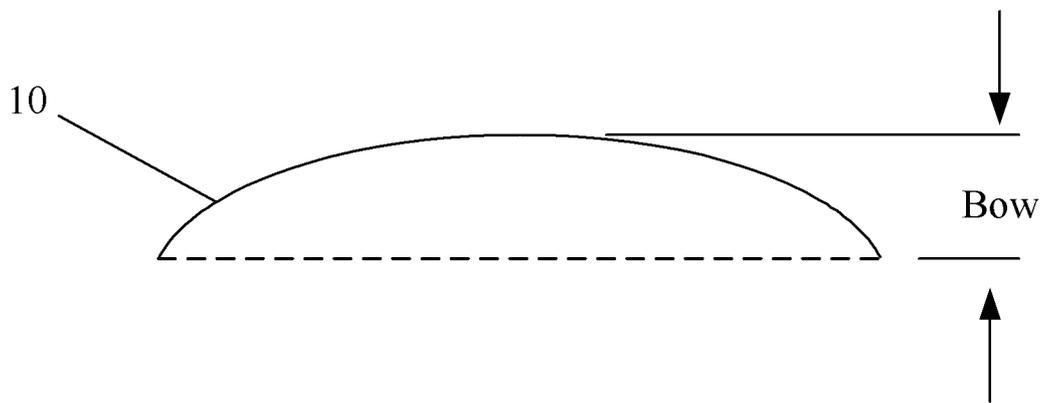


图 2

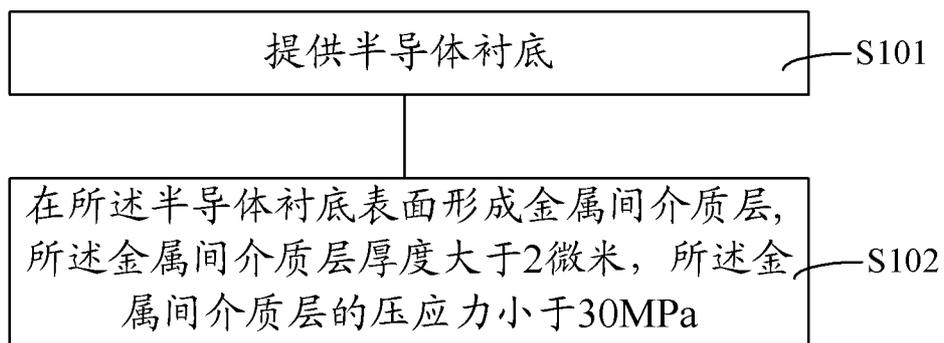


图 3



图 4



图 5