

(43) 国際公開日
2006 年 7 月 27 日 (27.07.2006)

PCT

(10) 国際公開番号
WO 2006/077867 A1

(51) 国際特許分類:

H01L 29/84 (2006.01) G01P 15/08 (2006.01)
G01L 9/00 (2006.01) G01P 15/12 (2006.01)
G01L 27/00 (2006.01) G01P 21/00 (2006.01)
G01P 9/04 (2006.01)

(21) 国際出願番号:

PCT/JP2006/300615

(22) 国際出願日:

2006 年 1 月 18 日 (18.01.2006)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2005-011850 2005 年 1 月 19 日 (19.01.2005) JP

(71) 出願人 (米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED)
[JP/JP]; 〒1078481 東京都港区赤坂五丁目 3 番 6 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 池内 直樹

(IKEUCHI, Naoki) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町 1-8 東京エレクトロン A T 株式会社内 Hyogo (JP). 橋本 浩幸 (HASHIMOTO, Hiroyuki) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町 1-8 東京エレクトロン A T 株式会社内 Hyogo (JP).

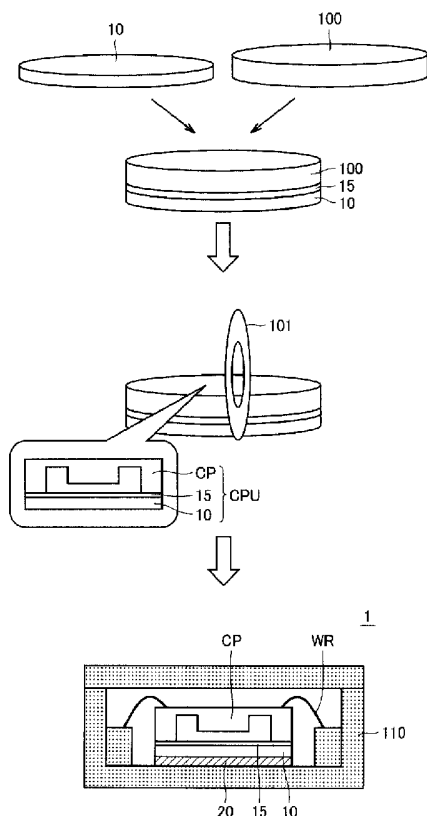
(74) 代理人: 深見 久郎, 外 (FUKAMI, Hisao et al.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー 2 2 階 深見特許事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE HAVING MICRO STRUCTURE, AND FABRICATION METHOD OF THE MICRO STRUCTURE

(54) 発明の名称: 微小構造体を有する半導体装置および微小構造体の製造方法



(57) Abstract: Provided are a semiconductor device having a micro structure for suppressing the change in characteristics in a wafer state with an assembly step, and a fabrication method of the micro structure. A dummy wafer (10) is adhered through an adhesive layer (15) to a wafer (100) having a plurality of chips (CP) of a micro structure formed thereon. In an MEMS device, a stress or the like coming from below at a packaging time using a housing member (110) is absorbed with the dummy wafer (10), by adhering the cut dummy wafer (10) as a mount for the chips (CP) to the housing member (110).

(57) 要約: ウェハ状態での特性がアセンブリ行程により変化することを抑制する微小構造体を有する半導体装置および微小構造体の製造方法を提供する。具体的には、微小構造体のチップ (CP) が複数形成されたウェハ (100) に対して接着層 (15) を用いてダミーウェハ (10) と貼り合わせる。そして、MEMS デバイスは、カッティングしたダミーウェハ (10) をチップ (CP) の台座としてハウジング部材 (110) と接着させることにより、ハウジング部材 (110) を用いてパッケージする際の下からの応力等をダミーウェハ (10) で吸収する。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

微小構造体を有する半導体装置および微小構造体の製造方法

技術分野

- [0001] 本発明は、微小構造体たとえばMEMS (Micro Electro Mechanical Systems) を有する半導体装置および微小構造体の製造方法に関する。

背景技術

- [0002] 近年、特に半導体微細加工技術等を用いて、機械・電子・光・化学等の多様な機能を集積化したデバイスであるMEMSが注目されている。これまでに実用化されたMEMS技術としては、たとえば自動車・医療用の各種センサとして、マイクロセンサである加速度センサや圧力センサ、エアフローセンサ等にMEMSデバイスが搭載されてきている。また、インクジェットプリンタヘッドにこのMEMS技術を採用することにより、インクを噴射するノズル数の増加と正確なインクの噴射が可能となり、画質の向上と印刷スピードの高速化を図ることが可能となっている。さらには、反射型のプロジェクタにおいて用いられているマイクロミラーアレイ等も一般的なMEMSデバイスとして知られている。
- [0003] また、今後MEMS技術を利用したさまざまなセンサやアクチュエータが開発されることにより光通信・モバイル機器への応用、計算機の周辺機器への応用、さらにはバイオ分析や携帯用電源への応用へと展開することが期待されている。技術調査レポート第3号(経済産業省産業技術環境局技術調査室 製造産業局産業機械課 発行 平成15年3月28日)(非特許文献1)には、MEMSに関する技術の現状と課題という議題で種々のMEMS技術が紹介されている。
- [0004] 一方で、MEMSデバイスの発展に伴い、微細な構造等を適正に検査するテストも重要となってくる。
- [0005] 従来においては、パッケージ後にデバイスを回転することや、あるいは振動等の手段を用いてその特性の評価を実行してきたが微細加工技術後のウェハ状態等の初期段階において適正な検査を実行して不良を検出することにより歩留りを向上させ製造コストをより低減することが可能となる。

非特許文献1:技術調査レポート第3号(経済産業省産業技術環境局技術調査室
製造産業局産業機械課 発行 平成15年3月28日)

発明の開示

発明が解決しようとする課題

- [0006] 図16は、ウェハ上に形成された複数のMEMSチップをダイシング工程によりカッティングし、パッケージする場合を説明する図である。
- [0007] 図16に示されるように、ウェハ100は、ダイシングブレード101によりダイシングされる。具体的には、チップCP毎に分離されるようにダイシングブレードによりカッティングされる。カッティングされたチップCPは、次にアセンブリ工程において、ハウジング部材110とチップCPとが接着層120を用いて接着される。そして、ワイヤWRを用いてチップCP上に設けられたパッド(図示せず)とワイヤボンディングされることとなる。
- [0008] しかしながら、図16に示されるようにハウジング部材110とチップCPとが接着層120を介して直接接着されるような場合においては、このアセンブリ工程の影響等(応力等)を直接ハウジング部材110から受けることになる。これにより、MEMSチップCPの特性がウェハ状態の際の特性と変化するという問題がある。
- [0009] したがって、ウェハ状態で良品と判定されたものが、アセンブリ行程後のいわゆるパッケージテスト等において不良品と判定される場合がある。
- [0010] 本発明は、上記の問題を解決するためになされたものであって、ウェハ状態での特性がアセンブリ行程により変化することを抑制する微小構造体を有する半導体装置および微小構造体の製造方法を提供することを目的とする。

課題を解決するための手段

- [0011] 本発明に係る微小構造体を有する半導体装置は、各々が、可動部を有する微小構造体を含む複数のセンサチップが形成された第1ウェハと、第1ウェハと接着され、ダイシング後のパッケージの際に各センサチップの台座として用いられる第2ウェハとを備える。
- [0012] 好ましくは、第1ウェハと第2のウェハとの間において、第1ウェハと第2ウェハとを接着するための接着層が設けられ、接着層は、第2ウェハ上の領域において、第1ウェハの各センサチップの可動部を形成する領域に対向する領域を除く領域に形成され

る。

[0013] 好ましくは、ダイシング後のパッケージの際に、第1および第2ウェハの各センサチップおよび各センサチップの台座を収納するためのハウジングと、ハウジングに収納するために、各センサチップの台座とハウジングとを接着するための接着層とを備える。接着層は、各センサチップの台座とハウジングとの接着面積が各センサチップの台座の面積よりも小さくなるように形成される。

[0014] 好ましくは、第1および第2ウェハは、シリコンウェハに相当する。

好ましくは、各センサチップは、加速度センサ、圧力センサおよびマイクロフォンの少なくとも1つに相当する。

[0015] 好ましくは、複数のセンサチップの特性を評価するウェハテストは、第1ウェハと第2ウェハとが接着された状態で行なわれる。

[0016] 特に、第1および第2ウェハは、搬送部によりウェハテストを実行するテストに搬送される。搬送部は、第2ウェハに対して真空吸着を実行する。

[0017] 本発明に係る微小構造体の製造方法は、第1のウェハに複数のセンサチップを形成するステップと、第1のウェハと、パッケージの際に各センサチップの台座として用いられる第2のウェハとを第1の接着層を用いて接着するステップと、接着された第1および第2の半導体基板とをダイシングにより各々のセンサチップに分離するステップとを備える。

[0018] 好ましくは、ダイシング後のパッケージの際に、第1および第2ウェハの各センサチップおよび各センサチップの台座を収納するハウジングに収納するために、各センサチップの台座とハウジングとを第2の接着層を用いて接着するステップとをさらに備える。

[0019] 特に、第2の接着層は、各センサチップの台座とハウジングとの接着面積が各センサチップの台座の面積よりも小さくなるように形成される。

[0020] 好ましくは、第1の接着層は、第2ウェハ上の領域において、第1ウェハの各センサチップの可動部を形成する領域に対向する領域を除く領域に形成される。

[0021] 好ましくは、第1ウェハと第2ウェハとが接着された状態で、複数のセンサチップの特性を評価するウェハテストを実行するステップをさらに備える。

[0022] 特に、ウェハテストを実行するステップは、第2ウェハに対して真空吸着を実行してテストに対して搬送するステップを含む。

発明の効果

[0023] 本発明に係る微小構造体を有する半導体装置および微小構造体を製造する方法は、各々が、可動部を有する微小構造体を含む複数のセンサチップが形成された第1ウェハと、ダイシング後のパッケージの際に各センサチップの台座として用いられる第2ウェハとを接着する。これにより、パッケージの際に生じる応力等を台座で吸収することができ、ウェハ状態の特性を変化させることなくパッケージすることができる。

図面の簡単な説明

[0024] [図1]本発明の実施の形態に従う微小構造体の製造方法を説明する概念図である。

[図2]ダミーウェハ10とウェハ100とを接着する場合のフローを説明する図である。

[図3]3軸加速度センサのデバイス上面から見た図である。

[図4]3軸加速度センサの概略図である。

[図5]各軸方向の加速度を受けた場合の重錐体とビームの変形を説明する概念図である。

[図6]各軸に対して設けられるホイートストンブリッジの回路構成図である。

[図7]重力加速度(入力)とセンサ出力との関係を説明する図である。

[図8]接着層をダミーウェハ10上に選択的に形成する場合を説明する概念図である。

[図9]パッケージの際のチップユニットCPUとハウジング部材110との接着を説明する図である。

[図10]ウェハ100に対してウェハテストを実行する場合を説明する図である。

[図11]ウェハテストを実行する検査装置30を説明する概略ブロック図である。

[図12]検査部36を説明する概略構成図である。

[図13]ウェハ保持部35の一部を説明する図である。

[図14]真空ポンプ18によってウェハが吸着される場合を説明する図である。

[図15]容量検知型センサ素子の一例としてマイクロフォンについて説明する図である。

[図16]ウェハ上に形成された複数のMEMSチップをダイシング工程によりカットイングし、パッケージする場合を説明する図である。

符号の説明

- [0025] 1 MEMSデバイス、10 ダミーウェハ、15, 15#, 20, 20a, 20b 接着層、17 管路、18 真空ポンプ、32 搬送アーム、33 ロータ部、34 測定用真空吸着チャック、35 ウェハ保持部、36 検査部、37 アライメント装置、42 X方向案内レール、43 Y方向案内レール、50 プローブカード、51 プローブ針、55 テストヘッド、100 ウェハ、101 ダイシングブレード、110 ハウジング部材。

発明を実施するための最良の形態

- [0026] 以下、この発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付し、その説明は繰返さない。

- [0027] 図1は、本発明の実施の形態に従う微小構造体の製造方法を説明する概念図である。

図1を参照して、本発明の実施の形態に従う微小構造体の製造方法は、微小構造体のチップCPが複数形成されたウェハ100に対して接着層15を用いてダミーウェハ10と貼り合わせる。

- [0028] 図2は、ダミーウェハ10とウェハ100とを接着する場合のフローを説明する図である。

- [0029] 図2を参照して、ダミーウェハ10に接着層をパターンニングする(ステップS1)。次にダミーウェハ上の接着層パターンとウェハ100の接着されるべき箇所が合うようにアライメントして接着する(ステップS2)。アライメントについては、一般的な技術であり、本例においては詳細な説明は省略する。

- [0030] 次に、接着した状態で接着層の硬化温度で所望時間加熱する(ステップS3)。これにより、ダミーウェハ10とウェハ100との接着状態が高まる。そして温度を下げて常温に戻す(ステップS4)。これによりウェハ100とダミーウェハ10との貼り合せ工程が完了する。なお、接着力を増すために接着の際にダミーウェハ10およびウェハ100の少なくとも一方を加熱しておくことも可能である。なお、接着層としては、たとえば、シリコン樹脂、ウレタン樹脂、アクリル樹脂、ポリアミド樹脂、ポリイミド樹脂、可撓性エポキ

シ樹脂等を利用することも可能である。

- [0031] 再び図1を参照して、この貼り合わされたウェハ100およびダミーウェハ10をダイシングブレード101によりチップ状になるようにカッティングする。次に、アセンブリ行程において、チップ状にカッティングされたチップユニットCPUとハウジング部材110とを接着層20を用いて接着させる。なお、チップユニットCPUは、ウェハ100をカッティングして形成されるチップCPと、カッティングされた接着層15およびダミーウェハ10とで構成される。
- [0032] そして、上述したようにチップCP上に形成される図示しない所望の端子とワイヤWRを用いてワイヤボンディングされてパッケージングされたMEMSデバイス1が作製される。
- [0033] 本発明では、一例として可動部を有する微小構造体のチップCPとして多軸である3軸加速度センサを挙げて説明する。
- [0034] 図3は、3軸加速度センサのデバイス上面から見た図である。
- 図3に示されるように、チップCPには複数のパッドPDがその周辺に配置されている。そして電気信号をパッドPDに対して伝達あるいはパッドPDから伝達するために金属配線が設けられている。そして中央部にはクローバ型を形成する4つの重錐体ARが配置されている。
- [0035] 図4は、3軸加速度センサの概略図である。
- 図4を参照して、この3軸加速度センサはピエゾ抵抗型であり検出素子であるピエゾ抵抗素子が拡散抵抗として設けられている。このピエゾ抵抗型の加速度センサは安価なICプロセスを利用することができるとともに検出素子である抵抗素子を小さく形成しても感度低下がないため小型化・低コスト化に有利である。
- [0036] 具体的な構成としては、中央の重錐体ARは4本のビームBMで支持した構造となっている。ビームBMはX, Yの2軸方向に互いに直交するように形成されており、1軸当りに4つのピエゾ抵抗素子を備えている。Z軸方向検出用の4つのピエゾ抵抗素子は、X軸方向検出用ピエゾ抵抗素子の横に配置されている。
- [0037] 重錐体ARの上面形状はクローバ型を形成し、中央部でビームBMと連結されている。このクローバ型構造を採用することにより重錐体ARを大きくすると同時にビーム

長も長くすることができるため小型であっても高感度な加速度センサを実現することが可能である。

[0038] このピエゾ抵抗型の3軸加速度センサの動作原理は、重錐体が加速度(慣性力)を受けると、ビームBMが変形しその表面に形成されたピエゾ抵抗素子の抵抗値の変化により加速度を検出するメカニズムである。そしてこのセンサ出力は、3軸それぞれ独立に組み込まれた後述するホイートストンブリッジの出力から取出す構成に設定されている。

[0039] 図5は、各軸方向の加速度を受けた場合の重錐体とビームの変形を説明する概念図である。

[0040] 図5に示されるようにピエゾ抵抗素子は、加えられた歪みによってその抵抗値が変化する性質(ピエゾ抵抗効果)を持っており、引張歪みの場合は抵抗値が増加し、圧縮歪みの場合は抵抗値が減少する。本例においては、X軸方向検出用ピエゾ抵抗素子 $R_{x1} \sim R_{x4}$ 、Y軸方向検出用ピエゾ抵抗素子 $R_{y1} \sim R_{y4}$ およびZ軸方向検出用ピエゾ抵抗素子 $R_{z1} \sim R_{z4}$ が一例として示されている。

[0041] 図6は、各軸に対して設けられるホイートストンブリッジの回路構成図である。

図6(a)は、X(Y)軸におけるホイートストンブリッジの回路構成図である。

[0042] X軸およびY軸の出力電圧としてはそれぞれ V_{xout} および V_{yout} とする。

図6(b)は、Z軸におけるホイートストンブリッジの回路構成図である。

[0043] Z軸の出力電圧としては V_{zout} とする。

上述したように加えられた歪みによって各軸4つのピエゾ抵抗素子の抵抗値は変化し、この変化に基づいて各ピエゾ抵抗素子はたとえばX軸Y軸においては、ホイートストンブリッジで形成される回路の出力を各軸の加速度成分が独立に分離された出力電圧として検出される。なお、上記の回路が構成されるように図3で示されるような上述した金属配線等が連結され、所定のパッドから各軸に対する出力電圧が検出されるように構成されている。

[0044] また、この3軸加速度センサは、加速度のDC成分も検出することができるため重力加速度を検出する傾斜角センサとしても用いることが可能である。

[0045] 図7は、重力加速度(入力)とセンサ出力との関係を説明する図である。

図7に示されるように、重力加速度(入力)に応じた出力電圧(mV)を検出することが可能である。

[0046] 上記で説明したように本発明のMEMSデバイス1は、カッティングしたダミーウェハ10をチップCPの台座としてハウジング部材110と接着させることにより、ハウジング部材110を用いてパッケージする際の下からの応力等をダミーウェハ10で吸収することが可能となる。

[0047] これにより、可動部すなわち重錘体ARおよびビームBMがパッケージの際の応力によって変形する場合があるが本願構成によりダミーウェハ10でそれらの応力を吸収することができるため、ウェハ状態での特性がアセンブリ行程により変化することを抑制することができる。

[0048] これにより、例えばウェハテストにおいて良品とされた場合に、アセンブリ行程後のパッケージテストにおいて不良品となることを抑制して歩留りを向上させることができる。さらに、ウェハテストの際のテスト結果を有効に用いることも可能である。

[0049] なお、ここで用いられるダミーウェハ10はチップCPが形成されるウェハ100と同じ熱膨張係数を有した材料で形成されるものとする。すなわちシリコン(Si)材料で形成することが可能である。

[0050] この点で、同じ熱膨張係数を有した材料よりなるダミーウェハの台座を用いた構成とすることにより両者の熱膨張係数の相違に起因した歪みによる悪影響を除去することができる。

[0051] 上記においては、ダミーウェハ10とウェハ100とを接着するために接着層15を用いて接着する場合について説明したが、ダミーウェハ10の全面に接着層を形成するのではなく、選択的に接着層を形成することも可能である。

[0052] 図8は、接着層をダミーウェハ10上に選択的に形成する場合を説明する概念図である。

[0053] 図8(a)は、ダミーウェハ10上に所定のパターンに従って接着層15#を形成した場合を説明する図である。

[0054] 図8(b)は、ダミーウェハ10とウェハ100との接着を説明する図である。

図8(b)に示されるように、ウェハ100とダミーウェハ10とは上述した接着層15#を

介して互いに接着される。

- [0055] たとえば、本例においてはチップCP内の微小構造体の可動部たとえば重錘体ARおよびビームBMを形成するような領域に対向する領域を除く領域に選択的に接着層が形成されるようにパターニングする。
- [0056] これにより、ダミーウェハ10とウェハ100との接着において可動部が接着層15#により接着される危険性を回避することも可能である。
- [0057] パターニング方式としては、種々の方式を挙げることができるが、たとえば接着ペーストのスクリーン印刷方式たとえばマスクの上からペーストを印刷する方式や、接着ペーストの選択箇所へのディスペンス方式たとえば空気等の圧力でノズルから一定量のペーストを押し出す方式や、感光性接着剤を用いてフォトリソグラフィによりパターニングする方式や、不必要な箇所にパンチ穴をあけた接着シート(テープ)等を用いて接着する方式を採用することも可能である。
- [0058] 図9は、パッケージの際のチップユニットCPUとハウジング部材110との接着を説明する図である。
- [0059] 図9(a)に示されるように、接着層20を用いてハウジング部材110とチップユニットCPUとを接着するにあたり、接着面積をセンサチップCPの台座であるダミーウェハ10の面積よりも小さくなるように形成することができる。この接着面積を小さく形成することにより、アセンブリ行程において影響するハウジング部材110からの応力をチップCPに伝達するのをさらに抑制することが可能となる。なお、本例においては、選択的に接着層15#を形成することにより可動部以外の領域においてチップCPとダミーウェハ10とが接着されている場合が示されている。
- [0060] 図9(b)は、ダミーウェハ10とハウジング部材110との間に形成される接着層を概略的に説明する図である。
- [0061] 図9(b)に示されるように、矩形状のパターニングに従う接着層20aを用いてチップユニットCPUとハウジング部材110とを接着することも可能であるし、円状のパターニングに従う接着層20bを用いてチップユニットCPUとハウジング部材110とを接着することも可能である。また、本例においては、単一の領域に接着層を形成する場合について示しているがこれに限られず、複数の領域に接着層を形成することも可能であ

る。

[0062] 図10は、ウェハ100に対してウェハテストを実行する場合を説明する図である。

図10を参照して、本願発明においては、ウェハ100とダミーウェハ10とが接着層15を介して接着された状態でウェハテストが実行される。

[0063] 具体的には、測定用真空吸着チャック34(以下、単にチャックとも称する)上にこのウェハ100およびダミーウェハ10が搬送され、プローブ針51を有したプローブカード50により、ウェハ100上に形成されたチップCPの特性検査が実行される。

[0064] 図11は、ウェハテストを実行する検査装置30を説明する概略ブロック図である。

図11を参照して、検査装置30は、被検査体であるウェハを搬送する搬送アーム32を有するロータ部33と、検査部36と、ウェハ保持部35とで主要部が構成されている。この場合、ロータ部33に配設された搬送アーム32は、水平方向に回転可能でかつ垂直方向に移動可能な多関節のリンク機構によって形成されており、複数枚のウェハを収容するカセット(図示せず)内から取出したウェハをウェハ保持部35に搬送するとともに、検査部36において検査されたウェハをカセットに再び搬入するように構成されている。搬送アーム32によってカセットから取出されたウェハは、ウェハ保持部35のチャック34へ搬送される。ウェハ保持部35は、この状態を維持して検査部36に搬送する。そして、検査部36において、アライメント装置37の位置検出カメラ38等によって搬送されたウェハの位置を検出する。この検出された位置情報に基づいてアライメントが実行され、プローブ針51を所望のテストパッドと接触させるための位置調整等が行なわれる。

[0065] 図12は、検査部36を説明する概略構成図である。

図12を参照して、プローブ針51が装着されたプローブカード50は、テストヘッド55と接続されている。

[0066] テストヘッド55は、ウェハ100に印加する検査用電源や電極パッドのパターン出力部や電極パッドの出力を測定部に取り込むための入力部等の電気機器(図示せず)を搭載した自立する柱状体にて形成されている。

[0067] ウェハ保持部35は、可撓性の管路17を介してチャック34と接続された吸着手段である真空ポンプ18を含む。

[0068] 図13は、ウェハ保持部35の一部を説明する図である。

図13に示されるように、Y方向に沿って配設されるY方向案内レール43に摺動自在に案内されるYステージと、このYステージに設けられたY方向と直交する方向すなわちX方向に沿って設けられたX方向案内レール42に摺動自在に案内されるXステージと、このXステージに対して昇降(Z方向)および回転可能に装着されるチャック34とで構成されている。この場合、図示しないがチャック34は、吸引用小孔を有する中空状に形成されており、チャック34の中空部に可撓性の管路17を介して吸着手段である真空ポンプ18が接続されている。

[0069] 図14は、真空ポンプ18によってウェハが吸着される場合を説明する図である。

図14に示されるように、真空ポンプ18を作動させることによってチャック34の中空部内が負圧となってウェハ100およびダミーウェハ10を吸引保持することができる。

[0070] 本実施の形態の構成においては、ウェハ保持部35において、真空吸着する際、ダミーウェハ10を吸着して搬送することになる。すなわち上述した加速度センサが形成されるウェハ100においては、貫通部を有するためこのような真空ポンプ18による真空吸着によりウェハを直接搬送することはできない。

[0071] しかしながら、本願発明の如くダミーウェハ10を接着することによりダミーウェハ10においては貫通部を有しないため、真空吸着が可能となり特別な装置を必要とすることなくウェハ100に対してウェハテストすることが可能となる。

[0072] 上記の実施の形態においては、加速度センサについて形成されるチップCPについて説明したが本願発明は加速度センサに限られることなく他の可動部を有するMEMSデバイスに適用することが可能である。

[0073] 図15は、容量検知型センサ素子の一例としてマイクロフォンについて説明する図である。

[0074] 図15(a)を参照して、マイクロフォン70は、基板80と、基板80上に形成された酸化膜81と、酸化膜81の上に形成された振動板71(振動板から外部へ延びる延長部76を含む)と、振動板71の上に設けられ、絶縁材で形成された固定部74と、固定部74の上に設けられた背電極72とを含む。固定部74によって振動板71と背電極72との間に空間73が形成される。背電極72には複数の貫通孔が音響ホール75として設け

られる。また、背電極72の表面には背電極用の取出し電極77が設けられ、振動板71の延長部76の表面には振動板用の取出し電極78が設けられている。

- [0075] 次に、図15(b)も参照して、振動板71は基板80のほぼ中央部に設けられ、矩形状を有している。ここでは説明を簡単にするために正方形として説明する。振動板71を構成する4つの辺のほぼ中央には、それらの辺に隣接して矩形状の4つの固定部74a～74dが設けられ固定部74の上には背電極72が設けられる。背電極72は固定部74の振動板側の4つの辺と、隣接する固定部74(たとえば、74aと74bの最短距離である隣接する頂点を結ぶ4つの辺(直線)を含む八角形状を有している。
- [0076] 背電極72が矩形の振動板71の4辺の外周部に設けた固定部74で支持されるとともに、固定部74の隣接する頂点間の最短距離を結ぶ形状を有しているため、背電極72の機械強度を確保できる。
- [0077] なお、図15(b)においては、理解の容易のために振動板71と固定部74との間に間隔を設けているが実際はこの間隔は殆どない。
- [0078] また、図15(b)において各固定部74の上に背電極用取出し電極77を設け、振動板71の延長部76の表面の四隅に4個の振動板用取出し電極78を設けているが、これは歩留りを考慮したものであって、それぞれ1個ずつ存在すれば特に問題はない。
- [0079] 振動板71は、外部からの圧力変化(音声等を含む)を受けて振動する。すなわち、このマイクロフォン70は、振動板71と背電極72とをコンデンサとして機能させるものであり、音圧信号によって振動板71が振動する際のコンデンサの静電容量の変化を電氣的に取出す形態で使うことができる。
- [0080] 本例においてはマイクロフォンを例に挙げて説明したがこれに限らず圧力センサのような任意の容量検知型センサ素子にも適用することができる。
- [0081] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

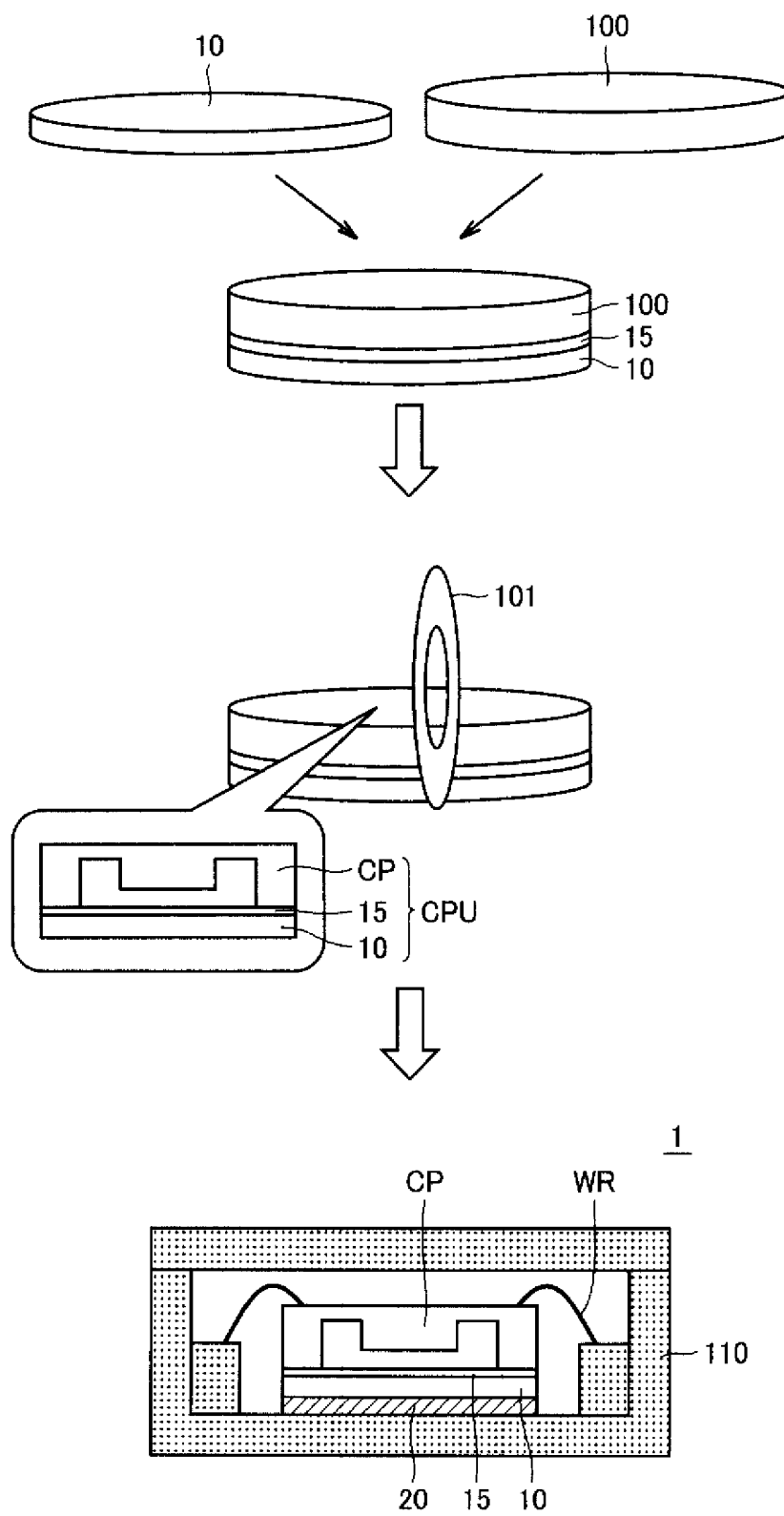
請求の範囲

- [1] 各々が、可動部を有する微小構造体を含む複数のセンサチップ(CP)が形成された第1ウェハ(100)と、
前記第1ウェハと接着され、ダイシング後のパッケージの際に各前記センサチップの台座として用いられる第2ウェハ(10)とを備える、微小構造体を有する半導体装置。
- [2] 前記第1ウェハと前記第2ウェハとの間において、前記第1ウェハと前記第2ウェハとを接着するための接着層(15)が設けられ、
前記接着層は、前記第2ウェハ上の領域において、前記第1ウェハの各前記センサチップの前記可動部を形成する領域に対向する領域を除く領域に形成される、請求項1記載の微小構造体を有する半導体装置。
- [3] 前記ダイシング後のパッケージの際に、前記第1および第2ウェハの各前記センサチップおよび各前記センサチップの台座を収納するためのハウジング(110)と、
前記ハウジングに収納するために、各前記センサチップの台座と前記ハウジングとを接着するための接着層(20)とを備え、
前記接着層は、各前記センサチップの台座と前記ハウジングとの接着面積が各前記センサチップの台座の面積よりも小さくなるように形成される、請求項1記載の微小構造体を有する半導体装置。
- [4] 前記第1および第2ウェハは、シリコンウェハに相当する、請求項1記載の微小構造体を有する半導体装置。
- [5] 各前記センサチップは、加速度センサ、圧力センサおよびマイクロフォンの少なくとも1つに相当する、請求項1記載の微小構造体を有する半導体装置。
- [6] 前記複数のセンサチップの特性を評価するウェハテストは、前記第1ウェハと前記第2ウェハとが接着された状態で行なわれる、請求項1記載の微小構造体を有する半導体装置。
- [7] 前記第1および第2ウェハは、搬送部(35)により前記ウェハテストを実行する検査部(36)に搬送され、
前記搬送部は、前記第2ウェハに対して真空吸着を実行する、請求項6記載の微

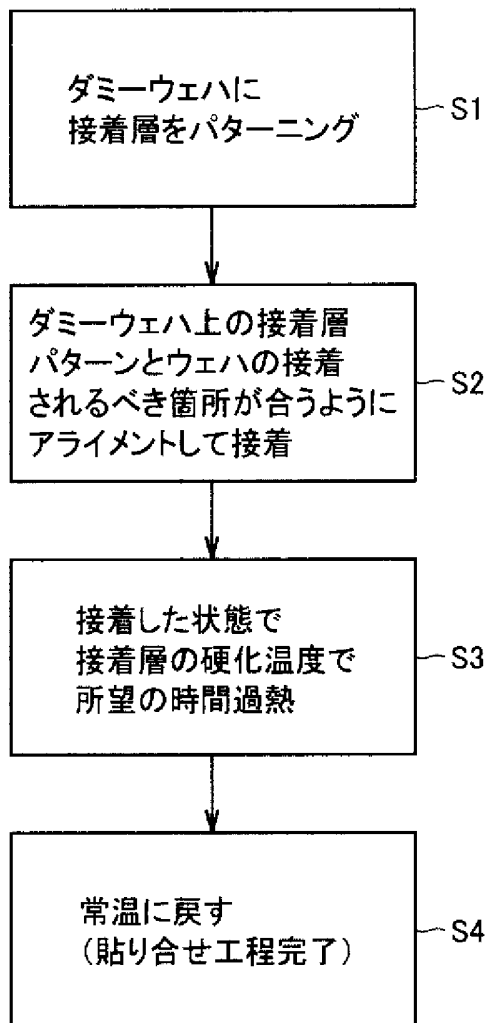
小構造体を有する半導体装置。

- [8] 第1ウェハに複数のセンサチップ(CP)を形成するステップと、
前記第1ウェハ(100)と、パッケージの際に各前記センサチップの台座として用いられる第2ウェハ(10)とを第1の接着層(15)を用いて接着するステップと、
接着された前記第1および第2ウェハをダイシングにより各々のセンサチップに分離するステップとを備える、微小構造体の製造方法。
- [9] ダイシング後の前記パッケージの際に、前記第1および第2ウェハの各前記センサチップおよび各前記センサチップの台座を収納するハウジング(110)に収納するために、各前記センサチップの台座と前記ハウジングとを第2の接着層(20)を用いて接着するステップとをさらに備える、請求項8記載の微小構造体の製造方法。
- [10] 前記第2の接着層は、各前記センサチップの台座と前記ハウジングとの接着面積が各前記センサチップの台座の面積よりも小さくなるように形成される、請求項9記載の微小構造体の製造方法。
- [11] 前記第1の接着層は、前記第2ウェハ上の領域において、前記第1ウェハの各前記センサチップの前記可動部を形成する領域に対向する領域を除く領域に形成される、請求項8記載の微小構造体の製造方法。
- [12] 前記第1ウェハと前記第2ウェハとが接着された状態で、前記複数のセンサチップの特性を評価するウェハテストを実行するステップをさらに備える、請求項8記載の微小構造体の製造方法。
- [13] 前記ウェハテストを実行するステップは、前記第2ウェハに対して真空吸着を実行して検査部(36)に対して搬送するステップを含む、請求項12記載の微小構造体の製造方法。

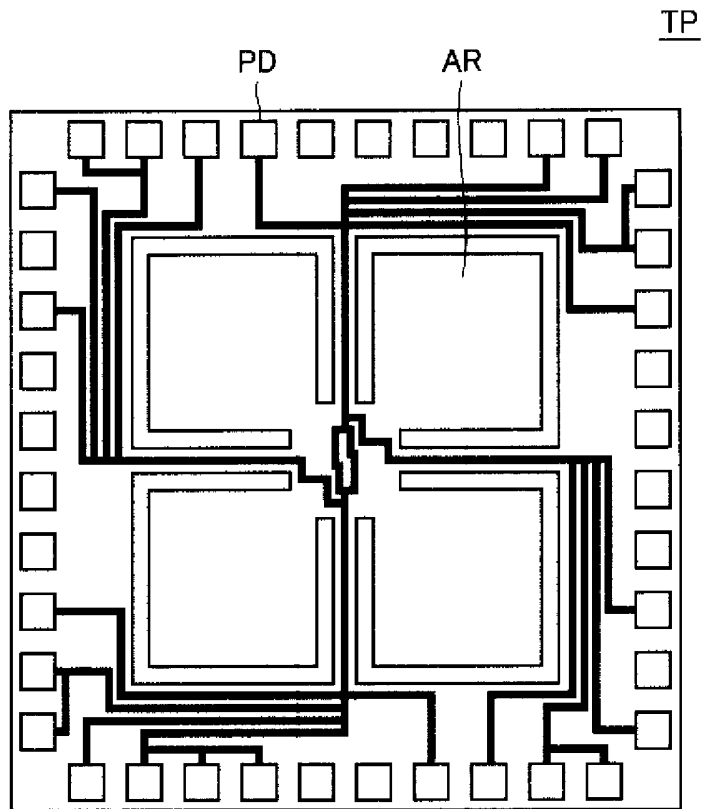
[図1]



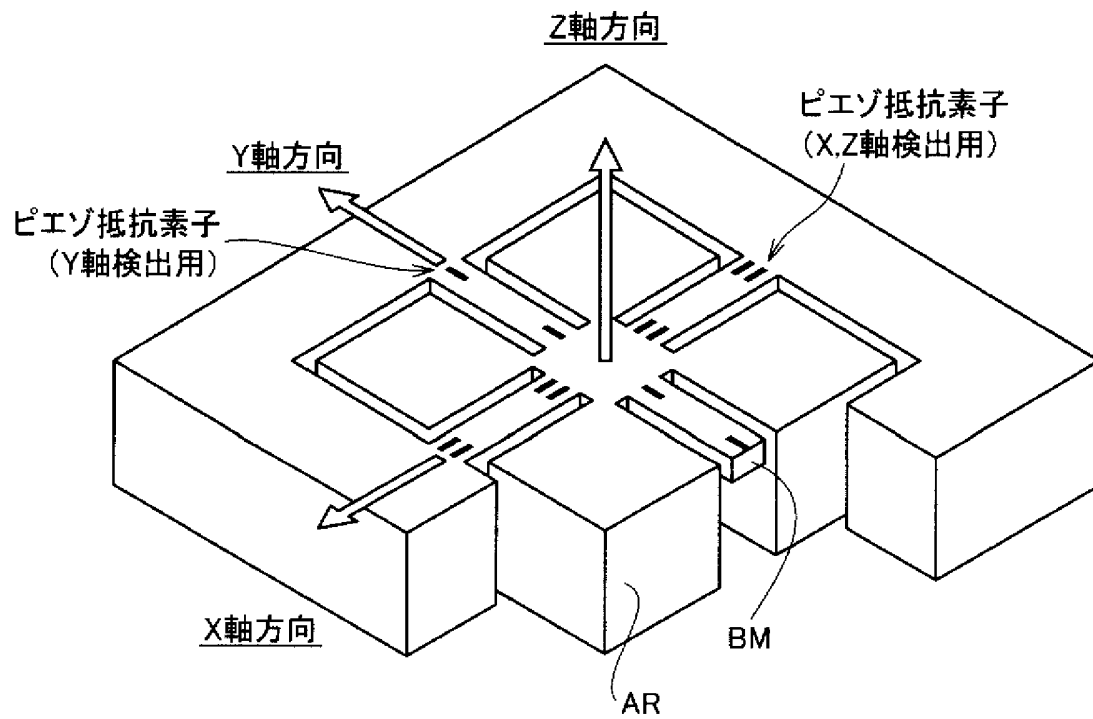
[図2]



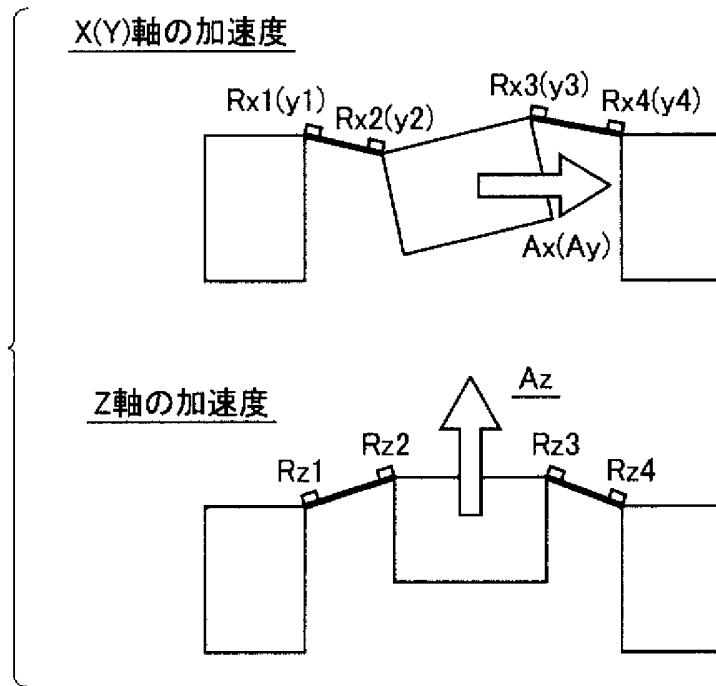
[図3]



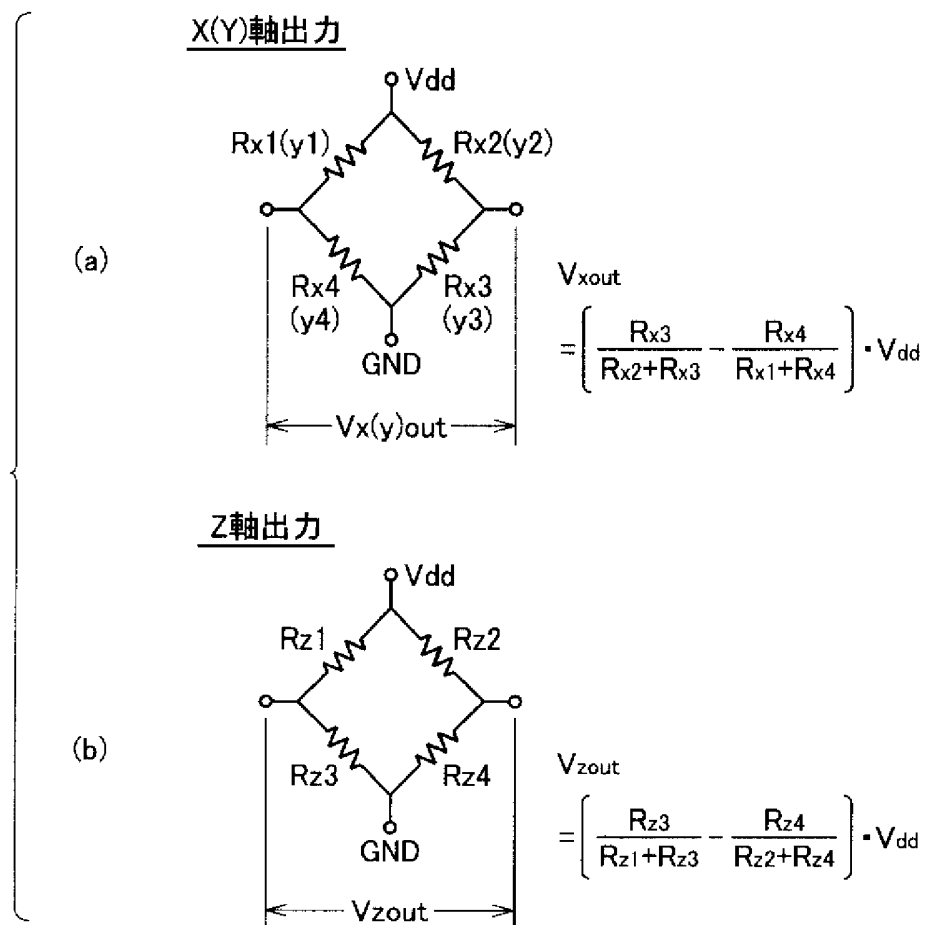
[図4]



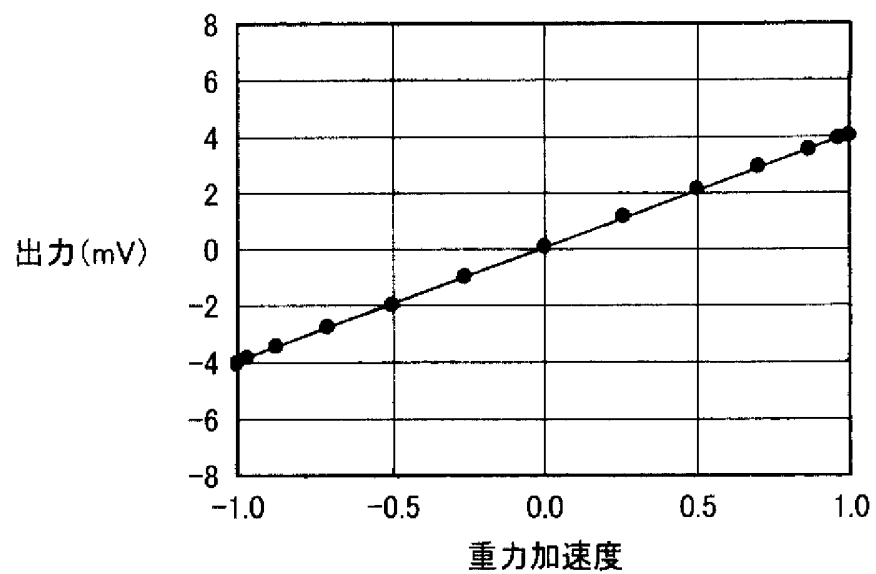
[図5]



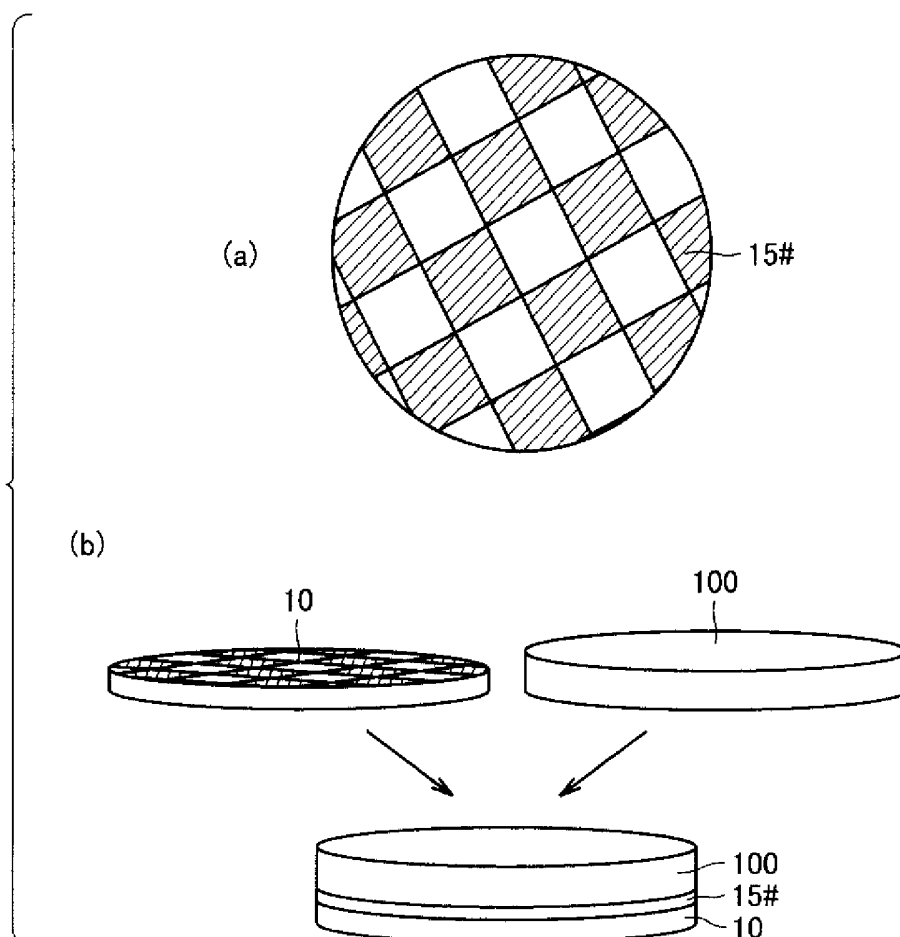
[図6]



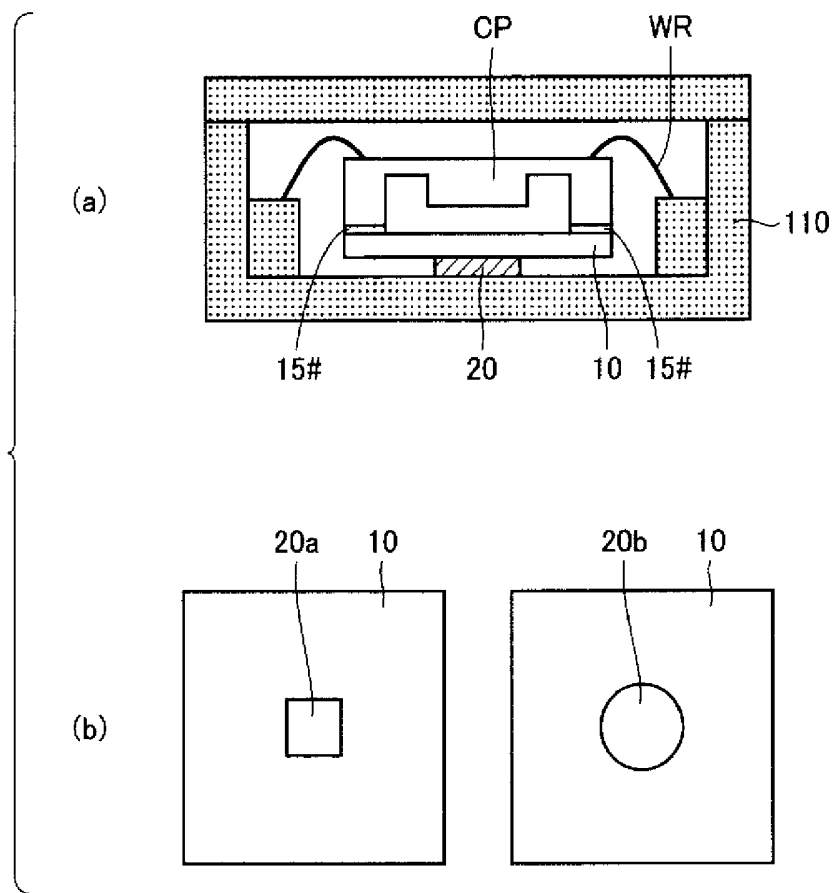
[図7]



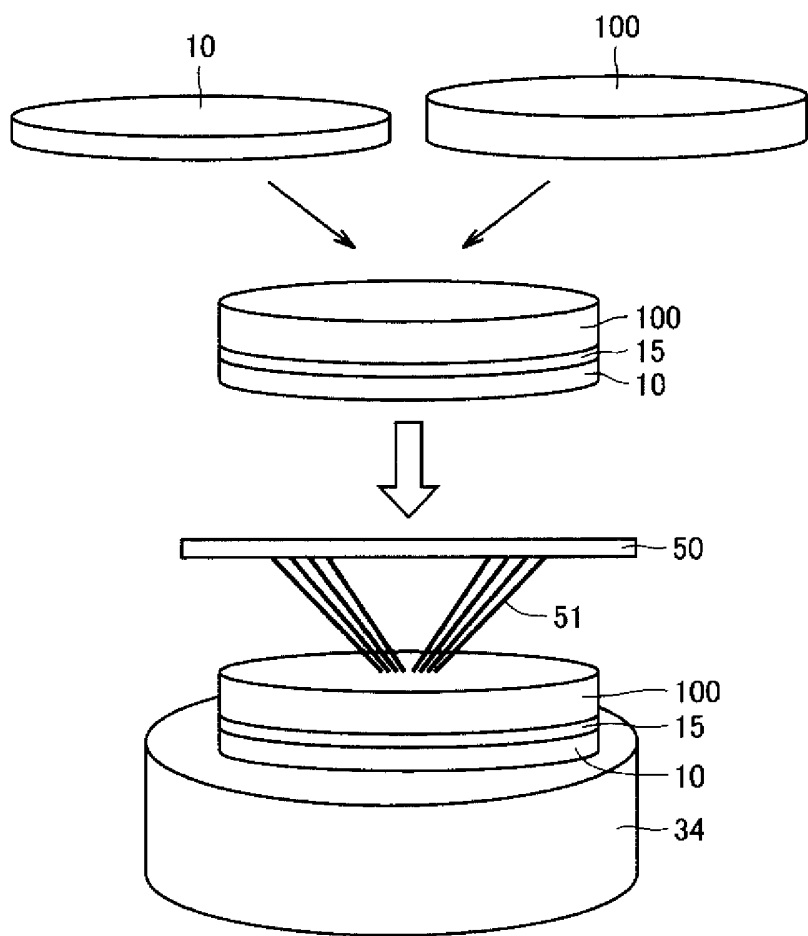
[図8]



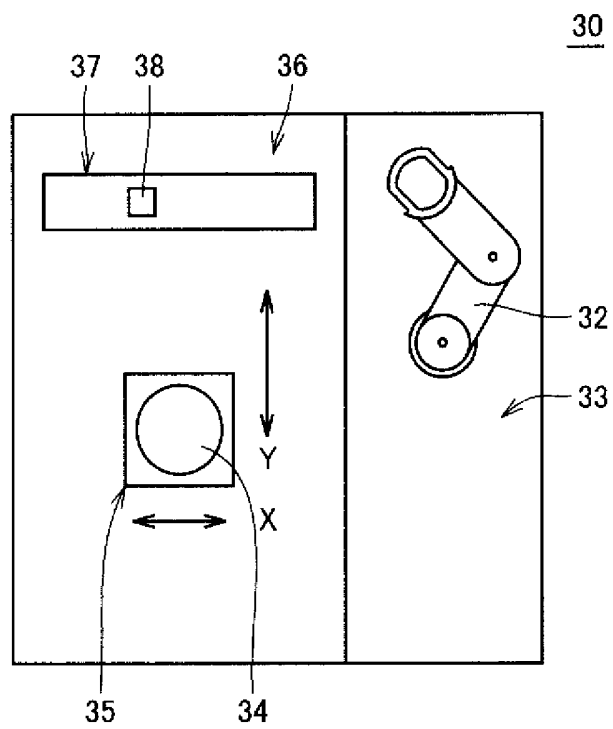
[図9]



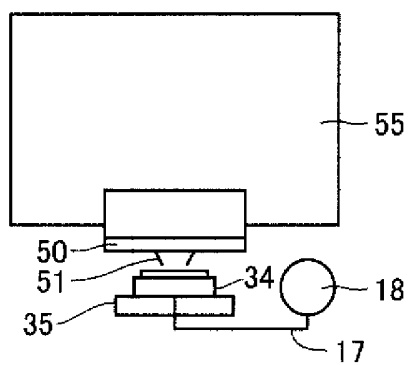
[図10]



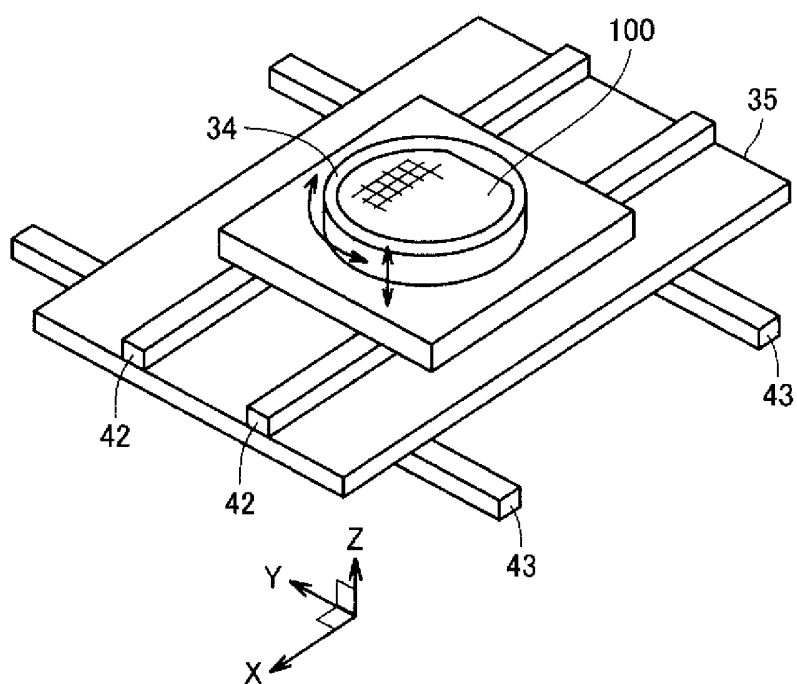
[図11]



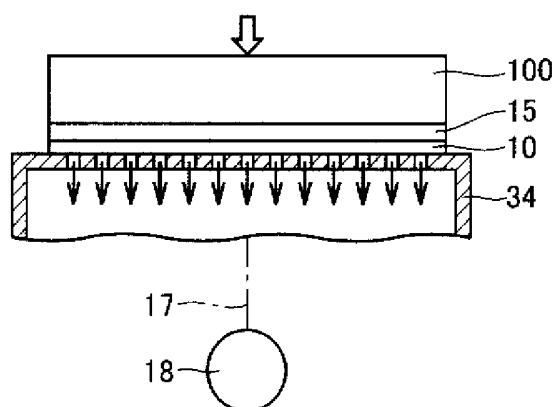
[図12]



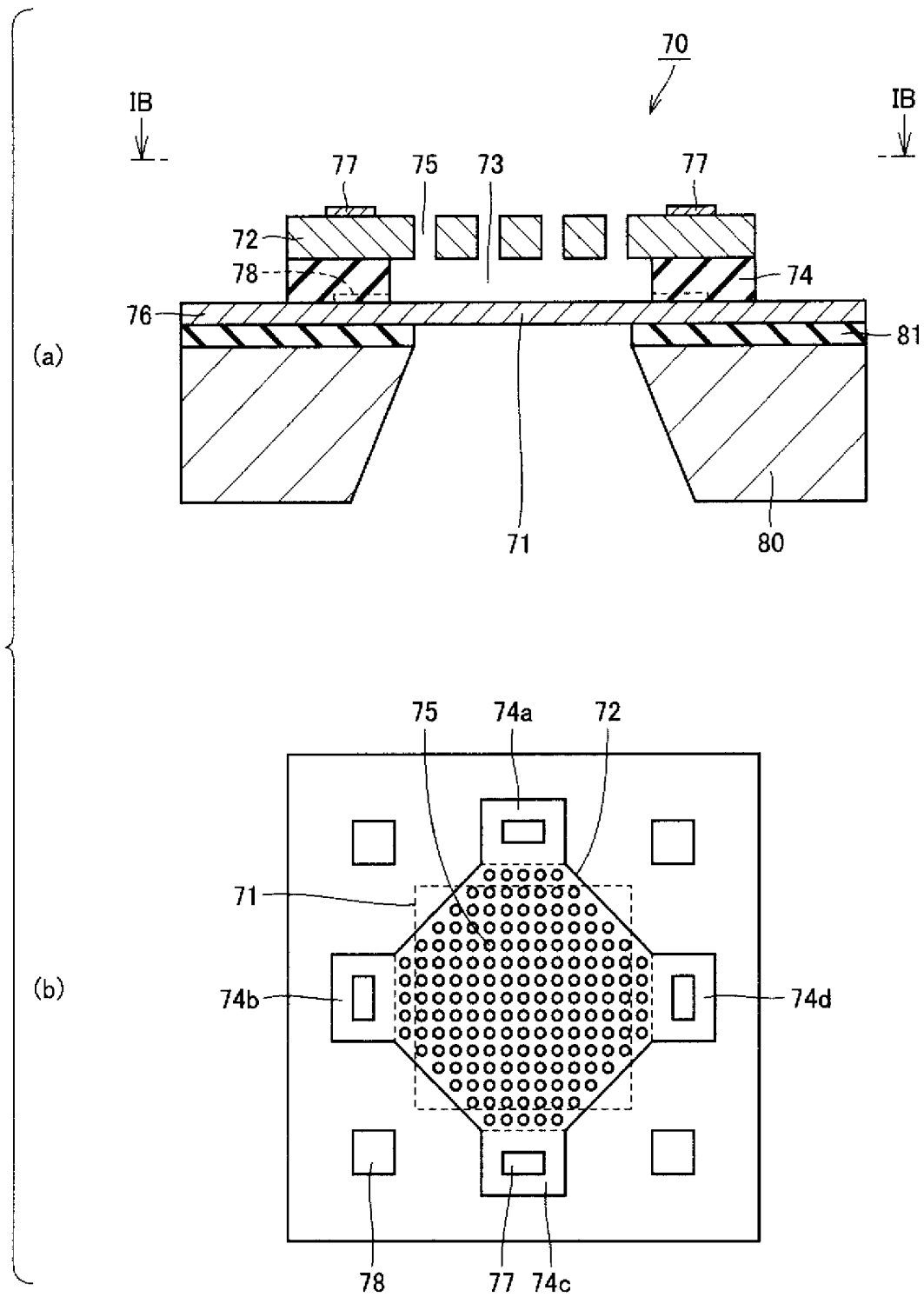
[図13]



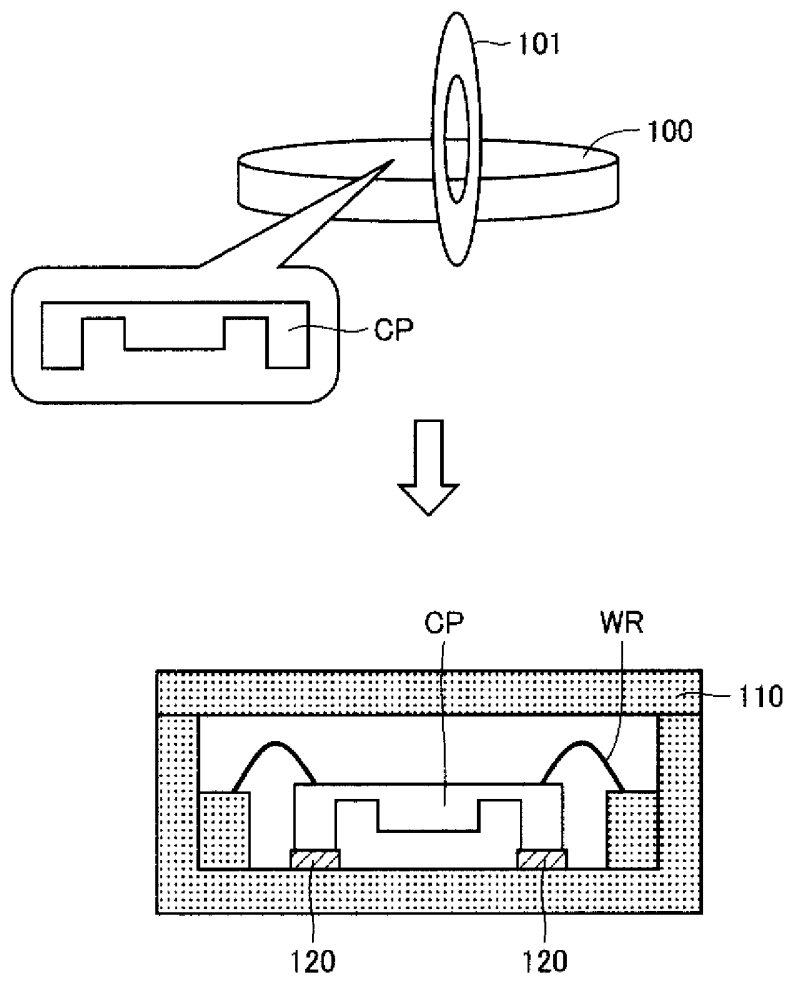
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/300615

A. CLASSIFICATION OF SUBJECT MATTER H01L29/84 (2006.01), G01L9/00 (2006.01), G01L27/00 (2006.01), G01P9/04 (2006.01), G01P15/08 (2006.01), G01P15/12 (2006.01), G01L21/00 (2006.01) According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L29/84, G01L9/00, G01L27/00, G01P9/04, G01P15/08, G01P15/12, G01L21/00 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 62-054969 A (Mitsubishi Electric Corp.), 10 March, 1987 (10.03.87), Fig. 1; the explanations thereof (Family: none)	1, 2
☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 14 March, 2006 (14.03.06)		Date of mailing of the international search report 20 March, 2006 (20.03.06)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/300615

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1, 2

Remark on Protest
the

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee..
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/300615

Continuation of Box No.III of continuation of first sheet (2)

A. In order to comply with the requirement of unity of invention, a group of inventions described in claims needs the presence of a special technical feature for correlating the grouped inventions to form a single general inventive concept. It is admitted that the grouped inventions described in claims 1 - 13 are correlated only in the matter "A semiconductor device having a micro structure, comprising: a first wafer including a plurality of sensor chips formed therein and each having a micro structure having a moving part; and a second wafer adhered to said first wafer and used as a mount for each of said sensor chips at a packaging time after died."

However, the aforementioned matter is the well-known technical matter which is disclosed in the prior art document of JP 62-054969 A (Mitsubishi Electric Corp.), Fig. 1 and its Description, so that it cannot provide any special technical feature. Among the grouped inventions described in claims 1 - 13, therefore, there is no special technical feature for correlating them to form the single general inventive concept.

B. Next, investigations are made on the number of inventions, that is, the number of groups of inventions, which are described in Claims of this international patent application and correlate one another to form the general inventive concept. In JP 62-054969 A (Mitsubishi Electric Corp.), Fig. 1 and its Description, there are described: "A semiconductor device having a micro structure, comprising: a first wafer including a plurality of sensor chips formed therein and each having a micro structure having a moving part; and a second wafer adhered to said first wafer and used as a mount for each of said sensor chips at a packaging time after died."; and "A fabrication method of a micro structure, comprising: the step of forming a plurality of sensor chips on a first wafer; the step of adhering said first wafer and a second wafer to be used as a mount for each of said sensor chips at a packaging time, through a first adhesive layer; and the step of separating said first and second semiconductor substrates adhered, into individual sensor chips by a dieing." In claims of this international patent application, therefore, there are described the following eight inventions which have no special technical feature for correlating the claims to form a single general inventive concept:

1. Claims 1 and 2;
2. Claims 1 and 3;
3. Claims 1 and 4;
4. Claims 1 and 5;
5. Claims 1, 6 and 7;
6. Claims 8 - 10;
7. Claims 8 and 11; and
8. Claims 8, 12 and 13.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L29/84 (2006.01), G01L9/00 (2006.01), G01L27/00 (2006.01), G01P9/04 (2006.01),
G01P15/08 (2006.01), G01P15/12 (2006.01), G01P21/00 (2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L 29/84, G01L 9/00, G01L 27/00, G01P 9/04, G01P 15/08, G01P 15/12, G01P 21/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2006年
日本国実用新案登録公報	1996-2006年
日本国登録実用新案公報	1994-2006年

国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 62-054969 A (三菱電機株式会社) 1987. 03. 10, 第1図及びその説明箇所 (ファミリーなし)	1, 2

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

14. 03. 2006

国際調査報告の発送日

20. 03. 2006

国際調査機関の名称及びあて先
日本国特許庁 (I S A / J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

河口 雅英

電話番号 03-3581-1101 内線 3498

4 L

8 4 2 1

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

1, 2

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☒ 追加調査手数料の納付を伴う異議申立てがなかった。

A. 請求の範囲に記載されている一群の発明が単一性の要件を満たすには、その一群の発明を単一の一般的発明概念を形成するように連関させるための、特別な技術的特徴の存在が必要であるところ、請求の範囲 1～13 に記載されている一群の発明は、「各々が、可動部を有する微小構造体を含む複数のセンサチップが形成された第 1 ウェハと、前記第 1 ウェハと接着され、ダイシング後のパッケージの際に各前記センサチップの台座として用いられる第 2 ウェハとを備える、微小構造体を有する半導体装置。」という事項でのみ連関していると認める。

しかしながら、前記の事項は先行技術文献、J P 62-054969 A (三菱電機株式会社) 第 1 図及びその説明箇所に記載されている公知の技術的事項であり、特別な技術的特徴とはなり得ないから、請求の範囲 1～13 に記載されている一群の発明の間には、単一の一般的発明概念を形成するよう連関させるための、特別な技術的特徴は存しない。

B. 次に、この国際出願の請求の範囲に記載されている、一般的発明概念を形成するように連関している発明の群の数、すなわち、発明の数につき検討すると、「各々が、可動部を有する微小構造体を含む複数のセンサチップが形成された第 1 ウェハと、前記第 1 ウェハと接着され、ダイシング後のパッケージの際に各前記センサチップの台座として用いられる第 2 ウェハとを備える、微小構造体を有する半導体装置。」、及び「第 1 のウェハに複数のセンサチップを形成するステップと、前記第 1 のウェハと、パッケージの際に各前記センサチップの台座として用いられる第 2 のウェハとを第 1 の接着層を用いて接着するステップと、接着された前記第 1 および第 2 の半導体基板とをダイシングにより各々のセンサチップに分離するステップとを備える、微小構造体の製造方法。」が、J P 62-054969 A (三菱電機株式会社) 第 1 図及びその説明箇所に記載されているから、この国際出願の請求の範囲には、単一の一般的発明概念を形成するよう連関させるための、特別な技術的特徴が存しない、下記 8 個の発明が記載されている。

1. 請求の範囲 1, 2
2. 請求の範囲 1, 3
3. 請求の範囲 1, 4
4. 請求の範囲 1, 5
5. 請求の範囲 1, 6, 7
6. 請求の範囲 8-10
7. 請求の範囲 8, 11
8. 請求の範囲 8, 12, 13