



(10) DE 11 2016 002 168 T5 2018.02.15

(12)

Veröffentlichung

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2016/203971**
in deutscher Übersetzung (Art. III § 8 Abs. 2 IntPatÜG)
(21) Deutsches Aktenzeichen: **11 2016 002 168.2**
(86) PCT-Aktenzeichen: **PCT/JP2016/066394**
(86) PCT-Anmeldetag: **02.06.2016**
(87) PCT-Veröffentlichungstag: **22.12.2016**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **15.02.2018**

(51) Int Cl.: **G06F 13/36 (2006.01)**
G06F 13/362 (2006.01)
G06F 13/38 (2006.01)

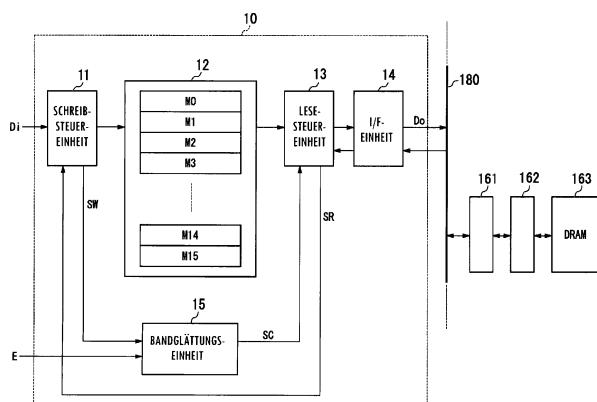
(30) Unionspriorität:
2015-120449 15.06.2015 JP
(71) Anmelder:
Olympus Corporation, Hachioji-shi, Tokyo, JP

(74) Vertreter:
Wuesthoff & Wuesthoff, Patentanwälte PartG mbB, 81541 München, DE
(72) Erfinder:
Tanaka, Yoshinobu, Hachioji-shi, Tokyo, JP;
Ueno, Akira, Hachioji-shi, Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Datentransfervorrichtung und Datentransferverfahren**

(57) Zusammenfassung: Eine Datentransfervorrichtung umfasst eine Puffereinheit, die Transferdaten, die zu einem gemeinsamen Bus zu transferieren sind, vorübergehend speichert, eine Schreibsteuereinheit, die Eingabedaten als Transferdaten in die Puffereinheit schreibt und ein Benachrichtigungssignal ausgibt, das indiziert, dass die Eingabedaten in die Puffereinheit geschrieben wurden, eine Lesesteuereinheit, die die Transferdaten aus der Puffereinheit liest, eine Schnittstelleneinheit, die von der Lesesteuereinheit aus der Puffereinheit gelesenen Transferdaten gemäß einem vordefinierten Busprotokoll zum gemeinsamen Bus transferiert, und eine Bandglättungseinheit, die ein Band des gemeinsamen Busses durch Steuern eines Zeitpunkts, an dem die Lesesteuereinheit die Transferdaten aus der Puffereinheit liest, auf Basis des Benachrichtigungssignals glättet.



Beschreibung

[Technisches Gebiet]

[0001] Die vorliegende Erfindung bezieht sich auf eine Datentransfervorrichtung und ein Datentransferverfahren.

[0002] Es wird die Priorität der japanischen Patentanmeldung Nr. 2015-120449, eingereicht am 15. Juni 2015, beansprucht, deren Inhalt hierin durch Bezugnahme beinhaltet ist.

[Verwandter Stand der Technik]

[0003] Für gewöhnlich umfasst ein Bildgebungssystem wie z. B. eine Digitalkamera eine Mehrzahl von Large-scale Integrations (LSIs), denen diverse Funktionsblöcke zugewiesen sind. Die Mehrzahl von LSIs sind mit einem gemeinsamen Bus für direkten Speicherzugriff (DMA) verbunden. Eine Mehrzahl von Funktionsblöcken, die jeweils der Mehrzahl von LSIs zugewiesen sind, teilt sich einen dynamischen Direktzugriffsspeicher (DRAM) über einen gemeinsamen Bus. Dieser Typ von Bildgebungssystem umfasst einen Bus-Arbiter.

[0004] Der Bus-Arbiter steuert den Zugriff auf den DRAM durch jeden Funktionsblock durch Anpassen und Empfangen von DMA-Transfer-Anfragen von Funktionsblöcken, die auf den DRAM zugreifen. Insbesondere führt der Bus-Arbiter eine Arbitration durch, um vorzugsweise DMA-Transfer-Anfragen von Funktionsblöcken zu empfangen, die für Prozesse mit hoher Priorität verantwortlich sind, während er gleichzeitig die Nutzungseffizienz des gemeinsamen Busses so weit wie möglich erhöht, z. B. durch Verringern eines Bandverlusts des gemeinsamen Busses, der bei einer Bankumschaltung auftritt, und eines Bandverlusts des gemeinsamen Busses, der bei Schalten zwischen Lese- und Schreibvorgängen auftritt.

[0005] Im Allgemeinen kann es, wenn ein Funktionsblock mit hoher Priorität aufeinanderfolgend DMA-Transfer-Anfragen ausgibt, gemäß der vom Bus-Arbiter durchgeführten Arbitration zu der Situation kommen, dass ein Busbesitz nicht an andere Funktionsblöcke weitergeleitet wird und Prozesse der anderen Funktionsblöcke stagnieren. Eine Technologie aus dem verwandten Stand der Technik zum Lösen dieses Problems ist im Patentdokument 1 offenbart. Gemäß der im Patentdokument 1 offenbarten Technologie gibt ein Funktionsblock mit hoher Priorität DMA-Transfer-Anfragen in einem konstanten Zeitintervall aus, so dass es möglich ist, dass der Bus-Arbiter DMA-Transfer-Anfragen von Funktionsblöcken mit niedriger Priorität sogar dann empfängt, wenn aufeinanderfolgende DMA-Transfer-Anfragen eines Funktionsblocks mit hoher Priorität vorliegen.

[Liste der Referenzschriften]

[Patentdokument]

[Patentdokument 1]

[0006]

Ungeprüfte Japanische Patentanmeldung, erste Veröffentlichung, Nr. 2006-39672

[Kurzdarstellung der Erfindung]

[Technisches Problem]

[0007] Beispielsweise wenn es lange dauert, bis der Bus-Arbiter eine DMA-Transfer-Anfrage eines Funktionsblocks empfängt, da ein Stau im gemeinsamen Bus vorliegt, werden DMA-Transfer-Anfragen des Funktionsblocks, die danach auszugeben sind, stagniert. In diesem Fall ist es erforderlich, dass der Funktionsblock die stagnierten DMA-Transfer-Anfragen schnell ausgibt, damit die Verarbeitung des Funktionsblocks nicht verzögert wird.

[0008] Gemäß der in Patentdokument 1 offenbarten Technologie kann der Funktionsblock, der eine DMA-Transfer-Anfrage ausgegeben hat, jedoch die nächsten DMA-Transfer-Anfragen erst dann ausgeben, wenn ein vordefiniertes Zeitintervall seit Empfang der DMA-Transfer-Anfrage durch den Arbiter verstrichen ist. Aus diesem Grund ist es sogar dann schwierig, die stagnierten DMA-Transfer-Anfragen schnell auszugeben, wenn der Stau oder dergleichen im gemeinsamen Bus aufgelöst wird und im Band des gemeinsamen Busses eine Toleranz gebildet wird.

[0009] Die vorliegende Erfindung wurde angesichts der obigen Umstände entwickelt und ein Ziel der vorliegenden Erfindung liegt darin, eine Datentransfervorrichtung und ein Datentransferverfahren bereitzustellen, die einen stagnierten Datentransfer unter gleichzeitiger effizienter Nutzung des Bands eines gemeinsamen Busses schnell durchführen können.

[Lösung des Problems]

[0010] Gemäß einem ersten Aspekt der vorliegenden Erfindung umfasst eine Datentransfervorrichtung eine Puffereinheit (12), die so konfiguriert ist, dass sie Transferdaten, die an einen gemeinsamen Bus (180) zu transferieren sind, vorübergehend speichert, eine Schreibsteuereinheit (11), die so konfiguriert ist, dass sie Eingabedaten als Transferdaten in die Puffereinheit schreibt, und wobei die Schreibsteuereinheit (11) so konfiguriert ist, dass sie ein Benachrichtigungssignal ausgibt, das indiziert, dass die Eingabedaten in die Puffereinheit geschrieben wurden, eine Lesesteuereinheit (13), die so konfiguriert ist, dass sie die Transferdaten aus der Puffereinheit liest, eine Schnittstelleneinheit (14), die so konfiguriert ist, dass

sie die von der Lesesteuereinheit aus der Puffereinheit gelesenen Transferdaten gemäß einem vordefinierten Busprotokoll zum gemeinsamen Bus transferiert, und eine Bandglättungseinheit (15), die so konfiguriert ist, dass sie ein Band des gemeinsamen Busses durch Steuern eines Zeitpunkts, an dem die Lesesteuereinheit die Transferdaten aus der Puffereinheit liest, auf Basis des Benachrichtigungssignals glättet.

[0011] Gemäß einem zweiten Aspekt der vorliegenden Erfindung kann die Bandglättungseinheit bei der Datentransfervorrichtung gemäß dem ersten Aspekt so konfiguriert sein, dass sie ein Steuersignal zum Steuern des Zeitpunkts, an dem die Lesesteuereinheit die Transferdaten aus der Puffereinheit liest, durch Verzögern des von der Schreibsteuereinheit ausgegebenen Benachrichtigungssignals erzeugt, und kann die Bandglättungseinheit so konfiguriert sein, dass sie das erzeugte Steuersignal an die Lesesteuereinheit ausgibt.

[0012] Gemäß einem dritten Aspekt der vorliegenden Erfindung kann die Bandglättungseinheit bei der Datentransfervorrichtung gemäß dem zweiten Aspekt so konfiguriert sein, dass sie die Benachrichtigungssignale als Steuersignale in einem vordefinierten Zeitintervall sequentiell an die Schreibsteuereinheit ausgibt, indem sie die Benachrichtigungssignale, die von der Schreibsteuereinheit sequentiell ausgegeben werden, gemäß einem Prozess verzögert, wobei Teile von Pixeldaten, die die Eingabedaten bilden, sequentiell von der Schreibsteuereinheit in die Puffereinheit geschrieben werden.

[0013] Gemäß einem vierten Aspekt der vorliegenden Erfindung kann die Bandglättungseinheit bei der Datentransfervorrichtung gemäß dem dritten Aspekt einen FIFO-Speicher (1501), der so konfiguriert ist, dass er die von der Schreibsteuereinheit sequentiell ausgegebenen Benachrichtigungssignale speichert, einen ersten Zähler (1502), der so konfiguriert ist, dass er die Anzahl der Benachrichtigungssignale, die nicht gelesen wurden, aus den im FIFO-Speicher gespeicherten Benachrichtigungssignalen in Reaktion auf jedes der Benachrichtigungssignale zählt, die sequentiell von der Schreibsteuereinheit ausgegeben werden, einen zweiten Zähler (1503), der so konfiguriert ist, dass er einen Zählwert zu einem vordefinierten Zeitraum um Einsen hochzählt, um das vordefinierte Zeitintervall bereitzustellen, bis ein vordefinierter Zählwert erreicht ist, wobei der zweite Zähler (1503) zu einem Zeitpunkt initialisiert wird, an dem der FIFO-Speicher gelesen wird, und eine Leseerermittlungseinheit (1504) umfasst, die so konfiguriert ist, dass sie das Benachrichtigungssignal aus dem FIFO-Speicher liest, wobei das Benachrichtigungssignal nicht gelesen wurde, und wobei die Leseerermittlungseinheit (1504) so konfiguriert ist, dass sie das Lesebenachrichtigungssignal als Steuersignal aus-

gibt, wenn der Zählwert des zweiten Zählers den vordefinierten Zählwert erreicht hat und der Zählwert des ersten Zählers ein Wert ist, der indiziert, dass das Benachrichtigungssignal, das nicht gelesen wurde, im FIFO-Speicher vorhanden ist.

[0014] Gemäß einem fünften Aspekt der vorliegenden Erfindung umfasst ein Datentransferverfahren einen ersten Schritt des Schreibens von Eingabedaten in eine Puffereinheit als Transferdaten, die zu einem gemeinsamen Bus zu transferieren sind, und des Ausgebens eines Benachrichtigungssignals, das indiziert, dass die Eingabedaten in die Puffereinheit geschrieben wurden, einen zweiten Schritt des Erzeugens eines Steuersignals zum Lesen der Transferdaten aus der Puffereinheit auf Basis des Benachrichtigungssignals, so dass ein Band des gemeinsamen Busses geglättet wird, einen dritten Schritt des Leseens der Transferdaten aus der Puffereinheit in Reaktion auf das Steuersignal und einen vierten Schritt des Transferierens der aus der Puffereinheit gelesenen Transferdaten zum gemeinsamen Bus gemäß einem vordefinierten Busprotokoll.

[Vorteilhafte Wirkungen der Erfindung]

[0015] Gemäß jedem der Aspekte der vorliegenden Erfindung ist es möglich, einen stagnierten Datentransfer schnell durchzuführen, während gleichzeitig das Band eines gemeinsamen Busses effizient genutzt wird.

[Kurze Beschreibung der Zeichnungen]

[0016] **Fig. 1** ist ein Blockschaubild, das eine beispielhafte Konfiguration eines Bildgebungssystems zeigt, bei dem eine Datentransfervorrichtung gemäß einer ersten Ausführungsform der vorliegenden Erfindung verwendet wird.

[0017] **Fig. 2** ist ein Blockschaubild, das eine beispielhafte Konfiguration der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung zeigt.

[0018] **Fig. 3** ist ein Blockschaubild, das eine beispielhafte Konfiguration einer Bandglättungseinheit zeigt, die in der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung umfasst ist.

[0019] **Fig. 4** ist ein Ablaufplan, der ein Beispiel für einen Betriebsablauf der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung zeigt.

[0020] **Fig. 5A** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert

und ein Beispiel für zu transferierenden Bilddaten erläutert.

[0021] **Fig. 5B** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und ein Beispiel für zu transferierende Bilddaten erläutert.

[0022] **Fig. 5C** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und ein Beispiel für zu transferierende Bilddaten erläutert.

[0023] **Fig. 5D** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und ein Beispiel für zu transferierende Bilddaten erläutert.

[0024] **Fig. 6A** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und einen Betrieb, wenn es kurz dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert.

[0025] **Fig. 6B** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und das Verhältnis zwischen Eingabedaten und Ausgabedaten erläutert, wenn es kurz dauert, bis eine DMA-Transfer-Anfrage empfangen wird.

[0026] **Fig. 7A** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und einen Betrieb, wenn es lange dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert.

[0027] **Fig. 7B** ist ein Schaubild, das einen Betrieb der Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutert und das Verhältnis zwischen Eingabedaten und Ausgabedaten erläutert, wenn es lange dauert, bis eine DMA-Transfer-Anfrage empfangen wird.

[0028] **Fig. 8** ist ein Blockschaubild, das eine beispielhafte Konfiguration einer Bandglättungseinheit zeigt, die in einer Datentransfervorrichtung gemäß einer zweiten Ausführungsform der vorliegenden Erfindung umfasst ist.

[0029] **Fig. 9** ist ein Blockschaubild, das eine beispielhafte Konfiguration einer Datentransfervorrichtung gemäß einer dritten Ausführungsform der vorliegenden Erfindung zeigt.

[0030] **Fig. 10** ist ein Blockschaubild, das eine beispielhafte Konfiguration einer Bandglättungseinheit

zeigt, die in der Datentransfervorrichtung gemäß der dritten Ausführungsform der vorliegenden Erfindung umfasst ist.

[0031] **Fig. 11** ist ein Schaubild, das einen Betrieb der Bandglättungseinheit, die in der Datentransfervorrichtung gemäß der dritten Ausführungsform der vorliegenden Erfindung umfasst ist, erläutert und das Verhältnis zwischen der Restkapazität einer Puffereinheit und dem Zeitintervall zwischen Teilen von Transferdaten erläutert.

[0032] **Fig. 12A** ist ein Schaubild, das einen beispielhaften Betrieb einer Datentransfervorrichtung gemäß dem verwandten Stand der Technik erläutert, um die Erläuterung der Wirkungen der Datentransfervorrichtung gemäß den Ausführungsformen der vorliegenden Erfindung zu ergänzen, wobei das Schaubild einen Zeitablaufplan umfasst, der einen Betrieb, wenn es kurz dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert.

[0033] **Fig. 12B** ist ein Schaubild, das einen beispielhaften Betrieb einer Datentransfervorrichtung gemäß dem verwandten Stand der Technik erläutert, um die Erläuterung der Wirkungen der Datentransfervorrichtung gemäß den Ausführungsformen der vorliegenden Erfindung zu ergänzen, wobei das Schaubild einen Zeitablaufplan umfasst, der einen Betrieb, wenn es lange dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert.

[Beschreibung von Ausführungsformen]

[0034] Im Folgenden werden Ausführungsformen der vorliegenden Erfindung unter Bezugnahme auf die Zeichnungen beschrieben.

(Erste Ausführungsform)

[0035] Zunächst wird eine erste Ausführungsform der vorliegenden Erfindung beschrieben.

[0036] **Fig. 1** ist ein Blockschaubild, das eine beispielhafte Konfiguration eines Bildgebungssystems **100** zeigt, bei dem eine Datentransfervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung verwendet wird.

[0037] Das Bildgebungssystem **100** ist z. B. eine Digitalkamera. Das Bildgebungssystem **100** umfasst einen Bildsensor **110**, Funktionsblöcke **120** bis **150**, einen Bus-Arbiter **161**, eine DRAM-Schnittstelleneinheit **162**, einen DRAM **163**, eine zentrale Verarbeitungseinheit (CPU) **170** und einen gemeinsamen Bus **180**. In **Fig. 1** sind ein optisches System und dergleichen zum Erzeugen eines optischen Bildes eines Subjekts auf einer Bildgebungsoberfläche des Bildsensors **110** nicht gezeigt.

[0038] Der Bildsensor **110** wandelt das optische Bild des Subjekts photoelektrisch um, um Pixeldaten (ein Pixelsignal) zu generieren. Der Bildsensor **110** ist z. B. ein Charged-Coupled-Device-(CCD)-Bildsensor oder ein Komplementärer-Metallocidhalbleiter-(CMOS)-Bildsensor. Der Bildsensor **110** gibt z. B. Bilddaten des kolorimetrischen RGB-Systems aus.

[0039] Der Funktionsblock **120** agiert als Busschnittstelle zum Ausgeben von Bilddaten, die vom Bildsensor **110** erhalten werden, an den gemeinsamen Bus **180**. Der Funktionsblock **120** umfasst eine Vorverarbeitungseinheit **121**, Bildextraktionseinheiten **122** und **123**, eine Beurteilungswerterzeugungseinheit **124** und Datentransfereinheiten **125** bis **127**. Die Vorverarbeitungseinheit **121** führt eine Vorverarbeitung wie z. B. eine Kratzerkorrektur oder Schattierungskorrektur an den vom Bildsensor **110** erhaltenen Bilddaten durch.

[0040] Die Bildextraktionseinheiten **122** und **123** extrahieren Bilddaten eines Anzeigebilds, eines Aufnahmebilds oder dergleichen aus den Bilddaten, indem sie einen Teil der vom Bildsensor **110** erhaltenen Bilddaten herausschneiden. Die Beurteilungswerterzeugungseinheit **124** erzeugt Beurteilungswerte, die zum Steuern von Belichtung, Weißabgleich, Fokus oder dergleichen verwendet werden. Die Datentransfereinheit **125** transferiert die von der Bildextraktionseinheit **122** extrahierten Bilddaten zum gemeinsamen Bus **180**. Die Datentransfereinheit **126** transferiert die von der Bildextraktionseinheit **123** extrahierten Bilddaten zum gemeinsamen Bus **180**. Die Datentransfereinheit **127** transferiert die von der Beurteilungswerterzeugungseinheit **124** erzeugten Beurteilungswerte an den gemeinsamen Bus **180**.

[0041] Der Funktionsblock **130** zeigt ein Bild an. Der Funktionsblock **130** umfasst eine Datentransfereinheit **131**, eine Anzeigeverarbeitungseinheit **132** und eine Anzeigevorrichtung **133**. Die Datentransfereinheit **131** transferiert Bilddaten eines Bilds, das auf der Anzeigevorrichtung **133** anzuzeigen ist (im Folgenden als Anzeigebild bezeichnet), vom gemeinsamen Bus **180** zur Anzeigeverarbeitungseinheit **132**. Die Anzeigeverarbeitungseinheit **132** erfasst Bilddaten eines Anzeigebilds aus dem DRAM **163** und die Anzeigeverarbeitungseinheit **132** führt eine Anzeigeverarbeitung wie z. B. eine Bildschirmanzeige-(OSD)-Überlagerungsverarbeitung an den Bilddaten durch. Die Anzeigevorrichtung **133** visualisiert die von der Anzeigeverarbeitungseinheit **132** verarbeiteten Bilddaten. Die Anzeigevorrichtung **133** ist z. B. eine Dünnschichttransistor-(TFT)-Flüssigkristallvorrichtung oder eine Organische-Elektroniklumineszenz-(EL)-Anzeigevorrichtung.

[0042] Der Funktionsblock **140** speichert Bilddaten. Der Funktionsblock **140** umfasst Datentransfereinheiten **141** und **142**, eine Kartenschnittstelleneinheit

143 und ein Aufzeichnungsmedium **144**. Die Datentransfereinheit **141** transferiert aus der Kartenschnittstelleneinheit **143** bereitgestellte Bilddaten zum gemeinsamen Bus **180**. Die Datentransfereinheit **142** transferiert aus dem gemeinsamen Bus **180** bereitgestellte Bilddaten zur Kartenschnittstelleneinheit **143**. Die Kartenschnittstelleneinheit **143** liest Bilddaten aus dem DRAM **163** und schreibt die gelesenen Bilddaten in das Aufzeichnungsmedium **144** und liest Bilddaten aus dem Aufzeichnungsmedium **144** und schreibt die gelesenen Bilddaten in den DRAM **163**. Das Aufzeichnungsmedium **144** ist eine Speicherplatte, die an der Kartenschnittstelleneinheit **143** angeschlossen und von dieser entfernt werden kann, wie z. B. eine Compact-Flash-(CF)-Karte oder eine Secure-Digital-(SD)-Karte.

[0043] Der Funktionsblock **150** führt eine vordefinierte Bildverarbeitung wie z. B. eine Rauschentfernungsverarbeitung, YC-Umwandlungsverarbeitung, Größenanpassungsverarbeitung oder JPEG-Komprimierungsverarbeitung an Bilddaten (vorverarbeitete Bilddaten) durch, die im DRAM **163** gespeichert sind, um ein Anzeigebild oder ein Aufzeichnungsbild zu erzeugen. Der Funktionsblock **150** umfasst Datentransfereinheiten **151** und **152** und eine Bildverarbeitungseinheit **153**. Die Datentransfereinheit **151** transferiert aus der Bildverarbeitungseinheit **153** bereitgestellte Bilddaten zum gemeinsamen Bus **180**. Die Datentransfereinheit **152** transferiert aus dem gemeinsamen Bus **180** bereitgestellte Bilddaten zur Bildverarbeitungseinheit **153**. Die Bildverarbeitungseinheit **153** führt die vordefinierte Bildverarbeitung durch. Die Bilddaten, die der vordefinierten Bildverarbeitung durch die Bildverarbeitungseinheit **153** unterzogen wurden, werden zum DRAM **163** transferiert und in diesem gespeichert.

[0044] Der Bus-Arbiter **161** passt DMA-Transfer-Anfragen, die aus den mit dem gemeinsamen Bus **180** verbundenen Funktionsblöcken **120** bis **150** ausgegeben werden, an und empfängt diese. Der Bus-Arbiter **161** ermittelt einen Funktionsblock, der einen Busbesitz aufweist, um Zugriff auf den DRAM **163** zu gewähren. Die DRAM-Schnittstelleneinheit **162** führt ein Schreiben der Bilddaten in den DRAM **163** und ein Lesen der Bilddaten aus dem DRAM **163** durch. Der DRAM **163** ist ein Halbleiterspeicher, der von den Funktionsblöcken **120** bis **150** gemeinsam genutzt wird. Der DRAM **163** ist z. B. ein synchroner DRAM.

[0045] Die zentrale Verarbeitungseinheit **170** steuert den Gesamtbetrieb des Bildgebungssystems **100**. Ähnlich den oben beschriebenen Funktionsblöcken **120** bis **150** ist die zentrale Verarbeitungseinheit **170** einer der Funktionsblöcke, die den DRAM **163** gemeinsam nutzen.

[0046] Die Datentransfervorrichtung gemäß der ersten Ausführungsform entspricht jeder der Datentrans-

fereinheiten **125** bis **127**, **141** und **151**, die Bilddaten an den gemeinsamen Bus **180** ausgeben, unter den Datentransfereinheiten **125** bis **127**, **131**, **141**, **142**, **151** und **152**, die im oben beschriebenen Bildgebungssystem **100** bereitgestellt sind. In der folgenden Beschreibung wird vorwiegend die im Funktionsblock **120** bereitgestellte Datentransfereinheit **125** beschrieben und als „Datentransfervorrichtung **10**“ bezeichnet.

[0047] Die Datentransfervorrichtung gemäß der ersten Ausführungsform kann auf alle Datentransfereinheiten angewandt werden, die im Bildgebungssystem **100** bereitgestellt sind, wie in **Fig. 1** gezeigt, oder wird ggf. nur auf manche der Datentransfereinheiten angewandt.

[0048] **Fig. 2** ist ein Blockschaubild, das eine beispielhafte Konfiguration der Datentransfervorrichtung **10** gemäß der ersten Ausführungsform der vorliegenden Erfindung zeigt.

[0049] Die Datentransfervorrichtung **10** umfasst eine Schreibsteuereinheit **11**, eine Puffereinheit **12**, eine Lesesteuereinheit **13**, eine Schnittstelleneinheit (I/F-Einheit) **14** und eine Bandglättungseinheit **15**.

[0050] Die Bandglättungseinheit **15** und die Schreibsteuereinheit **11** können integriert sein oder die Bandglättungseinheit **15** und die Schreibsteuereinheit **13** können integriert sein. Die Lesesteuereinheit **13** und die Schnittstelleneinheit **14** können ebenfalls integriert sein.

[0051] Die Schreibsteuereinheit **11** schreibt Eingabebilddaten D_i als Transferdaten sequentiell in die Puffereinheit **12**, wobei die Eingabebilddaten D_i aus einem Datenstring von Pixeldaten gebildet sind, die vom Bildsensor **110** erfasst wurden. Jedes Mal, wenn das Schreiben von Pixeldaten einer vordefinierten Anzahl von Pixeln (z. B. Pixeldaten von 32 Pixeln), die die Eingabebilddaten D_i bilden, abgeschlossen ist, gibt die Schreibsteuereinheit **11** ein Schreiben-abgeschlossen-Benachrichtigungssignal **SW** aus, das indiziert, dass die Eingabebilddaten D_i in die Puffereinheit **12** geschrieben wurden. Das Schreiben-abgeschlossen-Benachrichtigungssignal **SW** umfasst eine Adressinformation, die einen der Speicherbereiche M0 bis M15 indiziert, in den die Eingabebilddaten D_i geschrieben wurden. Bei der ersten Ausführungsform gibt die Schreibsteuereinheit **11** das Schreiben-abgeschlossen-Benachrichtigungssignal **SW** jedes Mal aus, wenn das Schreiben von Pixeldaten von 32 Pixeln, die die Eingabebilddaten D_i bilden, abgeschlossen ist, die vorliegende Erfindung ist jedoch nicht auf dieses Beispiel beschränkt.

[0052] Nachdem die Schreibsteuereinheit **11** ein Lesen-abgeschlossen-Benachrichtigungssignal **SR** von der Schreibsteuereinheit **13** empfangen hat, wie spä-

ter beschrieben, spezifiziert die Schreibsteuereinheit **11** einen der Speicherbereiche M0 bis M15, aus dem Transferdaten gelesen wurden, auf Basis des Lesen-abgeschlossen-Benachrichtigungssignals **SR** (d. h. ein leerer Speicherbereich). Die Schreibsteuereinheit **11** schreibt die Eingabebilddaten D_i in den leeren Speicherbereich.

[0053] Die Puffereinheit **12** speichert Transferdaten, die zum gemeinsamen Bus **180** zu transferieren sind, vorübergehend. Die Puffereinheit **12** ist z. B. aus einem statischen Direktzugriffsspeicher (SRAM) gebildet. Bei der ersten Ausführungsform umfasst die Puffereinheit **12** insgesamt 16 Speicherbereiche M0 bis M15. In jedem der Speicherbereiche werden Pixeldaten der vordefinierten Anzahl von Pixeln, die die Eingabebilddaten D_i bilden, als Transferdaten gespeichert. Bei der ersten Ausführungsform werden Pixeldaten von 32 Pixeln in jedem der Speicherbereiche M0 bis M15 gespeichert. Wenn Pixeldaten eines Pixels 2 Bytes sind, werden in jedem der Speicherbereiche M0 bis M15 64 (= 2×32) Bytes Pixeldaten gespeichert. Aus diesem Grund hat jeder der Speicherbereiche M0 bis M15 eine Speicherkapazität von zumindest 64 Bytes.

[0054] Die Puffereinheit **12** speichert Pixeldaten, die die Eingabebilddaten D_i bilden, in Einheiten von 64 Bytes in den Speicherbereichen sequentiell vom Speicherbereich M0 zum Speicherbereich M15. Insbesondere speichert die Puffereinheit **12** 64-Bytes-Pixeldaten der ersten 32 Pixel, die die Eingabebilddaten D_i bilden, im ersten Speicherbereich M0 und speichert die 64-Bytes-Pixeldaten der nächsten 32 Pixel im Speicherbereich M1. Gleichermaßen speichert die Puffereinheit **12** die darauffolgenden Pixeldaten, die die Eingabebilddaten D_i bilden, sequentiell in Einheiten von 64 Bytes in den Speicherbereichen M2 bis M15. Wenn die Eingabebilddaten D_i im letzten Speicherbereich M15 gespeichert werden, speichert die Puffereinheit **12** neue darauffolgende Pixeldaten, die die Eingabebilddaten D_i bilden, wiederum in Einheiten von 64 Bytes in den Speicherbereichen sequentiell vom ersten Speicherbereich M0 zum Speicherbereich M15. Das heißt, dass Pixeldaten der Eingabebilddaten D_i , die aus dem Bildsensor **110** sequentiell ausgegeben werden, von der Schreibsteuereinheit **11** zyklisch in die Speicherbereiche M0 bis M15 der Puffereinheit **12** geschrieben werden. Im Folgenden bedeutet das Schreiben von Pixeldaten in die Puffereinheit **12** das Schreiben von Eingabebilddaten D_i in Einheiten von 64 Bytes, was 32 Pixeln entspricht, in die Speicherbereiche M0 bis M15.

[0055] Was eine Konfiguration des Bildgebungssystems **100** betrifft, wenn ein Schreibtaktsignal zum Schreiben von Eingabebilddaten D_i in die Puffereinheit **12** und ein Lesetaktsignal zum Lesen von Transferdaten aus der Puffereinheit **12** unterschiedliche Takte signale sind, so kann z. B. die Puffereinheit unter

Verwendung eines Typs von SRAM (z. B. ein SRAM mit zwei Anschlüssen) konfiguriert sein, in den ein Schreibtaktsignal und ein Lesetaktsignal eingegeben werden können.

[0056] Die Lesesteuereinheit **13** liest Transferdaten in Reaktion auf ein von der Bandglättungseinheit **15** ausgegebenes Lesesteuersignal SC aus der Puffereinheit **12**. Das Lesesteuersignal SC wird später beschrieben. Das Lesesteuersignal SC ist ein Signal, das durch Verzögern eines Schreiben-abgeschlossen-Benachrichtigungssignals SW erhalten wird. Aus diesem Grund umfasst das Lesesteuersignal ähnlich dem Schreiben-abgeschlossen-Benachrichtigungssignal SW eine Information, die indiziert, dass die Eingabebilddaten Di in die Puffereinheit **12** geschrieben wurden, und eine Adressinformation, die den Speicherbereich indiziert, in den die Eingabebilddaten Di geschrieben wurden. Nachdem die Schreibsteuereinheit **13** das Lesesteuersignal SC von der Bandglättungseinheit **15** empfangen hat, liest die Lesesteuereinheit **13** Pixeldaten als Transferdaten in Einheiten von 64 Bytes, was 32 Pixeln entspricht, aus den Speicherbereichen M0 bis M15 der Puffereinheit **12**, wie von der im Lesesteuersignal SC umfassten Adressinformation indiziert. Im Folgenden bedeutet das Lesen von Transferdaten aus der Puffereinheit **12** das Lesen von Pixeldaten als Transferdaten in Einheiten von 64 Bytes, was 32 Pixeln entspricht, aus den Speicherbereichen M0 bis M15.

[0057] Die Lesesteuereinheit **13** gibt ein Lesen-abgeschlossen-Benachrichtigungssignal SR, das indiziert, dass Transferdaten in die Schreibsteuereinheit **11** gelesen wurden, jedes Mal aus, wenn die Lesesteuereinheit das Lesen von Transferdaten von 64 Bytes, was 32 Pixeln entspricht, aus der Puffereinheit **12** abgeschlossen hat. Das Lesen-abgeschlossen-Benachrichtigungssignal SR umfasst eine Adressinformation, die den Speicherbereich des Puffereinheit **12** indiziert, in dem die Lesetransferdaten gespeichert wurden (d. h. eine Information, die einen leeren Speicherbereich indiziert).

[0058] Die Schnittstelleneinheit **14** transferiert die Transferdaten, die von der Lesesteuereinheit **13** aus der Puffereinheit **12** gelesen wurden, gemäß einem vordefinierten Busprotokoll zum gemeinsamen Bus **180**. Um die Transferdaten zum gemeinsamen Bus **180** zu transferieren, führt insbesondere die Schnittstelleneinheit **14** ein Senden einer DMA-Transfer-Anfrage REQ, ein Empfangen eines DMA-Transfer-Empfangs ACK, ein Senden einer Adresse ADD des DRAM, die das Transferziel der Transferdaten indiziert, ein Senden eines Hauptkörpers der Transferdaten (Pixeldaten) und dergleichen durch.

[0059] Die Bandglättungseinheit **15** glättet das Band des gemeinsamen Busses **180**. Die Bandglättungseinheit **15** glättet das Band des gemeinsamen Bus-

ses **180** durch Steuern der Zeitpunkte, an denen die Lesesteuereinheit **13** Transferdaten aus der Puffereinheit **12** liest, auf Basis von Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die von der Schreibsteuereinheit **11** eingegeben werden. Die Bandglättungseinheit **15** erzeugt Lese-steuersignale SC durch Verzögern von Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die von der Schreibsteuereinheit **11** eingegeben werden, und die Bandglättungseinheit **15** gibt die erzeugten Lesesteuersignale SC an die Lesesteuereinheit **13** aus, wobei die Lesesteuersignale zum Steuern der Zeitpunkte, an denen Transferdaten aus der Puffereinheit **12** gelesen werden, verwendet werden. Das Verzögern von Schreiben-abgeschlossen-Benachrichtigungssignalen SW bedeutet das Glätten der Schreiben-abgeschlossen-Benachrichtigungssignale SW. Somit sind die Lesesteuersignale SC, die durch Verzögern von Schreiben-abgeschlossen-Benachrichtigungssignalen SW erzeugt werden, die Schreiben-abgeschlossen-Benachrichtigungssignale SW, die geglättet wurden.

[0060] Insbesondere gibt die Bandglättungseinheit **15** die Schreiben-abgeschlossen-Benachrichtigungssignale sequentiell zu einem vordefinierten Zeitintervall als Steuersignale an die Schreibsteuereinheit **13** aus, indem sie die Schreiben-abgeschlossen-Benachrichtigungssignale SW, die sequentiell aus der Schreibsteuereinheit **11** ausgegeben werden, derart verzögert, dass die Pixeldaten, die die Eingabebilddaten Di bilden, von der Schreibsteuereinheit **11** sequentiell in die Puffereinheit **12** geschrieben werden. Ein Einstellsignal E zum Einstellen des vordefinierten Zeitintervalls wird von der zentralen Verarbeitungseinheit **170** in die Bandglättungseinheit **15** eingegeben (**Fig. 1**). Das Einstellsignal E kann auch direkt von außerhalb in die Bandglättungseinheit **15** eingegeben werden. Eine ausführliche Beschreibung der Bandglättungseinheit **15** folgt später.

[0061] **Fig. 3** ist ein Blockschaubild, das eine beispielhafte Konfiguration der Bandglättungseinheit **15** zeigt, die in der Datentransfervorrichtung **10** gemäß der ersten Ausführungsform der vorliegenden Erfindung umfasst ist.

[0062] Die Bandglättungseinheit **15** umfasst einen First-in-First-out-(FIFO)-Speicher **1501**, einen Zähler (ersten Zähler) **1502**, einen Zähler (zweiten Zähler) **1503** und eine Leseermittlungseinheit **1504**.

[0063] Der FIFO-Speicher **1501** speichert Schreiben-abgeschlossen-Benachrichtigungssignale SW, die von der Schreibsteuereinheit **11** sequentiell ausgegeben werden, vorübergehend. Der FIFO-Speicher **1501** umfasst z. B. eine Mehrzahl von kaskadenverbundenen Registern. Der FIFO-Speicher **1501** verzögert das Schreiben-abgeschlossen-Benachrichtigungssignal SW und gibt das Schreiben-

abgeschlossen-Benachrichtigungssignal SW als Lesesteuersignal SC gemäß einem von der Leseermitlungseinheit **1504** empfangenen FIFO-Lesebefehl aus, indem er ein Schreiben-abgeschlossen-Benachrichtigungssignal SW vorübergehend speichert.

[0064] In Reaktion auf jedes Schreiben-abgeschlossen-Benachrichtigungssignal SW, das von der Schreibsteuereinheit **11** sequentiell ausgegeben wird, zählt der Zähler (erster Zähler) **1502** die Anzahl von Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die nicht aus dem FIFO-Speicher **1501** gelesen wurden, unter Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die bereits im FIFO-Speicher **1501** gespeichert wurden. Der Zähler **1502** zählt jedes Mal, wenn ein Schreiben-abgeschlossen-Benachrichtigungssignal SW von der Schreibsteuereinheit **11** in den FIFO-Speicher **1501** eingegeben wird, um Einsen hoch. Der Zähler **1502** zählt auch jedes Mal, wenn ein Schreiben-abgeschlossen-Benachrichtigungssignal SW aus dem FIFO-Speicher **1501** gelesen wird, um Einsen herunter.

[0065] Der Zählwert des Zählers **1502** indiziert einen Unterschied (eine natürliche Zahl, einschließlich null) zwischen der Anzahl von Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die in den FIFO-Speicher **1501** eingegeben wurden, und der Anzahl von Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die aus dem FIFO-Speicher **1501** ausgegeben wurden. Aus diesem Grund ist es möglich, anhand des Zählwerts des Zählers **1502** zu ermitteln, ob Schreiben-abgeschlossen-Benachrichtigungssignalen SW, die nicht aus dem FIFO-Speicher **1501** gelesen wurden, vorhanden sind oder nicht. Wenn der Zählwert des Zählers **1502** 1 oder mehr ist, ist ein Schreiben-abgeschlossen-Benachrichtigungssignal SW, das nicht aus dem FIFO-Speicher **1501** gelesen wurde, im FIFO-Speicher **1501** vorhanden. Wenn der Zählwert des Zählers **1502** 0 ist, wurden alle Schreiben-abgeschlossen-Benachrichtigungssignale SW, die in den FIFO-Speicher **1501** eingegeben wurden, gelesen und sind keine Schreiben-abgeschlossen-Benachrichtigungssignale SW, die nicht aus dem FIFO-Speicher **1501** gelesen wurden, im FIFO-Speicher **1501** vorhanden.

[0066] Der Zähler (zweiter Zähler) **1503** zählt zu einem vordefinierten Zeitraum um Einsen hoch, bis sein Zählwert ein Maximum des Zählwerts erreicht hat, das durch das Einstellsignal E im Zähler **1503** eingestellt wurde. Wenn der Zählwert des Zählers **1503** den durch das Einstellsignal E eingestellten Maximalwert erreicht hat, gibt der Zähler **1503** ein Signal, das indiziert, dass der Zählwert den Maximalwert erreicht hat, an die Leseermitlungseinheit **1504** aus und der Zähler **1503** wird danach zum Lesezeitpunkt des FIFO-Speichers **1501** initialisiert. Das heißt, dass der Zählwert des Zählers **1503** jedes Mal, wenn ein Schreiben-abgeschlossen-

nachrichtigungssignal SW aus dem FIFO-Speicher **1501** gelesen wird, initialisiert wird. Insbesondere wenn die Leseermitlungseinheit **1504** einen FIFO-Lesebefehl ausgibt, wird der Zähler **1503** in Reaktion auf den FIFO-Lesebefehl initialisiert. Nach Initialisierung zählt der Zähler **1503** wiederholt um Einsen hoch, bis der Zählerwert den Maximalwert erreicht hat oder bis er erneut initialisiert wird.

[0067] Ein Zeitintervall Ts, in dem Lesesteuersignale SC sequentiell von der Bandglättungseinheit **15** ausgegeben werden, wird auf Basis des Maximums des Zählerwerts ermittelt, der durch das Einstellsignal E im Zähler **1503** eingestellt wird. Wenn sich der im Zähler **1503** eingestellte Maximalwert erhöht, erhöht sich das Zeitintervall Ts (siehe Fig. 6) zwischen Lesesteuersignalen SC. In diesem Fall verringert sich die Datentransfergeschwindigkeit tendenziell, während sich der Grad der Bandglättung des gemeinsamen Busses **180** erhöht. Wenn sich der Maximalwert hingegen verringert, verringert sich das Zeitintervall zwischen Lesesteuersignalen SC hingegen. In diesem Fall erhöht sich die Datentransfergeschwindigkeit tendenziell, während die Glättung des gemeinsamen Busses **180** unterdrückt wird. Das Maximum des Zählerwerts kann im Zähler **1503** durch das Einstellsignal E gemäß einer erforderlichen Datentransfergeschwindigkeit, einem erforderlichen Grad der Bandglättung des gemeinsamen Busses **180** oder dergleichen beliebig eingestellt werden.

[0068] Die Leseermitlungseinheit **1504** steuert das Lesen des FIFO-Speichers **1501** auf Basis der Zählerwerte des Zählers **1502** und **1503**. Das heißt, dass, wenn der Zählerwert des Zählers **1503** einen vordefinierten Wert erreicht hat, der auf Basis des Maximalwerts und des Zählerwerts des Zählers **1502** ermittelt wird, ein Wert ist, der indiziert, dass ein Schreiben-abgeschlossen-Benachrichtigungssignal SW, das nicht aus dem FIFO-Speicher **1501** gelesen wurde, im FIFO-Speicher **1501** vorhanden ist, die Leseermitlungseinheit **1504** einen FIFO-Lesebefehl ausgibt, dass ein Schreiben-abgeschlossen-Benachrichtigungssignal SW in den FIFO-Speicher **1501** zu lesen ist.

[0069] Die Leseermitlungseinheit **1504** liest ein Schreiben-abgeschlossen-Benachrichtigungssignal SW als Lesesteuersignal SC aus dem FIFO-Speicher **1501** und gibt es aus diesem aus, indem sie den FIFO-Lesebefehl an den FIFO-Speicher **1501** ausgibt, wobei das Schreiben-abgeschlossen-Benachrichtigungssignal SW nicht aus dem FIFO-Speicher **1501** gelesen wurde. Zu diesem Zeitpunkt werden Lesesteuersignale SC aus dem FIFO-Speicher **1501** der Bandglättungseinheit **15** in einem vordefinierten Zeitintervall Ts (siehe Fig. 6) jeweils sequentiell an die Lesesteuereinheit **13** ausgegeben, wobei das vordefinierte Zeitintervall Ts anhand des im Zähler **1503** eingestellten Maximums des Zählerwerts ermittelt wird.

werts ermittelt wird. Wenn Lesesteuersignale SC im Zeitintervall T_s auf diese Weise in die Lesesteuerseinheit **13** eingegeben werden, wird das Band des gemeinsamen Busses **180** geglättet, wie später beschrieben.

[0070] Im Folgenden wird ein Betrieb der Datentransfervorrichtung **10** (ein Datentransferverfahren) gemäß der ersten Ausführungsform unter Bezugnahme auf die **Fig. 5A** bis **Fig. 7B** gemäß einem in **Fig. 4** gezeigten Ablauf beschrieben.

[0071] **Fig. 4** ist ein Ablaufplan, der ein Beispiel für einen Betriebsablauf der Datentransfervorrichtung **10** gemäß der ersten Ausführungsform der vorliegenden Erfindung zeigt. Die **Fig. 5A** bis **Fig. 5D** sind Schaubilder, die einen Betrieb der Datentransfervorrichtung **10** gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutern und ein Beispiel für zu transferierende Bilddaten erläutern. Die **Fig. 6A** und **Fig. 6B** sind Schaubilder, die einen Betrieb der Datentransfervorrichtung **10** gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutern. **Fig. 6A** ist ein Zeitablaufplan, der einen Betrieb, wenn es kurz dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert. **Fig. 6B** ist ein Schaubild, das das Verhältnis zwischen Eingabebilddaten Di und Ausgabetransferdaten Do, wenn es kurz dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert. Die **Fig. 7A** und **Fig. 7B** sind Schaubilder, die einen Betrieb der Datentransfervorrichtung **10** gemäß der ersten Ausführungsform der vorliegenden Erfindung erläutern. **Fig. 7A** ist ein Zeitablaufplan, der einen Betrieb, wenn es lange dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert. **Fig. 7B** ist ein Schaubild, das das Verhältnis zwischen Eingabebilddaten Di und Ausgabetransferdaten Do, wenn es lange dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert.

[0072] Um die Wirkungen der ersten Ausführungsform leichter verstehen zu können, wird davon ausgegangen, dass ein Bereich, in dem Pixeldaten dicht umfasst sind, und ein Bereich, in dem Pixeldaten spärlich umfasst sind, in den Eingabebilddaten Di vorhanden sind. Im Allgemeinen gibt, wenn Eingabebilddaten Di, die dichte Pixeldaten umfassen, von einem Funktionsblock zum gemeinsamen Bus **180** transferiert werden, der Funktionsblock DMA-Transfer-Anfragen aufeinanderfolgend aus. Aus diesem Grund kann es während eines Zeitraums, in dem der Funktionsblock DMA-Transfer-Anfragen ausgibt, zu der Situation kommen, dass DMA-Transfer-Anfrage anderer Funktionsblöcke vom Bus-Arbiter nicht empfangen werden können. Um diese Situation zu vermeiden, wird das Band des gemeinsamen Busses **180** wie bei der ersten Ausführungsform beschrieben geglättet. Das Glätten des Bands des gemeinsamen Busses **180** kann DMA-Transfer-Anfragen jedoch beschränken und die Datentransfergeschwindigkeit ver-

ringern. Aus diesem Grund wird bei der vorliegenden Ausführungsform die Wirkung erzielt, dass es möglich ist, die Verringerung der Datentransfergeschwindigkeit zu unterdrücken und dabei gleichzeitig das Band des gemeinsamen Busses **180** zu glätten.

[0073] Die **Fig. 5A** bis **Fig. 5D** zeigen ein Beispiel für einen Bildschirm P, der Eingabebilddaten Di entspricht, umfassend Bereiche, in denen Pixeldaten, die einem Datentransfer durch die Datentransfervorrichtung **10** zu unterziehen sind, dicht umfasst sind, und Bereiche, in denen Pixeldaten spärlich umfasst sind. Der in **Fig. 5A** gezeigte Bildschirm P umfasst Bildbereiche A1 bis A3, in denen Bilder (zu transferierende Pixeldaten) aufgenommen werden, und Bildbereiche (andere als die Bildbereiche A1 bis A3), in denen beinahe kein Bild aufgenommen wird. Pixeldaten zum Anzeigen der Bildbereiche A1 bis A3 sind in Eingabebilddaten Di, die vom Bildsensor **110** erfasst werden, dicht umfasst. Anders ausgedrückt sind Pixeldaten in den Bildbereichen A1 bis A3 (dichte Bereiche) dicht umfasst. Andererseits umfassen die Eingabebilddaten Di beinahe keine Pixeldaten zum Anzeigen von Bereichen außer den Bildbereichen A1 bis A3. Anders ausgedrückt sind in Bereichen (spärliche Bereiche) außer den Bildbereichen A1 bis A3 beinahe keine Pixeldaten umfasst. Aus diesem Grund sind Bereiche (dichte Bereiche), in denen Pixeldaten dicht umfasst sind, und Bereiche (spärliche Bereiche), in denen Pixeldaten spärlich umfasst sind, in Eingabebilddaten Di abwechselnd vorhanden, die vom Bildsensor **110** sequentiell ausgegeben werden, entlang der Abtastzeile des Bildschirms P, wie in **Fig. 5A** gezeigt.

[0074] Ähnlich dem in **Fig. 5A** gezeigten Beispiel umfasst ein in **Fig. 5B** gezeigter Bildschirm P Bildbereiche A1 bis A3, in denen Bilder (zu transferierende Pixeldaten) aufgenommen werden, und Bildbereiche (andere als die Bildbereiche A1 bis A3), in denen beinahe kein Bild aufgenommen wird. Bei dem Beispiel von **Fig. 5B** sind tatsächlich zu transferierende Pixeldaten jedoch nur Teilpixeldaten in oberen Abschnitten der Bildbereiche A1 bis A3, wie durch strichlierte Linien indiziert, und Teilpixeldaten in unteren Abschnitten davon. In diesem Fall sind Pixeldaten von Bereichen, die durch die strichlierten Linien indiziert sind, in den Eingabebilddaten Di dicht umfasst (wie in dichten Bereichen). Beinahe keine Pixeldaten in anderen Bereichen sind in den Eingabebilddaten Di umfasst (wie in spärlichen Bereichen). Auch in diesem Fall sind Bereiche (dichte Bereiche), in denen Pixeldaten dicht umfasst sind, und Bereiche (spärliche Bereiche), in denen Pixeldaten spärlich umfasst sind, in Eingabebilddaten Di abwechselnd vorhanden, die vom Bildsensor **110** sequentiell ausgegeben werden, entlang der Abtastzeile des Bildschirms P.

[0075] Ein in **Fig. 5C** gezeigter Bildschirm P umfasst ein Weitwinkelbild PW und ein Teleobjektiv-

bild PT. Bei einer Mehrfachaufzeichnung werden Pixeldaten des Bildschirms P, der das Weitwinkelbild PW und das Teleobjektivbild PT umfasst, transferiert. Bei einer Mehrfachaufzeichnung entspricht der Bereich des Teleobjektivbilds PT einem Bereich, in dem Bilder (zu transferierende Pixeldaten) aufgenommen werden. Das heißt, dass Pixeldaten des Bereichs des Teleobjektivbilds PT in den Eingabebilddaten Di dicht umfasst sind (wie in einem dichten Bereich). Der andere Bereich (der Bereich des Weitwinkelbilds PW) entspricht einem Bereich, in dem beinahe kein Bild aufgenommen wird. Das heißt, dass beinahe keine Pixeldaten des anderen Bereichs (des Bereichs des Weitwinkelbilds PW) in den Eingabebilddaten Di umfasst sind (wie in einem spärlichen Bereich). Auch in diesem Fall sind Bereiche (dichte Bereiche), in denen Pixeldaten dicht umfasst sind, und Bereiche (spärliche Bereiche), in denen Pixeldaten spärlich umfasst sind, in Eingabebilddaten Di abwechselnd vorhanden, die vom Bildsensor **110** sequentiell ausgegeben werden, entlang der Abtastzeile des Bildschirms P. Das Gleiche gilt für Eingabebilddaten, die durch sogenanntes digitales Zoomen vom Bildsensor **110** erfasst werden.

[0076] Ein in **Fig. 5D** gezeigter Bildschirm umfasst eine Mehrzahl von Beurteilungsbereichen zum Erfassen von Beurteilungswerten zu Belichtung, Weißabgleich oder dergleichen. In **Fig. 5D** ist die Mehrzahl von Beurteilungsbereichen durch strichlierte Linien indiziert. Beurteilungswerte sind in Eingabebilddaten Di umfasst, die der letzten Abtastzeile jedes Beurteilungsbereichs entsprechen. Aus diesem Grund sind Beurteilungswerte in den Eingabebilddaten Di, die der letzten Abtastzeile jedes Beurteilungsbereichs entsprechen, dicht umfasst. Das heißt, dass Pixeldaten für eine Beurteilung in einem Bereich, der der letzten Abtastzeile jedes Beurteilungsbereichs entspricht, dicht umfasst sind (wie in dichten Bereichen). Pixeldaten für eine Beurteilung sind in anderen Bereichen spärlich umfasst (wie in spärlichen Bereichen). Aus diesem Grund sind in diesem Fall Bereiche (dichte Bereiche), in denen Pixeldaten für eine Beurteilung dicht umfasst sind, und Bereiche (spärliche Bereiche), in denen Pixeldaten für eine Beurteilung spärlich umfasst sind, in Eingabebilddaten Di abwechselnd vorhanden, die vom Bildsensor **110** sequentiell ausgegeben werden, entlang der Abtastzeile des Bildschirms P.

[0077] Im Folgenden wird der Vorgang, wenn Eingabebilddaten Di, die einen Bildschirm P bilden, wie in den **Fig. 5A** bis **Fig. 5D** gezeigt, vom Bildsensor **110** in die Datentransfervorrichtung **10** eingegeben wurden, getrennt beschrieben, und zwar in Bezug auf Fall **(1)**, bei dem eine von der Datentransfervorrichtung **10** ausgegebene DMA-Transfer-Anfrage REQ vom Bus-Arbiter **161** schnell empfangen wird, und auf Fall **(2)**, bei dem es lange dauert, bis eine DMA-Transfer-Anfrage REQ empfangen wird.

[0078] Des leichteren Verständnisses wegen wird davon ausgegangen, dass sechs Teile von Pixeldaten in einem Bereich, in dem Pixeldaten von Eingabebilddaten Di dicht umfasst sind, aufeinanderfolgend vorhanden sind. Es wird außerdem angenommen, dass die Eingabebilddaten Di eine Mehrzahl von Gruppen umfassen, die jeweils sechs aufeinanderfolgende Teile von Pixeldaten umfassen. Die vorliegende Erfindung ist jedoch nicht auf dieses Beispiel beschränkt und die Anordnung von Teilen von Pixeldaten, die in den Eingabebilddaten Di umfasst sind, ist beliebig.

(1) Wenn ein DMA-Transfer-Empfang ACK schnell empfangen wird

[0079] Ein Vorgang, wenn ein DMA-Transfer-Empfang ACK schnell empfangen wird, wird unter Bezugnahme auf die **Fig. 6A** und **Fig. 6B** beschrieben. Pixeldaten, die Eingabebilddaten Di bilden, wie vom Bildsensor **110** ausgegeben, werden von der Bildextraktionsseinheit **122** in Einheiten von 64 Bytes, was Pixeldaten von 32 Pixeln entspricht, sequentiell in die Schreibsteuereinheit **11** der Datentransfervorrichtung **10** eingegeben, die der Datentransfereinheit **125** entspricht. Die Schreibsteuereinheit **11** schreibt die Eingabebilddaten Di in Einheiten von 64 Bytes, was 32 Pixeln entspricht, als Transferdaten in die Puffereinheit **12**, die zum gemeinsamen Bus **180** zu transferieren sind (Schritt S1). Wie in **Fig. 6A** gezeigt, gibt die Schreibsteuereinheit **11** auch ein Schreiben-abgeschlossen-Benachrichtigungssignal SW, das indiziert, dass die Eingabebilddaten Di in die Puffereinheit **12** geschrieben wurden, jedes Mal aus, wenn Pixeldaten von 64 Bytes, was 32 Pixeln entspricht, die in den Eingabebilddaten Di umfasst sind, in die Puffereinheit **12** geschrieben werden (Schritt S1).

[0080] In **Fig. 6A** entsprechen Zahlen in Rechtecken, die Schreiben-abgeschlossen-Benachrichtigungssignale SW schematisch zeigen, sechs Teilen von Pixeldaten, die in den Eingabebilddaten Di dicht umfasst sind. Beispielsweise indiziert ein Symbol „1“ ein Signal SW(1), das von der Schreibsteuereinheit **1** ausgegeben wird, wobei das Signal SW(1) ausgegeben wird, wenn der Anfang (erste) der sechs Teile von Pixeldaten, die in Eingabebilddaten Di dicht umfasst sind, in die Bildgebungseinheit **12** geschrieben wurde. Die gleichen Symbole wie jene für das Signal SW gelten für das Schreibsteuersignal SC. Das heißt, dass die Symbole „1“ bis „6“ in **Fig. 6A** für das Schreiben-abgeschlossen-Benachrichtigungssignal SW Schreiben-abgeschlossen-Benachrichtigungssignale SW(1) bis SW(6) indizieren. Die Symbole „1“ bis „6“ für das Lesesteuersignal SC indizieren Lesesteuersignale SC(1) bis SC(6).

[0081] Danach erzeugt die Bandglättungseinheit **15** Lesesteuersignale SC zum Lesen von Transferdaten aus der Puffereinheit **12** auf Basis von Schrei-

ben-abgeschlossen-Benachrichtigungssignalen SW, um das Band des gemeinsamen Busses **180** zu glätten (Schritt S2). Wie oben beschrieben, gibt die Bandglättungseinheit **15** Schreiben-abgeschlossen-Benachrichtigungssignale SW, die sequentiell von der Schreibsteuereinheit **11** ausgegeben werden, sequentiell in den FIFO-Speicher **1501** ein, wie in **Fig. 3** gezeigt. Danach gibt die Bandglättungseinheit **15** die Schreiben-abgeschlossen-Benachrichtigungssignale SW, die im FIFO-Speicher **1501** gespeichert sind, als Lesesteuersignale SC in der gleichen Reihenfolge, in der sie eingegeben wurden, in einem konstanten Zeitintervall Ts aus.

[0082] Bei dem in **Fig. 6A** gezeigten Beispiel sind die Schreiben-abgeschlossen-Benachrichtigungssignale SW(1) bis SW(6), die von der Schreibsteuereinheit **11** an die Bandglättungseinheit **15** ausgegeben werden, und die Lesesteuersignale SC(1) bis SC(6), die von der Bandglättungseinheit **15** ausgegeben werden, schematisch gezeigt. Das Zeitintervall Ts zwischen den Lesesteuersignalen SC(1) bis SC(6) wird auf Basis des Maximums des Zählwerts ermittelt, der im Zähler **1503** wie in **Fig. 3** gezeigt eingestellt wird, wie oben beschrieben.

[0083] Um das Band des gemeinsamen Busses **180** zu glätten (das heißtt, um Intervalle, in denen an den gemeinsamen Bus **180** ausgegebene DMA-Transfer-Anfragen REQ gesendet werden, auszugelichen), wenn Eingabedaten Di dicht und spärlich vorhanden sind, müssen lediglich Intervalle erhöht werden, in denen DMA-Transfer-Anfragen REQ gesendet werden, wenn Eingabedaten Di, in denen Pixeldaten dicht vorhanden sind, transferiert werden. So gesehen wird das Maximum des Zählwerts in dem in **Fig. 3** gezeigten Zähler **1503** so eingestellt, dass das Zeitintervall Ts zwischen Lesesteuersignalen SC größer als das Zeitintervall zwischen Schreiben-abgeschlossen-Benachrichtigungssignalen SW ist. Das Zeitintervall zwischen Schreiben-abgeschlossen-Benachrichtigungssignalen SW entspricht dem Zeitintervall zwischen Teilen von Pixeldaten, die in den Eingabedaten Di umfasst sind.

[0084] Wenn sich das Zeitintervall Ts zwischen Lesesteuersignalen SC erhöht, erhöht sich das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ und demgemäß verringert sich die Datentransfersgeschwindigkeit tendenziell. Wenn das Zeitintervall Ts zwischen Lesesteuersignalen SC zu groß ist, können Prozesse in Zusammenhang mit dem darauffolgenden Datentransfer behindert werden. Aus diesem Grund wird das Maximum des Zählwerts des Zählers **1503** innerhalb eines Bereichs eingestellt, in dem eine erforderliche Datentransfersgeschwindigkeit erzielt wird.

[0085] Danach liest die Lesesteuereinheit **13** Transferdaten in Reaktion auf ein von der Bandglättungseinheit **15** empfangenes Lesesteuersignal SC aus der Puffereinheit **12** (Schritt S3). Wenn vorherige Transferdaten, die in Reaktion auf ein vorheriges Lesesteuersignal SC aus der Puffereinheit **12** gelesen wurden, bereits vorhanden sind, liest die Lesesteuereinheit **13** aktuelle Transferdaten aus der Puffereinheit **12**, mit der Maßgabe, dass ein DMA-Transfer-Empfang ACK für eine DMA-Transfer-Anfrage REQ der vorherigen Transferdaten durch die Schnittstelleneinheit **14** empfangen wurde.

[0086] Wenn die Schreibsteuereinheit **13** Transferdaten aus der Puffereinheit **12** gelesen hat, gibt die Schnittstelleneinheit **14** eine DMA-Transfer-Anfrage REQ an den gemeinsamen Bus **180** aus und transferiert die Schnittstelleneinheit **14** die aus der Puffereinheit **12** gelesenen Transferdaten gemäß einem vordefinierten Busprotokoll zum gemeinsamen Bus **180** (Schritt S4). Wie in **Fig. 6A** gezeigt, gibt insbesondere die Schnittstelleneinheit **14** sechs DMA-Transfer-Anfragen REQ in Reaktion auf Lesesteuersignale SC(1) bis SC(6), die von der Bandglättungseinheit **15** empfangen werden, im konstanten Zeitintervall Ts sequentiell aus.

[0087] Aufgrund der Annahme, dass von der Schnittstelleneinheit **14** ausgegebene DMA-Transfer-Anfragen REQ vom Bus-Arbiter **161** schnell empfangen werden, empfängt die Schnittstelleneinheit **14** einen DMA-Transfer-Empfang ACK, der indiziert, dass die aktuelle DMA-Transfer-Anfrage REQ durch den Bus-Arbiter **161** empfangen wurde, bevor eine nächste DMA-Transfer-Anfrage REQ ausgegeben wird, wie in **Fig. 6A** gezeigt. Die Schnittstelleneinheit **14** transferiert sodann die Transferdaten, die von der Lesesteuereinheit **13** aus der Puffereinheit **12** gelesen wurden, zum gemeinsamen Bus **180** (Schritt S4).

[0088] Wenn DMA-Transfer-Anfragen REQ vom Bus-Arbiter **161** schnell empfangen werden, wie oben beschrieben, werden Eingabedaten Di, die sechs Teile von Pixeldaten als erste Gruppe in **Fig. 6B** dicht umfassen, von der Schnittstelleneinheit **14** als Ausgabedaten Do in Zeitintervallen zum gemeinsamen Bus **180** ausgegeben, die dem Zeitintervall Ts entsprechen, das auf Basis des Maximums des im Zähler **1503** eingestellten Zählwerts ermittelt wurde. Bei dem in **Fig. 6B** gezeigten Beispiel wird ein Datentransfer der Pixeldaten der ersten Gruppe abgeschlossen, bevor Eingabedaten Di, die Pixeldaten einer zweiten Gruppe nach der ersten Gruppe dicht umfassen, eingegeben werden.

[0089] Wenn DMA-Transfer-Anfragen REQ schnell empfangen werden, wird durch das Glätten des Bands des gemeinsamen Busses **180** somit eine Toleranz im Zeitintervall Tr zwischen DMA-Transfer-Anfrage REQS erzeugt. Aus diesem Grund kann der

Bus-Arbiter **161**, wenn Eingabebilddaten Di transferiert werden, in denen Pixeldaten dicht vorhanden sind, DMA-Transfer-Anfragen REQ jedes Funktionsblocks entsprechend anpassen und empfangen. Es ist möglich, eine Last des Bus-Arbiter **161** zu verringern.

[0090] Sogar wenn das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ auf lange eingestellt ist, wenn Eingabebilddaten Di transferiert werden, in denen Pixeldaten dicht vorhanden sind, wird ein Datentransfer von Pixeldaten jeder Gruppe ohne Interferenz zwischen diesen durchgeführt. Aus diesem Grund ist es, sogar wenn das Band des gemeinsamen Busses **180** geglättet wird, möglich, Pixeldaten des Bildsensors **110** gemäß einer Arbitration des Bus-Arbiter **161** zum DRAM **163** zu transferieren, ohne dass die Datentransfergeschwindigkeit verringert wird.

[0091] Bei dem Beispiel der **Fig. 6A** und **Fig. 6B** wird die Frequenz, auf der der gemeinsame Bus **180** durch den Funktionsblock belegt ist, der vom Bildsensor **110** erfasste Pixeldaten zum DRAM **163** transferiert, durch Glätten des Bands des gemeinsamen Busses **180** verringert und wird die Frequenz, auf der der Bus-Arbiter **161** DMA-Transfer-Anfragen REQ anderer Funktionsblöcke empfängt, erhöht. Aus diesem Grund ist es, sogar wenn der Bus-Arbiter **161** eine Arbitration durchführt, so dass die Priorität des Funktionsblocks, der Pixeldaten des Bildsensors **110** zum DRAM **163** transferiert, auf hoch eingestellt ist, möglich, die Auswirkung auf Prozesse anderer Funktionsblöcke zu unterdrücken und eine Stagnation von Prozessen der anderen Funktionsblöcke zu verhindern.

(2) Wenn es lange dauert, bis eine DMA-Transfer-Anfrage REQ empfangen wird

[0092] Im Folgenden wird ein Betrieb, wenn es lange dauert, bis ein DMA-Transfer-Empfang ACK für eine DMA-Transfer-Anfrage empfangen wird, unter Bezugnahme auf die **Fig. 7A** und **Fig. 7B** beschrieben.

[0093] Die Symbole für das Schreiben-abgeschlossene-Benachrichtigungssignal SW und das Lesesteuersignal SC sind die gleichen wie jene im Beispiel der **Fig. 6A** und **Fig. 6B**.

[0094] Ähnlich dem obigen Fall, bei dem DMA-Transfer-Empfang ACKs schnell empfangen werden, gibt die Schreibsteuereinheit **11** ein Schreiben-abgeschlossen-Benachrichtigungssignal SW jedes Mal, wenn Eingabebilddaten Di in die Puffereinheit **12** geschrieben werden, die vom Bildsensor **110** erfasste Pixeldaten umfassen, sequentiell aus (Schritt S1). In Reaktion auf Schreiben-abgeschlossen-Benachrichtigungssignale SW, die von der Schreibsteuereinheit **11** ausgegeben werden, gibt die Bandglättungseinheit **15** Lesesteuersignale SC in einem konstanten Zeitintervall Ts sequentiell aus (Schritt S2). Die Lesesteuereinheit **13** liest Transferdaten in Reaktion auf ein von der Bandglättungseinheit **15** ausgegebenes Lesesteuersignal SC aus der Puffereinheit **12** (Schritt S3). In Reaktion auf das Lesesteuersignal SC gibt die Schnittstelleneinheit **14** eine DMA-Transfer-Anfrage REQ für die von der Lesesteuereinheit **13** gelesenen Transferdaten aus und transferiert die Transferdaten (Schritt S4).

[0095] Im Folgenden wird eine Situation betrachtet, in der es lange dauert, bis eine erste DMA-Transfer-Anfrage REQ, die von der Schnittstelleneinheit **14** in Reaktion auf ein erstes Lesesteuersignal SC(1) ausgegeben wird, vom Bus-Arbiter **161** empfangen wird, z. B. durch einen Stau im gemeinsamen Bus **180**. Bei dem in **Fig. 7A** gezeigten Beispiel dauert es lange, bis die erste DMA-Transfer-Anfrage REQ, die von der Schnittstelleneinheit **14** zum Zeitpunkt t0 ausgegeben wird, vom Bus-Arbiter **161** zum Zeitpunkt t1 empfangen wird. Folglich wird der DMA-Transfer-Empfang ACK für die erste DMA-Transfer-Anfrage REQ von der Schnittstelleneinheit **14** zum Zeitpunkt t1 empfangen, nachdem ein drittes Lesesteuersignal SC(3) ausgegeben wurde.

[0096] Nachdem der DMA-Transfer-Empfang ACK von der Schnittstelleneinheit **14** zum Zeitpunkt t1 empfangen wird, liest die Lesesteuereinheit **13** sodann nächste Transferdaten in Reaktion auf ein zweites Lesesteuersignal SC(2) im oben beschriebenen Schritt S3 aus der Puffereinheit **12**. Danach gibt die Schnittstelleneinheit **14** eine DMA-Transfer-Anfrage REQ für die von der Lesesteuereinheit **13** in Reaktion auf das zweite Lesesteuersignal SC(2) gelesenen Transferdaten aus und transferiert die Transferdaten im oben beschriebenen Schritt S4 zum gemeinsamen Bus **180**.

[0097] In diesem Fall werden Teile von Transferdaten, die von der Lesesteuereinheit **13** in Reaktion auf das zweite und die darauffolgenden Lesesteuersignale SC(2) bis SC(6) aus der Puffereinheit **12** gelesen wurden, vorübergehend stagniert. Bei dem Beispiel von **Fig. 7B** dauert es lange, bis der Bus-Arbiter **161** die DMA-Transfer-Anfrage REQ für die Transferdaten empfängt, die in Reaktion auf das erste Lesesteuersignal SC(1) aus der Puffereinheit **12** gelesen wurden, und somit wird der Transfer von Teilen der Transferdaten Do(2) bis Do(6), die in Reaktion auf das zweite und die darauffolgenden Lesesteuersignale SC(2) bis SC(6) zu transferieren sind, stagniert.

[0098] Gemäß der ersten Ausführungsform wird jedoch, wenn die Situation, dass die DMA-Transfer-Anfragen REQ schnell empfangen werden, wiederhergestellt ist, ein Transfer der stagnierten Transferdaten in kurzen Zeitintervallen schnell durchgeführt und somit kann eine Verzögerung des Transfers von

Transferdaten aufgehoben werden, wie nachstehend beschrieben.

[0099] Es folgt eine ausführliche Erläuterung. Bei dem Beispiel von **Fig. 7A** wurden das zweite Lesesteuersignal SC(2) und das dritte Lesesteuersignal SC(3) zum Zeitpunkt t1 neben dem ersten Lesesteuersignal SC(1) bereits aus der Bandglättungseinheit **15** in die Lesesteuereinheit **13** ausgegeben. Wenn ein DMA-Transfer-Empfang ACK für den ersten Teil von Transferdaten, die in Reaktion auf das erste Lesesteuersignal SC(1) aus der Puffereinheit **12** gelesen wurden, empfangen wird, liest somit die Lesesteuereinheit **13** die nächsten Transferdaten in Reaktion auf das zweite Lesesteuersignal SC(2) im oben beschriebenen Schritt S3 umgehend aus der Puffereinheit **12**. Danach gibt die Schnittstelleneinheit **14** im oben beschriebenen Schritt S4 eine DMA-Transfer-Anfrage REQ für die Transferdaten, die in Reaktion auf das zweite Lesesteuersignal SC(2) gelesen wurden, zum gemeinsamen Bus **180** aus und sendet die Transferdaten an den gemeinsamen Bus **180**.

[0100] Solange die Situation, in der DMA-Transfer-Anfragen REQ schnell empfangen werden, nach dem Zeitpunkt t1 aufrechterhalten wird, werden DMA-Transfer-Anfragen REQ in Mindestzeitintervallen aus der Schnittstelleneinheit **14** ausgegeben, ohne dass diese durch das Maximum des Zählwerts des Zählers **1503** beschränkt sind. Aus diesem Grund werden die stagnierten zweiten und darauffolgenden Transferdaten schnell transferiert, so dass eine Verzögerung des Transfers von Transferdaten aufgehoben werden kann.

[0101] Bei dem in **Fig. 7B** gezeigten Beispiel wird eine Verzögerung eines Datentransfers von Pixeldaten einer ersten Gruppe aufgehoben, bevor Eingabebild Daten Di, die Pixeldaten einer zweiten Gruppe nach der ersten Gruppe dicht umfassen, eingegeben werden. Somit ist es möglich, einen Einfluss auf Prozesse durch eine Transferverzögerung des ersten Teils von Transferdaten der ersten Gruppe zu verhindern.

[0102] Aus diesem Grund ist es gemäß der ersten Ausführungsform möglich, einen stagnierten Datentransfer schnell durchzuführen und dabei gleichzeitig das Band des gemeinsamen Busses **180** effektiv zu nutzen.

(Zweite Ausführungsform)

[0103] Im Folgenden wird eine zweite Ausführungsform der vorliegenden Erfindung beschrieben.

[0104] **Fig. 8** ist ein Blockschaubild, das eine beispielhafte Konfiguration einer Bandglättungseinheit **25** zeigt, die in einer Datentransfervorrichtung gemäß der zweiten Ausführungsform der vorliegenden Erfindung umfasst ist.

[0105] Die Bandglättungseinheit **25** gemäß der zweiten Ausführungsform umfasst ferner eine Auswahleinheit **1505** in Bezug auf die Komponenten der Bandglättungseinheit **15** gemäß der in **Fig. 3** gezeigten ersten Ausführungsform, wie oben beschrieben. Andere Konfigurationen sind die gleichen wie jene der Bandglättungseinheit **15** der ersten Ausführungsform.

[0106] Beispielsweise werden Einstellsignale E1 und E2 von zwei Typen von der zentralen Verarbeitungseinheit **170**, die in **Fig. 1** gezeigt ist, in die Auswahleinheit **1505** eingegeben. Ein Einstellsignal E3 wird von der Bildextraktionseinheit **122** in die Auswahleinheit **1505** auch eingegeben. Das Einstellsignal E1 ist das gleiche wie das Einstellsignal E der ersten oben beschriebenen Ausführungsform, wobei es sich um ein Signal zum Einstellen des Maximums des Zählwerts des Zählers **1503** handelt. Das Einstellsignal E2 ist ein Signal zum Einstellen des Maximums des Zählwerts des Zählers **1503** ähnlich dem Einstellsignal E1.

[0107] Das durch das Einstellsignal E2 eingestellte Maximum des Zählwerts E2 ist jedoch kleiner als das durch das Einstellsignal E1 eingestellte Maximum des Zählwerts. Aus diesem Grund ist das Zeitintervall Ts zwischen DMA-Transfer-Anfragen REQ, wenn das Maximum des Zählwerts des Zählers **1503** durch das Einstellsignal E2 eingestellt wird, kürzer als wenn das Maximum des Zählwerts des Zählers **1503** durch das Einstellsignal E1 eingestellt wird.

[0108] Das Einstellsignal E3 ist ein Signal, das eine Endtransferinformation umfasst, die indiziert, dass von der Lesesteuereinheit **13** aus der Puffereinheit **12** gelesene Transferdaten ein letzter Teil von Transferdaten sind. Wenn die im Einstellsignal E3 umfassende Endtransferinformation den letzten Teil von Transferdaten indiziert, wählt die Auswahlseinheit **1505** das Einstellsignal E2 aus und gibt es an den Zähler **1503** und die Leseermittlungseinheit **1504** aus. In anderen Fällen wählt die Auswahlseinheit **1505** das Einstellsignal E1 aus und gibt es an den Zähler **1503** und die Leseermittlungseinheit **1504** aus.

[0109] Wenn Bilddaten aus Eingabebilddaten Di (von der Vorverarbeitungseinheit **121** vorverarbeitete Eingabebilddaten) extrahiert werden, ermittelt die Bildextraktionseinheit **122**, ob die Eingabebilddaten Di ein letzter Teil von Transferdaten in einem Einzelbild sind. Wenn die Eingabebilddaten Di nicht der letzte Teil von Transferdaten sind, gibt die Bildextraktionseinheit **122** ein Einstellsignal E3, das eine Endtransferinformation umfasst, die indiziert, dass die Eingabebilddaten Di nicht der letzte Teil von Transferdaten sind, an die Auswahlseinheit **1505** der Bandglättungseinheit **25** aus. In diesem Fall wählt die Auswahlseinheit **1505** das Einstellsignal E1 aus und gibt

es an den Zähler **1503** und die Leseermittlungseinheit **1504** aus.

[0110] Wenn die Eingabebilddaten Di (von der Vorverarbeitungseinheit **121** vorverarbeitete Eingabebilddaten) der letzte Teil von Transferdaten im Einzelbild sind, gibt die Bildextraktionseinheit **122** hingen ein Einstellsignal E3, das eine Endtransferinformation umfasst, die indiziert, dass die Eingabebilddaten Di der letzte Teil von Transferdaten sind, an die Auswahleinheit **1505** aus. In diesem Fall wählt die Auswahleinheit **1505** der Bandglättungseinheit **25** das Einstellsignal E2 aus und gibt es an den Zähler **1503** und die Leseermittlungseinheit **1504** aus.

[0111] Da die oben beschriebene Auswahleinheit **1505** bereitgestellt wird, arbeitet die Bandglättungseinheit **25**, wenn ein normaler Datentransfer außer dem Enddatentransfer durchgeführt wird, so, dass das Band des gemeinsamen Busses **180** geglättet wird, ähnlich wie bei der ersten Ausführungsform. Was den Enddatentransfer betrifft, so wird ein kleiner Wert als Maximum des Zählwerts des Zählers **1503** durch das Einstellsignal E2 eingestellt, so dass das Zeitintervall Ts zwischen Lesesteuersignalen SC verkürzt wird und das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ ebenfalls verkürzt wird. In diesem Fall wird eine Bandglättung des gemeinsamen Busses **180** zwar unterdrückt, dennoch ist es möglich, eine Interferenz mit einem darauffolgenden Datentransfer zu verhindern. Aus diesem Grund ist es gemäß der zweiten Ausführungsform möglich, das Band des gemeinsamen Busses zu glätten und dabei gleichzeitig eine Dateninterferenz zwischen Einzelbildern zu unterdrücken.

(Dritte Ausführungsform)

[0112] Im Folgenden wird eine dritte Ausführungsform der vorliegenden Erfindung beschrieben.

[0113] **Fig. 9** ist ein Blockschaubild, das eine beispielhafte Konfiguration einer Datentransfervorrichtung **30** gemäß der dritten Ausführungsform der vorliegenden Erfindung zeigt. Die Datentransfervorrichtung **30** umfasst eine Bandglättungseinheit **35** anstatt der Bandglättungseinheit **15** in der in **Fig. 2** gezeigten Konfiguration der Datentransfervorrichtung **10** gemäß der oben beschriebenen ersten Ausführungsform. Die anderen Komponenten der Datentransfervorrichtung **30** sind die gleichen wie jene der Datentransfervorrichtung **10** der ersten Ausführungsform.

[0114] **Fig. 10** ist ein Blockschaubild, das eine beispielhafte Konfiguration der Bandglättungseinheit **35** zeigt, die in der Datentransfervorrichtung **30** gemäß der dritten Ausführungsform der vorliegenden Erfindung umfasst ist. Die Bandglättungseinheit **35** umfasst ferner eine Puffertoleranzgradermittlungseinheit **1506** in Bezug auf die Komponenten der Bandglättungseinheit **25**, wie in **Fig. 8** gezeigt, gemäß der oben beschriebenen zweiten Ausführungsform. Die anderen Komponenten der Bandglättungseinheit **35** sind die gleichen wie jene der Bandglättungseinheit **25** der zweiten Ausführungsform.

[0115] Die Puffertoleranzgradermittlungseinheit **1506** ermittelt eine Restkapazität (einen Puffertoleranzgrad) der Puffereinheit **12**. Die Bandglättungseinheit **35** passt Zeitintervalle (Zeitintervalle Ts1 und Ts2, die durch die Einstellsignale E1 und E2 eingestellt werden) zwischen Teilen von Transferdaten, die zum gemeinsamen Bus **180** transferiert werden, gemäß dem Ermittlungsergebnis der Puffertoleranzgradermittlungseinheit **1506** an. Insbesondere verringert die Bandglättungseinheit **35** das Zeitintervall Ts zwischen Teilen von Transferdaten, während sich die Restkapazität der Puffereinheit **12** verringert. Bei der dritten Ausführungsform stellt die Bandglättungseinheit **35** das Zeitintervall zwischen Lesesteuersignalen SC gemäß den Einstellsignalen E1 und E2 ähnlich wie bei der zweiten Ausführungsform ein und passt auch das Zeitintervall von Lesesteuersignalen SC gemäß der Restkapazität der Puffereinheit **12** an.

[0116] Es wird angemerkt, dass das Anpassen des Zeitintervalls zwischen Lesesteuersignalen SC durch die Einstellsignale E1 und E2 ausgelassen werden kann, wobei in diesem Fall keine Bandglättung des gemeinsamen Busses **180** durchgeführt wird.

[0117] Die Bandglättungseinheit **35** erfasst die Restkapazität der Puffereinheit **12** anhand des Unterschieds zwischen der Anzahl von Schreiben-abgeschlossen-Benachrichtigungssignalen SW (d. h. der Anzahl von Teilen von Daten, die in die Puffereinheit **12** geschrieben wurden) und der Anzahl von Lesesteuersignalen SC (d. h. der Anzahl von Teilen von Daten, die aus der Puffereinheit **12** gelesen wurden) und die Bandglättungseinheit **35** ermittelt die Restkapazität der Puffereinheit **12** anhand der erfassten Restkapazität. Die Tatsache, dass die Restkapazität der Puffereinheit **12** klein ist, indiziert, dass Daten mit hoher Wahrscheinlichkeit nicht in die Puffereinheit **12** geschrieben werden können und höchstwahrscheinlich auch die Funktion der Puffereinheit **12** beeinträchtigt ist. Die Puffertoleranzgradermittlungseinheit **1506** gibt ein Signal M, das die Restkapazität (Puffertoleranzgrad) der Puffereinheit **12** indiziert, an den Zähler **1503** aus. Bei der dritten Ausführungsform indiziert das Signal M, ob eine Toleranz bezüglich der Restkapazität der Puffereinheit **12** vorhanden ist, die Restkapazität klein ist oder beinahe keine Restkapazität vorhanden ist.

[0118] **Fig. 11** ist ein Schaubild, das einen Betrieb der Bandglättungseinheit **35**, die in der Datentransfervorrichtung **30** gemäß der dritten Ausführungsform der vorliegenden Erfindung umfasst ist, erläutert und

auch das Verhältnis zwischen der restlichen Kapazität der Puffereinheit **12** und Zeitintervallen Ts11(= Ts1), Ts12 und Ts13 zwischen Teilen von Transferdaten erläutert.

[0119] Der Zähler **1503** passt das Maximum des Zählwerts, der gemäß den Einstellsignalen E1 und E2 eingestellt wird, auf Basis eines Signals M an, das von der Puffertoleranzgradermittlungseinheit **1506** empfangen wird. Bei dem Beispiel von **Fig. 11** stellt die Bandglättungseinheit **35**, wenn das Signal M indiziert, dass eine Toleranz bezüglich der Restkapazität der Puffereinheit **12** vorliegt, ein Zeitintervall Ts 11, das durch Multiplizieren eines auf Basis des Einstellsignals E1 ermittelten Zeitintervalls Ts1 mit einem ersten vordefinierten Faktor „1“ erhalten wird, als Zeitintervall Ts zwischen Lesesteuersignalen SC ein. In diesem Fall wird das Zeitintervall Ts zwischen Teilen von Transferdaten Do, die zum gemeinsamen Bus **180** transferiert werden, auf den gleichen Wert wie das Zeitintervall Ts1 eingestellt.

[0120] Wenn das Signal M indiziert, dass die Restkapazität der Puffereinheit **12** zum Zeitpunkt t31 klein ist, stellt die Bandglättungseinheit **35** ein Zeitintervall Ts12, das durch Multiplizieren des auf Basis des Einstellsignals E1 ermittelten Zeitintervalls Ts1 mit einem zweiten vordefinierten Faktor „0,5“ erhalten wird, als Zeitintervall Ts zwischen Lesesteuersignalen SC ein. In diesem Fall wird das Zeitintervall Ts zwischen Teilen von Transferdaten Do, die zum gemeinsamen Bus **180** transferiert werden, auf die Hälfte des Zeitintervalls Ts1(= Ts1 × 0,5) eingestellt.

[0121] Wenn das Signal M indiziert, dass beinahe keine Restkapazität der Puffereinheit **12** zum Zeitpunkt t32 vorhanden ist, stellt die Bandglättungseinheit **35** ein Zeitintervall Ts13, das durch Multiplizieren des auf Basis des Einstellsignals E1 ermittelten Zeitintervalls Ts1 mit einem dritten vordefinierten Faktor „0,2“ erhalten wird, als Zeitintervall Ts zwischen Lesesteuersignalen SC ein. Somit wird das Zeitintervall zwischen Teilen von Transferdaten, die zum gemeinsamen Bus **180** transferiert werden, auf ein Fünftel des Zeitintervalls Ts1(= Ts1 × 0,2) eingestellt.

[0122] Bei dem oben beschriebenen Beispiel sind die numerischen Werte der ersten bis dritten Faktoren lediglich beispielhaft und kann der numerische Wert jedes Faktors beliebig eingestellt werden, solange die Restkapazität der Puffereinheit **12** eingestellt werden kann.

[0123] Wenn die Restkapazität der Puffereinheit **12**, wie durch das Signal M indiziert, sich verringert, verringert die Bandglättungseinheit **35** das Zeitintervall Ts1 zwischen Lesesteuersignalen SC, wie durch das Steuersignal E1 eingestellt, und verringert das Zeitintervall Ts1 zwischen Teilen von Transferdaten, wie oben beschrieben. Das Gleiche gilt für das

Zeitintervall Ts2 zwischen Teilen von Transferdaten, wie durch das Einstellsignal E2 eingestellt. Folglich erhöht sich die Geschwindigkeit des Lesens aus der Puffereinheit **12** relativ zur Geschwindigkeit des Schreibens in die Puffereinheit **12**, wodurch die Restkapazität der Puffereinheit **12** erhöht wird.

[0124] Gemäß der dritten Ausführungsform wird das Zeitintervall Ts zwischen Teilen von Transferdaten gemäß der Restkapazität der Puffereinheit **12** gesteuert und ist es somit möglich, einen zuverlässigen Betrieb in Bezug auf das Schreiben von Daten in die Puffereinheit **12** zu erzielen und die Pufferfunktion der Puffereinheit **12** zuverlässig aufrechtzuerhalten.

[0125] Im Folgenden werden die Wirkungen der oben beschriebenen ersten bis dritten Ausführungsformen durch einen Vergleich mit der Technologie gemäß Patentdokument 1 verifiziert.

[0126] Die **Fig. 12A** und **Fig. 12B** sind Schaubilder, die einen beispielhaften Betrieb einer Datentransfervorrichtung gemäß dem verwandten Stand der Technik erläutern, um die Erläuterung der Wirkungen der Datentransfervorrichtung gemäß den Ausführungsformen der vorliegenden Erfindung zu ergänzen. **Fig. 12A** ist ein Zeitablaufplan, der einen Betrieb, wenn es kurz dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert. **Fig. 12B** ist ein Zeitablaufplan, der einen Betrieb, wenn es lange dauert, bis eine DMA-Transfer-Anfrage empfangen wird, erläutert.

[0127] Gemäß der Technologie von Patentdokument 1 ist ein Zeitintervall TINT zwischen DMA-Transfer-Anfragen REQ auf einen konstanten Wert fixiert, wie in **Fig. 12A** gezeigt. Wie in **Fig. 12B** gezeigt, wird daher, wenn es lange dauert, bis ein DMA-Transfer-Empfang ACK zu einem Zeitpunkt T11 empfangen wird, nachdem eine erste DMA-Transfer-Anfrage REQ zu einem Zeitpunkt t10 an den gemeinsamen Bus ausgegeben wurde, die nächste DMA-Transfer-Anfrage REQ zu einem Zeitpunkt t12 in einem vordefinierten Zeitintervall TINT nach der ersten DMA-Transfer-Anfrage REQ ausgegeben. Anders ausgedrückt wird die nächste DMA-Transfer-Anfrage REQ sogar dann, wenn die erste DMA-Transfer-Anfrage REQ empfangen wurde, erst dann ausgegeben, wenn die Zeit, die dem konstanten Zeitintervall TINT entspricht, verstrichen ist. Aus diesem Grund ist es nicht möglich, die Transferdaten, die stagniert werden, bis die erste DMA-Transfer-Anfrage REQ empfangen wird, schnell zu transferieren.

[0128] Gemäß den ersten bis dritten Ausführungsformen der vorliegenden Erfindung, wie oben beschrieben, ist das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ, wenn es lange dauert, bis eine DMA-Transfer-Anfrage REQ empfangen wird, hingegen nicht auf das Zeitintervall Ts zwischen Le-

sesteuersignalen SC beschränkt, die von der Bandglättungseinheit **15** ausgegeben werden, und werden DMA-Transfer-Anfragen REQ in Mindestzeitintervallen ausgegeben. Aus diesem Grund ist es möglich, DMA-Transfer-Anfragen REQ nach einer DMA-Transfer-Anfrage REQ, die lange braucht, um vom Bus-Arbiter **161** empfangen zu werden, schnell auszugeben. Demgemäß ist es, sogar wenn es lange dauert, bis eine DMA-Transfer-Anfrage REQ empfangen wird, möglich, die Transferdaten, die während dieser Zeit stagniert werden, schnell zu transferieren, und somit ist es möglich, eine Verringerung der Datentransfergeschwindigkeit zu unterdrücken.

[0129] Gemäß den ersten bis dritten Ausführungsformen der vorliegenden Erfindung, wie oben beschrieben, wird das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ, wenn DMA-Transfer-Anfragen REQ schnell empfangen werden, gemäß dem Zeitintervall Ts zwischen Lesesteuersignalen SC eingestellt, die von der Bandglättungseinheit **15** ausgegeben werden, um das Band des gemeinsamen Busses **180** zu glätten. Sogar wenn das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ wie oben beschrieben eingestellt wird, kommt es zwischen Teilen von Pixeldaten jeder Gruppe zu keiner Interferenz miteinander, wie in **Fig. 7A** gezeigt, und daher wird die Datentransfergeschwindigkeit nicht beeinträchtigt.

[0130] Somit ist es gemäß den obigen Ausführungsformen durch Glätten des gemeinsamen Busses **180** möglich, DMA-Transfer-Anfragen REQ von Funktionsblöcken mit niedriger Priorität zu empfangen, und möglich, eine Datentransferverzögerung sogar dann aufzuheben, wenn eine DMA-Transfer-Anfrage REQ eines Funktionsblocks mit hoher Priorität lange nicht empfangen wird. Somit ist es möglich, Prozesse von Funktionsblöcken mit hoher Priorität bevorzugt durchzuführen und eine Stagnation von Prozessen von Funktionsblöcken mit niedriger Priorität wirksam zu verhindern.

[0131] Es folgt eine Zusammenfassung der Hauptwirkungen der Ausführungsformen der vorliegenden Erfindung.

[0132] Gemäß den ersten bis dritten Ausführungsformen der vorliegenden Erfindung ist es möglich, stagnierte Daten schnell zu transferieren und dabei gleichzeitig das Band des gemeinsamen Busses **180** effektiv zu nutzen. Gemäß der zweiten Ausführungsform der vorliegenden Erfindung ist es möglich, das Band des gemeinsamen Busses zu glätten und dabei gleichzeitig eine Dateninterferenz zwischen Einzelbildern zu unterdrücken. Gemäß der dritten Ausführungsform der vorliegenden Erfindung wird das Zeitintervall Ts zwischen Teilen von Transferdaten gemäß der Restkapazität der Puffereinheit **12** ange-

passt und ist es somit möglich, eine zuverlässige Pufferfunktion der Puffereinheit **12** zu erzielen.

[0133] Es ist möglich, DMA-Transfer-Anfragen REQ gemäß der Menge an Transferdaten, die in der Puffereinheit **12** gespeichert sind, auszugeben, so dass es möglich ist, das Band des gemeinsamen Busses **180** gemäß der Menge an Transferdaten flexibel zu glätten.

[0134] Sogar wenn eine DMA-Transfer-Anfrage lange nicht empfangen wird, ist es möglich, die Stagnation der Verarbeitung von Transferdaten als Puffer der Transferdaten zu unterdrücken.

[0135] Es ist möglich, das Band des gemeinsamen Busses **180** zu steuern, bevor eine DMA-Transfer-Anfrage REQ ausgegeben wird, wodurch das Steuern des Bands des gemeinsamen Busses **180** erleichtert wird.

[0136] Ferner ist es nicht erforderlich, einen komplizierten Schaltkreis zum Steuern des Zeitintervalls Tr zwischen DMA-Transfer-Anfragen REQ bereitzustellen, und somit ist es möglich, die Größenordnung der Schaltungsanordnung zu verringern.

[0137] Wenn DMA-Transfer-Anfragen REQ vom Bus-Arbiter **161** schnell empfangen werden, ist es möglich, das Band des gemeinsamen Busses **180** zu glätten. Daher ist es möglich, Prozesse von Funktionsblöcken mit niedriger Priorität zu sichern, während Prozesse von Funktionsblöcken unter Arbitration des Bus-Arbiter **161** durchgeführt werden.

[0138] Sogar wenn es lange dauert, bis eine DMA-Transfer-Anfrage REQ vom Bus-Arbiter **161** empfangen wird, kann eine Verzögerung, die durch den stagnierten Datentransfer verursacht wird, da es lange dauert, bis eine DMA-Transfer-Anfrage REQ empfangen wird, danach aufgehoben werden, wenn die Situation wiederhergestellt ist, dass die DMA-Transfer-Anfragen REQ vom Bus-Arbiter **161** schnell empfangen werden.

[0139] Wenn Eingabebilddaten Di, in denen Pixeldaten dicht und spärlich vorhanden sind, eingegeben werden, ist es möglich, das Band des gemeinsamen Busses **180** durch Verteilen von DMA-Transfer-Anfragen REQ über die Zeitachse zu glätten.

[0140] Wenn die Priorität jedes Funktionsblocks im Bus-Arbiter gemäß der Höhe der Datenrate durch einen DMA-Transfer eingestellt wird, kann der Bus-Arbiter, sogar wenn aufeinanderfolgende DMA-Transfer-Anfragen eines Funktionsblocks mit hoher Priorität vorhanden sind, DMA-Transfer-Anfragen anderer Funktionsblöcke mit niedriger Priorität empfangen. Aus diesem Grund wird der Busbesitz nicht nur durch Funktionsblöcke mit hoher Priorität belegt und

können Funktionsblöcke mit niedriger Priorität einen Busbesitz sichern. Somit ist es möglich, eine Stagnation von Prozessen von Funktionsblöcken mit niedriger Priorität zu verhindern.	143	Kartenschnittstellen-einheit
	144	Aufzeichnungsmedium
	151, 152	Datentransfereinheit
	153	Bildverarbeitungseinheit
[0141] Mit einer einfachen Konfiguration ist es möglich, das Zeitintervall Tr zwischen DMA-Transfer-Anfragen REQ flexibel anzupassen.	161	Bus-Arbiter
	162	DRAM-Schnittstellen-einheit
[0142] Sogar wenn die Arbitrationsregel des Bus-Arbiter 161 geändert wird, kann das Band des gemeinsamen Busses 180 durch Anpassen des Maximums des Zählwerts des Zählers 1503 durch das Einstellsignal E flexibel geglättet werden.	163	DRAM
	170	Zentrale Verarbeitungseinheit
	180	Gemeinsamer Bus
	1501	FIFO-Speicher
	1502	Zähler (erster Zähler)
	1503	Zähler (zweiter Zähler)
	1504	Leseermittlungseinheit
	1505	Auswahlseinheit
	1506	Puffertoleranzgradermittelungseinheit
	A1, A2, A3	Bildbereich
	ACK	DMA-Transfer-Empfang
	Di	Eingabebilddaten
	Do	Ausgabetransferdaten
	E, E1, E2, E3	Einstellsignal
	M	Signal
	M0 bis M15	Speicherbereich
	P	Bildschirm
	PT	Teleobjektivbild
	PW	Weitwinkelbild
	REQ	DMA-Transfer-Anfrage
	SC	Lesesteuersignal
	SR	Lesen-abgeschlossen-Benachrichtigungssignal
	SW	Schreiben-abgeschlossen-Benachrichtigungssignal
		Zeitintervall zwischen DMA-Transfer-Anfragen REQ
		Zeitintervall zwischen DMA-Transfer-Anfragen REQ
		Zeitintervall zwischen Lesesteuersignalen SC
		Zeitintervall zwischen Teilen von Transferdaten
		Patentansprüche
		1. Datentransfervorrichtung, die umfasst: eine Puffereinheit, die so konfiguriert ist, dass sie Transferdaten, die zu einem gemeinsamen Bus zu transferieren sind, vorübergehend speichert; eine Schreibsteuereinheit, die so konfiguriert ist, dass sie Eingabedaten als die Transferdaten in die Puffer-

einheit schreibt, und wobei die Schreibsteuereinheit so konfiguriert ist, dass sie ein Benachrichtigungssignal, das indiziert, dass die Eingabedaten in die Puffereinheit geschrieben wurden, ausgibt;

eine Lesesteuereinheit, die so konfiguriert ist, dass sie die Transferdaten aus der Puffereinheit liest;

eine Schnittstelleneinheit, die so konfiguriert ist, dass sie die Transferdaten, die von der Lesesteuereinheit aus der Puffereinheit gelesen wurden, gemäß einem vordefinierten Busprotokoll zum gemeinsamen Bus transferiert; und

eine Bandglättungseinheit, die so konfiguriert ist, dass sie ein Band des gemeinsamen Busses durch Steuern eines Zeitpunkts, an dem die Lesesteuereinheit die Transferdaten aus der Puffereinheit liest, auf Basis des Benachrichtigungssignals glättet.

2. Datentransfervorrichtung nach Anspruch 1, wobei die Bandglättungseinheit so konfiguriert ist, dass sie ein Steuersignal zum Steuern des Zeitpunkts, an dem die Lesesteuereinheit die Transferdaten aus der Puffereinheit liest, durch Verzögern des von der Schreibsteuereinheit ausgegebenen Benachrichtigungssignals erzeugt, und die Bandglättungseinheit so konfiguriert ist, dass sie das erzeugte Steuersignal an die Lesesteuereinheit ausgibt.

3. Datentransfervorrichtung nach Anspruch 2, wobei die Bandglättungseinheit so konfiguriert ist, dass sie die Benachrichtigungssignale als Steuersignale in einem vordefinierten Zeitintervall sequentiell an die Schreibsteuereinheit ausgibt, indem sie die Benachrichtigungssignale, die von der Schreibsteuereinheit sequentiell ausgegeben werden, gemäß einem Prozess verzögert, wobei Teile von Pixeldaten, die die Eingabedaten bilden, sequentiell von der Schreibsteuereinheit in die Puffereinheit geschrieben werden.

4. Datentransfervorrichtung nach Anspruch 3, wobei die Bandglättungseinheit umfasst:

einen FIFO-Speicher, der so konfiguriert ist, dass er die Benachrichtigungssignale speichert, die von der Schreibsteuereinheit sequentiell ausgegeben werden;

einen ersten Zähler, der so konfiguriert ist, dass er die Anzahl der Benachrichtigungssignale, die nicht gelesen wurden, aus den im FIFO-Speicher gespeicherten Benachrichtigungssignalen in Reaktion auf jedes der Benachrichtigungssignale zählt, die sequentiell von der Schreibsteuereinheit ausgegeben werden;

einen zweiten Zähler, der so konfiguriert ist, dass er einen Zählwert zu einem vordefinierten Zeitraum um Einsen hochzählt, um das vordefinierte Zeitintervall bereitzustellen, bis ein vordefinierter Zählwert erreicht ist, wobei der zweite Zähler zu einem Zeitpunkt initialisiert wird, an dem der FIFO-Speicher gelesen wird; und

eine Leseermittlungseinheit, die so konfiguriert ist, dass sie das Benachrichtigungssignal aus dem FI-

FO-Speicher liest, wobei das Benachrichtigungssignal nicht gelesen wurde, und wobei die Leseermittlungseinheit so konfiguriert ist, dass sie das Lesebenachrichtigungssignal als das Steuersignal ausgibt, wenn der Zählwert des zweiten Zählers den vordefinierten Wert erreicht hat und der Zählwert des ersten Zählers ein Wert ist, der indiziert, dass das Benachrichtigungssignal, das nicht gelesen wurde, im FIFO-Speicher vorhanden ist.

5. Datentransferverfahren, das umfasst:
 einen ersten Schritt eines Schreibens von Eingabedaten in eine Puffereinheit als Transferdaten, die zu einem gemeinsamen Bus zu transferieren sind, und eines Ausgebens eines Benachrichtigungssignals, das indiziert, dass die Eingabedaten in die Puffereinheit geschrieben wurden;
 einen zweiten Schritt eines Erzeugens eines Steuersignals zum Lesen der Transferdaten aus der Puffereinheit auf Basis des Benachrichtigungssignals, so dass ein Band des gemeinsamen Busses geglättet wird;
 einen dritten Schritt eines Lesens der Transferdaten aus der Puffereinheit in Reaktion auf das Steuersignal; und
 einen vierten Schritt eines Transferierens der Transferdaten, die aus der Puffereinheit gelesen wurden, gemäß einem vordefinierten Busprotokoll zum gemeinsamen Bus.

Es folgen 15 Seiten Zeichnungen

Anhängende Zeichnungen

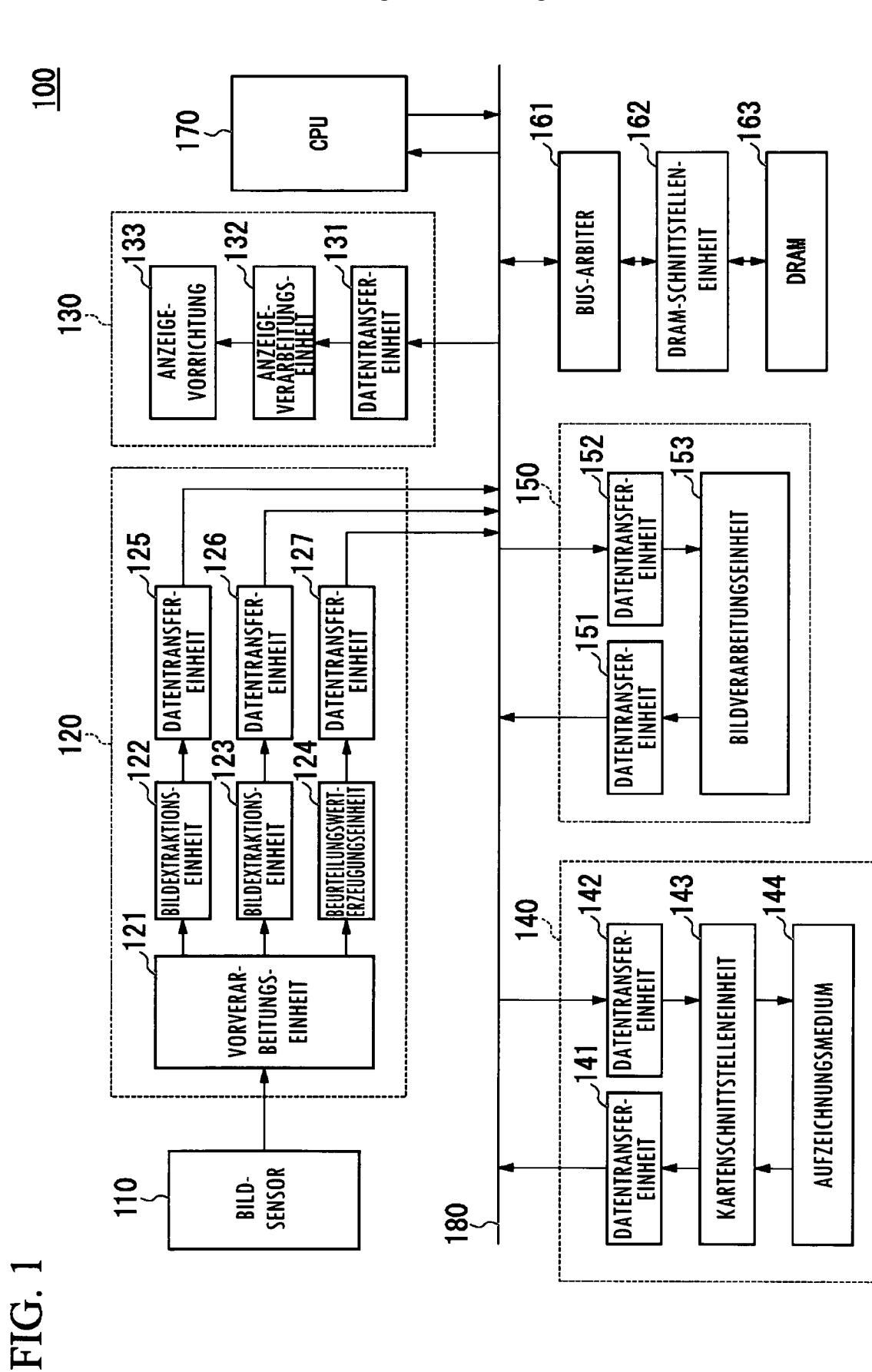


FIG. 2

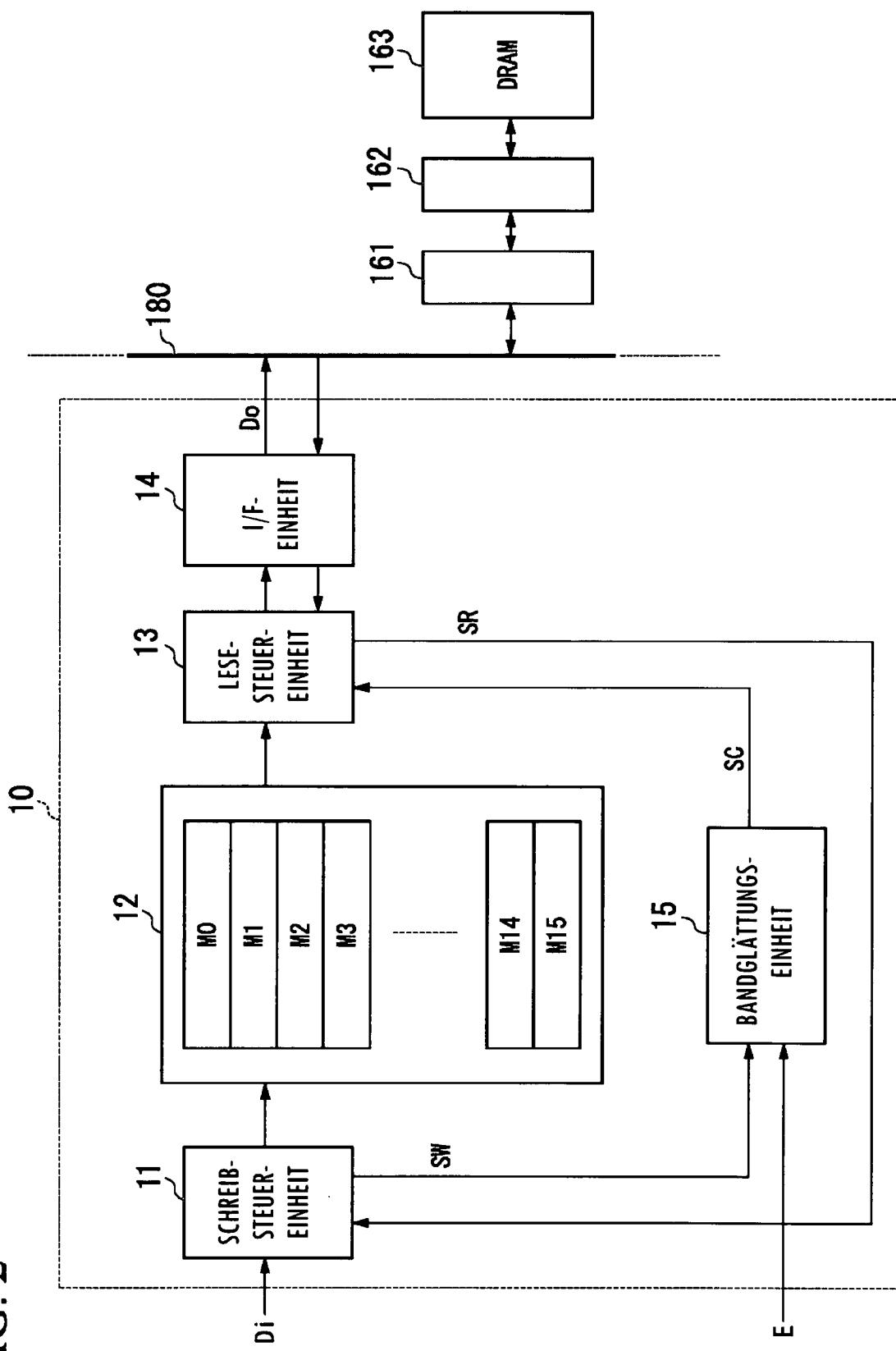


FIG. 3

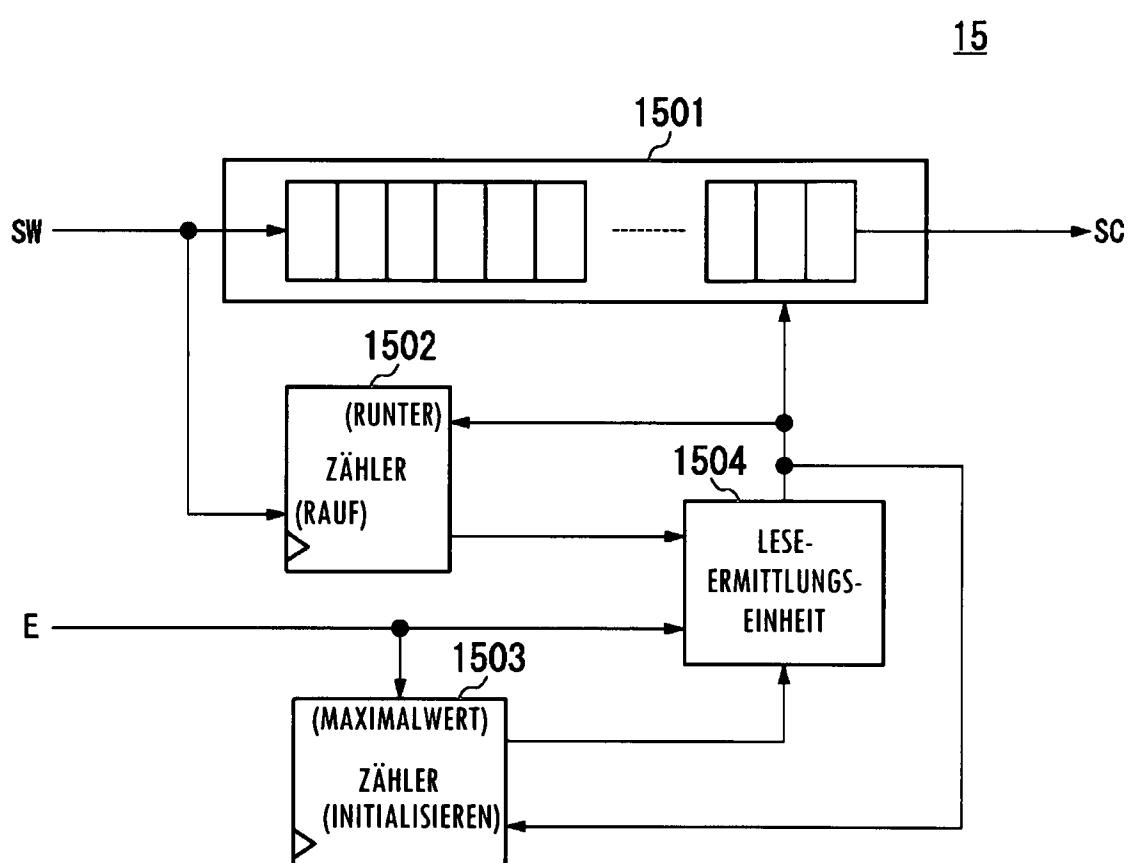


FIG. 4

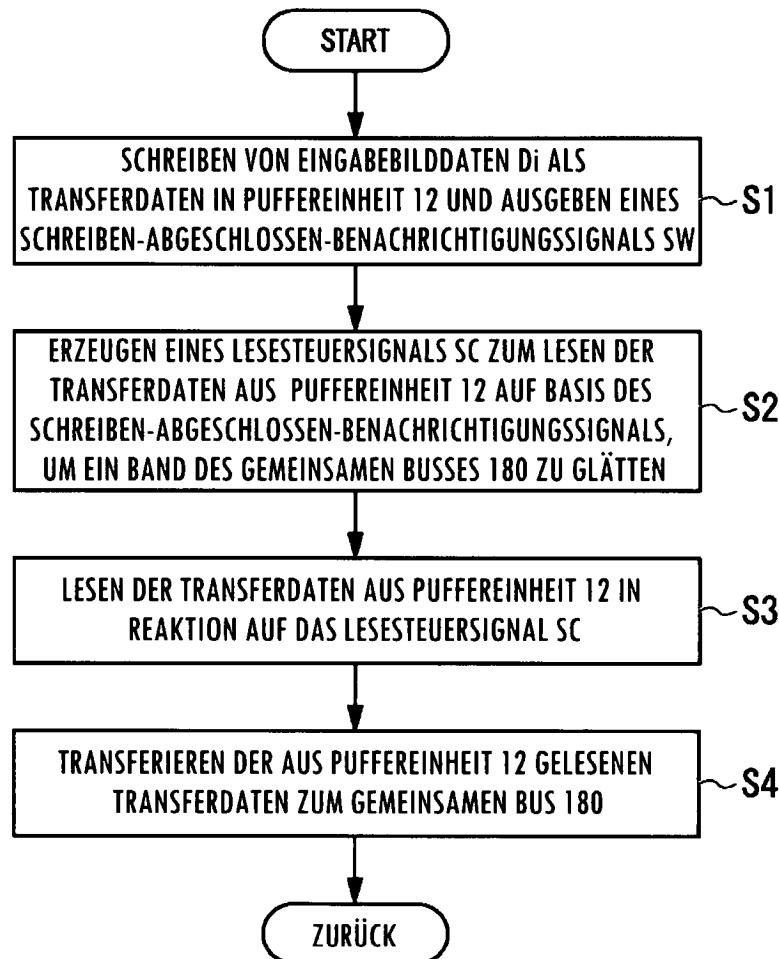


FIG. 5A

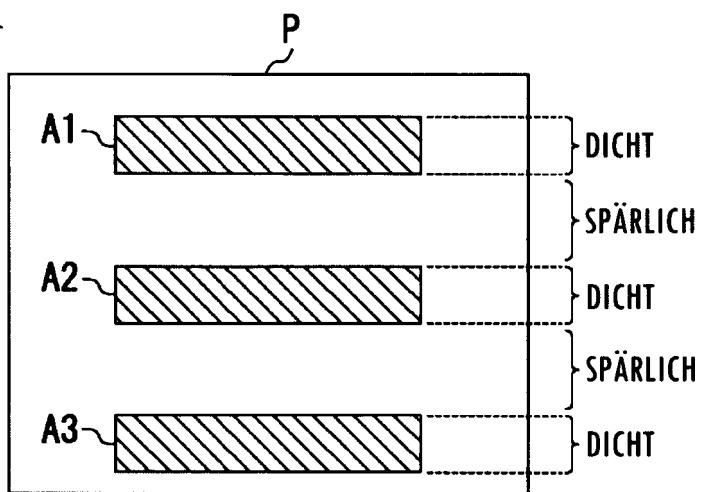


FIG. 5B

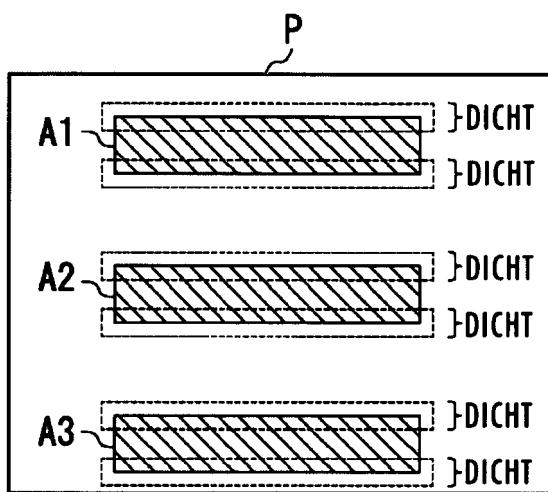


FIG. 5C

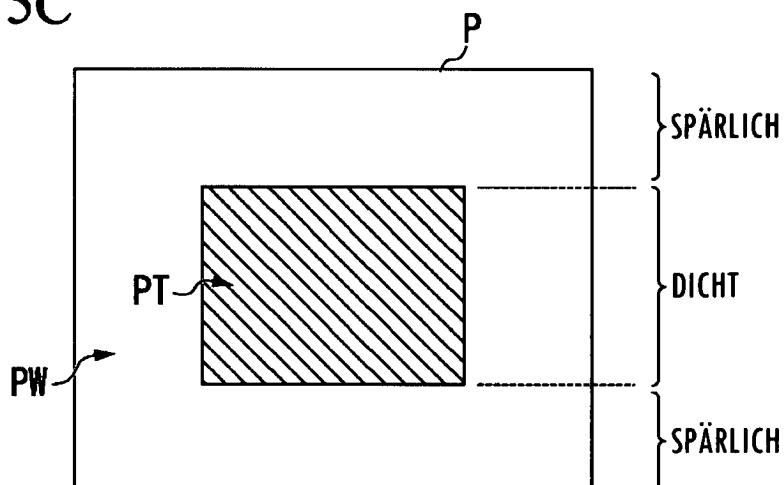


FIG. 5D

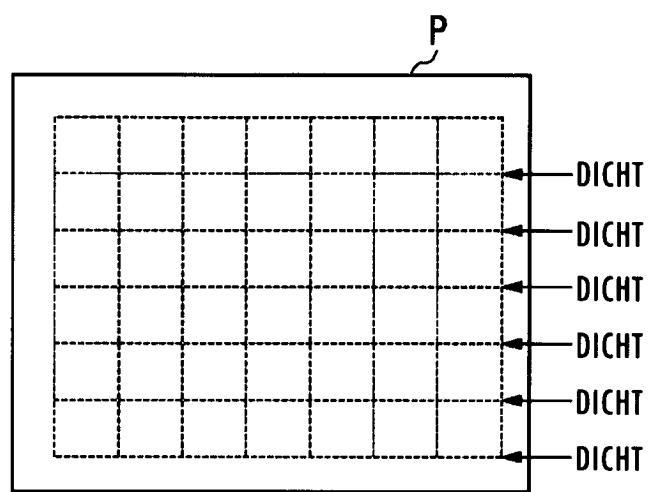


FIG. 6A

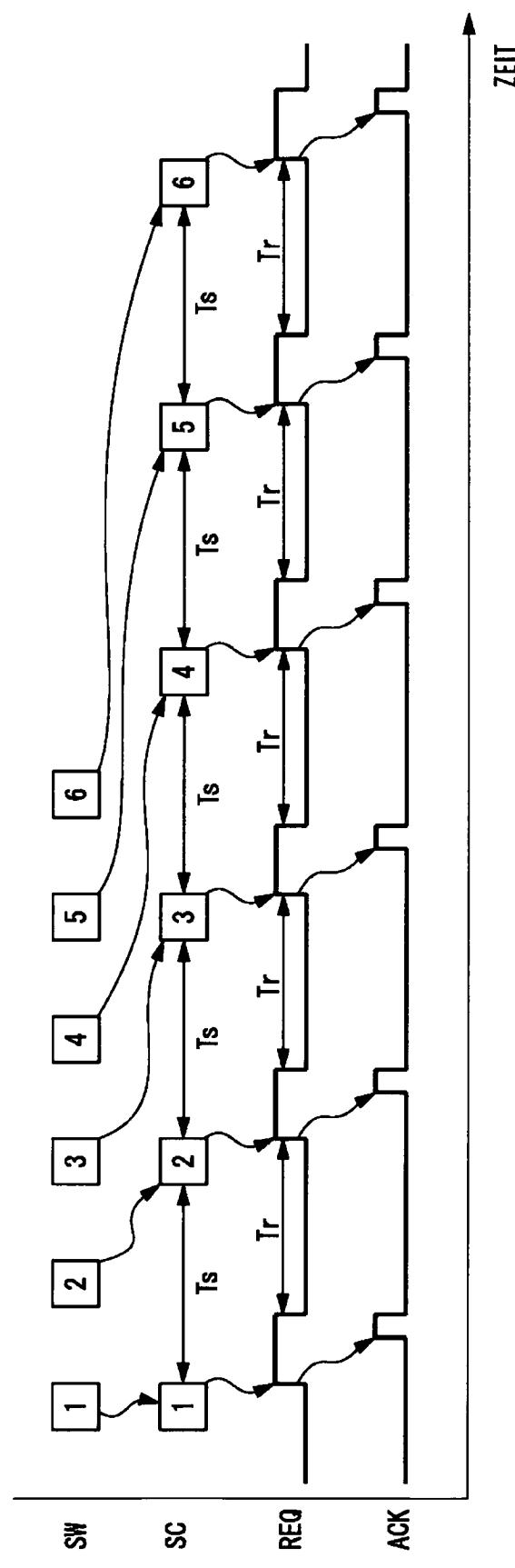


FIG. 6B

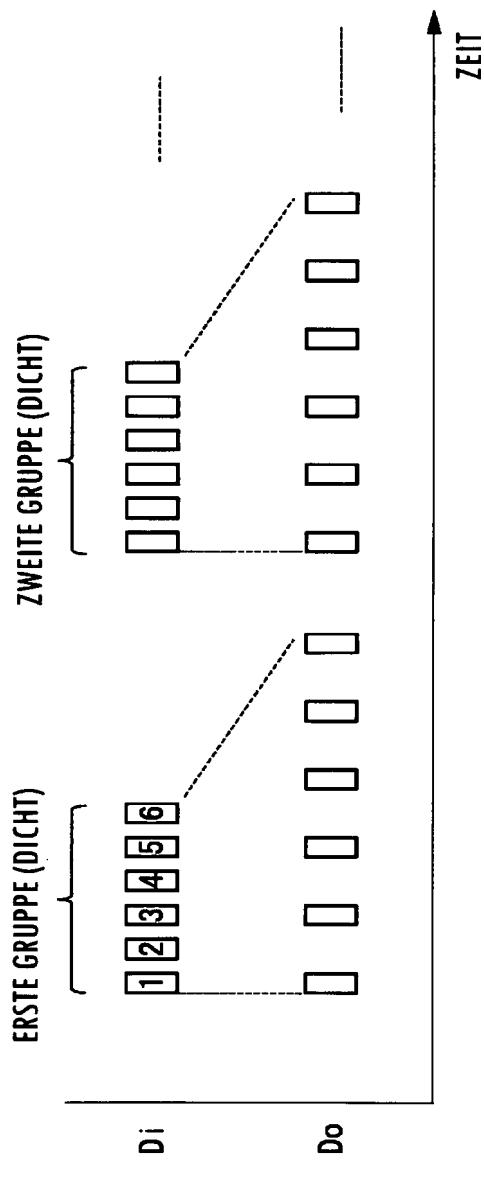


FIG. 7A

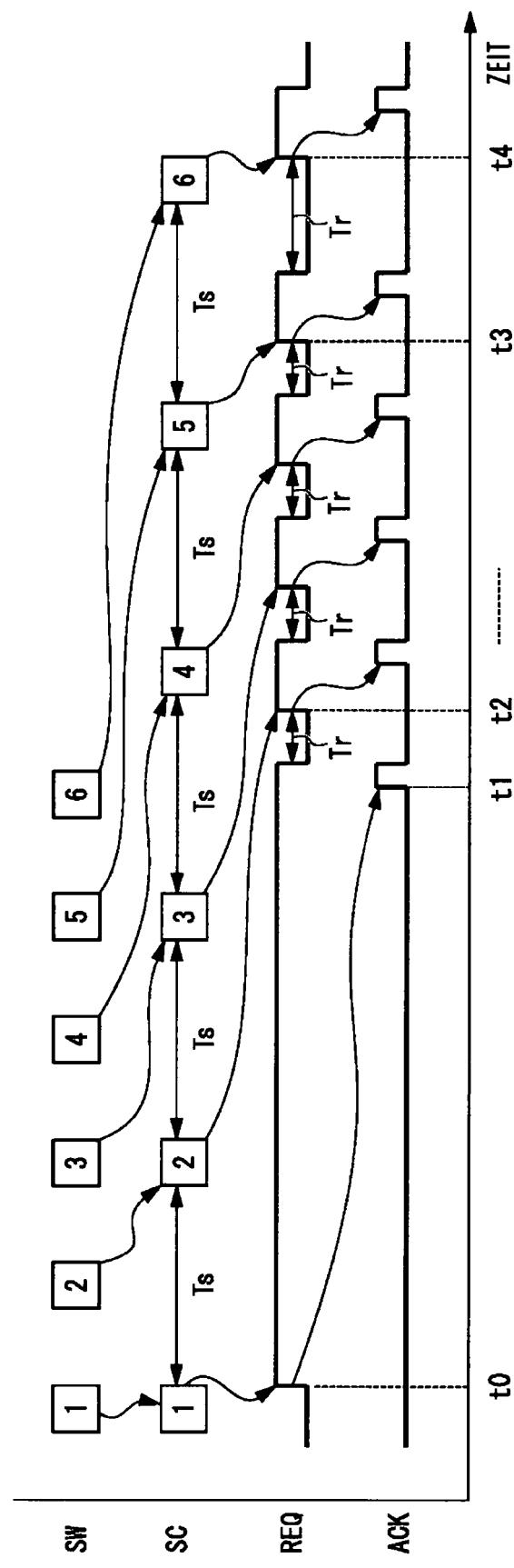


FIG. 7B

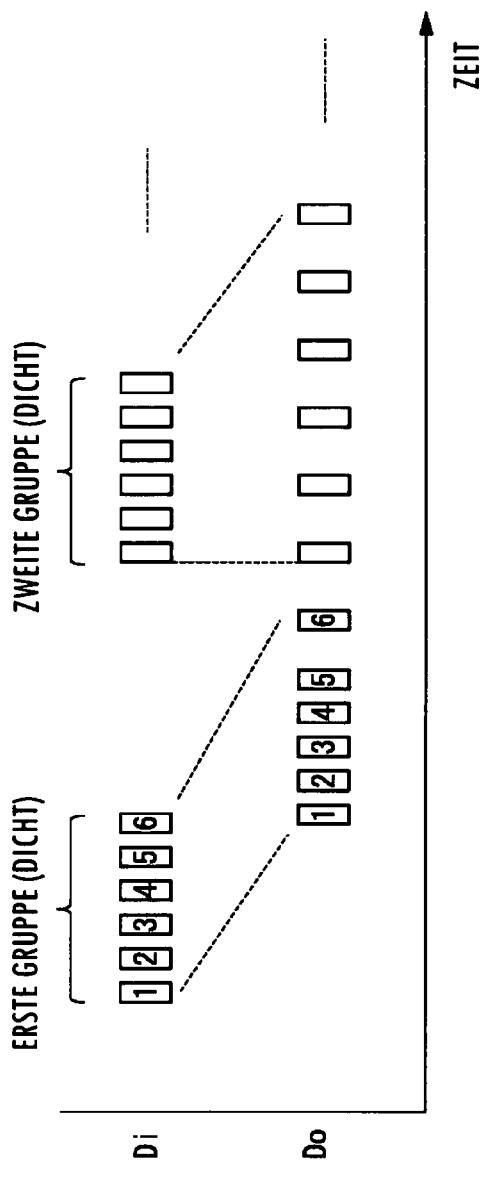


FIG. 8

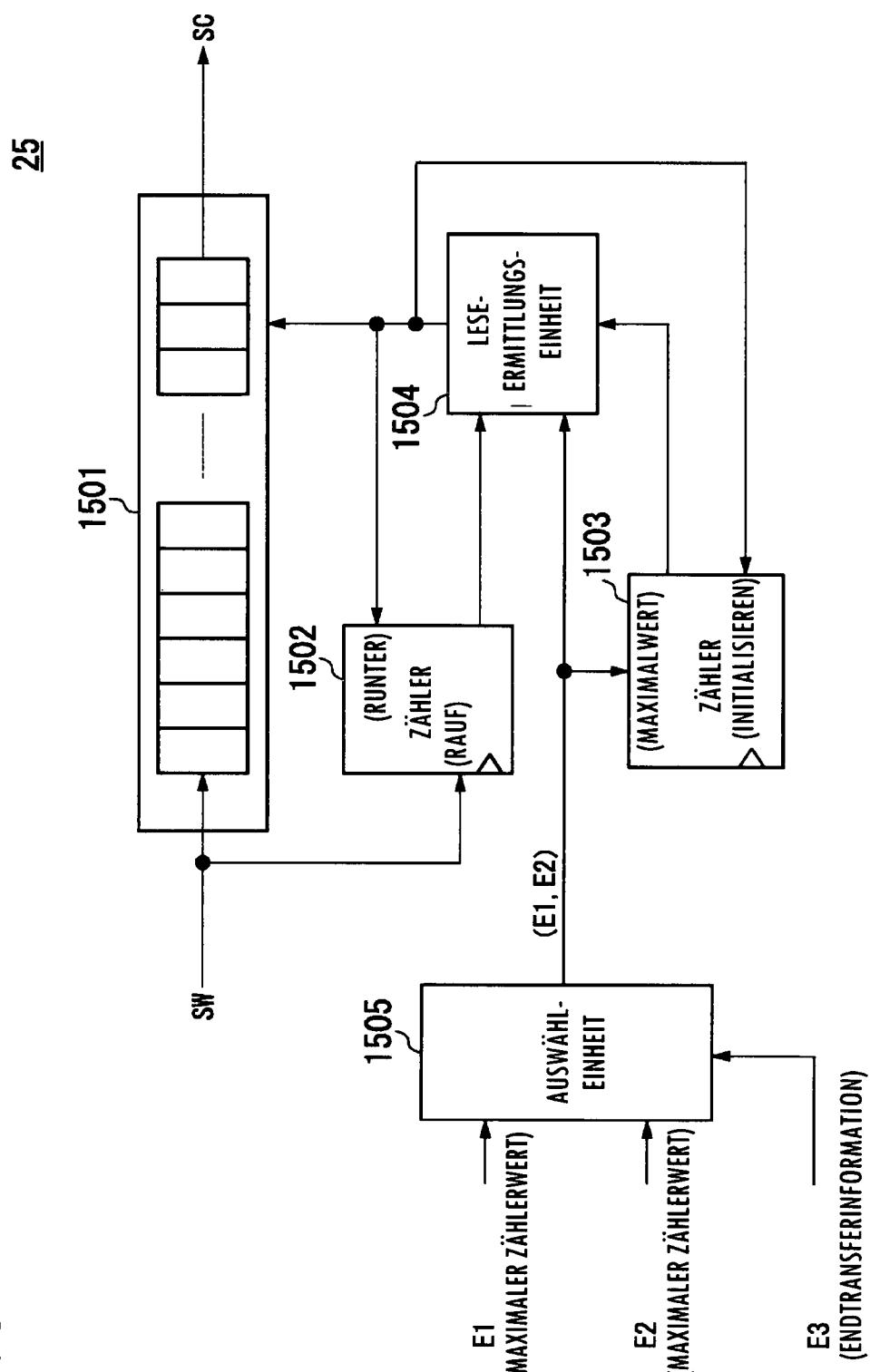


FIG. 9

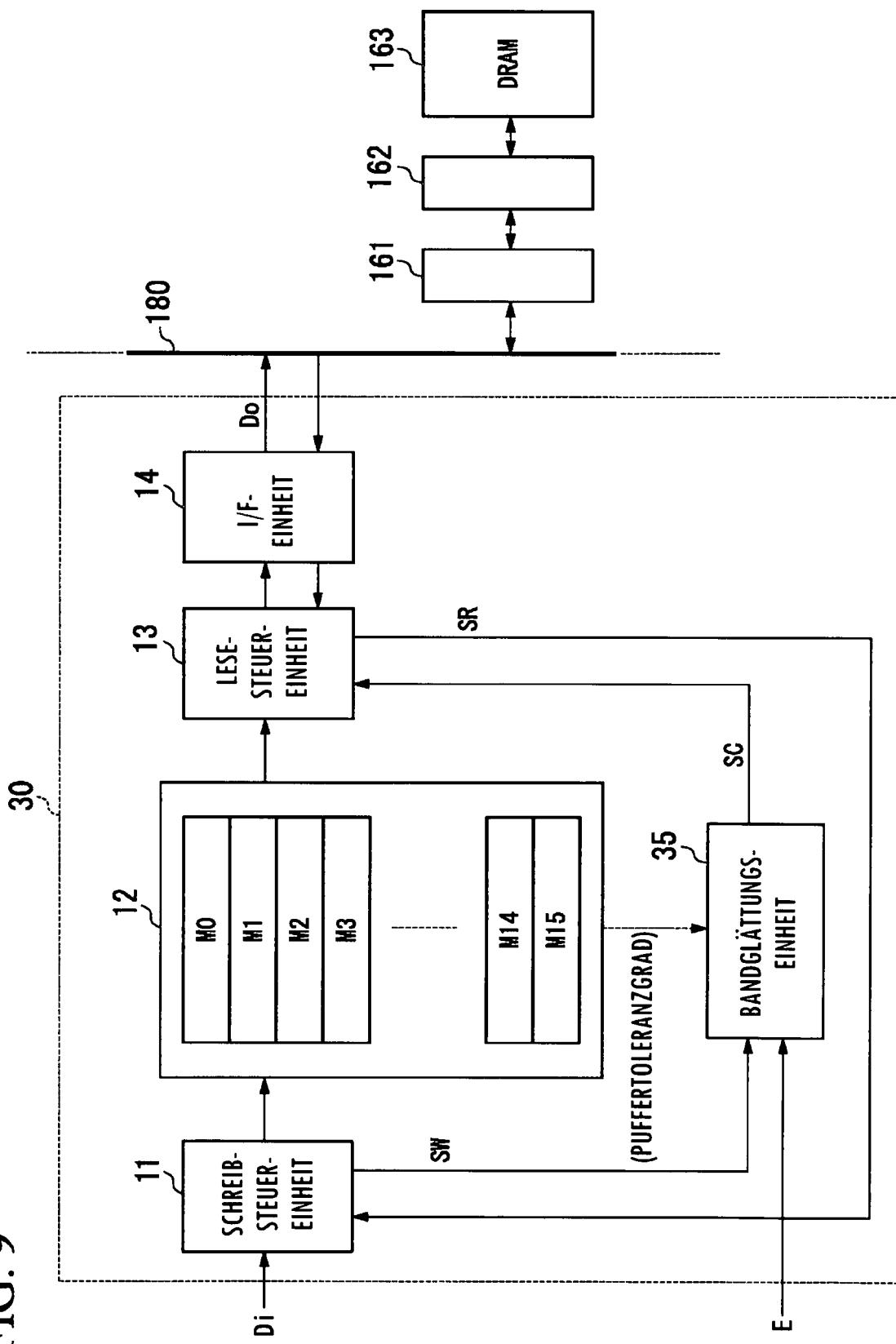


FIG. 10

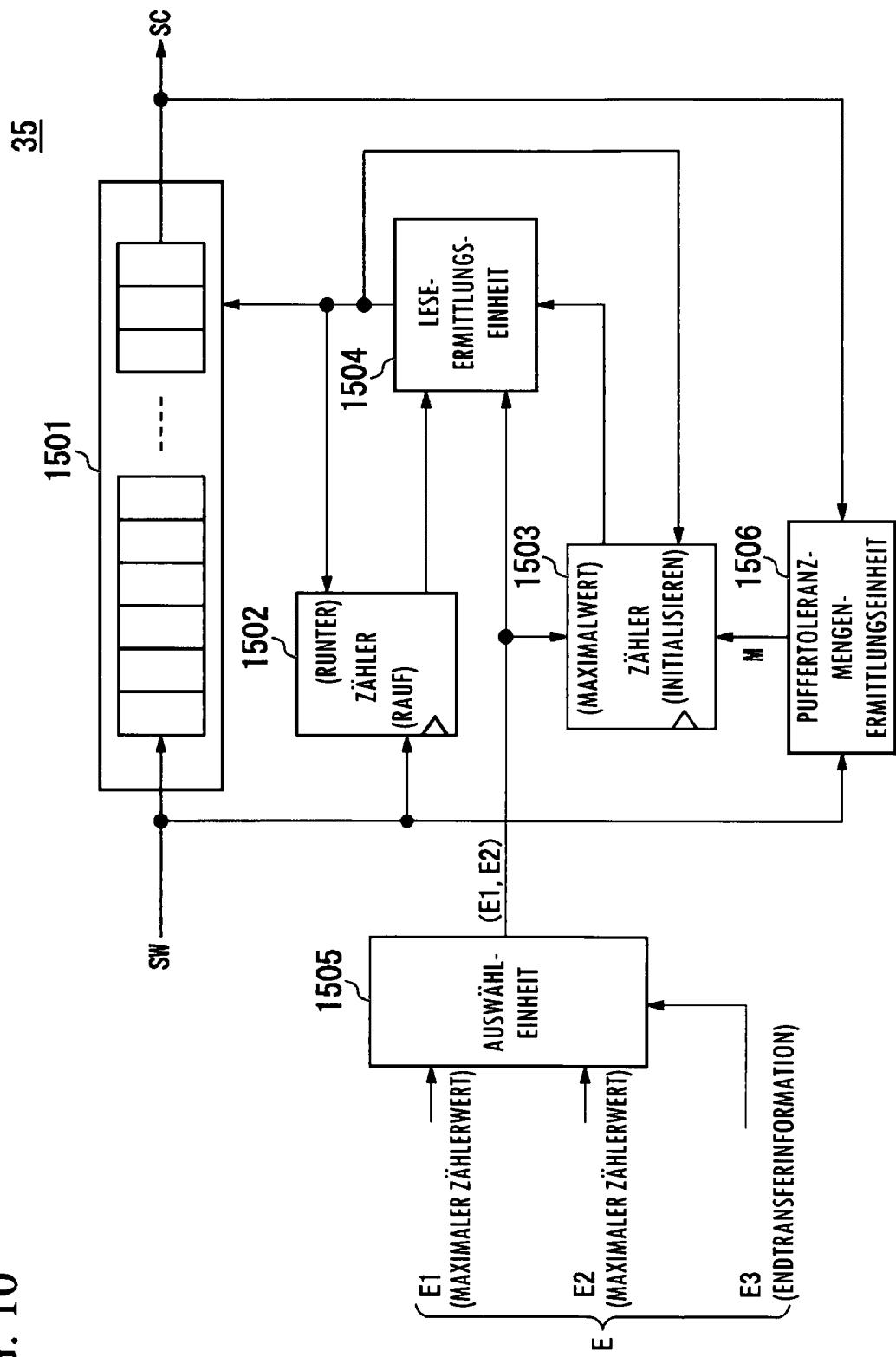


FIG. 11

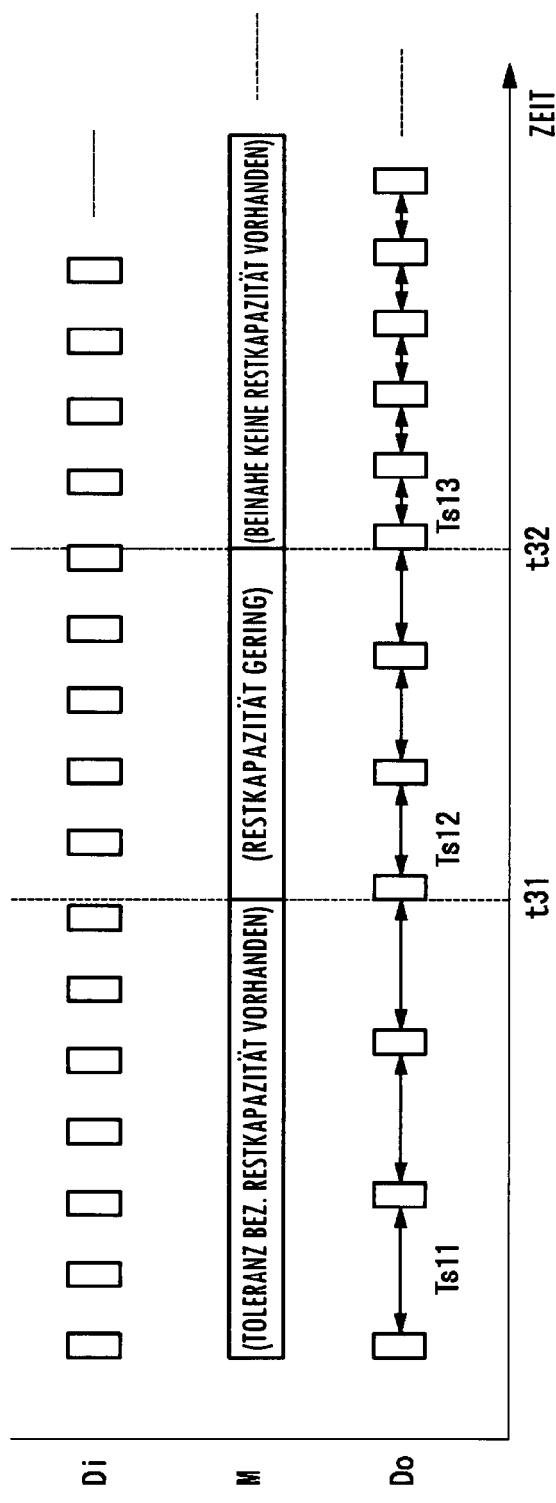


FIG. 12A

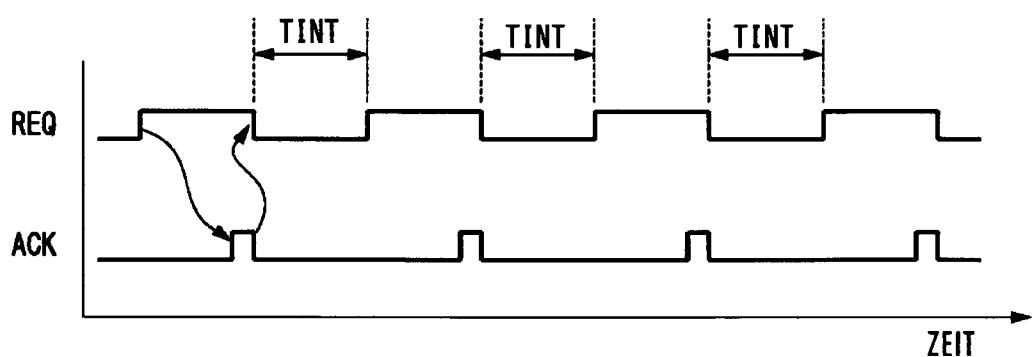


FIG. 12B

