(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 114530329 A
(43)申请公布日 2022.05.24

(21)申请号 202210159747.6
(22)申请日 2020.04.09
(30)优先权数据
10-2019-0103792 2019.08.23 KR
(62)分案原申请数据
202010274058.0 2020.04.09
(71)申请人 三星电机株式会社
地址 韩国京畿道水原市
(72)发明人 田镐仁 金璟俊 千珍晟 申旰澈 金智慧
(74)专利代理机构 北京铭硕知识产权代理有限公司 11286
专利代理师 包国菊 王春芝
(51)Int.Cl.
H01G 4/232(2006.01)
H01G 4/30(2006.01)
H01G 4/12(2006.01)

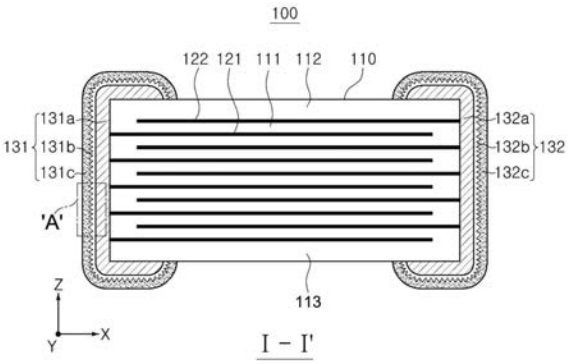
权利要求书1页 说明书7页 附图3页

(54)发明名称

多层电子组件

(57)摘要

本发明提供一种多层电子组件。所述多层电子组件包括:主体,包括交替堆叠的第一内电极和第二内电极,并且介电层在所述第一内电极和所述第二内电极之间;以及第一外电极和第二外电极,分别连接到所述第一内电极和所述第二内电极,并且均包括设置在所述主体上并且连接到相应的所述第一内电极或所述第二内电极的电极层、设置在所述电极层上的第一镀层以及设置在所述第一镀层上的导电树脂层,其中,所述电极层包含Cu和玻璃,所述第一镀层是Cu镀层,并且所述导电树脂层包含导电金属和基体树脂。



CN 114530329 A

1.一种多层电子组件,包括:

主体,包括交替堆叠的第一内电极和第二内电极,并且介电层在所述第一内电极和所述第二内电极之间;以及

第一外电极和第二外电极,分别连接到所述第一内电极和所述第二内电极,并且均包括设置在所述主体上并且连接到相应的所述第一内电极或所述第二内电极的电极层、设置在所述电极层上的第一镀层以及设置在所述第一镀层上的导电树脂层,

其中,所述电极层包含Cu和玻璃,所述第一镀层是Cu镀层,并且所述导电树脂层包含导电金属和基体树脂。

2.根据权利要求1所述的多层电子组件,其中,每个第一镀层的厚度为300nm至2000nm。

3.根据权利要求1所述的多层电子组件,其中,所述导电金属包含从由Cu、Ag、Ni及它们的合金组成的组中选择的一种或更多种。

4.根据权利要求1所述的多层电子组件,其中,每个第一镀层在与所述导电树脂层的交界处具有金属间化合物层,所述金属间化合物层包含Sn。

5.根据权利要求1所述的多层电子组件,其中,所述第一镀层在与所述导电树脂层的交界处具有表面粗糙度,并且所述第一镀层在具有表面粗糙的区域中包含CuO或Cu_2O。

6.根据权利要求1所述的多层电子组件,其中,每个第一镀层在与所述导电树脂层的交界处的表面粗糙度比每个第一镀层在与所述电极层的交界处的表面粗糙度大。

7.根据权利要求1所述的多层电子组件,其中,每个第一镀层在与所述导电树脂层的交界处的表面粗糙度比所述主体与所述电极层之间的交界处的表面粗糙度大。

8.根据权利要求1所述的多层电子组件,其中,所述第一镀层在与所述导电树脂层的交界处的中线平均粗糙度为150nm至500nm。

9.根据权利要求1所述的多层电子组件,其中,所述外电极还包括设置在所述导电树脂层上的第二镀层。

10.根据权利要求9所述的多层电子组件,其中,所述第二镀层包括设置在所述导电树脂层上的Ni镀层以及设置在所述Ni镀层上的Sn镀层。

多层电子组件

[0001] 本申请是申请日为2020年04月09日,申请号为202010274058.0,题为“多层电子组件”的发明专利申请的分案申请。

技术领域

[0002] 本公开涉及一种多层电子组件。

背景技术

[0003] 多层陶瓷电容器(MLCC)(一种多层电子组件)是一种片式电容器,安装在各种类型的电子产品(包括诸如液晶显示器(LCD)和等离子显示面板(PDP)的图像显示装置、计算机、智能电话、移动电话等)的印刷电路板上,用于充电或放电。

[0004] 这种多层陶瓷电容器由于其诸如小型化、高容量和易于安装的优点而可用作各种电子装置的组件。由于诸如计算机和移动装置的电子装置被小型化并且实现为高输出,因此对于多层陶瓷电容器的小型化和实现高容量需求正在增加。

[0005] 此外,近年来,随着对电子产品的产业兴趣已经增加,已经要求多层陶瓷电容器具有高可靠性和高强度特性以在汽车和信息娱乐系统中使用。

[0006] 为了确保高可靠性和高强度特性,已经提出将由传统的电极层组成的外电极改变为电极层和导电树脂层的两层结构的方法。

[0007] 电极层和导电树脂层的两层结构可将包含导电材料的树脂组合物涂覆到电极层以吸收外部振动并防止镀覆溶液的渗透,以提高可靠性。

[0008] 然而,由于电极层和导电树脂层的热膨胀系数(CTE)可能不同,因此存在内部应力增大的问题。随着内部应力的增大,可能会出现对可靠性产生不利影响的分层、裂纹等。

[0009] 因此,存在进一步提高高可靠性和高强度特性的需求。

发明内容

[0010] 本公开的一方面在于提高电极层和导电树脂层之间的结合力。

[0011] 本公开的一方面在于提高电极层和导电树脂层之间的电连接性。

[0012] 本公开的一方面在于抑制分层、裂纹等的出现。

[0013] 然而,本公开的各种有益的优点和效果不限于以上描述,并且在描述本公开的特定实施例的过程中将被更容易地理解。

[0014] 根据实施例,一种多层电子组件包括:主体,包括介电层和内电极;以及外电极,包括设置在所述主体上并且连接到所述内电极的电极层、设置在所述电极层上的第一镀层以及设置在所述第一镀层上的导电树脂层。所述第一镀层在与所述导电树脂层的交界处的表面粗糙度比所述第一镀层在与所述电极层的交界处的表面粗糙度大,并且所述导电树脂层包括导电金属和基体树脂。

[0015] 根据另一实施例,一种多层电子组件包括:主体,包括交替堆叠的第一内电极和第二内电极,并且介电层在所述第一内电极和所述第二内电极之间;以及第一外电极和第二

外电极，分别连接到所述第一内电极和所述第二内电极，并且均包括设置在所述主体上并且连接到相应的所述第一内电极或所述第二内电极的电极层、设置在所述电极层上的第一镀层以及设置在所述第一镀层上的导电树脂层。每个第一镀层在与所述导电树脂层的交界处的中线平均粗糙度为150nm至500nm。

[0016] 根据又一实施例，一种多层电子组件包括：主体，包括介电层和内电极；以及外电极，包括设置在所述主体上并且连接到所述内电极的电极层、设置在所述电极层上的第一镀层以及设置在所述第一镀层上的导电树脂层。所述第一镀层在与所述导电树脂层的交界处的表面粗糙度比所述主体与所述电极层之间的交界处的表面粗糙度大。

附图说明

[0017] 通过以下结合附图进行的详细描述，本公开的以上和其他方面、特征及其他优点将被更清楚地理解，在附图中：

[0018] 图1是根据本公开的实施例的多层电子组件的示意性透视图；

[0019] 图2是沿图1的线I-I'截取的示意性截面图；

[0020] 图3是示意性示出根据本公开的实施例的其中堆叠有介电层和内电极的主体的分解透视图；

[0021] 图4是根据本公开的实施例的图2的A区域的放大图；以及

[0022] 图5是根据本公开的另一实施例的图2的A区域的放大图。

具体实施方式

[0023] 在下文中，将参照附图如下描述本公开的实施例。然而，本公开可以以许多不同的形式例示，并且不应被解释为限于在此阐述的具体实施例。更确切的说，提供这些实施例使得本公开将是彻底的和完整的，并将向本领域技术人员充分传达本公开的范围。因此，为了清楚的描述，可夸大附图中元件的形状和尺寸，并且附图中由相同附图标记指示的元件表示相同元件。

[0024] 在附图和描述中，可省略不相关的元件以清楚地描绘本公开，并且为了清楚地表示多个层和区域，可放大厚度。在相同构思的范围内，具有相同功能的相同元件将使用相同的附图标记进行描述。在整个说明书中，除非另外特别说明，否则当一个组件被称为“包括”时，意味着它还可包括其他组件，而不排除其他组件。

[0025] 在附图中，X方向可被定义为第二方向、L方向或长度方向，Y方向可被定义为第三方向、W方向或宽度方向，Z方向可被定义为第一方向、T方向或厚度方向。

[0026] 多层电子组件

[0027] 图1是根据本公开的实施例的多层电子组件的示意性透视图。

[0028] 图2是沿图1的线I-I'截取的示意性截面图。

[0029] 图3是示意性示出根据本公开的实施例的其中堆叠有介电层和内电极的主体的分解透视图。

[0030] 图4是根据本公开的实施例的图2的A区域的放大图。

[0031] 在下文中，将参照图1至图4详细描述根据本公开的实施例的多层电子组件。

[0032] 根据本公开的实施例，多层电子组件100包括：主体110，包括介电层111以及内电

极121和122;以及外电极131和132,外电极131包括设置在主体上并且连接到内电极121的电极层131a、设置在电极层131a上的第一镀层131b以及设置在第一镀层131b上的导电树脂层131c,外电极132包括设置在主体上并且连接到内电极122的电极层132a、设置在电极层132a上的第一镀层132b以及设置在第一镀层132b上的导电树脂层132c。第一镀层131b和132b在与导电树脂层131c和132c的交界处具有表面粗糙度,并且导电树脂层131c和132c包含导电金属和基体树脂。

[0033] 主体110具有交替堆叠的内电极121和122,并且介电层111介于内电极121和122之间。

[0034] 主体110的具体形状不受具体限制,但是如图所示,主体110可具有六面体形状或与六面体形状相似的形状。由于在烧结工艺期间包含在主体110中的陶瓷粉末颗粒的收缩,因此主体110可具有大体六面体形状,但可不具有呈完全直线的六面体形状。

[0035] 主体110可具有在厚度方向(Z方向)上彼此相对的第一表面1和第二表面2、连接到第一表面1和第二表面2并且在长度方向(X方向)上彼此相对的第三表面3和第四表面4以及连接到第一表面1和第二表面2并连接到第三表面3和第四表面4并且在宽度方向(Y方向)上彼此相对的第五表面5和第六表面6。

[0036] 形成主体110的多个介电层111处于烧结状态,并且相邻介电层111之间的边界可被一体化,使得在不使用扫描电子显微镜(SEM)的情况下可能难以确认该边界。

[0037] 根据本公开的实施例,用于形成介电层111的原材料不受具体限制,只要可由此获得足够的静电电容即可。例如,用于形成介电层111的原材料可以是钛酸钡($BaTiO_3$)材料、铅复合钙钛矿材料、钛酸锶($SrTiO_3$)材料等。

[0038] 作为用于形成介电层111的材料,可根据本公开的目的将各种陶瓷添加剂、有机溶剂、增塑剂、粘合剂、分散剂等添加到诸如钛酸钡($BaTiO_3$)的粉末颗粒中。

[0039] 主体110可包括电容形成部以及覆盖部112和113,电容形成部设置在主体110中并且包括被设置为彼此相对的第一内电极121和第二内电极122,介电层111介于第一内电极121和第二内电极122之间,电容形成部具有在第一内电极121和第二内电极122之间形成的电容,覆盖部112和113分别形成在电容形成部的上部和下部上。

[0040] 电容形成部是用于对电容器的电容形成有贡献的部分,并且可通过将多个第一内电极121和第二内电极122重复且交替地层叠并且介电层111介于第一内电极121和第二内电极122之间来形成。

[0041] 上覆盖部112可通过在电容形成部的上表面上沿上-下方向层叠单个介电层或者两个或多个介电层来形成,下覆盖部113可通过在电容形成部的下表面下沿上-下方向层叠单个介电层或者两个或多个介电层来形成,并且上覆盖部112和下覆盖部113可用于基本上防止内电极由于物理或化学应力而损坏。

[0042] 上覆盖部112和下覆盖部113可不包括内电极,并且可包括与介电层111的材料相同的材料。就这点而言,上覆盖部112可设置在交替堆叠的第一内电极121和第二内电极122中的最上内电极的上方,下覆盖部113可设置在交替堆叠的第一内电极121和第二内电极122中的最下内电极的下方。

[0043] 多个内电极121和122设置为彼此相对,并且介电层111介于内电极121和122之间。

[0044] 内电极121和122可包括交替地设置以彼此相对的第一内电极121和第二内电极

122,并且介电层介于每对相邻的内电极之间。

[0045] 第一内电极121和第二内电极122可分别暴露于主体110的第三表面3和第四表面4。

[0046] 参照图2,第一内电极121可与第四表面4间隔开并且通过第三表面3暴露,第二内电极122可与第三表面3间隔开并且通过第四表面4暴露。第一外电极131可设置在主体的第三表面3上以连接到第一内电极121,第二外电极132可设置在主体的第四表面4上以连接到第二内电极122。

[0047] 第一内电极121和第二内电极122可通过设置在二者之间的介电层111彼此电隔离并且绝缘。

[0048] 参照图3,主体110可通过将其上印刷有第一内电极121的介电层111以及其上印刷有第二内电极122的介电层111在厚度方向(Z方向)上交替堆叠随后烧制来形成。

[0049] 形成第一内电极121和第二内电极122的材料不受具体限制,并且可使用诸如钯(Pd)和钯-银(Pd-Ag)合金的贵金属材料以及包含镍(Ni)和铜(Cu)中的一种或更多种材料的导电膏来形成。

[0050] 作为印刷导电膏的方法,可使用丝网印刷法、凹版印刷法等,但本公开不限于此。

[0051] 外电极131和132设置在主体110上,并分别连接到内电极121和122。如图2所示,外电极131和132可包括分别连接到第一内电极121和第二内电极122的第一外电极131和第二外电极132。

[0052] 第一外电极131和第二外电极132可分别电连接到第一内电极121和第二内电极122以形成电容,并且第二外电极132可连接到与第一外电极131的电位不同的电位。

[0053] 外电极131和132可分别包括连接到内电极121、122的相应的电极层131a和132a、设置在电极层121、122上的相应的第一镀层131b和132b以及设置在第一镀层131b、132b上的相应的导电树脂层131c和132c。

[0054] 第一镀层131b和132b在与导电树脂层131c和132c的交界处具有表面粗糙度。在一些示例中,第一镀层131b、132b在与导电树脂层131c、132c的交界处的表面粗糙度比第一镀层131b、132b在与电极层131a、132a的交界处的表面粗糙度大。在其他示例中,第一镀层131b、132b在与导电树脂层131c、132c的交界处的表面粗糙度比主体与电极层131a、132a之间的交界处的表面粗糙度大。因此,可通过锚固效应来提高物理结合力,可抑制电极层131a、132a与导电树脂层131c、132c之间的剥离现象(lifting phenomenon),并且可通过抑制内部应力的增大而抑制不利地影响可靠性的分层和裂纹。

[0055] 此外,第一镀层131b和132b不仅可用于提高物理结合力,而且还可用于提高电极层131a、132a与导电树脂层131c、132c之间的电连接性。

[0056] 第一镀层131b、132b在与导电树脂层131c、132c的交界处的中线平均粗糙度Ra可以是150nm至500nm。也就是说,第一镀层131b和132b的表面粗糙度的中线平均粗糙度Ra可以是150nm至500nm。

[0057] 表面粗糙度是指在加工表面时在表面上产生的微小不平度,也被称为表面粗糙度。

[0058] 表面粗糙度是由用于加工的工具、加工方法的适用性、表面上的划痕、生锈、蚀刻等导致的。在表示粗糙程度时,表面在垂直于该表面的平面上被截取并且具有在其截面上

观察到的高度。距虚构中线的高度的平均值被称为中线平均粗糙度，并且可被表示为Ra。

[0059] 在本公开中，第一镀层131b、132b在与导电树脂层131c、132c的交界处的中线平均粗糙度可被定义为Ra。

[0060] 具体地，第一镀层131b和132b的中线平均粗糙度Ra可通过相对于第一镀层131b、132b在与导电树脂层131c、132c的交界处的表面粗糙度中的峰和谷绘制虚拟中线Rc来计算。

[0061] 接下来，在基于表面粗糙度的虚拟中线Rc测量表面上的相邻峰点与谷点之间的距离(例如，r_1，r_2，r_3，...，r_n)之后，第一镀层131b、132b在与导电树脂层131c、132c的交界处的中线平均粗糙度Ra可利用通过计算距离的平均值(如以下等式1所示)而获得的值来计算。

[0062] 【式1】

[0063] $$Ra=\frac{|r_1|+|r_1|+|r_2|+|r_3|+\cdots+|r_n|}{n}$$

[0064] 当第一镀层131b、132b在与导电树脂层131c、132c的交界处的中线平均粗糙度Ra小于150nm时，可能难以确保与导电树脂层131c、132c的足够的物理结合力。注意，第一镀层131b、132b在与电极层131a、132a的交界处的中线平均粗糙度可小于150nm。此外，电极层131a、132a在与主体110的交界处的中线平均粗糙度可小于150nm。

[0065] 另一方面，当第一镀层131b、132b在与导电树脂层131c、132c的交界处的中线平均粗糙度Ra超过500nm时，第一镀层131b、132b的厚度可能会过度增大，并且在第一镀层131b、132b中可能会出现裂纹。

[0066] 第一镀层131b、132b的厚度(tb)(例如，第一镀层131b、132b的最大厚度)可以为300nm至2000nm。

[0067] 当第一镀层131b、132b的厚度(tb)小于300nm时，可能难以确保足够的表面粗糙度。

[0068] 另一方面，当第一镀层131b、132b的厚度(tb)超过2000nm时，外电极131、132可能太厚，这可能会降低多层电子组件100的每单位体积的容量。

[0069] 用于形成第一镀层131b和132b的材料不受具体限制，只要该材料是能够将电极层131a、132a与导电树脂层131c、132c电连接的材料即可。

[0070] 例如，第一镀层131b和132b可包括从由Cu、Sn、Ni及它们的合金组成的组中选择的一种或更多种。

[0071] 此外，对第一镀层131b和132b赋予表面粗糙度的方法不受具体限制。

[0072] 例如，为了对第一镀层131b和132b赋予表面粗糙度，可使用物理处理方法，或者可使用诸如各向异性蚀刻的化学处理方法。

[0073] 此外，可形成氧化物以对第一镀层131b和132b赋予表面粗糙度，或者可改变镀覆工艺条件以及可粗略地执行镀覆以赋予表面粗糙度。

[0074] 在实施例中，第一镀层131b和132b可在具有表面粗糙度的区域中包含Cu_2O。

[0075] 当使用黑色氧化处理作为形成氧化物以赋予表面粗糙度的方法时，第一镀层131b和132b可在具有表面粗糙度的区域中包含Cu_2O。表面粗糙度可以以其中不平坦部分的端部

变钝以及不平坦部分的长度变短的形式形成。

[0076] 在实施例中，第一镀层131b和132b可在具有表面粗糙度的区域中包含CuO。

[0077] 当使用棕色氧化处理作为形成氧化物以赋予表面粗糙度的方法时，第一镀层131b和132b可在具有表面粗糙度的区域中包含CuO。表面粗糙度可以以其中不平坦部分的端部尖锐以及不平坦部分的尺寸变大的形式形成。

[0078] 图5是根据本公开的另一实施例的图2的A区域的放大图。

[0079] 参照图5，包含Sn的金属间化合物层131b2可设置在第一镀层131b′与导电树脂层131c之间的交界处。

[0080] 当第一镀层131b′利用Sn形成时，由于Sn具有低熔点，因此导电树脂层131c中包含的金属成分和Sn可在第一镀层131b′与导电树脂层131c的交界处结合以形成金属间化合物层131b2。因此，可进一步提高第一镀层131b′与导电树脂层131c之间的电连接性。

[0081] 因此，根据本公开的另一实施例，第一镀层131b′可包括设置在电极层上的包含Sn的层131b1和设置在包含Sn的层131b1上的金属间化合物层131b2。

[0082] 电极层131a和132a可包含导电金属和玻璃。

[0083] 用于电极层131a和132a的导电金属不受具体限制，只要该导电金属是能够电连接到内电极以形成电容的材料即可。例如，导电金属可以是从由铜(Cu)、银(Ag)和镍(Ni)及它们的合金组成的组中选择的一种或更多种。

[0084] 电极层131a和132a可通过涂覆导电膏并随后烧制该导电膏来形成，该导电膏通过将玻璃料添加到导电金属粉末颗粒中来制备。

[0085] 此外，根据本公开的实施例，电极层131a和132a可包含Cu和玻璃，并且第一镀层131b和132b可以是Cu镀层。

[0086] 电极层131a和132a中包括的导电金属以及第一镀层131b和132b中包含的金属可利用Cu制成，以提高结合力和电连接性。在Cu镀层的情况下，由于其能够通过上述各种方法赋予表面粗糙度，因此可进一步增强根据本公开的提高物理结合力以及提高电连接性的效果。

[0087] 导电树脂层131c和132c包括导电金属和基体树脂。

[0088] 导电树脂层131c和132c中包括的导电金属用于电连接到第一镀层131b和132b。

[0089] 导电树脂层131c和132c中包括的导电金属不受具体限制，只要该导电金属是能够电连接到第一镀层131b、132b的材料即可，并且可包括例如从由铜(Cu)、银(Ag)和镍(Ni)及它们的合金组成的组中选择的一种或更多种。

[0090] 导电树脂层131c和132c中包括的导电金属可包括球型粉末颗粒和片型粉末颗粒中的一种或更多种。也就是说，导电金属可仅由片型粉末颗粒组成，或者可仅由球型粉末颗粒组成，或者可以以片型粉末颗粒和球型粉末颗粒的混合物的形式。

[0091] 这里，球型粉末颗粒可包括不完全的球型的形式，例如，可包括其中长轴和短轴的长度比(长轴/短轴)可大于1且小于1.95。

[0092] 片型粉末颗粒是指具有平坦且细长形式的粉末颗粒，并且不受具体限制，但是，例如，长轴和短轴的长度比(长轴/短轴)可以为1.95或更大。

[0093] 球型粉末颗粒和片型粉末颗粒的长轴和短轴的长度可通过图像来测量，该图像通过扫描在多层电子组件的宽度Y方向的中央部处截取的X-Z方向截面(L-T截面)来获得。

[0094] 导电树脂层131c和132c中包括的基体树脂起到确保粘合性和吸收振动的作用。

[0095] 导电树脂层131c和132c中包括的基体树脂不受具体限制，只要该基体树脂具有粘合性和振动吸收性并且可与导电金属粉末颗粒混合以形成膏即可。例如，基体树脂可包括环氧基树脂。

[0096] 此外，导电树脂层131c和132c可包括导电金属、金属间化合物和基体树脂。

[0097] 外电极131和132可包括分别设置在第三表面3和第四表面4上的第一外电极131和第二外电极132。

[0098] 第一外电极131可包括设置在主体的第三表面3上的连接部以及从该连接部延伸到第一表面的一部分和第二表面的一部分的带部。类似地，第二外电极132可包括设置在主体的第四表面4上的连接部以及从该连接部延伸到第一表面的一部分和第二表面的一部分的带部。

[0099] 在这种情况下，带部不仅可延伸到第一表面1的一部分和第二表面2的一部分，还可延伸到第五表面5的一部分和第六表面6的一部分。

[0100] 此外，外电极131、132还可包括设置在导电树脂层131c、132c上的第二镀层，以改善安装特性。

[0101] 例如，第二镀层可以是Ni镀层或Sn镀层，并且可以是其中Ni镀层和Sn镀层按顺序形成在导电树脂层131c、132c上的形式，并且还可包括多个Ni镀层和/或多个Sn镀层。

[0102] 如上所述，根据本公开，提供了如下结构：通过将具有表面粗糙度的镀层设置在外电极的电极层和导电树脂层之间，来提高外电极的电极层和导电树脂层之间的结合力。

[0103] 然而，本公开的各种优点和效果不限于以上描述，并且在描述本公开的具体实施例的过程中将被更容易地理解。

[0104] 尽管以上已经示出和描述了示例性实施例，但是对于本领域技术人员将显而易见的是，在不脱离本公开的由所附权利要求限定的精神和范围的情况下，可做出修改和变型。

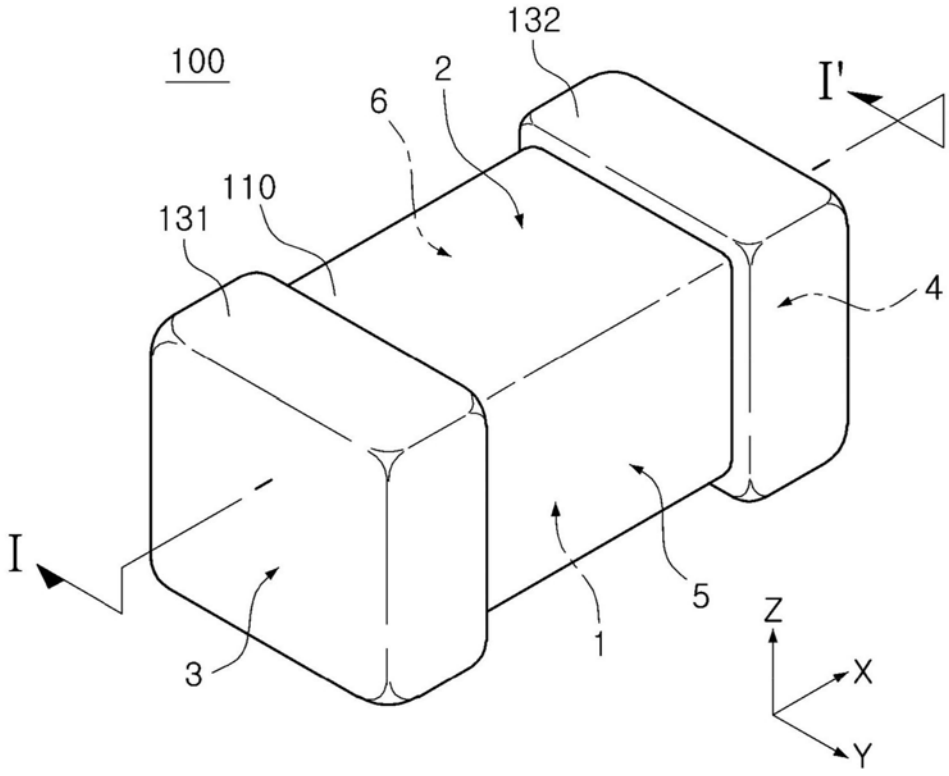

100
132
2
6
I'
110
131
4
I
5
1
3
Z
X
Y

图1

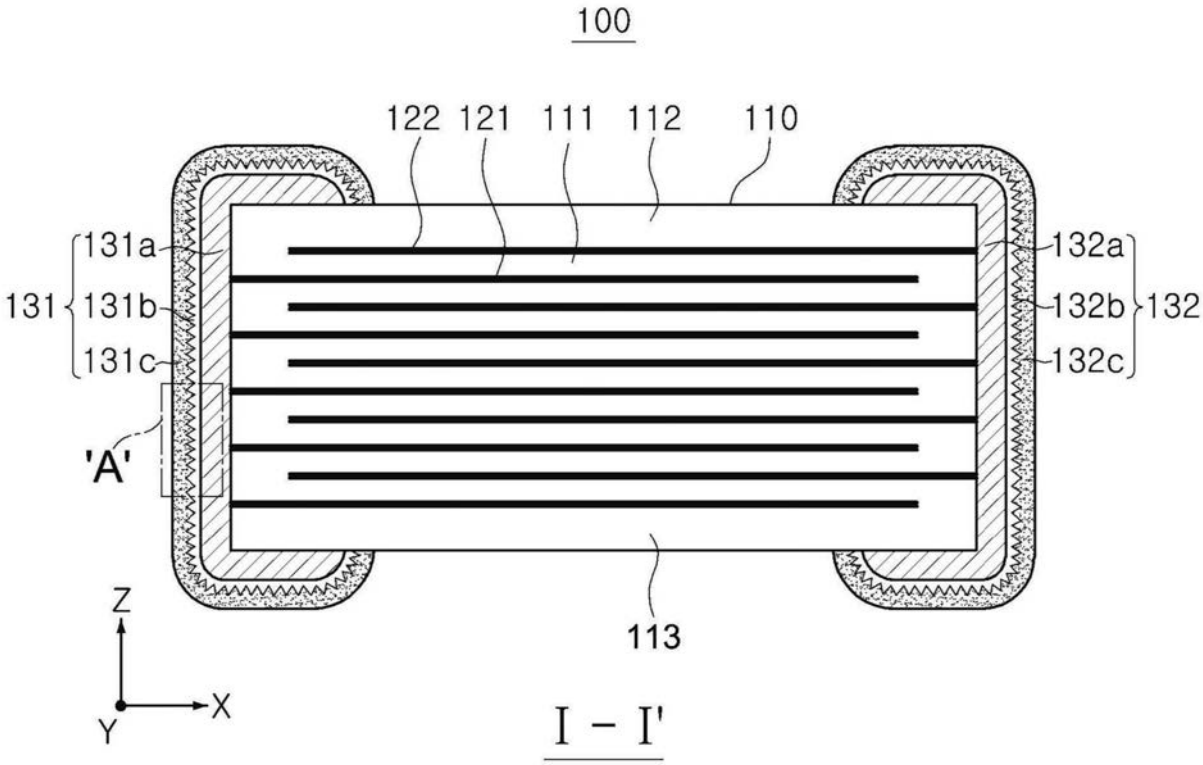

100
122 121 111 112 110
131a
131
131b
131c
'A'
132a
132b
132
132c
113
Z
X
Y
I - I'

图2

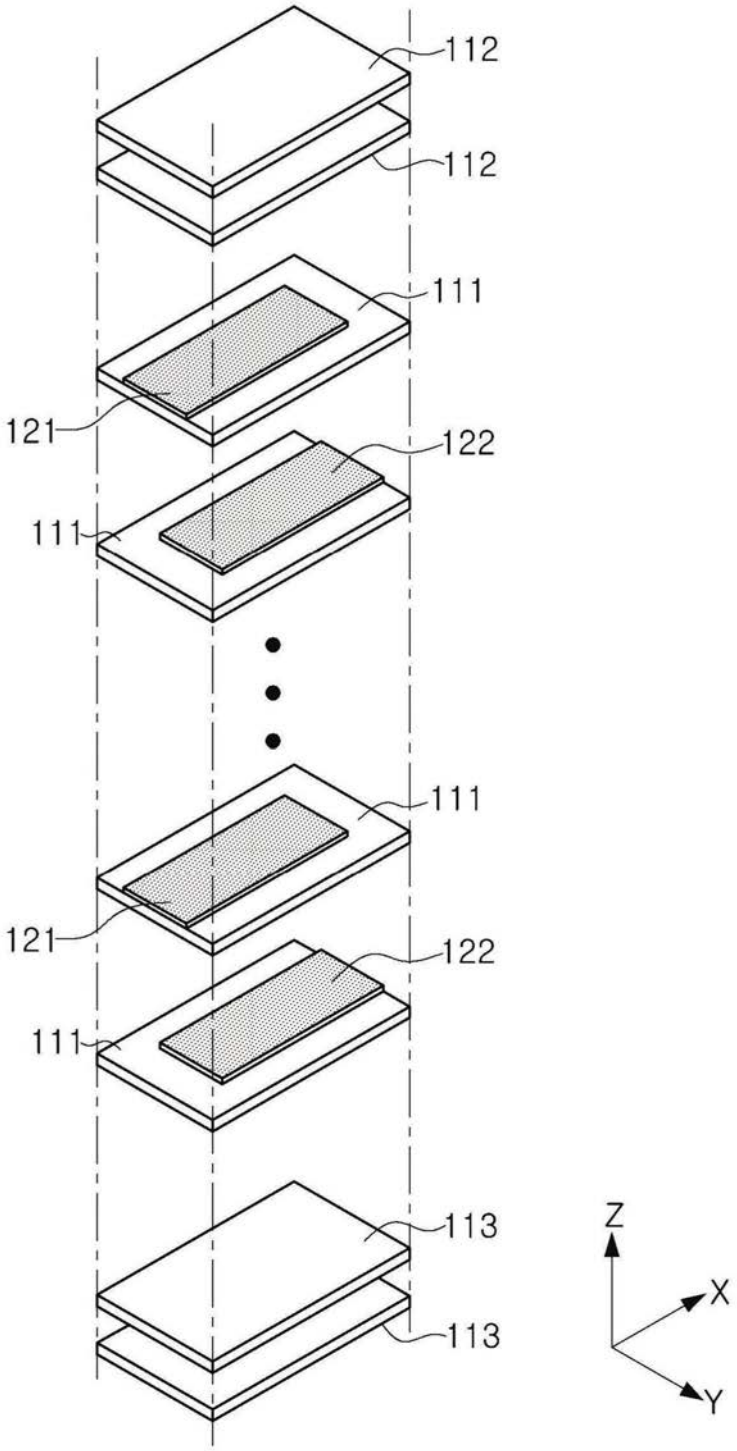


图3

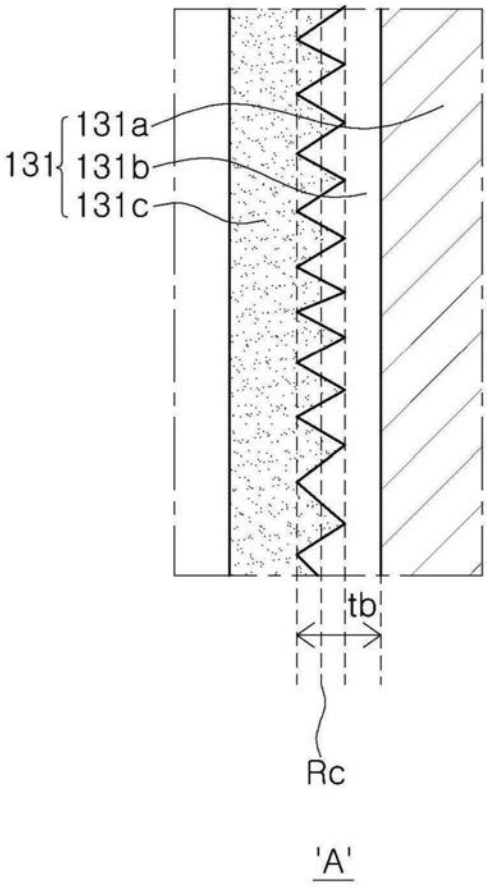


图4

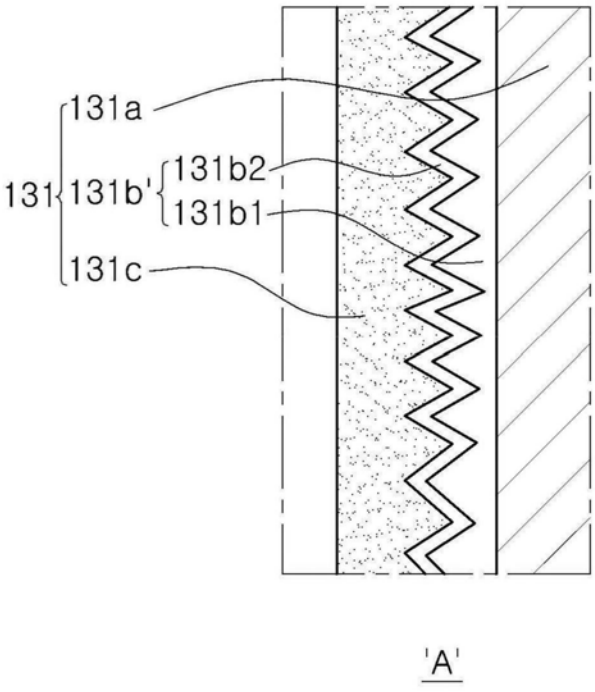


图5