

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成28年7月7日(2016.7.7)

【公表番号】特表2015-517774(P2015-517774A)
 【公表日】平成27年6月22日(2015.6.22)
 【年通号数】公開・登録公報2015-040
 【出願番号】特願2015-513017(P2015-513017)
 【国際特許分類】

H 0 3 F *3/34* (*2006.01*)
H 0 4 B *10/69* (*2013.01*)
H 0 3 F *3/08* (*2006.01*)
H 0 3 G *3/02* (*2006.01*)
H 0 3 G *3/10* (*2006.01*)

【F I】

H 0 3 F *3/34* *A*
H 0 4 B *9/00* *6 9 0*
H 0 3 F *3/08*
H 0 3 G *3/02* *A*
H 0 3 G *3/10* *A*

【手続補正書】

【提出日】平成28年5月20日(2016.5.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

少なくとも1つの信号入力ポート(P_{IN}-signal)の上流に配置された少なくとも1つの受光コンポーネント(PD)、特に、少なくとも1つの光ダイオードによってデジタル光信号(S)を受信するための回路装置(E)であって、

少なくとも1つの電流源(IDAC)によって提供され得る補償電流(I_{DC})を定義するための少なくとも1つのデジタルレジスタ(MM, MC)を備え、前記少なくとも1つのデジタルレジスタ(MM, MC)によって、前記信号入力ポート(P_{IN}-signal)を介して受光コンポーネント(PD)からのユニポーラ電流信号(I_{PD})がダイポーラ電流信号(I_{PD}-I_{DC})に変換され得ることを特徴とする回路装置。

【請求項2】

前記補償電流(I_{DC})は、少なくとも1つの静的デジタル信号によって、特に、例えば、1ビットよりも長い少なくとも1つの静的デジタルデータワードによって設定又は適合され得る、及び/又は決定されることを特徴とする請求項1に記載の回路装置。

【請求項3】

前記デジタルレジスタ(MM, MC)は、
 少なくとも1つの、特に、プログラマブル及び/又は特に回路内メモリモジュール(MM)、及び/又は

特に、前記メモリモジュール(MM)に関連する少なくとも1つのメモリコントローラ(MC)、を備えることを特徴とする請求項1又は2に記載の回路装置。

【請求項4】

前記電流源(IDAC)は、前記メモリモジュール(MM)の下流に配置された少なく

とも1つの電流デジタル/アナログ変換器として構成されることを特徴とする請求項3に記載の回路装置。

【請求項5】

前記信号入力ポート ($P_{IN-SIGNAL}$) の下流に配置されたトランスインピーダンス増幅器として構成される少なくとも1つの入力ステージ (IS) を備えることを特徴とする請求項1乃至4のいずれか1項に記載の回路装置。

【請求項6】

前記デジタルレジスタ (MM, MC)、特に、前記メモリモジュール (MM) の下流に配置された電圧デジタル/アナログ変換器 ($VDAC$) を備え、前記電圧デジタル/アナログ変換器 ($VDAC$) によって、前記入力ステージ (IS) が適合、特に、制御及び/又は調節され得る請求項5に記載の回路装置。

【請求項7】

前記回路装置 (E) の出力ポート ($DOUT+, DOUT-$) で、少なくとも1つの、特に、差動出力信号を提供するために前記入力ステージ (IS) の下流に配置された少なくとも1つのエンドステージ (FS) を備えることを特徴とする請求項1乃至6のいずれか1項に記載の回路装置。

【請求項8】

前記入力ステージ (IS) からの信号の振幅に適合するために、特に、前記入力ステージ (IS) の下流及び/又は前記エンドステージ (FS) の上流に配置された少なくとも1つの主ステージ又は中間ステージ (PS) を備えることを特徴とする請求項1乃至7のいずれか1項に記載の回路装置。

【請求項9】

約2.5ボルトから約3.3ボルトの範囲内で少なくとも1つの外部印加供給電圧 (V_{SUPPLY}) を有することを特徴とする請求項1乃至8のいずれか1項に記載の回路装置。

【請求項10】

前記外部印加供給電圧 (V_{SUPPLY}) よりも小さい、特に、約1.0ボルトから約1.5ボルトの追加の供給電圧 (V_{CORE}) を発生するための少なくとも1つの電圧調整器 (VR) を備えることを特徴とする請求項9に記載の回路装置。

【請求項11】

信号入力ポート ($P_{IN-SIGNAL}$) の上流に配置された少なくとも1つの受光コンポーネント PD 、特に、少なくとも1つの光ダイオードによってデジタル光信号 (S) を受信するための方法であって、

前記信号入力ポート ($P_{IN-SIGNAL}$) を介した前記受光コンポーネント (PD) からのユニポーラ電流信号 (I_{PD}) は、少なくとも1つの電流源 ($IDAC$) によって提供される補償電流 (I_{DC}) によってダイポーラ電流信号 ($I_{PD} - I_{DC}$) に変換され、前記補償電流の値が、少なくとも1つのデジタルレジスタ (MM, MC) によって定義されることを特徴とする方法。

【請求項12】

前記信号入力ポート ($P_{IN-SIGNAL}$) は、前記デジタルレジスタ (MM, MC) に関連する少なくとも1つのメモリコントローラ (MC) によって前記ユニポーラ電流信号 (I_{PD}) の指定の論理レベル、特に、論理“0”及び/又は論理“1”に対して設定され、そこでは、前記メモリコントローラは、少なくとも1つの、特にプログラマブル及び/又は特に回路内メモリモジュール (MM) にアクセス可能であることを特徴とする請求項11に記載の方法。

【請求項13】

前記ユニポーラ電流信号 (I_{PD}) は、前記補償電流 (I_{DC}) が、前記入力ポート ($P_{IN-SIGNAL}$) から基準電位 (GND)、特に、アース電位又は接地電位又はゼロ電位、に抗するように向けられる又は下げられるように、前記電流源 ($IDAC$) によって変更されることを特徴とする請求項11又は12に記載の方法。

【請求項 14】

トランスインピーダンス増幅器として構成され且つ前記信号入力ポート (P_{IN-Sig}) の下流に配置された少なくとも1つの入力状態 (IS) の増幅が、少なくとも1つの電圧デジタル/アナログ変換器 (VDAC) によって適合、特に、制御及び/又は調節されることを特徴とする請求項 11 乃至 13 のいずれか 1 項に記載の方法。