

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成 19 年 5 月 10 日 (2007.5.10)

【公開番号】特開 2004-310766 (P2004-310766A)
 【公開日】平成 16 年 11 月 4 日 (2004.11.4)
 【年通号数】公開・登録公報 2004-043
 【出願番号】特願 2004-96879 (P2004-96879)
 【国際特許分類】

G 0 6 T 3/40 (2006.01)
G 0 9 G 3/20 (2006.01)
H 0 4 N 1/387 (2006.01)
G 0 9 G 5/36 (2006.01)
G 0 9 G 5/00 (2006.01)
G 0 9 G 5/391 (2006.01)

【F I】

G 0 6 T 3/40 C
 G 0 9 G 3/20 6 3 2 B
 G 0 9 G 3/20 6 5 0 C
 H 0 4 N 1/387 1 0 1
 G 0 9 G 5/36 5 2 0 G
 G 0 9 G 5/00 5 2 0 V

【手続補正書】
 【提出日】平成 19 年 3 月 15 日 (2007.3.15)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

列および行ごとに配置された画素またはサブピクセルによって表わされる入力画像を任意に選択可能にスケーリングするための方法であって、

出力画像に再生するために、入力画像中の所定の選択された画素またはサブピクセルを検出し、

当該画素またはサブピクセルのそれぞれの列ごと、または行ごとの間隔を次のように選定する、

すなわち入力画像と出力画像との間で、少なくとも 1 つの列または行の領域にわたって、入力画像の選択された順次連続する画素またはサブピクセル間の整数間隔を計算し、当該間隔間の変動は最小であるようにすることによって有理スケーリング比が達成されるように選定する方法において、

入力画像の選択された画素またはサブピクセルを支持点として使用し、

当該支持点には出力画像中で、支持点に先行または後続する複数の画素またはサブピクセルの 1 つが割当てられ、

該画素またはサブピクセルは、入力画像から計算または選択された画素またはサブピクセルである、

ことを特徴とする方法。

【請求項 2】

それぞれ隣接する支持点までの領域にある、入力画像の先行または後続の画素またはサ

ブピクセルは、出力画像での支持点に割当てられるべき画素の計算のためのフィルタリングまたは重み付けに使用される、請求項 1 記載の方法。

【請求項 3】

それぞれ隣接する支持点までの領域にある支持点に先行または後続する、最大値を有する画素または最小値を有する画素を選択するか、または先行の支持点に対して選択された画素に対して最大の差を有する画素を選択する、請求項 1 記載の方法。

【請求項 4】

スケーリング比を表わす値は加数として加算器に供給され、
加数の加算は各画素またはサブピクセルに対して、列ごとまたは行ごとに実行し、
閾値を上回る際に、その時の画素またはサブピクセルに支持点をマークし、
支持点をマークした後、加算器の内容から閾値に相応する値を減算する、請求項 1 記載の方法。

【請求項 5】

閾値を越えることを、2 進加算器で選択されたビットの状態変化によりシグナリングする、請求項 4 記載の方法。

【請求項 6】

閾値の減算を、連続的な加算と 2 進加算器のオーバーフローを無視することにより行う、請求項 5 記載の方法。

【請求項 7】

順次連続する列または行を、画素またはサブピクセルだけ完全にずらして処理する、請求項 1 から 6 までのいずれか 1 項記載の方法。

【請求項 8】

列ごとおよび行ごとに配置された画素またはサブピクセルにより表示される画像を任意に選択可能にスケーリングするためのスケーリング回路であって、マイクロプロセッサと、プログラムメモリと、ワークメモリと、並びにスケーリング比に対する入力手段とを有し、請求項 1 から 7 までのいずれか 1 項記載の方法をプログラム制御して実行するスケーリング回路。

【請求項 9】

列ごとおよび行ごとの配置された画素またはサブピクセルにより表示される画像を任意に選択可能にスケーリングするためのスケーリング回路であって、

加算器と、スケーリング比に対する入力手段と、列または行に対する比較器と、第 1 のマルチプレクサと、第 2 のマルチプレクサと、メモリとを有し、

前記加算器ではスケーリング比を表わす値が各画素または各サブピクセルごとに列または行で加算され、

前記比較器は、加算により閾値を上回ることをシグナリングし、

前記第 1 のマルチプレクサによって、列の画素またはサブピクセルに値が割当てられ、

前記第 2 のマルチプレクサによって、行の画素またはサブピクセルに値が割当てられ、

前記メモリは、列または行に対する画素またはサブピクセルに対する値を記憶する、ことを特徴とするスケーリング回路。

【請求項 10】

加算器の選択されたビット位置を記憶するための手段と、選択されたビット位置における順次連続する内容を比較するための手段とが設けられており、

加算器の選択されたビット位置における順次連続する内容の状態変化に基づいて、閾値の上回りを識別する、請求項 9 記載のスケーリング回路。

【請求項 11】

コントロールモニタ用の制御部を備えるフィルムスキャナにおいて、請求項 8 から 10 までのいずれか 1 項記載のスケーリング回路が設けられている、ことを特徴とするフィルムスキャナ。