

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018年3月1日 (01.03.2018)



(10) 国际公布号
WO 2018/035993 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) *H01L 21/324* (2006.01)
H01L 29/786 (2006.01)
- (21) 国际申请号: PCT/CN2016/106033
- (22) 国际申请日: 2016年11月16日 (16.11.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610742652.1 2016年8月26日 (26.08.2016) CN
- (71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430070 (CN)。
- (72) 发明人: 谢应涛 (XIE, Yingtao); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道8号中国地质大学产学研基地中地大楼A806, Guangdong 518057 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA,

(54) Title: ARRAY SUBSTRATE AND LIQUID-CRYSTAL DISPLAY PANEL

(54) 发明名称: 阵列基板及液晶显示面板

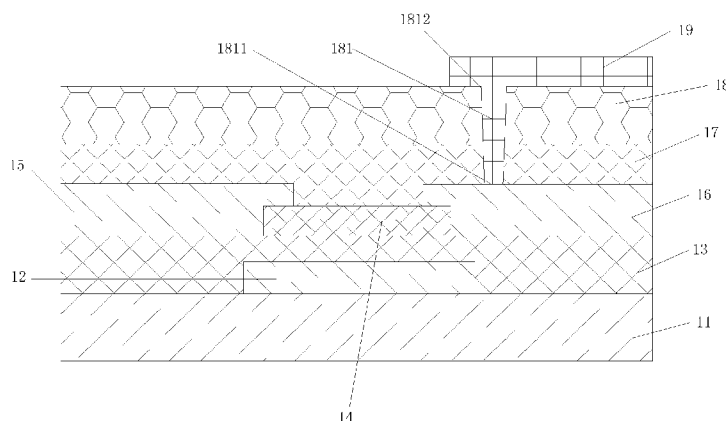


图 1

(57) Abstract: An array substrate and a liquid-crystal display panel, the array substrate comprising: after forming an oxide semiconductor material layer (14, 23, 24, 25), forming a passivation layer (17) or a gate insulating layer (13, 26) by annealing in compressed air with radio frequency irradiation. By means of the above technique, the difference between threshold voltages of a plurality of oxide thin film transistors can be adjusted, and a technical basis is further provided for reducing drift in the threshold voltages of oxide semiconductor TFTs, thereby realizing uniform display performance.

(57) 摘要: 一种阵列基板及液晶显示面板, 该阵列基板包括: 在氧化物半导体材料层 (14, 23, 24, 25) 形成后, 在射频照射下、并在压缩空气中进行退火形成钝化层 (17) 或栅极绝缘层 (13, 26)。通过上述方式, 能够调节多个氧化物薄膜晶体管的阈值电压之间的差异, 并进而为减少氧化物半导体TFT阈值电压的漂移, 实现均匀的显示效果提供技术基础。

RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

阵列基板及液晶显示面板

【技术领域】

本发明涉及液晶显示技术领域，特别是涉及一种阵列基板及液晶显示面板。

【背景技术】

氧化物半导体 TFT (Oxide semiconductor TFT) 具有高迁移率、较为廉价的大面积生产等优势，正逐渐成为下一代显示技术的有力竞争者。

但是，目前的情况是，面板上氧化物半导体 TFT 阈值电压发生漂移，各个氧化物半导体 TFT 阈值电压之间的差异很大，不均匀，这给液晶显示的质量和效果带来很不好的影响。

【发明内容】

本发明主要解决的技术问题是提供一种阵列基板及液晶显示面板，能够调节多个氧化物薄膜晶体管的阈值电压之间的差异，并进而为减少氧化物半导体 TFT 阈值电压的漂移，实现均匀的显示效果提供技术基础。

为解决上述技术问题，本发明采用的一个技术方案是：提供一种阵列基板，其中，所述阵列基板上设置有阵列分布的多个氧化物薄膜晶体管，所述阵列基板包括：基板；

栅极层，形成在所述基板上；

栅极绝缘层，覆盖在所述基板和所述栅极层上；

氧化物半导体材料层，形成在所述栅极绝缘层上，并位于所述栅极层的垂直正上方；

源极层和漏极层，分别间隔地形成在所述栅极绝缘层上，且分别部分覆盖所述氧化物半导体材料层，使得所述源极层和漏极层分别位于所述氧化物半导体材料层的两边；

钝化层，覆盖在所述源极层、所述漏极层以及所述氧化物半导体材料层上，其中，所述钝化层是在射频照射下、并在压缩空气中进行退火形成的，以调节所述多个氧化物薄膜晶体管的阈值电压之间的差值；

平坦层，覆盖在所述钝化层上，其在所述平坦层中形成贯穿所述平坦层的接触孔，所述接触孔的一端延伸并贯穿所述钝化层、与所述漏极层连接，所述

接触孔中填充的材料为透明电极材料;

像素电极层, 形成在所述平坦层上, 其材料为透明电极材料, 所述像素电极层与所述接触孔的另一端连接, 以实现所述漏极层与所述像素电极层之间的电性连接。

其中, 所述射频的电源功率的范围为 400W~4000W。

其中, 所述射频的电源功率分别为 600W、1000W 以及 1400W。

其中, 退火时的温度为 200~400°C。

为解决上述技术问题, 本发明采用的另一个技术方案是: 提供一种液晶显示面板, 包括: 第一基板;

第二基板, 与所述第一基板相对设置, 其上设置有阵列分布的多个氧化物薄膜晶体管, 其包括:

基板;

栅极层, 形成在所述基板上;

栅极绝缘层, 覆盖在所述基板和所述栅极层上;

氧化物半导体材料层, 形成在所述栅极绝缘层上, 并位于所述栅极层的垂直正上方;

源极层和漏极层, 分别间隔地形成在所述栅极绝缘层上, 且分别部分覆盖所述氧化物半导体材料层, 使得所述源极层和漏极层分别位于所述氧化物半导体材料层的两边;

钝化层, 覆盖在所述源极层、所述漏极层以及所述氧化物半导体材料层上, 其中, 所述钝化层是在射频照射下、并在压缩空气中进行退火形成的, 以调节所述多个氧化物薄膜晶体管的阈值电压之间的差值;

平坦层, 覆盖在所述钝化层上, 其在所述平坦层中形成贯穿所述平坦层的接触孔, 所述接触孔的一端延伸并贯穿所述钝化层、与所述漏极层连接, 所述接触孔中填充的材料为透明电极材料;

像素电极层, 形成在所述平坦层上, 其材料为透明电极材料, 所述像素电极层与所述接触孔的另一端连接, 以实现所述漏极层与所述像素电极层之间的电性连接;

液晶层, 夹设在所述第一基板和所述第二基板之间。

为解决上述技术问题, 本发明采用的又一个技术方案是: 提供一种阵列基板, 其中, 所述阵列基板上设置有阵列分布的多个氧化物薄膜晶体管, 所述阵

列基板包括：基板；

绝缘的缓冲层，覆盖在所述基板上；

氧化物半导体材料层，其包括沟道区域、源极区域和漏极区域，所述氧化物半导体材料层形成在所述缓冲层上，其中，所述源极区域和所述漏极区域分别位于所述沟道区域的两端，所述源极区域和所述漏极区域通过对所述氧化物半导体材料经过掺杂处理而形成；

栅极绝缘层，覆盖在所述沟道区域上，其中，所述栅极绝缘层在射频的照射下、并在压缩空气中进行退火而形成的，以调节所述多个氧化物薄膜晶体管的阈值电压之间的差值；

栅极层，覆盖在所述栅极绝缘层上；

绝缘的互联层，覆盖在所述缓冲层、所述源极区域、所述栅极层以及所述漏极区域上，且在所述互联层中分别形成贯穿所述互联层的第一接触孔和第二接触孔，所述第一接触孔的一端与所述源极区域连接，所述第二接触孔的一端与所述漏极区域连接，其中所述第一接触孔和第二接触孔中填充的材料为透明电极材料；

源极层和漏极层，其分别间隔形成在所述互联层上，其材料均为金属导体材料，其中，所述源极层与所述第一接触孔的另一端相连，以实现所述源极层与所述源极区域之间的电性连接，所述漏极层与所述第二接触孔的另一端相连，以实现所述漏极层与所述漏极区域之间的电性连接。

其中，所述射频的电源功率的范围为 400W~4000W。

其中，所述射频的电源功率分别为 600W、1000W 以及 1400W。

其中，退火时的温度为 200~400°C。

本发明的有益效果是：区别于现有技术的情况，本发明在氧化物半导体材料层形成后，在射频的照射下、并在压缩空气中进行退火中形成钝化层或栅极绝缘层，通过这种方式，能够调节氧化物薄膜晶体管的阈值电压之间的差异，并进而为减少氧化物半导体 TFT 阈值电压的漂移，实现均匀的显示效果提供技术基础。

【附图说明】

图1是本发明阵列基板一实施方式的结构示意图；

图2是图 1 的阵列基板在实际应用中一制备流程第一部分示意图；

图3是图1的阵列基板在实际应用中一制备流程第二部分示意图；
图4是通过图2和图3的制备流程获得的基板上测试TFT器件的位点示意图；
图5是图4的TFT器件在600W的电流电压(I_dV_g)曲线；
图6是图4的TFT器件在1000W的电流电压(I_dV_g)曲线；
图7是图4的TFT器件在1400W的电流电压(I_dV_g)曲线；
图8是本发明阵列基板另一实施方式的结构示意图；
图9是图8的阵列基板在实际应用中一制备流程第一部分示意图；
图10是图8的阵列基板在实际应用中一制备流程第二部分示意图。

【具体实施方式】

下面结合附图和实施方式对本发明进行详细说明。

参阅图1，图1是本发明阵列基板一实施方式的结构示意图，其中，该阵列基板上设置有阵列分布的多个氧化物薄膜晶体管，该阵列基板包括：基板11、栅极层12、栅极绝缘层13、氧化物半导体材料层14、源极层15和漏极层16、钝化层17、平坦层18以及像素电极层19。

栅极层12形成在基板11上。栅极层12的材料是金属导体材料。

栅极绝缘层13覆盖在基板11和栅极层12上。栅极绝缘层13的材料可以是 SiO_x 薄膜，厚度可以在500nm以下。

氧化物半导体材料层14形成在栅极绝缘层13上，并位于栅极层12的正上方；氧化物半导体材料层14的材料包括但不限于a-IGZO。

源极层15和漏极层16分别间隔地形成在栅极绝缘层13上，且分别部分覆盖氧化物半导体材料层14，使得源极层15和漏极层16分别位于氧化物半导体材料层14的两边。源极层15和漏极层16的材料是金属导体材料，例如：Mo、Cu或Mo/Cu合金等。

钝化层17覆盖在源极层15、漏极层16以及氧化物半导体材料层14上，其中，钝化层17在射频照射下、并在压缩空气中进行退火形成的，以调节多个氧化物薄膜晶体管的阈值电压之间的差异。在实际应用中，可以根据实际需要，调节射频的电源功率，在压缩空气中进行退火，调节退火温度和退火时间等，来调节多个氧化物薄膜晶体管的阈值电压之间的差异。

平坦层18覆盖在钝化层17上，其在平坦层18中形成贯穿平坦层18的接触孔181，接触孔181的一端1811延伸并贯穿钝化层17、与漏极层16连接，

接触孔 181 中填充的材料为透明电极材料。

像素电极层 19 形成在平坦层 18 上，其材料为透明电极材料，像素电极层 19 与接触孔 181 的另一端 1812 连接，以实现漏极层 16 与像素电极层 19 之间的电性连接。

其中，射频的电源功率的范围为 400W~4000W。进一步地，射频的电源功率分别为 600W、1000W 以及 1400W。

其中，退火时的温度为 200~400℃。进一步地，退火时的温度为 350℃。

在实际应用中，可以通过下面的制备流程来制备上述的阵列基板，如图 2 和图 3 所示：

(1) 在基板 11 上，基于物理气相沉积 (PVD) 方法沉积金属栅电极膜层，并通过标准的光刻工艺对其进行图案化，获得栅极层 12；

(2) 在基板 11 和栅极层 12 上，基于化学气相沉积 (CVD) 方法沉积栅极绝缘层 13 (gate insulator) SiO_x 薄膜，厚度为 500nm 以下；

(3) 在栅极绝缘层 13 上，基于 PVD 沉积氧化物半导体 (如 a-IGZO) 薄膜，然后通过标准的光刻工艺，形成所需的 a-IGZO 图案，获得氧化物半导体材料层 14；

(4) 在栅极绝缘层 13 上，基于 PVD 沉积金属 (如 Mo、Cu 或 Mo/Cu) 源漏电极膜层，并通过标准的光刻工艺对其进行图案化，获得源极层 15 和漏极层 16；

(5) 采用等离子体增强化学气相沉积法 (Plasma Enhanced Chemical Vapor Deposition, 简写 PECVD) 沉积钝化层 17 (passivation layer)，其中，钝化层 17 在射频照射下并在压缩空气中进行退火而形成的；

(6) 采用 PECVD 沉积 SiO_x 等获得平坦层 18，或者采用涂布 (coating) 方式沉积有机平坦层 18，并通过标准的光刻工艺对平坦层 18 和钝化层 17 开接触孔 181 于漏极层 16 处；

(7) 沉积氧化铟锡 (ITO) 并采用标准的光刻工艺形成图案，使其连接漏极层 16 处形成像素 (pixel) 电极层 19，进而完成阵列基板的制备。

上述制备工艺制得 4.5 代基板，为了有效调节多个氧化物薄膜晶体管的阈值电压之间的差异，在腔体压力、间距 (spacing) 和气体流量均保持不变的情况下，射频的电源功率 (RF power) 分别选择 600W、1000W、1400W 进行沉积 SiO_x 薄膜，接着将样品在压缩空气中以 350℃ 进行热风式退火 1 个小时。在该

4.5 代基板上测试 18 个 TFT 器件，测试的点位如图 4 所示，9 个相邻的测试位置，每个相邻位置测试两个 TFT 器件。18 个 TFT 器件的电流电压 (IdVg) 曲线如图 5 至图 7 所示，然后可通过该系列的 IdVg 曲线提取阈值电压 (Vth) 如下表 1。从表 1 中可以看出 1400W 样品的 ΔV_{th} 为 1.17V，1000W 样品的 ΔV_{th} 为 2.24V，而 600W 样品的 ΔV_{th} 为 3.46V，因此其规律性为 ΔV_{th} 随着 RF power 的增加而明显减少。如果需要减少 TFT 之间阈值电压的差异，可以提高 RF power。

表 1 不同功率沉积条件下 Vth 分布表

1400W			1000W			600W		
(2.86,2.82)	(3.08,3.23)	(2.69,2.72)	(1.87,1.29)	(1.07,1.82)	(1.05,1.88)	(0.68,0.58)	(0.99,0.52)	(0.30,1.00)
(3.34,3.35)	(3.62,3.58)	(3.03,3.02)	(0.07,1.25)	(1.75,2.08)	(2.31,2.27)	(1.61,1.71)	(1.12,1.52)	(-1.75,0.23)
(3.51,3.52)	(3.67,3.63)	(2.82,2.50)	(1.27,1.42)	(1.76,1.91)	(0.81,1.16)	(-0.45,-0.66)	(0.49,0.60)	(-0.32,0.06)
最大值: 3.67V			最大值: 2.31V			最大值: 1.71V		
最小值: 2.50V			最小值: 0.07V			最小值: -1.75V		
平均值: 3.17V			平均值: 1.50V			平均值: 0.46V		
ΔV_{th} : 1.17V			ΔV_{th} : 2.24V			ΔV_{th} : 3.46V		

需要说明的是，本发明的阵列基板并不限于通过上述的工艺制备，还可以通过其它的工艺制备，在此不做限定。

本发明在氧化物半导体材料层形成后，在射频照射下，并在压缩空气中进行退火中形成钝化层，通过这种方式，能够调节氧化物薄膜晶体管的阈值电压之间的差异，并进而为减少氧化物半导体 TFT 阈值电压的漂移，实现均匀的显示效果提供技术基础。

本发明还提供一种液晶显示面板，该液晶显示面板包括：第一基板、与第一基板相对设置第二基板以及夹设在第一基板和第二基板之间的液晶层，其中，第二基板为上述阵列基板中的任意一种，相关内容的详细说明请参见上述阵列基板，在此不再赘叙。

参见图 8，图 8 是本发明阵列基板另一实施方式的结构示意图，该阵列基板上设置有阵列分布的多个氧化物薄膜晶体管，该阵列基板包括：基板 21、绝缘的缓冲层 22、氧化物半导体材料层（其包括源极区域 23、漏极区域 24 和沟道区域 25）、栅极绝缘层 26、栅极层 27、绝缘的互联层 28 以及源极层 29 和漏极层 30。

绝缘的缓冲层 22 覆盖在基板 21 上。缓冲层的材料可以是 SiO_x。

氧化物半导体材料层包括沟道区域 25、源极区域 23 和漏极区域 24，氧化

物半导体材料层形成在缓冲层 22 上, 其中, 源极区域 23 和漏极区域 24 分别位于沟道区域 25 的两端, 源极区域 23 和漏极区域 24 的材料通过对氧化物半导体材料经过掺杂处理而形成的; 其中, 源极区域 23 和漏极区域 24 的初始材料是氧化物半导体材料, 最终的材料是氧化物半导体材料经过掺杂处理后变成导体材料。在一实施方式中, 氧化物半导体材料经过掺杂处理后变成导体材料的基本原理可以是: 将氧化物半导体材料中的氧原子夺取出来, 使氧原子与其他物质发生反应, 从而使得氧化物半导体材料由于被夺取氧原子而变为导体材料。此处掺杂处理的方式包括但不限于: 等离子体 (plasma)、UV 光照、金属氧化等方式。当然, 如果互联层 28 的材料是 SiN_x , 在沉积互联层 28 时, 由于释放出氢气 H_2 , H_2 可以夺取氧化物半导体材料中的氧原子, 并发生反应, 从而使氧化物半导体材料变成导体材料。其中, 氧化物半导体材料包括但不限于 a-IGZO。

栅极绝缘层 26 覆盖在沟道区域 25 上, 其中, 栅极绝缘层 26 在射频的照射下、并在压缩空气中进行退火而形成的, 以调节多个氧化物薄膜晶体管的阈值电压之间的差值; 在实际应用中, 可以根据实际需要, 调节射频的电源功率, 在压缩空气中进行退火, 调节退火温度和退火时间等, 来调节多个氧化物薄膜晶体管的阈值电压之间的差异。栅极绝缘层 26 的材料可以是 SiO_x 。

栅极层 27 覆盖在栅极绝缘层 26 上。栅极层 27 的材料是金属导体材料。

绝缘的互联层 28 覆盖在缓冲层 22、源极区域 23、栅极层 27 以及漏极区域 24 上, 且在互联层 28 中分别形成贯穿互联层 28 的第一接触孔 281 和第二接触孔 282, 第一接触孔 281 的一端 2811 与源极区域 23 连接, 第二接触孔 282 的一端 2821 与漏极区域 24 连接, 其中第一接触孔 281 和第二接触孔 282 中填充的材料为透明电极材料。

源极层 29 和漏极层 30, 其分别间隔形成在互联层 28 上, 其材料均为金属导体材料, 其中, 源极层 29 与第一接触孔 281 的另一端 2812 相连, 以实现源极层 29 与源极区域 23 之间的电性连接, 漏极层 30 与第二接触孔 282 的另一端 2822 相连, 以实现漏极层 30 与漏极区域 24 之间的电性连接。

其中, 射频的电源功率的范围为 400W~4000W。进一步地, 射频的电源功率分别为 600W、1000W 以及 1400W。

其中, 退火时的温度为 200~400°C。进一步地, 退火时的温度为 350°C。

在实际应用中, 可以通过下面的制备流程来制备上述的阵列基板, 如图 9 和图 10 所示:

(1) 在基板 21 上, 基于 CVD 沉积 SiO_x 作为缓冲层 22 (buffer layer);

(2) 在缓冲层 22 上, 基于 PVD 沉积氧化物半导体 (如 a-IGZO) 薄膜, 形成氧化物半导体材料层, 然后通过标准的光刻工艺, 形成所需的 a-IGZO 图案, 获得源极区域 23、漏极区域 24 以及沟道区域 25, 此时, 源极区域 23、漏极区域 24 的材料还是初始材料, 即氧化物半导体材料;

(3) 基于 CVD 沉积栅极绝缘层 26 (gate insulator) 薄膜, 为了有效调节多个氧化物薄膜晶体管的阈值电压之间的差异, 栅极绝缘层 26 在射频的照射下, 且在压缩空气中进行退火而形成的;

(4) 基于 PVD 沉积金属栅极层 27, 然后 coating 光阻 (PR) 形成图案, 并通过干刻 (dry etch) 或者湿刻 (Wet-etch) 方法蚀刻未被光阻保护的金属层和绝缘层;

(5) 对裸露的氧化物半导体材料进行诸如等离子体 (plasma)、UV 光照、金属氧化等方式实现氧化物半导体的掺杂, 使其变为导体作为源极区域 23 和漏极区域 24 (如互联层 ILD 层为 SiN_x , 此步骤可以省略);

(6) 采用 PECVD 沉积 SiO_x 或 SiN_x 作为互联层 28 (ILD) 并通过标准的光刻工艺对互联层 28 开两个接触孔 281、282 于导电的源极区域 23 和漏极区域 24 处;

(7) 基于 PVD 沉积金属薄膜并对其进行图案化, 形成源漏电极图案, 获得源极层 29 和漏极层 30;

进一步地, 还可以包括如下两个步骤:

(8) 采用 PECVD 沉积 SiO_x 平坦层或者采用 coating 方式沉积有机平坦层, 并通过标准的光刻工艺对平坦层和钝化层开接触孔于漏电极处;

(9) 沉积 ITO 并采用标准的光刻工艺形成图案, 使其连接漏电极处形成像素电极, 进而完成 array 段制备。

本发明在氧化物半导体材料层形成后, 在射频照射下、并在压缩空气中进行退火中形成栅极绝缘层, 通过这种方式, 能够调节多个氧化物薄膜晶体管的阈值电压之间的差异, 并进而为减少氧化物半导体 TFT 阈值电压的漂移, 实现均匀的显示效果提供技术基础。

本发明还提供一种液晶显示面板, 该液晶显示面板包括: 第一基板、与第一基板相对设置第二基板以及夹设在第一基板和第二基板之间的液晶层, 其中, 第二基板为上述阵列基板中的任意一种, 相关内容的详细说明请参见上述阵列

基板，在此不再赘叙。

以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求

1.一种阵列基板，其中，所述阵列基板上设置有阵列分布的多个氧化物薄膜晶体管，其中，所述阵列基板包括：

基板；

栅极层，形成在所述基板上；

栅极绝缘层，覆盖在所述基板和所述栅极层上；

氧化物半导体材料层，形成在所述栅极绝缘层上，并位于所述栅极层的垂直正上方；

源极层和漏极层，分别间隔地形成在所述栅极绝缘层上，且分别部分覆盖所述氧化物半导体材料层，使得所述源极层和漏极层分别位于所述氧化物半导体材料层的两边；

钝化层，覆盖在所述源极层、所述漏极层以及所述氧化物半导体材料层上，其中，所述钝化层是在射频照射下并在压缩空气中进行退火形成的，以调节所述多个氧化物薄膜晶体管的阈值电压之间的差值；

平坦层，覆盖在所述钝化层上，其在所述平坦层中形成贯穿所述平坦层的接触孔，所述接触孔的一端延伸并贯穿所述钝化层、与所述漏极层连接，所述接触孔中填充的材料为透明电极材料；

像素电极层，形成在所述平坦层上，其材料为透明电极材料，所述像素电极层与所述接触孔的另一端连接，以实现所述漏极层与所述像素电极层之间的电性连接。

2.根据权利要求 1 所述的阵列基板，其中，所述射频的电源功率的范围为 400W~4000W。

3.根据权利要求 2 所述的阵列基板，其中，所述射频的电源功率分别为 600W、1000W 以及 1400W。

4.根据权利要求 1 所述的阵列基板，其中，退火时的温度为 200~400℃。

5.一种液晶显示面板，其中，包括：

第一基板；

第二基板，与所述第一基板相对设置，其上设置有阵列分布的多个氧化物薄膜晶体管，其包括：

基板；

栅极层，形成在所述基板上；

栅极绝缘层，覆盖在所述基板和所述栅极层上；

氧化物半导体材料层，形成在所述栅极绝缘层上，并位于所述栅极层的垂直正上方；

源极层和漏极层，分别间隔地形成在所述栅极绝缘层上，且分别部分覆盖所述氧化物半导体材料层，使得所述源极层和漏极层分别位于所述氧化物半导体材料层的两边；

钝化层，覆盖在所述源极层、所述漏极层以及所述氧化物半导体材料层上，其中，所述钝化层是在射频照射下并在压缩空气中进行退火形成的，以调节所述多个氧化物薄膜晶体管的阈值电压之间的差值；

平坦层，覆盖在所述钝化层上，其在所述平坦层中形成贯穿所述平坦层的接触孔，所述接触孔的一端延伸并贯穿所述钝化层、与所述漏极层连接，所述接触孔中填充的材料为透明电极材料；

像素电极层，形成在所述平坦层上，其材料为透明电极材料，所述像素电极层与所述接触孔的另一端连接，以实现所述漏极层与所述像素电极层之间的电性连接；

液晶层，夹设在所述第一基板和所述第二基板之间。

6.一种阵列基板，其中，所述阵列基板上设置有阵列分布的多个氧化物薄膜晶体管，其中，所述阵列基板包括：

基板；

绝缘的缓冲层，覆盖在所述基板上；

氧化物半导体材料层，其包括沟道区域、源极区域和漏极区域，所述氧化物半导体材料层形成在所述缓冲层上，其中，所述源极区域和所述漏极区域分别位于所述沟道区域的两端，所述源极区域和所述漏极区域通过对所述氧化物半导体材料经过掺杂处理而形成；

栅极绝缘层，覆盖在所述沟道区域上，其中，所述栅极绝缘层在射频的照射下、并在压缩空气中进行退火而形成的，以调节所述多个氧化物薄膜晶体管的阈值电压之间的差值；

栅极层，覆盖在所述栅极绝缘层上；

绝缘的互联层，覆盖在所述缓冲层、所述源极区域、所述栅极层以及所述漏极区域上，且在所述互联层中分别形成贯穿所述互联层的第一接触孔和第二

接触孔，所述第一接触孔的一端与所述源极区域连接，所述第二接触孔的一端与所述漏极区域连接，其中所述第一接触孔和第二接触孔中填充的材料为透明电极材料；

源极层和漏极层，其分别间隔形成在所述互联层上，其材料均为金属导体材料，其中，所述源极层与所述第一接触孔的另一端相连，以实现所述源极层与所述源极区域之间的电性连接，所述漏极层与所述第二接触孔的另一端相连，以实现所述漏极层与所述漏极区域之间的电性连接。

7.根据权利要求 6 所述的阵列基板，其中，所述射频的电源功率的范围为 400W~4000W。

8.根据权利要求 7 所述的阵列基板，其中，所述射频的电源功率分别为 600W、1000W 以及 1400W。

9.根据权利要求 6 所述的阵列基板，其中，退火时的温度为 200~400℃。

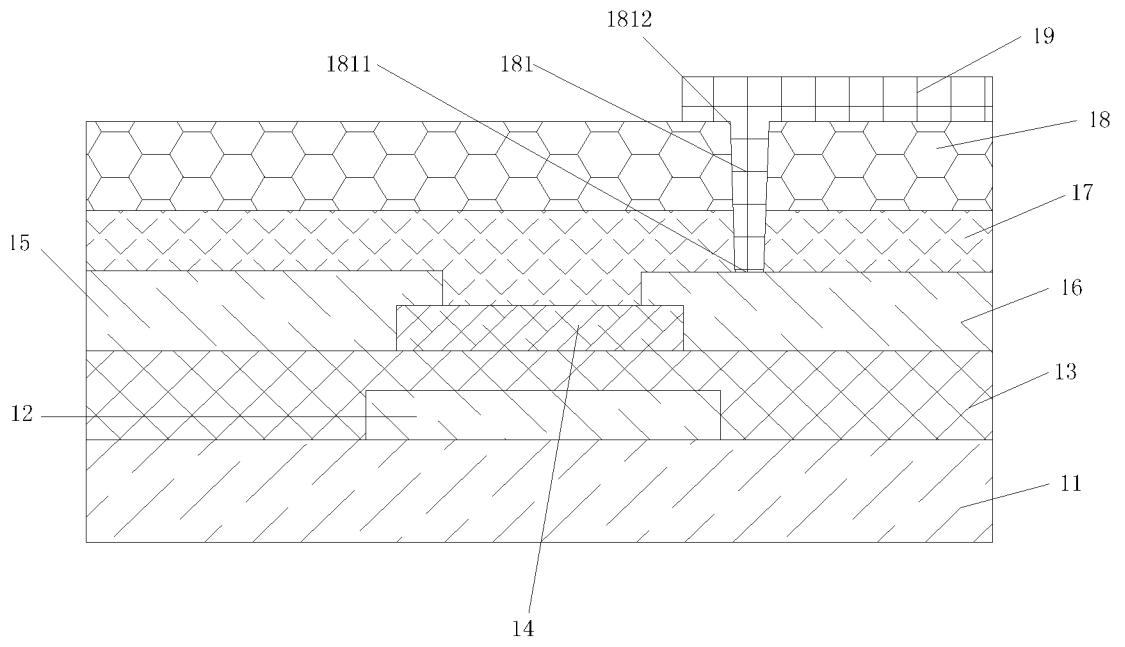


图 1

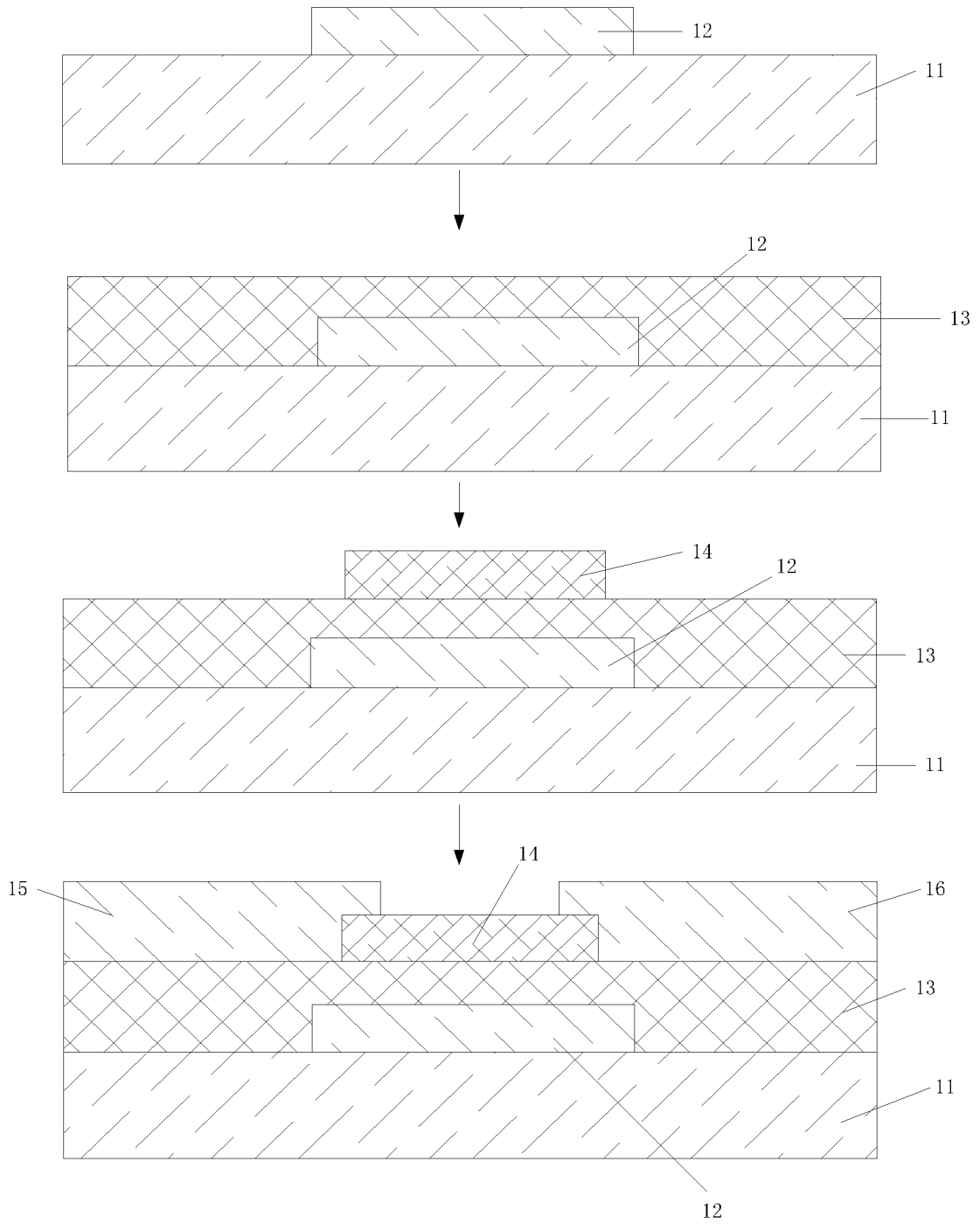


图 2

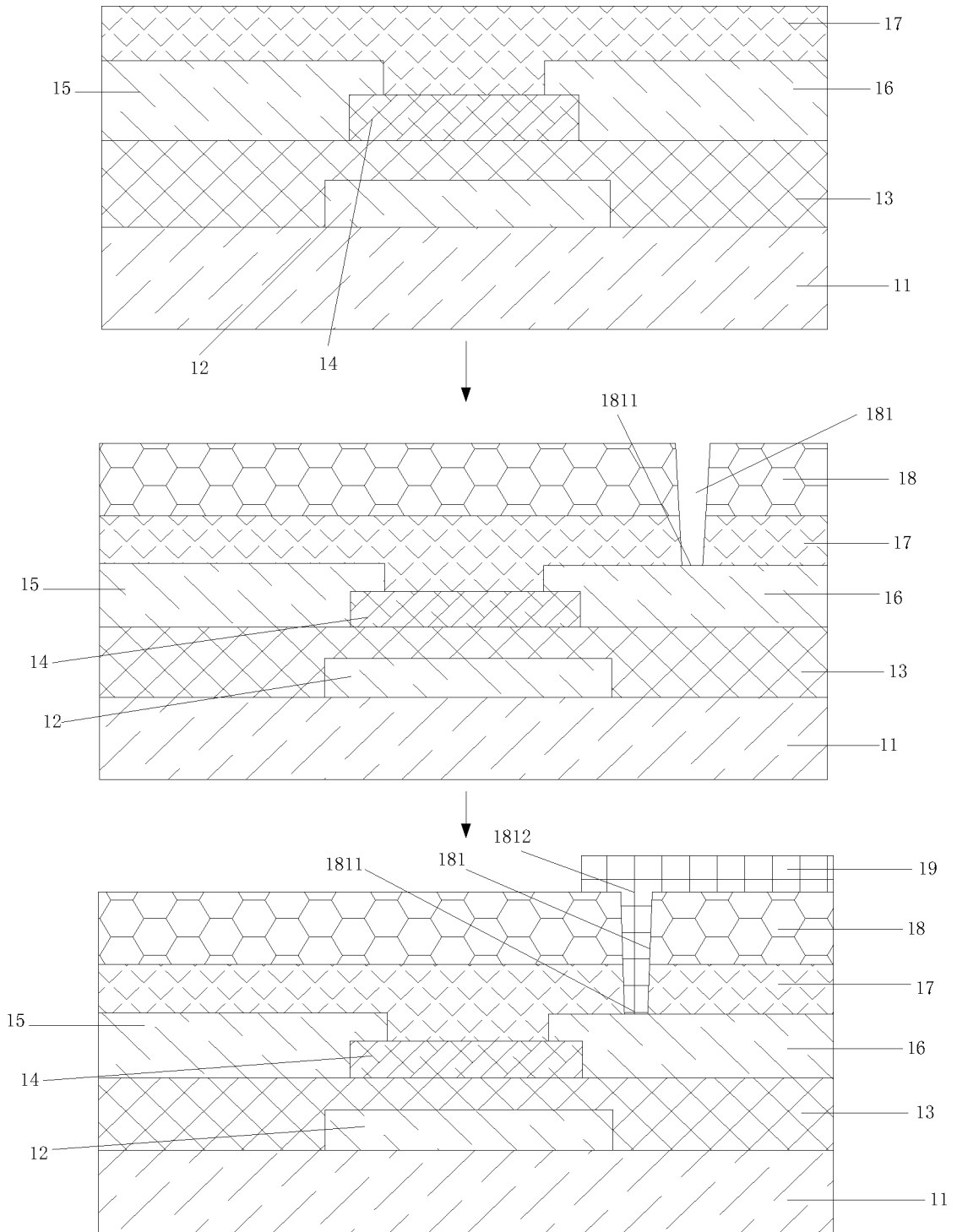


图 3

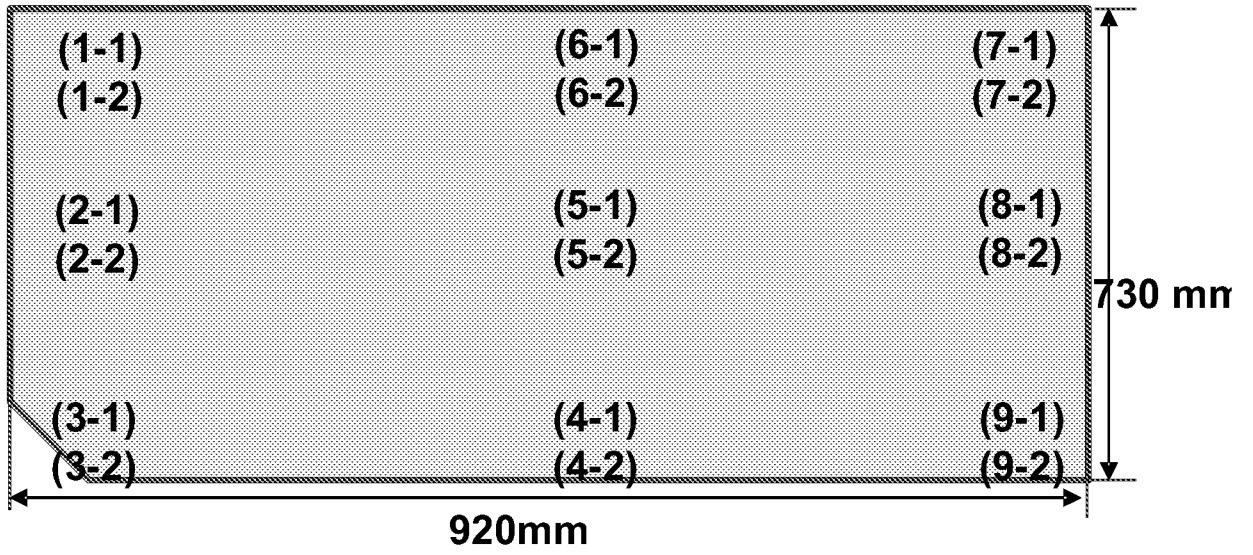


图 4

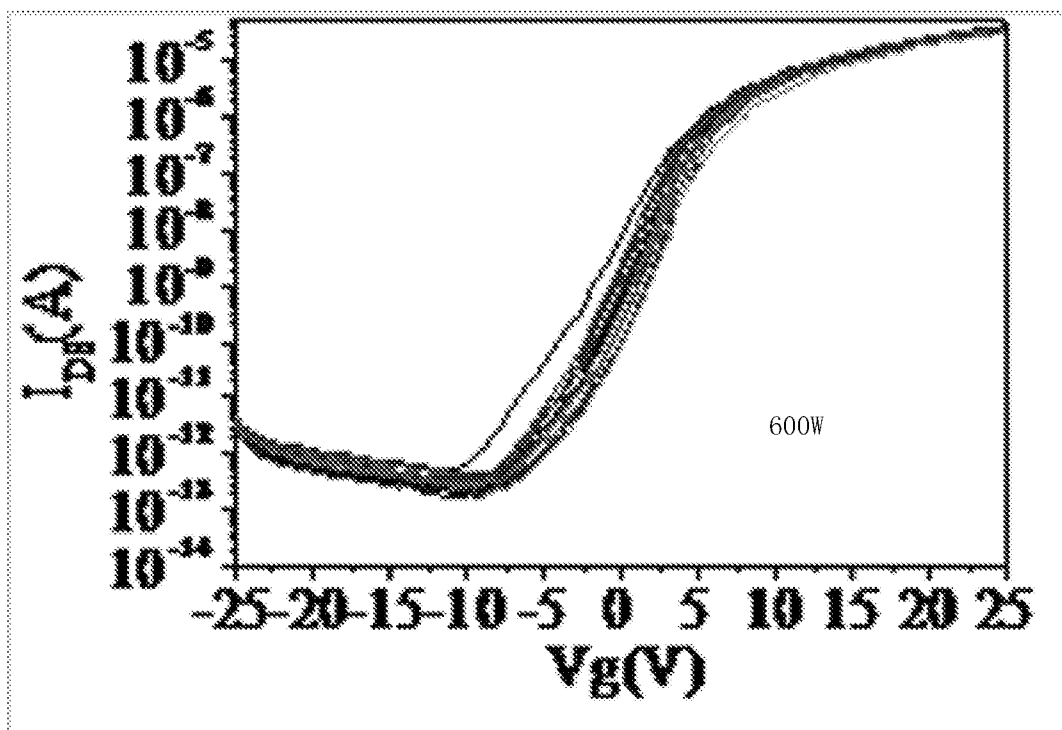


图 5

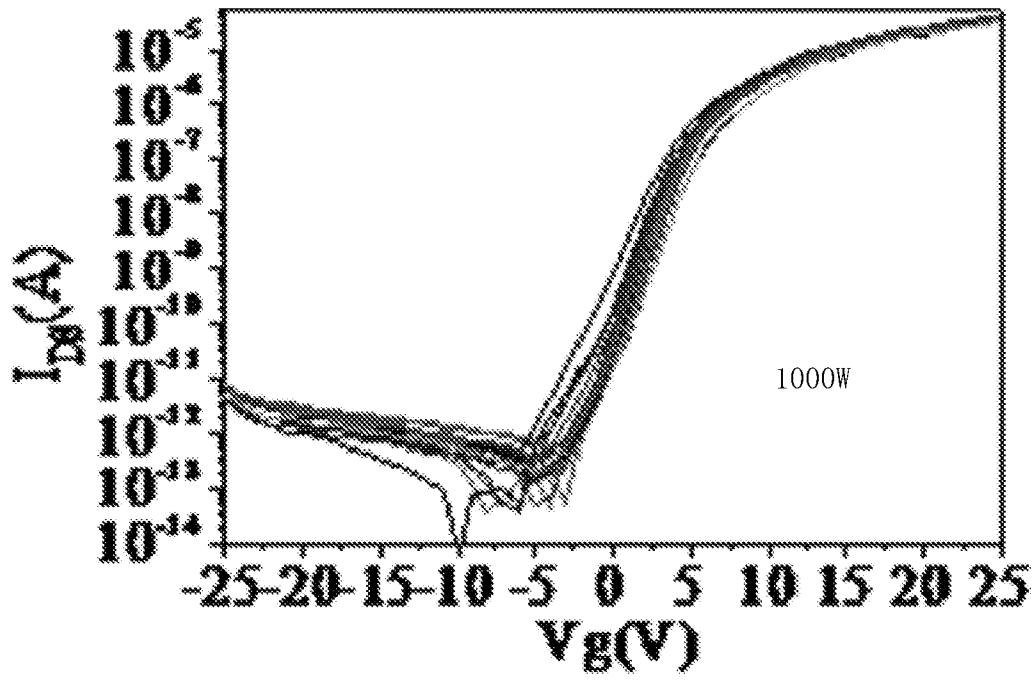


图 6

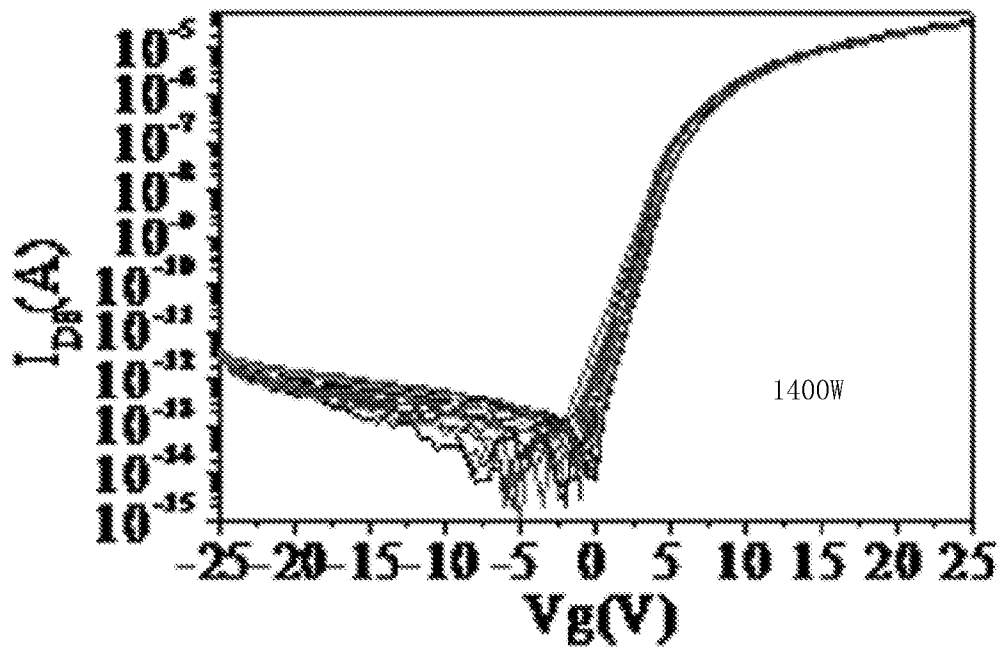


图 7

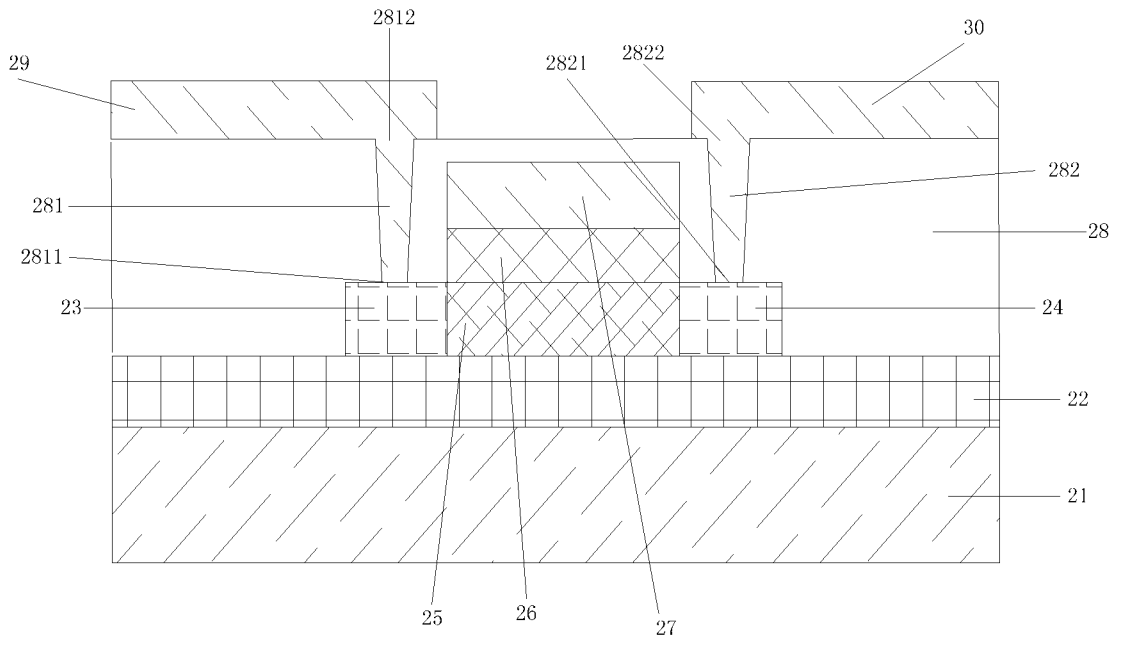


图 8

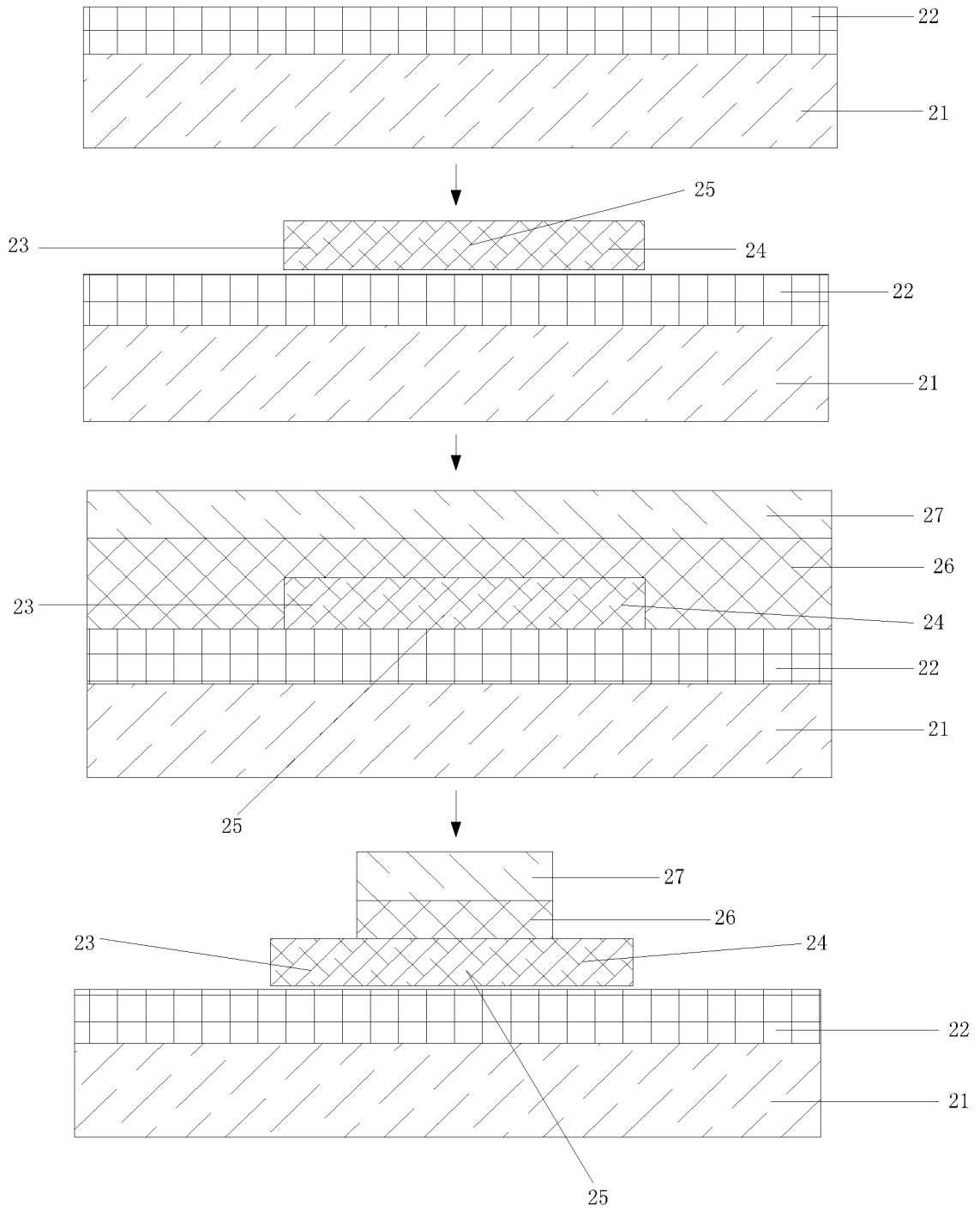


图 9

8/8

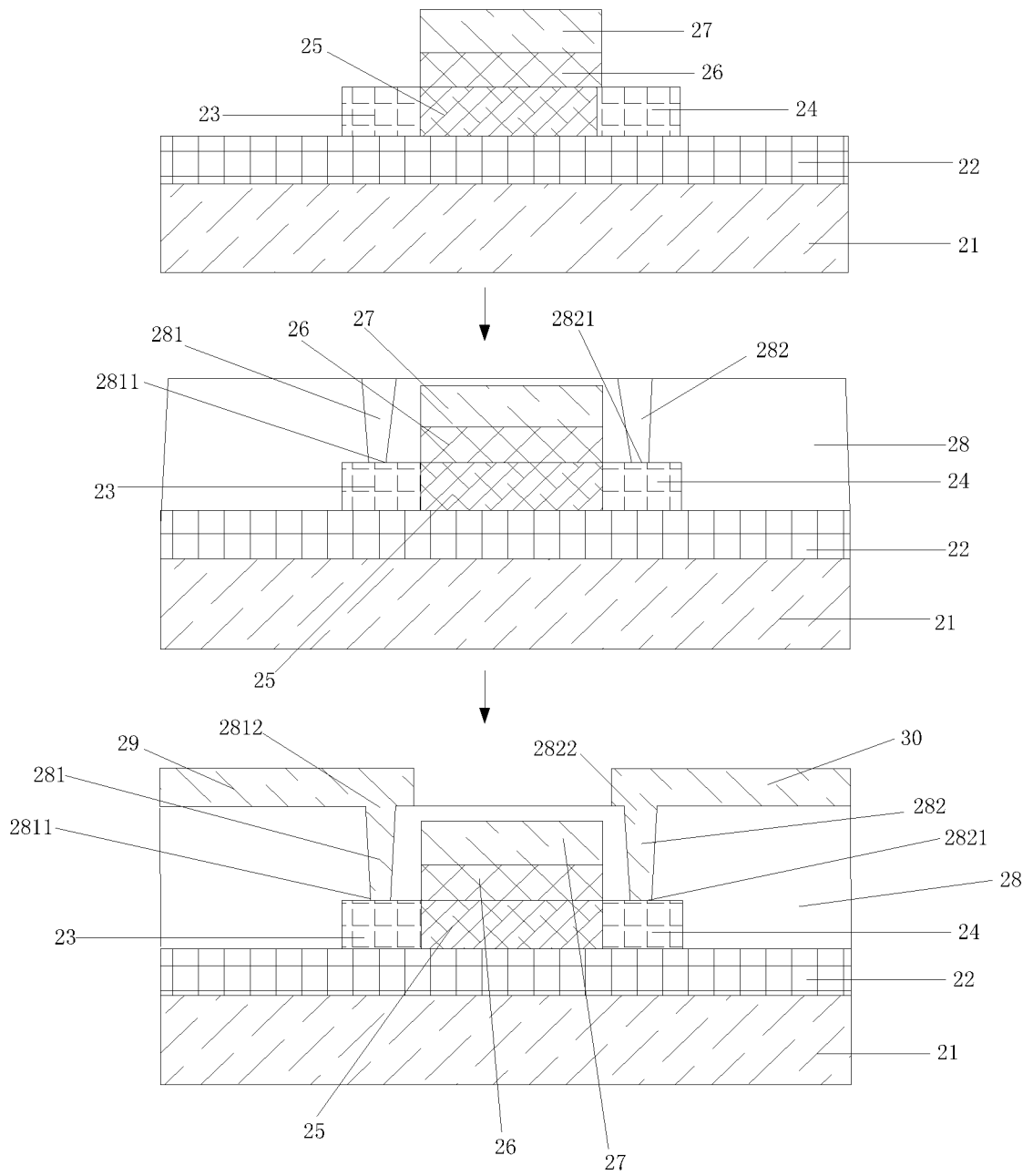


图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/106033

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 29/786 (2006.01) i; H01L 21/324 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
CNTXT; USTXT; CNABS; VEN: 氧化物半导体, 钝化层, 射频, 退火, 阈值电压, 漂移, oxide semiconductor, passivation, radio frequency, anneal, threshold voltage, drift

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 102832131 A (GUANGDONG SINODISPLAY TECHNOLOGY CO., LTD.), 19 December 2012 (19.12.2012), description, paragraphs [0051]-[0144], and figures 1-9	1-9
Y	CN 104282567 A (EVERDISPLAY OPTRONICS (SHANGHAI) LIMITED), 14 January 2015 (14.01.2015), description, paragraphs [0050]-[0112], and figures 1-7	1-9
A	CN 101897031 A (IDEMITSU KOSAN CO., LTD.), 24 November 2010 (24.11.2010), entire document	1-9
A	CN 104701383 A (BOE TECHNOLOGY GROUP CO., LTD.), 10 June 2015 (10.06.2015), entire document	1-9
A	CN 102484140 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.), 30 May 2012 (30.05.2012), entire document	1-9
A	US 2011263083 A1 (YAMAZAKI), 27 October 2011 (27.10.2011), entire document	1-9

Further documents are listed in the continuation of Box C. See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
16 May 2017

Date of mailing of the international search report
26 May 2017

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
LIU, Le
Telephone No. (86-10) 62411579

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/106033

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date		
CN 102832131 A	19 December 2012	CN 102831850 A	19 December 2012		
		CN 202404869 U	29 August 2012		
		CN 102832251 A	19 December 2012		
		CN 202285237 U	27 June 2012		
		CN 102832103 A	19 December 2012		
		CN 202307906 U	04 July 2012		
		CN 102832257 A	19 December 2012		
		CN 102832252 A	19 December 2012		
		CN 202487581 U	10 October 2012		
		CN 102832130 A	19 December 2012		
		CN 102832109 A	19 December 2012		
		CN 104282567 A	14 January 2015	US 2015011047 A1	08 January 2015
				TW I501404 B	21 September 2015
TW 201503376 A	16 January 2015				
CN 101897031 A	24 November 2010	US 9368602 B2	14 June 2016		
		WO 2009075281 A1	18 June 2009		
		US 8384077 B2	26 February 2013		
		JP 5829659 B2	09 December 2015		
		CN 103258857 A	21 August 2013		
		CN 103258857 B	11 May 2016		
		US 2013146452 A1	13 June 2013		
		JP 2014029032 A	13 February 2014		
		US 2010289020 A1	18 November 2010		
		TW 200937638 A	01 September 2009		
		CN 101897031 B	17 April 2013		
		US 8981369 B2	17 March 2015		
		KR 20100094509 A	26 August 2010		
		TW I469345 B	11 January 2015		
		JPWO 2009075281 S	28 April 2011		
CN 104701383 A	10 June 2015	KR 1518091 B1	06 May 2015		
		WO 2016150073 A1	29 September 2016		
CN 102484140 A	30 May 2012	US 2017104102 A1	13 April 2017		
		KR 101672072 B1	02 November 2016		
		TW 201125045 A	16 July 2011		
		KR 20120063506 A	15 June 2012		
		US 2015044818 A1	12 February 2015		
		JP 5649379 B2	07 January 2015		
		CN 102484140 B	22 April 2015		
		US 2016329359 A1	10 November 2016		
		US 2013280857 A1	24 October 2013		
		US 2012289008 A1	15 November 2012		
		TW I505373 B	21 October 2015		
		US 8466014 B2	18 June 2013		
		JP 2011077514 A	14 April 2011		
		US 8236627 B2	07 August 2012		
		WO 2011027715 A1	10 March 2011		
		TW 201628088 A	01 August 2016		
		JP 2016184755 A	20 October 2016		
US 8889496 B2	18 November 2014				
TW 201543579 A	16 November 2015				

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/106033

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2011263083 A1	27 October 2011	JP 5947862 B2	06 July 2016
		TW 1539534 B	21 June 2016
		CN 104681447 A	03 June 2015
		US 2011059575 A1	10 March 2011
		KR 20160129092 A	08 November 2016
		US 9530806 B2	27 December 2016
		JP 2015046631 A	12 March 2015
		US 8546225 B2	01 October 2013
		JP 6028074 B2	16 November 2016
		WO 2011132591 A1	27 October 2011
		JP 5789403 B2	07 October 2015
		JP 2011243975 A	01 December 2011
		JP 2016001747 A	07 January 2016
		JP 2017055123 A	16 March 2017
		TW 201614849 A	16 April 2016
		TW 1528555 B	01 April 2016
TW 201201372 A	01 January 2012		

国际检索报告

国际申请号

PCT/CN2016/106033

<p>A. 主题的分类</p> <p>H01L 27/12(2006.01)i; H01L 29/786(2006.01)i; H01L 21/324(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNXTXT;USTXT;CNABS;VEN:氧化物半导体, 钝化层, 射频, 退火, 阈值电压, 漂移, oxide semiconductor, passivation, radio frequency, anneal, threshold voltage, drift</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 102832131 A (广东中显科技有限公司) 2012年 12月 19日 (2012 - 12 - 19) 说明书[0051]-[0144]段, 附图1-9</td> <td>1-9</td> </tr> <tr> <td>Y</td> <td>CN 104282567 A (上海和辉光电有限公司) 2015年 1月 14日 (2015 - 01 - 14) 说明书[0050]-[0112]段, 附图1-7</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 101897031 A (出光兴产株式会社) 2010年 11月 24日 (2010 - 11 - 24) 全文</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 104701383 A (京东方科技集团股份有限公司) 2015年 6月 10日 (2015 - 06 - 10) 全文</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>CN 102484140 A (株式会社半导体能源研究所) 2012年 5月 30日 (2012 - 05 - 30) 全文</td> <td>1-9</td> </tr> <tr> <td>A</td> <td>US 2011263083 A1 (YAMAZAKI) 2011年 10月 27日 (2011 - 10 - 27) 全文</td> <td>1-9</td> </tr> </tbody> </table> <p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p> <p>* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件</p>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 102832131 A (广东中显科技有限公司) 2012年 12月 19日 (2012 - 12 - 19) 说明书[0051]-[0144]段, 附图1-9	1-9	Y	CN 104282567 A (上海和辉光电有限公司) 2015年 1月 14日 (2015 - 01 - 14) 说明书[0050]-[0112]段, 附图1-7	1-9	A	CN 101897031 A (出光兴产株式会社) 2010年 11月 24日 (2010 - 11 - 24) 全文	1-9	A	CN 104701383 A (京东方科技集团股份有限公司) 2015年 6月 10日 (2015 - 06 - 10) 全文	1-9	A	CN 102484140 A (株式会社半导体能源研究所) 2012年 5月 30日 (2012 - 05 - 30) 全文	1-9	A	US 2011263083 A1 (YAMAZAKI) 2011年 10月 27日 (2011 - 10 - 27) 全文	1-9
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
Y	CN 102832131 A (广东中显科技有限公司) 2012年 12月 19日 (2012 - 12 - 19) 说明书[0051]-[0144]段, 附图1-9	1-9																					
Y	CN 104282567 A (上海和辉光电有限公司) 2015年 1月 14日 (2015 - 01 - 14) 说明书[0050]-[0112]段, 附图1-7	1-9																					
A	CN 101897031 A (出光兴产株式会社) 2010年 11月 24日 (2010 - 11 - 24) 全文	1-9																					
A	CN 104701383 A (京东方科技集团股份有限公司) 2015年 6月 10日 (2015 - 06 - 10) 全文	1-9																					
A	CN 102484140 A (株式会社半导体能源研究所) 2012年 5月 30日 (2012 - 05 - 30) 全文	1-9																					
A	US 2011263083 A1 (YAMAZAKI) 2011年 10月 27日 (2011 - 10 - 27) 全文	1-9																					
<p>国际检索实际完成的日期</p> <p>2017年 5月 16日</p>	<p>国际检索报告邮寄日期</p> <p>2017年 5月 26日</p>																						
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>	<p>受权官员</p> <p>刘乐</p> <p>电话号码 (86-10)62411579</p>																						

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/106033

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102832131	A	2012年 12月 19日	CN	102831850	A	2012年 12月 19日
				CN	202404869	U	2012年 8月 29日
				CN	102832251	A	2012年 12月 19日
				CN	202285237	U	2012年 6月 27日
				CN	102832103	A	2012年 12月 19日
				CN	202307906	U	2012年 7月 4日
				CN	102832257	A	2012年 12月 19日
				CN	102832252	A	2012年 12月 19日
				CN	202487581	U	2012年 10月 10日
				CN	102832130	A	2012年 12月 19日
				CN	102832109	A	2012年 12月 19日
				CN	104282567	A	2015年 1月 14日
TW	I501404	B	2015年 9月 21日				
TW	201503376	A	2015年 1月 16日				
US	9368602	B2	2016年 6月 14日				
CN	101897031	A	2010年 11月 24日	WO	2009075281	A1	2009年 6月 18日
				US	8384077	B2	2013年 2月 26日
				JP	5829659	B2	2015年 12月 9日
				CN	103258857	A	2013年 8月 21日
				CN	103258857	B	2016年 5月 11日
				US	2013146452	A1	2013年 6月 13日
				JP	2014029032	A	2014年 2月 13日
				US	2010289020	A1	2010年 11月 18日
				TW	200937638	A	2009年 9月 1日
				CN	101897031	B	2013年 4月 17日
				US	8981369	B2	2015年 3月 17日
				KR	20100094509	A	2010年 8月 26日
				TW	I469345	B	2015年 1月 11日
JPWO	2009075281	S	2011年 4月 28日				
KR	1518091	B1	2015年 5月 6日				
CN	104701383	A	2015年 6月 10日	WO	2016150073	A1	2016年 9月 29日
				US	2017104102	A1	2017年 4月 13日
CN	102484140	A	2012年 5月 30日	KR	101672072	B1	2016年 11月 2日
				TW	201125045	A	2011年 7月 16日
				KR	20120063506	A	2012年 6月 15日
				US	2015044818	A1	2015年 2月 12日
				JP	5649379	B2	2015年 1月 7日
				CN	102484140	B	2015年 4月 22日
				US	2016329359	A1	2016年 11月 10日
				US	2013280857	A1	2013年 10月 24日
				US	2012289008	A1	2012年 11月 15日
				TW	I505373	B	2015年 10月 21日
				US	8466014	B2	2013年 6月 18日
				JP	2011077514	A	2011年 4月 14日
				US	8236627	B2	2012年 8月 7日
				WO	2011027715	A1	2011年 3月 10日
				TW	201628088	A	2016年 8月 1日
				JP	2016184755	A	2016年 10月 20日
				US	8889496	B2	2014年 11月 18日
TW	201543579	A	2015年 11月 16日				

表 PCT/ISA/210 (同族专利附件) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/106033

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
				JP	5947862	B2	2016年 7月 6日
				TW	I539534	B	2016年 6月 21日
				CN	104681447	A	2015年 6月 3日
				US	2011059575	A1	2011年 3月 10日
				KR	20160129092	A	2016年 11月 8日
				US	9530806	B2	2016年 12月 27日
				JP	2015046631	A	2015年 3月 12日
US	2011263083	A1	2011年 10月 27日	US	8546225	B2	2013年 10月 1日
				JP	6028074	B2	2016年 11月 16日
				WO	2011132591	A1	2011年 10月 27日
				JP	5789403	B2	2015年 10月 7日
				JP	2011243975	A	2011年 12月 1日
				JP	2016001747	A	2016年 1月 7日
				JP	2017055123	A	2017年 3月 16日
				TW	201614849	A	2016年 4月 16日
				TW	I528555	B	2016年 4月 1日
				TW	201201372	A	2012年 1月 1日

表 PCT/ISA/210 (同族专利附件) (2009年7月)