



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I779688 B

(45)公告日：中華民國 111 (2022) 年 10 月 01 日

(21)申請案號：110123417

(22)申請日：中華民國 103 (2014) 年 03 月 06 日

(51)Int. Cl. : G02F1/1343 (2006.01)

G02F1/1333 (2006.01)

G02F1/1362 (2006.01)

G06F3/044 (2006.01)

(30)優先權：2013/03/22 日本

2013-059637

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：田辺融 TANABE, TORU (JP)；福留貴浩 FUKUTOME, TAKAHIRO (JP)；森谷幸
司 MORIYA, KOJI (JP)；黑崎大輔 KUROSAKI, DAISUKE (JP)；大野正勝 OHNO,
MASAKATSU (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200949649A

TW 201312434A

CN 102981672A

JP 2008-185785A

審查人員：陳穎慧

申請專利範圍項數：11 項 圖式數：14 共 82 頁

(54)名稱

液晶顯示裝置

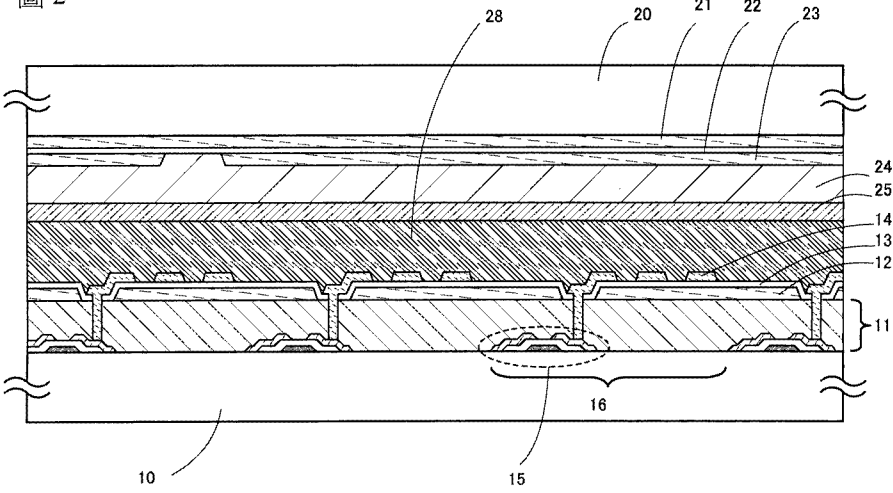
(57)摘要

本發明的目的之一是提供一種能夠防止取得位置資訊時的雜訊的影響的液晶顯示裝置。一種液晶顯示裝置，包括：具有隔著第一絕緣膜彼此部分地重疊的像素電極及共用電極的第一基板；具有隔著第二絕緣膜彼此部分地重疊的一對電極、覆蓋所述一對電極的樹脂膜及所述樹脂膜上的導電膜的第二基板；以及所述第一基板一側的所述像素電極及所述共用電極與所述第二基板一側的所述導電膜之間的液晶層，其中，對所述導電膜施加規定的電位。

A liquid crystal display device that is not influenced by a noise in obtaining positional information can be provided. The liquid crystal display device includes a first substrate provided with a pixel electrode and a common electrode with a first insulating film interposed therebetween. The pixel electrode and the common electrode partly overlap with each other. The liquid crystal display device further includes a second substrate provided with a pair of electrodes, a resin film covering the pair of electrodes, and a conductive film on the resin film. The pair of electrodes partly overlap with each other with a second insulating film interposed therebetween. The liquid crystal display device further includes a liquid crystal layer between the conductive film on the second substrate side and the pixel electrode and the common electrode on the first substrate side. A predetermined potential is supplied to the conductive film.

指定代表圖：

圖 2



符號簡單說明：

- 10:第一基板
- 11:元件層
- 12:電極
- 13:絕緣膜
- 14:電極
- 15:電晶體
- 16:像素
- 20:第二基板
- 21:電極
- 22:絕緣膜
- 23:電極
- 24:樹脂膜
- 25:導電膜
- 28:液晶層

發明摘要

【發明名稱】(中文/英文)

液晶顯示裝置

LIQUID CRYSTAL DISPLAY DEVICE

【中文】

本發明的目的之一是提供一種能夠防止取得位置資訊時的雜訊的影響的液晶顯示裝置。一種液晶顯示裝置，包括：具有隔著第一絕緣膜彼此部分地重疊的像素電極及共用電極的第一基板；具有隔著第二絕緣膜彼此部分地重疊的一對電極、覆蓋所述一對電極的樹脂膜及所述樹脂膜上的導電膜的第二基板；以及所述第一基板一側的所述像素電極及所述共用電極與所述第二基板一側的所述導電膜之間的液晶層，其中，對所述導電膜施加規定的電位。

【 英文 】

A liquid crystal display device that is not influenced by a noise in obtaining positional information can be provided. The liquid crystal display device includes a first substrate provided with a pixel electrode and a common electrode with a first insulating film interposed therebetween. The pixel electrode and the common electrode partly overlap with each other. The liquid crystal display device further includes a second substrate provided with a pair of electrodes, a resin film covering the pair of electrodes, and a conductive film on the resin film. The pair of electrodes partly overlap with each other with a second insulating film interposed therebetween. The liquid crystal display device further includes a liquid crystal layer between the conductive film on the second substrate side and the pixel electrode and the common electrode on the first substrate side. A predetermined potential is supplied to the conductive film.

【代表圖】

【本案指定代表圖】：第(2)圖。

【本代表圖之符號簡單說明】：

10：第一基板

11：元件層

12：電極

13：絕緣膜

14：電極

15：電晶體

16：像素

20：第二基板

21：電極

22：絕緣膜

23：電極

24：樹脂膜

25：導電膜

28：液晶層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

液晶顯示裝置

LIQUID CRYSTAL DISPLAY DEVICE

【技術領域】

[0001] 本發明係關於一種液晶顯示裝置。尤其是，本發明係關於一種具有觸控面板的功能的液晶顯示裝置。

【先前技術】

[0002] 觸控面板具有作為位置輸入裝置的如下功能：可以檢測出手指或觸控筆等所指示的位置，並可以生成包括該位置資訊的信號。與紅外線式等光學式觸控面板不同，靜電容量方式的觸控面板可以取得位置資訊而不受到外光的影響。並且，與電阻膜式觸控面板相比，靜電容量方式的觸控面板可以高速地取得位置資訊而不使電極物理性地磨損。因此，近年來，在市場中，靜電容量方式的觸控面板的普及率得到提高。

[0003] 另外，在具有觸控面板的液晶顯示裝置中，有將觸控面板的功能的一部分安裝在液晶面板的內部的 In-Cell 方式以及在偏光板與液晶面板之間設置觸控面板的 On-Cell 方式。與 On-Cell 方式相比，In-Cell 方式有利於具有觸控面板的液晶顯示裝置的薄型化、輕量化。

[0004] 下述專利文獻 1 公開了具有靜電容量方式的觸控面板的 In-Cell 方式的液晶顯示裝置。

[0005]

[專利文獻 1]日本專利申請公開第 2009-244958 號公報

[0006] 另外，與對液晶施加垂直電場的 TN (Twisted Nematic：扭曲向列) 模式等的液晶面板相比，在對液晶施加橫向電場的 FFS (Fringe Field Switching：邊緣電場切換) 模式等的液晶面板中，即使按壓導致單元間隙的有些變化，也不容易發生液晶配向的無序。因此，藉由將對液晶施加橫向電場的橫向電場模式的液晶面板用於具有觸控面板的液晶顯示裝置，可以防止按壓影響到影像顯示。

[0007] 然而，在橫向電場模式的液晶面板中，在與形成有電晶體的元件基板對置的反基板上不存在電極。因此，難以控制聚積在反基板上的電荷的分佈，有時由於靜電的影響等很多電荷聚積在反基板的一部分。此時，由於所聚積的電荷，多餘的電場局部性地施加到液晶，從而容易發生亮度不均勻。

[0008] 另外，在靜電容量方式的觸控面板中，藉由檢測出形成在觸控面板所包括的電極之間或這些電極與手指等導電體之間的容量的微小的變化來取得位置資訊。因此，當取得觸控面板中的位置資訊時，液晶面板的工作所需要的信號的電位的變化有可能作為雜訊帶來負面影響。尤其是，與具有 On-Cell 方式的觸控面板的液晶顯示裝置

相比，具有 In-Cell 方式的觸控面板的液晶顯示裝置中的觸控面板的佈線或電極與形成有電晶體的元件基板之間的距離短，由此形成在觸控面板的佈線或電極與液晶面板所包括的佈線或電極之間的寄生電容容易變大。因此，與具有 On-Cell 方式的觸控面板的液晶顯示裝置相比，在具有 In-Cell 方式的觸控面板的液晶顯示裝置中，當取得觸控面板中的位置資訊時，液晶面板的工作所需要的信號的電位的變化作為雜訊帶來負面影響的可能性高。

[0009] 另外，與具有 On-Cell 方式的觸控面板的液晶顯示裝置相比，具有 In-Cell 方式的觸控面板的液晶顯示裝置中的用來取得位置資訊的電極與手指等導電體之間的距離長。因此，在具有 In-Cell 方式的觸控面板的液晶顯示裝置中，取得位置資訊的靈敏度低，信噪比（SN 比）容易變小。

【發明內容】

[0010] 鑒於上述技術背景，本發明的一個方式的目的之一是提供一種能夠防止亮度不均勻的具有觸控面板的液晶顯示裝置。另外，本發明的一個方式的目的之一是提供一種能夠防止取得位置資訊時的雜訊的影響的液晶顯示裝置。

[0011] 根據本發明的一個方式的液晶顯示裝置在第一基板一側具有隔著絕緣膜彼此部分地重疊的像素電極及共用電極。另外，根據本發明的一個方式的液晶顯示裝置

在第二基板一側具有隔著絕緣膜彼此部分地重疊的一對電極、覆蓋一對電極的樹脂膜以及樹脂膜上的導電膜。再者，第一基板一側的上述像素電極及共用電極與第二基板一側的上述導電膜對置，並且在第一基板與第二基板之間設置有液晶層。

[0012] 作為位於第二基板一側的一對電極及導電膜，使用對可見光具有透光性的導電材料。經過第二基板的可見光經過一對電極及導電膜入射到液晶層。

[0013] 另外，對位於第二基板一側的導電膜施加規定的電位。例如，在位於第二基板一側的導電膜也可以與位於第一基板一側的共用電極電連接，此時，對導電膜施加與共用電極相同的電位。

[0014] 在本發明的一個方式中，一對電極位於第二基板一側，由此可以使聚積在第二基板上的電荷藉由一對電極的任一個放電。因此，可以防止電荷聚積在第二基板的一部分，由此可以防止電壓局部性地施加到液晶層而防止發生亮度不均勻。

[0015] 另外，在本發明的一個方式中，在位於第一基板一側的像素電極及共用電極與位於第二基板一側的一對電極之間存在導電膜，由此在像素電極或共用電極與上述導電膜之間形成寄生電容，並且在一對電極與上述導電膜之間形成寄生電容。再者，藉由在形成有上述寄生電容的狀態下對上述導電膜施加規定的電位，即使施加到像素電極的電位發生變化，也可以防止一對電極的電位發生變

化，並且，即使由於取得位置資訊而一對電極的電位發生變化，也可以防止像素電極或共用電極的電位發生變化。因此，在本發明的一個方式的 In-Cell 方式的液晶顯示裝置中，可以防止當取得觸控面板中的位置資訊時液晶面板的工作所需要的信號的電位的變化作為雜訊帶來負面影響。

[0016] 根據本發明的一個方式，可以提供一種能夠防止亮度不均勻的具有觸控面板的液晶顯示裝置。另外，根據本發明的一個方式，可以提供一種能夠防止取得位置資訊時的雜訊的影響的液晶顯示裝置。

【圖式簡單說明】

[0017] 在圖式中：

圖 1 是示出液晶顯示裝置的結構的圖；

圖 2 是示出液晶顯示裝置的結構的圖；

圖 3A 和圖 3B 是示出電極的形狀的圖；

圖 4 是示出電極的剖面結構的圖；

圖 5A 和圖 5B 是示出像素部及像素的結構的圖；

圖 6 是示出液晶顯示裝置的結構的圖；

圖 7 是像素的俯視圖；

圖 8 是面板的剖面圖；

圖 9A 至圖 9D 是示出元件基板的製造方法的圖；

圖 10A 至圖 10C 是示出元件基板的製造方法的圖；

圖 11A 至圖 11C 是示出反基板的製造方法的圖；

圖 12 是液晶顯示裝置的俯視圖；

圖 13 是液晶顯示裝置的剖面圖；

圖 14A 至圖 14F 是電子裝置的圖。

【實施方式】

[0018] 下面，參照圖式對本發明的實施方式進行詳細說明。但是，本發明不侷限於以下說明，而所屬技術領域的普通技術人員可以很容易地理解一個事實就是其方式及詳細內容在不脫離本發明的精神及其範圍的情況下可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅侷限在以下所示的實施方式所記載的內容中。

[0019] 注意，在本說明書中液晶顯示裝置在其範疇內包括：在各像素中形成有液晶元件的面板；以及在該面板上安裝有包括驅動電路或控制器的 IC 等的模組。

[0020]

〈液晶顯示裝置的像素的疊層結構例子〉

圖 1 示出根據本發明的一個方式的液晶顯示裝置的像素的疊層結構的一個例子。

[0021] 根據本發明的一個方式的液晶顯示裝置在第一基板 10 一側包括：元件層 11，該元件層 11 包括電晶體等半導體元件或佈線等；元件層 11 上的電極 12；電極 12 上的絕緣膜 13；以及絕緣膜 13 上的與電極 12 部分地重疊的電極 14。電極 12 和電極 14 中的一方相當於根據影像信號被控制電位的像素電極，電極 12 和電極 14 中的

另一方相當於不管影像信號如何被施加規定的電位的共用電極。

[0022] 再者，根據本發明的一個方式的液晶顯示裝置在第二基板 20 一側包括：部分地彼此重疊的第一電極 21 及第二電極 23；位於第一電極 21 與第二電極 23 之間的絕緣膜 22；覆蓋第一電極 21 及第二電極 23 的樹脂膜 24；以及樹脂膜 24 上的導電膜 25。

[0023] 另外，第一基板 10 一側的電極 12 及電極 14 與第二基板 20 一側的導電膜 25 對置，並且，在第一基板 10 上的電極 12 及電極 14 與第二基板 20 上的導電膜 25 之間設置有包含液晶材料的液晶層 28。由電極 12、電極 14 以及被上述電極 12 和電極 14 施加電場的液晶層 28 構成液晶元件。藉由對液晶層 28 施加電場，控制液晶層 28 所包含的液晶材料的配向，而液晶層 28 的穿透率發生變化。

[0024] 樹脂膜 24 具有防止第一電極 21 及第二電極 23 的形狀導致導電膜 25 的平坦性的降低的功能。換言之，即使第一電極 21 及第二電極 23 具有凹凸，藉由在第一電極 21 及第二電極 23 與導電膜 25 之間設置樹脂膜 24，也可以使導電膜 25 的表面的平坦性高於第一電極 21 及第二電極 23 的表面。並且，雖然在圖 1 中省略圖示，但是在絕緣膜 13 和電極 14 上以及在導電膜 25 上分別設置有配向膜。因此，藉由設置樹脂膜 24，不但可以提高導電膜 25 的表面的平坦性，而且也可以提高導電膜 25 上

的配向膜的平坦性。

[0025] 另外，藉由手指等導電體 27 靠近或接觸於第二基板 20，設置在第一電極 21 及第二電極 23 中的電容的靜電容量發生變化。藉由讀取上述靜電容量的變化，可以取得導電體 27 的位置資訊。例如，藉由讀取形成在第一電極 21 與第二電極 23 之間的電容 26 所具有的靜電容量的變化，可以取得位置資訊。或者，藉由讀取形成在第一電極 21 與導電體 27 之間以及第二電極 23 與導電體 27 之間的電容所具有的靜電容量的變化，可以取得位置資訊。

[0026] 另外，在根據本發明的一個方式的液晶顯示裝置中，第二基板 20 對可見光具有透光性，並且作為位於第二基板 20 一側的第一電極 21、第二電極 23 和導電膜 25 使用對可見光具有透光性的導電材料。作為第二基板 20，例如可以使用玻璃基板、塑膠等的樹脂基板等。另外，作為具有透光性的導電材料，例如可以使用包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、氧化鋅、添加有鎘的氧化鋅、添加有氧化矽的銦錫氧化物等。

[0027] 經過第二基板 20 的可見光經過第一電極 21、第二電極 23 和導電膜 25 入射到液晶層 28。

[0028] 如上所述，在本發明的一個方式中，用來取得位置資訊的第一電極 21 及第二電極 23 位於第二基板

20 一側。藉由上述結構，可以使聚積在第二基板 20 的電荷藉由第一電極 21 和第二電極 23 中的任一個放電。因此，可以防止電荷聚積在第二基板 20 的一部分，由此可以防止電壓局部性地施加到液晶層 28 而防止發生亮度不均勻。

[0029] 另外，本發明的一個方式是一種 In-Cell 方式的液晶顯示裝置，其中用來取得位置資訊的第一電極 21 及第二電極 23 位於第一基板 10 與第二基板 20 之間。在上述 In-Cell 方式的液晶顯示裝置中，由於在位於第一基板 10 一側的電極 12 及電極 14 與位於第二基板 20 一側的第一電極 21 及第二電極 23 之間存在導電膜 25，由此在電極 12 或電極 14 與導電膜 25 之間形成寄生電容，並且在第一電極 21 或第二電極 23 與導電膜 25 之間形成寄生電容。再者，藉由在形成有上述寄生電容的狀態下對導電膜 25 施加規定的電位，即使施加到電極 12 或電極 14 的電位發生變化，也可以防止第一電極 21 及第二電極 23 的電位發生變化。並且，即使由於取得位置資訊而第一電極 21 或第二電極 23 的電位發生變化，也可以防止電極 12 或電極 14 的電位發生變化。因此，可以防止當取得位置資訊時對電極 12 或電極 14 施加的電位的變化作為雜訊包括在位置資訊。因此，可以取得位置資訊而不受到該雜訊的影響。

[0030] 另外，與電極 12 或電極 14 具有取得位置資訊的功能的液晶顯示裝置不同，在根據本發明的一個方式

的液晶顯示裝置中，可以彼此獨立地進行影像的顯示和位置資訊的取得。此外，由於導電膜 25 的存在，即使並行進行影像的顯示和位置資訊的取得，也可以防止因位置資訊的取得而產生的第一電極 21 及第二電極 23 的電位的變化影響到影像的顯示，還可以防止因影像的顯示而產生的電極 12 或電極 14 的電位的變化影響到位置資訊的取得。因此，不需要在不進行影像的顯示的回掃期間等的短期間內取得位置資訊，可以降低進行用來取得位置資訊的控制的驅動電路的負擔。

[0031] 另外，在第二基板 20 所具有的第一面和第二面上分別形成用來取得位置資訊的一對電極的液晶顯示裝置中，當形成電極時，難以以不物理性地接觸於第二基板 20 的雙面的方式支撐第二基板 20，所以用來形成電極的裝置或製程變得複雜。因為在根據本發明的一個方式的液晶顯示裝置中可以將第一電極 21、第二電極 23 和導電膜 25 都形成在第二基板 20 所具有的一個面，所以可以實現用來形成第一電極 21 及第二電極 23 的裝置或製程的簡化。

[0032]

〈液晶顯示裝置的像素的疊層結構例子 2〉

下面，圖 2 示出圖 1 所示的液晶顯示裝置的像素的更詳細的疊層結構的一個例子。

[0033] 與圖 1 所示的液晶顯示裝置同樣，圖 2 所示的液晶顯示裝置在第一基板 10 一側包括：元件層 11；元

件層 11 上的電極 12；電極 12 上的絕緣膜 13；以及絕緣膜 13 上的與電極 12 部分地重疊的電極 14。並且，在圖 2 中，元件層 11 包括電晶體 15，電晶體 15 的源極和汲極中的一方與電極 14 電連接。換言之，圖 2 例示出電極 14 為像素電極，電極 12 為共用電極的情況。

[0034] 一個像素 16 中的用作像素電極的電極 14 與其他的像素 16 中的電極 14 電分離，用作共用電極的電極 12 在多個像素 16 之間電連接。

[0035] 注意，在本說明書中，連接是指電連接，並相當於能夠供應或傳送電流、電壓或電位的狀態。因此，連接狀態不一定必須是指直接連接的狀態，而在其範疇內還包括以能夠供應或傳送電流、電壓或電位的方式藉由佈線、電阻器、二極體、電晶體等的電路元件電連接的狀態。

[0036] 另外，電晶體的源極是指用作活性層的半導體膜的一部分的源極區或與上述半導體膜電連接的源極電極。同樣地，電晶體的汲極是指用作活性層的半導體膜的一部分的汲極區或與上述半導體膜電連接的汲極電極。閘極是指閘極電極。

[0037] 此外，電晶體所具有的源極和汲極的名稱根據電晶體的通道型及施加到各端子的電位的高低互相調換。一般而言，在 n 通道型電晶體中，將被施加低電位的端子稱為源極，而將被施加高電位的端子稱為汲極。另外，在 p 通道型電晶體中，將被施加低電位的端子稱為汲

極，而將被施加高電位的端子稱為源極。在本說明書中，雖然有時為了方便起見假設源極和汲極被固定來說明電晶體的連接關係，但是在實際上源極和汲極的名稱根據上述電位的關係互相調換。

[0038] 另外，與圖 1 所示的液晶顯示裝置同樣，圖 2 所示的液晶顯示裝置在第二基板 20 一側包括：第一電極 21；第一電極 21 上的絕緣膜 22；隔著絕緣膜 22 與第一電極 21 部分地重疊的第二電極 23；覆蓋第一電極 21 及第二電極 23 的樹脂膜 24；以及樹脂膜 24 上的導電膜 25。

[0039] 圖 3A 示出第一電極 21 和第二電極 23 的每一個的形狀的平面圖。另外，圖 3B 示出擴大彼此重疊的第一電極 21 和第二電極 23 的平面圖。

[0040] 如圖 3A 所示，在液晶顯示裝置中，多個第一電極 21 與多個第二電極 23 交叉。在圖 3A 中，多個第一電極 21 和多個第二電極 23 具有多個矩形狀的導電膜連接的形狀。並且，如圖 3B 所示，多個第一電極 21 和多個第二電極 23 以矩形狀的導電膜的位置彼此不一致的方式配置。並且，在第一電極 21 與第二電極 23 交叉的部分中，如圖 1 及圖 2 所示那樣，絕緣膜 22 設置在第一電極 21 與第二電極 23 之間，以便不使第一電極 21 與第二電極 23 接觸。在第一電極 21 與第二電極 23 交叉的部分形成電容。

[0041] 在圖 4 中，作為一個例子示出第一電極 21 與

第二電極 23 交叉的部分的第二基板 20 的剖面圖。在圖 4 中，例示出第一電極 21 具有彼此電連接的導電膜 21a 至導電膜 21d 的情況。導電膜 21a、導電膜 21b、導電膜 21d 及第二電極 23 形成在同一絕緣表面（在圖 4 中為第二基板 20）上。並且，在導電膜 21a、導電膜 21b、導電膜 21d 及第二電極 23 上設置有絕緣膜 22。導電膜 21c 以橫跨第二電極 23 的方式設置在絕緣膜 22 上，並且，導電膜 21c 在設置在絕緣膜 22 中的開口部中與導電膜 21b 及導電膜 21d 連接。藉由採用上述結構，可以在彼此不接觸的狀態下使包括導電膜 21a 至導電膜 21d 的第一電極 21 與第二電極 23 交叉。

[0042] 第一電極 21 和第二電極 23 可以使用如上所述的對可見光具有透光性的導電材料形成。但是，在導電膜 21a 是引線的情況下，導電膜 21a 不一定必須要使用對可見光具有透光性的導電材料形成。

[0043]

〈像素部的電路結構例子〉

下面，對液晶顯示裝置的像素部的電路結構例子進行說明。

[0044] 圖 5A 和圖 5B 所示的像素部 30 包括：多個像素 31；按行選擇像素 31 的以佈線 GL1 至佈線 GLy（y 是自然數）表示的佈線 GL；以及對所選擇的像素 31 供應影像信號的以佈線 SL1 至佈線 SLx（x 是自然數）表示的佈線 SL。由驅動電路 32 控制信號向佈線 GL 的輸入。由驅

動電路 33 控制影像信號向佈線 SL 的輸入。多個像素 31 的每一個與佈線 GL 中的至少一個及佈線 SL 中的至少一個連接。

[0045] 另外，設置在像素部 30 中的佈線的種類及個數可以根據像素 31 的結構、個數及配置而決定。明確而言，在圖 5A 和圖 5B 所示的像素部 30 中例示出 x 列 $\times$ y 行的像素 31 被配置為矩陣狀，且佈線 SL1 至佈線 SL x 及佈線 GL1 至佈線 GL y 設置在像素部 30 中的情況。

[0046] 圖 5B 示出像素的結構例子。圖 5B 所示的像素 31 包括：液晶元件 34；以及控制對該液晶元件 34 供應影像信號的電晶體 35。

[0047] 液晶元件 34 包括：像素電極；共用電極；以及包括被施加像素電極與共用電極之間的電壓的液晶材料的液晶層。並且，圖 5B 例示出液晶元件 34 為 FFS 模式的情況，其中設置有像素電極與共用電極隔著絕緣膜重疊的區域。該區域用作保持施加在像素電極與共用電極之間的電壓 V_{LC} 的電容。在圖 5B 中，上述電容以電容元件 36 表示。

[0048] 電晶體 35 控制是否對液晶元件 34 的像素電極供應輸入到佈線 SL 的影像信號的電位。液晶元件 34 的共用電極被施加規定的參考電位 V_{COM} 。

[0049] 下面對液晶元件 34 和電晶體 35 之間的具體的連接關係進行說明。

[0050] 在圖 5B 所示的像素 31 中，電晶體 35 的閘極

與佈線 GL 電連接。電晶體 35 的源極和汲極中的一方與佈線 SL 連接，電晶體 35 的源極和汲極中的另一方與液晶元件 34 的像素電極連接。

[0051] 另外，像素 31 根據需要還可以具有電晶體、二極體、電阻元件、電容元件、電感器等其他電路元件。

[0052] 圖 5B 示出，在像素 31 中，作為控制影像信號的向像素 31 輸入的開關，使用一個電晶體 35 的情況的例子。但是，在像素 31 中，也可以將多個電晶體用作一個開關。在將多個電晶體用作一個開關的情況下，上述多個電晶體可以並聯連接、串聯連接或組合串聯和並聯而連接。

[0053] 注意，在本說明書中，電晶體串聯連接的狀態是指例如第一電晶體的源極和汲極中的僅一方與第二電晶體的源極和汲極中的僅一方連接的狀態。另外，電晶體並聯連接的狀態是指第一電晶體的源極和汲極中的一方與第二電晶體的源極和汲極中的一方連接且第一電晶體的源極和汲極中的另一方與第二電晶體的源極和汲極中的另一方連接的狀態。

[0054] 在電晶體 35 的關態電流 (off-state current) 極小的情況下，可以確保供應到液晶元件 34 的電壓的保持期間為長。因此，當如像靜態影像那樣在連續的幾個圖框週期內將具有相同的影像資訊的影像信號寫入到像素 31 時，即使降低驅動頻率，換言之，即使減少一定期間內將影像信號寫入到像素 31 的次數，也可以維持灰階的

顯示。例如，藉由使用在通道形成區中包括被高度純化的氧化物半導體的電晶體 35，可以將影像信號的寫入間隔設定為 10 秒以上，較佳為設定為 30 秒以上，更佳地設定為 1 分鐘以上。並且，寫入影像信號的間隔越長，功耗越低。

[0055] 在液晶元件 34 中，當根據施加到像素電極與共用電極之間的電壓的值，液晶分子的配向變化時，穿透率變化。因此，藉由根據施加到佈線 SL 的影像信號的電位控制液晶元件 34 的穿透率，可以顯示灰階。

[0056] 注意，液晶從被施加電壓到其穿透率的變化結束的回應時間一般為十幾 msec 左右。由此，液晶的緩慢的回應容易作為動態影像的模糊被人眼察覺。於是，本發明的一個方式也可以採用過驅動，其中暫時增大施加到液晶元件 34 的電壓來快速地使液晶配向變化。藉由採用過驅動，可以提高液晶的回應速度並防止動態影像的模糊，從而可以改善動態影像的影像品質。

[0057] 此外，在電晶體 35 成為非導通狀態之後，當液晶元件 34 的穿透率的變化不結束而持續變化時，液晶的介電常數發生變化，因此液晶元件 34 所保持的電壓容易發生變化。尤其是，如本發明的一個方式，當連接到液晶元件 34 的電容元件 36 的電容值小時，上述液晶元件 34 所保持的電壓的變化容易明顯地發生。但是，由於藉由使用上述過驅動可以縮短回應時間，因此可以減少電晶體 35 成為非導通狀態之後的液晶元件 34 的穿透率的變

化。因此，即使在與液晶元件 34 並聯連接的電容元件 36 的電容值小的情況下，也可以在電晶體 35 成為非導通狀態之後防止液晶元件 34 所保持的電壓發生變化。

[0058]

〈液晶顯示裝置的結構例子〉

接著，對根據本發明的一個方式的液晶顯示裝置的結構例子進行說明。

[0059] 圖 6 是示出根據本發明的一個方式的液晶顯示裝置的結構的一個例子的方塊圖。圖 6 所示的液晶顯示裝置 40 包括：在像素部 30 中包括多個像素 31 的面板 38；以及控制器 41。再者，圖 6 所示的液晶顯示裝置 40 包括：CPU43；影像處理電路 44；以及影像記憶體 45。此外，圖 6 所示的液晶顯示裝置 40 在面板 38 中包括驅動電路 32 及驅動電路 33。

[0060] 控制器 41 具有將控制驅動電路 32 或驅動電路 33 等的工作的各種驅動信號供應到面板 38 的功能。驅動信號包括：控制驅動電路 33 的工作的驅動電路 33 用起動脈衝信號；驅動電路 33 用時脈信號；控制驅動電路 32 的工作的驅動電路 32 用起動脈衝信號；以及驅動電路 32 用時脈信號等。

[0061] 除了藉由在各像素 31 中顯示灰階來顯示影像的功能之外，像素部 30 具有作為取得位置資訊的輸入裝置的功能。另外，CPU43 具有如下功能：根據在像素部 30 中取得的位置資訊對被輸入的指令進行解碼，並且對

液晶顯示裝置 40 所包括的各種電路的工作進行總括控制，由此執行該指令。

[0062] 因此，CPU43 可以執行如下指令：根據在像素部 30 中取得的位置資訊使面板 38 從工作狀態轉變為停止狀態的指令或者使像素部 30 從停止狀態轉變為工作狀態的指令。

[0063] 例如，當根據在像素部 30 中取得的位置資訊將用來使像素部 30 從工作狀態轉變為停止狀態的指令發送到 CPU43 時，CPU43 可以對控制器 41 發出指令以停止向像素部 30 供應電源電壓且停止向面板 38 供應驅動信號。

[0064] 或者，當根據在像素部 30 中取得的位置資訊將用來使像素部 30 從停止狀態轉變為工作狀態的指令發送到 CPU43 時，CPU43 可以對控制器 41 發出指令以再次開始向像素部 30 供應電源電壓且再次開始向面板 38 供應驅動信號。

[0065] 影像記憶體 45 具有儲存輸入到液晶顯示裝置 40 的包括影像資訊的影像資料 46 的功能。注意，雖然圖 6 示出在液晶顯示裝置 40 中只設置一個影像記憶體 45 的情況的例子，但是在液晶顯示裝置 40 中也可以設置多個影像記憶體 45。例如，在藉由利用分別對應於紅色、藍色和綠色等色調的三個影像資料 46 來在像素部 30 中顯示全彩色的影像的情況下，可以設置對應於各色調的影像資料 46 的影像記憶體 45。

[0066] 作為影像記憶體 45 例如可以使用 DRAM (Dynamic Random Access Memory: 動態隨機存取記憶體)、SRAM (Static Random Access Memory: 靜態隨機存取記憶體) 等記憶體電路。或者, 也可以作為影像記憶體 45 使用 VRAM (Video RAM: 視訊隨機存取記憶體)。

[0067] 影像處理電路 44 具有如下功能: 根據來自控制器 41 的指令將影像資料 46 寫入到影像記憶體 45 並從影像記憶體 45 讀出影像資料 46, 並且, 根據影像資料 46 生成影像信號。

[0068]

〈像素的佈局〉

接著, 圖 7 示出圖 5B 所示的像素 31 的佈局的一個例子。注意, 在圖 7 中, 為了明確地示出像素 31 的佈局, 省略閘極絕緣膜等各種絕緣膜或氧化物膜。在圖 7 中, 導電膜 55 具有一具有第三寬度的第三區域, 以及一具有小於該第三寬度的第四寬度的第四區域。另外, 圖 8 示出使用圖 7 所示的元件基板而形成的液晶顯示裝置的剖面圖。圖 8 所示的液晶顯示裝置的剖面圖相當於圖 7 的沿著虛線 A1-A2 的剖面圖, 其中, 示出包括第一基板 10 的元件基板。

[0069] 在圖 7 及圖 8 所示的像素 31 中, 在具有絕緣表面的第一基板 10 上設置有具有電晶體 35 的閘極的功能和佈線 GL 的功能的導電膜 51。

[0070] 此外, 在第一基板 10 上以覆蓋導電膜 51 的方式設置有絕緣膜 53。在隔著絕緣膜 53 與導電膜 51 重疊的位置上設置有電晶體 35 的半導體膜 54。在半導體膜

54 上設置有導電膜 55 及導電膜 56。導電膜 55 用作佈線 SL 和電晶體 35 的源極或汲極。導電膜 56 用作電晶體 35 的源極或汲極。

[0071] 在半導體膜 54、導電膜 55 以及導電膜 56 上依次層疊有氧化物膜 57、絕緣膜 58 以及絕緣膜 59。並且，在絕緣膜 59 上設置有有機樹脂膜 60。在氧化物膜 57、絕緣膜 58、絕緣膜 59 以及有機樹脂膜 60 中設置有開口部 62。

[0072] 在有機樹脂膜 60 上的開口部 62 以外的區域中設置有用作共用電極的導電膜 61。並且，在導電膜 61 上設置有絕緣膜 63，在絕緣膜 63 上以與導電膜 61 部分地重疊的方式設置有用作像素電極的導電膜 64。絕緣膜 63 在與開口部 62 重疊的位置具有開口部，在絕緣膜 63 的該開口部中導電膜 64 與導電膜 56 連接。此外，在導電膜 64 上設置有配向膜 65。配向膜 65 具有和半導體膜 54 重疊的第一區域，且該第一區域具有第一厚度。配向膜 65 具有和導電膜 61 與導電膜 64 重疊的第二區域，且該第二區域具有大於該第一厚度的第二厚度。

[0073] 另外，以與第一基板 10 對置的方式設置有第二基板 20。第二基板 20 設置有部分地重疊的第一電極 21、第二電極 23 和位於第一電極 21 與第二電極 23 之間的絕緣膜 22。在第一電極 21 及第二電極 23 上設置有絕緣膜 66。

[0074] 在絕緣膜 66 上設置有用作遮擋可見光的遮蔽膜 67 和使特定波長範圍的可見光透過的著色層 68。在遮蔽膜 67 及著色層 68 上設置有樹脂膜 24，在樹脂膜 24 上

設置有導電膜 25。另外，在導電膜 25 上設置有配向膜 69。

[0075] 並且，在第一基板 10 和第二基板 20 之間以夾在配向膜 65 與配向膜 69 之間的方式設置有包含液晶材料的液晶層 28。液晶元件 34 包括導電膜 61、導電膜 64 以及液晶層 28。

[0076] 另外，在將氧化物半導體用於半導體膜 54 的情況下，根據用於導電膜 55 及導電膜 56 的導電材料，有時導電膜 55 及導電膜 56 中的金屬從氧化物半導體中抽出氧。此時，半導體膜 54 中的與導電膜 55 及導電膜 56 接觸的區域因氧缺陷的形成而可能被 n 型化。

[0077] 被 n 型化的區域由於用作源極區或汲極區，因此可以降低半導體膜 54 與導電膜 55 及導電膜 56 之間的接觸電阻。於是，藉由形成被 n 型化的區域，可以提高電晶體 35 的移動率及通態電流（on-state current），由此，可以實現使用電晶體 35 的半導體裝置的高速工作。

[0078] 由導電膜 55 及導電膜 56 中的金屬引起的氧的抽出可能在使用濺射法等形成導電膜 55 及導電膜 56 時發生，也可能在形成導電膜 55 及導電膜 56 之後進行的加熱處理時發生。

[0079] 另外，藉由將容易與氧鍵合的導電材料用於導電膜 55 及導電膜 56，更容易形成被 n 型化的區域。作為上述導電材料，例如可以舉出 Al、Cr、Cu、Ta、Ti、Mo、W 等。

[0080]

〈製造方法〉

接著，對圖 7 所示的元件基板的製造方法的一個例子進行說明。另外，雖然以在氧化物半導體膜中具有通道形成區的電晶體 35 為例子對元件基板的製造方法進行說明，但是在電晶體 35 中也可以將非晶態、微晶、多晶或單晶的矽或鍺等的半導體膜用於活性層。

[0081] 如圖 9A 所示，在第一基板 10 上形成導電膜之後，藉由蝕刻等對上述導電膜的形狀進行加工（圖案化），從而形成導電膜 51。

[0082] 作為第一基板 10，較佳為使用具有能夠承受後面的製程的耐熱性的基板，例如使用玻璃基板、石英基板、陶瓷基板、藍寶石基板等。

[0083] 作為導電膜 51，較佳為使用包含鋁、鈦、鉻、鈷、鎳、銅、鈇、鋅、鋁、鈺、銀、鉍和鎢中的一種以上的導電材料形成的膜，並以單層或兩層以上的疊層設置。例如，作為導電膜 51，可以使用在氮化鎢膜上層疊銅膜的導電膜或單層的鎢膜。

[0084] 接著，在以覆蓋導電膜 51 的方式形成絕緣膜 53 之後，在絕緣膜 53 上的與導電膜 51 重疊的位置上形成半導體膜 54（參照圖 9B）。

[0085] 作為絕緣膜 53，使用選自含有氧化鋁、氧化鎂、氧化矽、氧氮化矽、氮氧化矽、氮化矽、氧化鎵、氧化鍺、氧化鈇、氧化鋅、氧化鋁、氧化鈳、氧化鈮、氧化鈹和氧化

鉍中的一種以上的絕緣膜，並以單層或疊層形成，即可。

[0086] 例如，在對絕緣膜 53 採用兩層結構時，使用第一層為氮化矽膜而第二層為氧化矽膜的多層膜，即可。第二層的氧化矽膜可以是氧氮化矽膜。此外，第一層的氮化矽膜可以是氮氧化矽膜。

[0087] 氧化矽膜較佳為使用缺陷密度低的氧化矽膜。明確而言，使用如下氧化矽膜：利用電子自旋共振法（ESR：Electron Spin Resonance）測定的來源於 g 值為 2.001 的信號的自旋的自旋密度為 $3 \times 10^{17} \text{spins/cm}^3$ 以下，較佳為 $5 \times 10^{16} \text{spins/cm}^3$ 以下。較佳為使用包含過剩的氧的氧化矽膜。使用氫及氮的釋放量少的氮化矽膜。氫及氮的釋放量藉由 TDS（Thermal Desorption Spectroscopy：熱脫附譜）分析進行測定即可。

[0088] 作為半導體膜 54，可以使用氧化物半導體膜。當用作半導體膜 54 的氧化物半導體膜含有多量的氫時，該氫與氧化物半導體鍵合而使該氫的一部分成為施體，由此產生作為載子的電子。因此，電晶體的臨界電壓向負方向漂移。因此，較佳的是，在形成氧化物半導體膜之後，進行脫水化處理（脫氫化處理）從氧化物半導體膜中去除氫或水分以使該氧化物半導體膜儘量不包含雜質。

[0089] 另外，因對氧化物半導體膜進行脫水化處理（脫氫化處理），有時氧化物半導體膜中的氧減少。因此，為了填補因脫水化處理（脫氫化處理）而增加的氧缺陷，對氧化物半導體膜添加氧是較佳的。

[0090] 如上所述，藉由進行脫水化處理(脫氫化處理)以從氧化物半導體膜去除氫或水分，並進行加氧化處理以填補氧缺陷，可以得到被 i 型(本質)化的氧化物半導體膜或無限趨近於 i 型而實質上呈 i 型(本質)的氧化物半導體膜。

[0091] 接著，在半導體膜 54 及絕緣膜 53 上形成導電膜之後，藉由蝕刻等對該導電膜的形狀進行加工，形成接觸於半導體膜 54 的導電膜 55 及導電膜 56 (參照圖 9C)。導電膜 55 及導電膜 56 可以使用與導電膜 51 相同的導電材料。

[0092] 接著，以覆蓋第一基板 10 的方式形成氧化物膜或絕緣膜。在圖 9D 中，例示出依次層疊氧化物膜 57、絕緣膜 58 以及絕緣膜 59 的情況。

[0093] 作為氧化物膜 57，較佳為使用金屬氧化物。藉由使用氧化物膜 57，可以隔開包含矽的絕緣膜 58 與半導體膜 54。因此，在將包含銦的金屬氧化物用於半導體膜 54 時，可以防止與氧的鍵合能量比銦大的矽在半導體膜 54 的邊緣切斷銦與氧的鍵合而形成氧缺陷。由此，本發明的一個方式可以進一步提高電晶體的可靠性。

[0094] 明確而言，藉由濺射法，使用金屬的原子數比為 1:6:4、1:3:4 或 1:3:2 的 In-Ga-Zn 類氧化物靶材，可以形成氧化物膜 57。

[0095] 較佳的是，在形成絕緣膜 58 之後以不暴露於大氣的方式連續地形成絕緣膜 59。在形成絕緣膜 58 之

後，藉由在不暴露於大氣的狀態下調節原料氣體的流量、壓力、高頻功率和基板溫度中的一個以上而連續地形成絕緣膜 59，可以在降低絕緣膜 58 與絕緣膜 59 之間的界面的雜質濃度的同時使包含於絕緣膜 59 中的氧移動至半導體膜 54 中，由此可以減少半導體膜 54 的氧缺陷量。

[0096] 將安裝在電漿 CVD 設備的進行了真空排氣的處理室內的基板的溫度保持為 180℃ 以上且 400℃ 以下，較佳為 200℃ 以上且 370℃ 以下，將原料氣體導入處理室，並將處理室內的壓力設定為 30Pa 以上且 250Pa 以下，較佳為 40Pa 以上且 200Pa 以下，並對設置在處理室內的電極供應高頻功率，以上述條件形成氧化矽膜或氧氮化矽膜作為絕緣膜 58。

[0097] 作為絕緣膜 58 的原料氣體，較佳為使用包含矽的沉積氣體及氧化性氣體。作為包含矽的沉積氣體的典型例子，可以舉出矽烷、乙矽烷、丙矽烷、氟化矽烷等。作為氧化性氣體，可以舉出氧、臭氧、一氧化二氮、二氧化氮等。

[0098] 藉由利用上述條件，可以形成使氧透過的氧化絕緣膜作為絕緣膜 58。此外，藉由設置絕緣膜 58，可以在後面形成的絕緣膜 59 的形成製程中減少對氧化物膜 57 的損傷。

[0099] 另外，藉由使氧化性氣體的流量為包含矽的沉積氣體的 100 倍以上，可以在減少絕緣膜 58 中的氫含量的同時減少絕緣膜 58 中的懸空鍵。由於有時從絕緣膜

59 中移動出來的氧被絕緣膜 58 中的懸空鍵俘獲，因此可以將絕緣膜 59 所包含的氧高效率地移動到半導體膜 54 中，而可以填補半導體膜 54 中的氧缺陷。其結果是，可以在減少混入到半導體膜 54 中的氫的量的同時，可以減少半導體膜 54 中的氧缺陷，因此可以抑制電晶體的臨界電壓的負向漂移，並且能夠減少電晶體的源極與汲極之間的洩漏電流，從而提高電晶體的電特性。

[0100] 在本實施方式中，作為絕緣膜 58，將流量為 20sccm 的矽烷及流量為 3000sccm 的一氧化二氮用作原料氣體，將處理室的壓力設定為 40Pa，將基板溫度設定為 220℃，使用 27.12MHz 的高頻電源向平行平板電極供應 100W 的高頻功率，在上述條件下藉由電漿 CVD 法形成厚度為 50nm 的氧氮化矽膜。另外，電漿 CVD 設備是電極面積為 6000cm² 的平行平板型電漿 CVD 設備，而將供應的功率換算為每單位面積的功率（功率密度）的值為 1.6×10⁻²W/cm²。可以在該條件下形成使氧透過的氧氮化矽膜。

[0101] 作為絕緣膜 59，將安裝在電漿 CVD 設備的進行了真空排氣的處理室內的基板的溫度保持為 180℃ 以上且 260℃ 以下，較佳為 180℃ 以上且 230℃ 以下，將原料氣體導入處理室，並將處理室內的壓力設定為 100Pa 以上且 250Pa 以下，較佳為 100Pa 以上且 200Pa 以下，並對設置在處理室內的電極供應 0.17W/cm² 以上且 0.5W/cm² 以下，較佳為 0.25W/cm² 以上且 0.35W/cm² 以下的高頻功

率，以上述條件形成氧化矽膜或氧氮化矽膜。

[0102] 由於作為絕緣膜 59 的成膜條件，在上述壓力的處理室中供應具有上述功率密度的高頻功率，因此電漿中的原料氣體的分解效率提高，氧自由基增加，且原料氣體的氧化進展，所以絕緣膜 59 中的氧含量多於化學計量組成。然而，當基板溫度是上述溫度時，因為矽與氧的鍵合力較弱，所以由於加熱而氧的一部分脫離。其結果是，可以形成包含比化學計量組成多的氧且因加熱而氧的一部分發生脫離的氧化絕緣膜。此外，氧化物膜 57 上設置有絕緣膜 58。因此，在絕緣膜 59 的形成製程中，絕緣膜 58 具有保護氧化物膜 57 的功能。其結果是，可以減少對半導體膜 54 的損傷，並且可以使用功率密度高的高頻功率形成絕緣膜 59。

[0103] 在本實施方式中，作為絕緣膜 59，將流量為 160sccm 的矽烷及流量為 4000sccm 的一氧化二氮用作原料氣體，將處理室的壓力設定為 200Pa，將基板溫度設定為 220℃，使用 27.12MHz 的高頻電源對平行平板電極供應 1500W 的高頻功率，在上述條件下藉由電漿 CVD 法形成厚度為 400nm 的氧氮化矽膜。另外，電漿 CVD 設備是電極面積為 6000cm² 的平行平板型電漿 CVD 設備，而將被供應的功率換算為每單位面積的功率（功率密度）的值為 $2.5 \times 10^{-1} \text{ W/cm}^2$ 。

[0104] 接著，較佳的是，在至少形成絕緣膜 59 之後進行加熱處理，使絕緣膜 58 或絕緣膜 59 中的氧移動到氧

氧化物膜 57 及半導體膜 54 中，由此填補氧化物膜 57 及半導體膜 54 中的氧缺陷。注意，藉由進行該加熱處理，可以使半導體膜 54 脫氫化或脫水化。

[0105] 接著，以覆蓋第一基板 10 的方式形成有機樹脂膜 60。有機樹脂膜 60 是成為後面形成的導電膜 61 及導電膜 64 的基底的膜，並且具有防止由電晶體或導電膜等在用作共用電極的導電膜 61 和用作像素電極的導電膜 64 上形成凹凸的功能。作為有機樹脂膜 60，可以使用丙烯酸樹脂、聚醯亞胺樹脂等。

[0106] 並且，在有機樹脂膜 60、氧化物膜 57、絕緣膜 58 以及絕緣膜 59 中形成開口部 62（參照圖 10A）。在開口部 62 中，導電膜 56 露出其一部分。

[0107] 另外，開口部 62 既可以使用一個光遮罩形成，又可以分別使用用來形成有機樹脂膜 60 的開口部的光遮罩和用來形成氧化物膜 57、絕緣膜 58 以及絕緣膜 59 的開口部的光遮罩來形成。

[0108] 接著，在有機樹脂膜 60 上形成透明導電膜，在將該透明導電膜藉由蝕刻等而加工成所希望的形狀從而形成導電膜 61 之後，在導電膜 61 及有機樹脂膜 60 上形成絕緣膜 63。並且，在絕緣膜 63 中形成開口部，以使在開口部 62 中導電膜 56 的一部分露出（參照圖 10B）。

[0109] 絕緣膜 63 具有防止水或雜質從外部侵入的功能。此外，絕緣膜 63 用作形成在導電膜 61 與導電膜 64 重疊的區域中的電容元件 36 的介電質。較佳的是，絕緣

膜 63 是由氮化物或氮氧化物構成的絕緣膜，例如，形成氮化矽膜或氮氧化矽膜，即可。

[0110] 接著，在絕緣膜 63 上形成透明導電膜，藉由進行蝕刻等對該透明導電膜的形狀進行加工，形成導電膜 64。導電膜 64 連接到導電膜 56。然後，在導電膜 64 上形成配向膜 65（參照圖 10C）。

[0111] 另外，作為用來形成導電膜 61 及導電膜 64 的透明導電膜，可以使用包含如下物質的導電膜：含氧化鎢的銦氧化物、含氧化鎢的銦鋅氧化物、含氧化鈦的銦氧化物、含氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、氧化鋅、添加有鎳的氧化鋅、添加有氧化矽的銦錫氧化物等。

[0112] 另外，配向膜 65 可以使用聚醯亞胺、聚乙烯醇等有機樹脂形成，且對其表面進行了摩擦（rubbing）等用來使液晶分子向固定方向配列的配向處理。藉由以接觸於配向膜 65 的方式使纏繞有尼龍等的布的滾筒轉動，沿固定方向擦磨上述配向膜 65 的表面，可以進行摩擦處理。另外，也可以不進行配向處理而使用氧化矽等無機材料藉由蒸鍍法直接形成具有配向特性的配向膜 65。

[0113] 藉由上述製程，可以形成圖 7 所示的元件基板。

[0114] 另外，如圖 11A 所示，在第二基板 20 上形成第一電極 21、第一電極 21 上的絕緣膜 22 和絕緣膜 22 上的第二電極 23。第二基板 20 對可見光具有透光性，可以

使用玻璃基板、石英基板等。或者，如果具有能夠承受後面進行的製程的耐熱性，則可以使用塑膠基板等。

[0115] 第一電極 21 及第二電極 23 可以使用具有透光性的導電材料。作為具有透光性的導電材料，例如可以使用包含氧化錫的銦氧化物、包含氧化錫的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、氧化鋅、包含鎘的氧化鋅、包含氧化矽的銦鋅氧化物等。在本實施方式中，使用包含氧化矽的氧化銦錫形成厚度為 220nm 的第一電極 21 及第二電極 23。

[0116] 接著，如圖 11B 所示，在第一電極 21 及第二電極 23 上形成絕緣膜 66 之後，在絕緣膜 66 上形成具有遮蔽可見光的功能的遮蔽膜 67 和使特定波長範圍的可見光透過的著色層 68。在圖 11B 中，例示出在形成遮蔽膜 67 之後形成著色層 68 的情況，遮蔽膜 67 與著色層 68 部分地重疊。作為遮蔽膜 67，可以使用包含碳黑、其氧化數小於二氧化鈦的氧化鈦等的黑色顏料的有機樹脂。或者，遮蔽膜 67 也可以使用鉻膜。

[0117] 接著，如圖 11C 所示，在遮蔽膜 67 及著色層 68 上使用丙烯酸樹脂等有機樹脂形成樹脂膜 24 之後，在樹脂膜 24 上依次形成導電膜 25 及配向膜 69。

[0118] 為了提高後面形成的導電膜 25 的平坦性，樹脂膜 24 較佳為具有 1 μ m 至 3 μ m 左右的厚度。在本實施方式中，使用丙烯酸樹脂形成厚度為 1 μ m 左右的樹脂膜

24。

[0119] 與第一電極 21 及第二電極 23 同樣，導電膜 25 可以使用具有透光性的導電材料。在本實施方式中，使用包含氧化矽的氧化銦錫形成厚度為 220nm 的導電膜 25。

[0120] 另外，配向膜 69 可以使用與配向膜 65 同樣的材料和製造方法來形成。

[0121] 藉由上述製程，可以形成反基板。

[0122] 在形成元件基板和反基板之後，如圖 8 所示，藉由將液晶層 28 封入在第一基板 10 與第二基板 20 之間，可以形成液晶顯示裝置的面板。為了形成液晶層 28 進行的液晶注入可以使用分配器法（滴落法（dripping method））或浸漬法（泵浦法（pumping method））進行。

[0123]

〈關於半導體膜〉

藉由減少用作電子施體（施體）的水分或氫等雜質且減少氧缺陷來實現高度純化的氧化物半導體（purified Oxide Semiconductor）是 i 型（本質半導體）或無限趨近於 i 型。因此，在被高度純化的氧化物半導體膜中具有通道形成區的電晶體的關態電流極小且可靠性高。

[0124] 明確而言，根據各種實驗可以證明在被高度純化的氧化物半導體膜中具有通道形成區的電晶體的關態電流小。例如，通道寬度為 $1 \times 10^6 \mu\text{m}$ ，且通道長度為

10 μm 的元件也可以在源極電極與汲極電極之間的電壓（汲極電壓）為 1V 至 10V 的範圍內獲得關態電流為半導體參數分析儀的測量極限以下，即 $1 \times 10^{-13} \text{A}$ 以下的特性。在此情況下，可知以電晶體的通道寬度標準化的關態電流為 100zA/ μm 以下。此外，使用其中將電容元件與電晶體連接且由該電晶體控制流入電容元件或從電容元件流出的電荷的電路來測量關態電流。在該測量時，將被高度純化的氧化物半導體膜用於上述電晶體的通道形成區，且根據電容元件的每單位時間的電荷量推移來測量該電晶體的關態電流。其結果是，可知當電晶體的源極電極與汲極電極之間的電壓為 3V 時，可以獲得更小的關態電流，即幾十 yA/ μm 。由此，將被高度純化的氧化物半導體膜用於通道形成區的電晶體的關態電流比使用具有結晶性的矽的電晶體的關態電流顯著小。

[0125] 此外，在沒有特別的說明的情況下，本說明書所述的關態電流是指在截止區（cut-off region）中流過電晶體的源極和汲極之間的電流。

[0126] 另外，當作為半導體膜使用氧化物半導體膜時，氧化物半導體至少包含銦（In）或鋅（Zn）是較佳的。另外，作為降低使用該氧化物半導體的電晶體的電特性的偏差的穩定劑，除了上述元素以外還包含鎵（Ga）是較佳的。此外，作為穩定劑較佳為包含錫（Sn）。此外，作為穩定劑較佳為包含鈦（Hf）。此外，作為穩定劑較佳為包含鋁（Al）。此外，作為穩定劑較佳為包含鉛

(Zr) 。

[0127] 在氧化物半導體中，In-Ga-Zn 類氧化物、In-Sn-Zn 類氧化物等與碳化矽、氮化鎵或氧化鎵不同，可以藉由濺射法或濕處理製造電特性優良的電晶體，因此具有生產性高等優點。此外，與使用碳化矽、氮化鎵或氧化鎵的情況不同，在使用上述 In-Ga-Zn 類氧化物的情況下，可以在玻璃基板上製造電特性優良的電晶體。此外，可以對應於基板的大型化。

[0128] 此外，作為其他穩定劑，也可以包含鑰系元素的鑰 (La)、銻 (Ce)、鐳 (Pr)、釹 (Nd)、釷 (Sm)、鎔 (Eu)、釷 (Gd)、鐳 (Tb)、鐳 (Dy)、釷 (Ho)、鉕 (Er)、鐳 (Tm)、鐳 (Yb) 和鐳 (Lu) 中的一種或多種。

[0129] 例如，作為氧化物半導體，可以使用：氧化銦、氧化鎵、氧化錫、氧化鋅、In-Zn 類氧化物、Sn-Zn 類氧化物、Al-Zn 類氧化物、Zn-Mg 類氧化物、Sn-Mg 類氧化物、In-Mg 類氧化物、In-Ga 類氧化物、In-Ga-Zn 類氧化物（也稱為 IGZO）、In-Al-Zn 類氧化物、In-Sn-Zn 類氧化物、Sn-Ga-Zn 類氧化物、Al-Ga-Zn 類氧化物、Sn-Al-Zn 類氧化物、In-Hf-Zn 類氧化物、In-La-Zn 類氧化物、In-Pr-Zn 類氧化物、In-Nd-Zn 類氧化物、In-Sm-Zn 類氧化物、In-Eu-Zn 類氧化物、In-Gd-Zn 類氧化物、In-Tb-Zn 類氧化物、In-Dy-Zn 類氧化物、In-Ho-Zn 類氧化物、In-Er-Zn 類氧化物、In-Tm-Zn 類氧化物、In-Yb-Zn

類氧化物、In-Lu-Zn 類氧化物、In-Sn-Ga-Zn 類氧化物、In-Hf-Ga-Zn 類氧化物、In-Al-Ga-Zn 類氧化物、In-Sn-Al-Zn 類氧化物、In-Sn-Hf-Zn 類氧化物、In-Hf-Al-Zn 類氧化物。

[0130] 注意，例如，In-Ga-Zn 類氧化物是指包含 In、Ga 和 Zn 的氧化物，而對 In、Ga、Zn 的比率沒有限制。另外，也可以包含 In、Ga、Zn 以外的金屬元素。In-Ga-Zn 類氧化物在無電場時的電阻足夠高而能夠充分地降低關態電流且移動率也高。

[0131] 例如，可以使用其原子數比為 In : Ga : Zn=1 : 1 : 1 ($=1/3 : 1/3 : 1/3$) 或 In : Ga : Zn=2 : 2 : 1 ($=2/5 : 2/5 : 1/5$) 的 In-Ga-Zn 類氧化物或具有與其類似的組成的氧化物。或者，較佳為使用其原子數比為 In : Sn : Zn=1 : 1 : 1 ($=1/3 : 1/3 : 1/3$)、In : Sn : Zn=2 : 1 : 3 ($=1/3 : 1/6 : 1/2$) 或 In : Sn : Zn=2 : 1 : 5 ($=1/4 : 1/8 : 5/8$) 的 In-Sn-Zn 類氧化物或具有與其類似的組成的氧化物。

[0132] 例如，In-Sn-Zn 類氧化物比較容易得到高移動率。但是，使用 In-Ga-Zn 類氧化物也可以藉由降低塊體(bulk)內缺陷密度而提高移動率。

[0133] 以下，對氧化物半導體膜的結構進行說明。

[0134] 氧化物半導體膜大致分為單晶氧化物半導體膜和非單晶氧化物半導體膜。非單晶氧化物半導體膜包括非晶氧化物半導體膜、微晶氧化物半導體膜、多晶氧化物

半導體膜及 CAAC-OS (C-Axis Aligned Crystalline Oxide Semiconductor: c 軸配向結晶氧化物半導體) 膜等。

[0135] 非晶氧化物半導體膜具有無序的原子排列並不具有結晶成分。其典型例子是在微小區域中也不具有結晶部而膜整體具有完全的非晶結構的氧化物半導體膜。

[0136] 微晶氧化物半導體膜例如包括 1nm 以上且小於 10nm 的尺寸的微晶 (也稱為奈米晶)。因此, 微晶氧化物半導體膜的原子排列的有序度比非晶氧化物半導體膜高。因此, 微晶氧化物半導體膜的缺陷態密度低於非晶氧化物半導體膜。

[0137] CAAC-OS 膜是包含多個結晶部的氧化物半導體膜之一, 大部分的結晶部的尺寸為能夠容納於一邊短於 100nm 的立方體內的尺寸。因此, 有時包括在 CAAC-OS 膜中的結晶部的尺寸為能夠容納於一邊短於 10nm、短於 5nm 或短於 3nm 的立方體內的尺寸。CAAC-OS 膜的缺陷態密度低於微晶氧化物半導體膜。下面, 對 CAAC-OS 膜進行詳細的說明。

[0138] 在 CAAC-OS 膜的穿透式電子顯微鏡 (TEM: Transmission Electron Microscope) 影像中, 觀察不到結晶部與結晶部之間的明確的邊界, 即晶界 (grain boundary)。因此, 在 CAAC-OS 膜中, 不容易發生起因於晶界的電子移動率的降低。

[0139] 根據從大致平行於樣本面的方向觀察的 CAAC-OS 膜的 TEM 影像 (剖面 TEM 影像) 可知在結晶

部中金屬原子排列為層狀。各金屬原子層具有反映形成 CAAC-OS 膜的面（也稱為被形成面）或 CAAC-OS 膜的頂面的凸凹的形狀並以平行於 CAAC-OS 膜的被形成面或 CAAC-OS 膜的頂面的方式排列。

[0140] 在本說明書中，“平行”是指兩條直線形成的角度為 -10° 以上且 10° 以下，因此也包括角度為 -5° 以上且 5° 以下的情況。另外，“垂直”是指兩條直線形成的角度為 80° 以上且 100° 以下，因此也包括角度為 85° 以上且 95° 以下的情況。

[0141] 另一方面，根據從大致垂直於樣本面的方向觀察的 CAAC-OS 膜的 TEM 影像（平面 TEM 影像）可知在結晶部中金屬原子排列為三角形狀或六角形狀。但是，在不同的結晶部之間金屬原子的排列沒有規律性。

[0142] 由剖面 TEM 影像及平面 TEM 影像可知，CAAC-OS 膜的結晶部具有配向性。

[0143] 使用 X 射線繞射(XRD: X-Ray Diffraction)裝置對 CAAC-OS 膜進行結構分析。例如，當利用 out-of-plane 法分析包括 InGaZnO_4 的結晶的 CAAC-OS 膜時，在繞射角 (2θ) 為 31° 附近時常出現峰值。由於該峰值來源於 InGaZnO_4 結晶的 (009) 面，由此可知 CAAC-OS 膜中的結晶具有 c 軸配向性，並且 c 軸朝向大致垂直於 CAAC-OS 膜的被形成面或 CAAC-OS 膜的頂面的方向。

[0144] 另一方面，當利用從大致垂直於 c 軸的方向使 X 射線入射到樣本的 in-plane 法分析 CAAC-OS 膜時，

在 2θ 為 56° 附近時常出現峰值。該峰值來源於 InGaZnO_4 結晶的 (110) 面。在此，將 2θ 固定為 56° 附近並在以樣本面的法線向量為軸 (ϕ 軸) 旋轉樣本的條件下進行分析 (ϕ 掃描)。當該樣本是 InGaZnO_4 的單晶氧化物半導體膜時，出現六個峰值。該六個峰值來源於相等於 (110) 面的結晶面。另一方面，當該樣本是 CAAC-OS 膜時，即使在將 2θ 固定為 56° 附近的狀態下進行 ϕ 掃描也不能觀察到明確的峰值。

[0145] 由上述結果可知，在具有 c 軸配向性的 CAAC-OS 膜中，雖然 a 軸及 b 軸的方向在結晶部之間不同，但是 c 軸都朝向平行於被形成面或頂面的法線向量的方向。因此，在上述剖面 TEM 影像中觀察到的排列為層狀的各金屬原子層相當於與結晶的 ab 面平行的面。

[0146] 注意，結晶部在形成 CAAC-OS 膜或進行加熱處理等晶化處理時形成。如上所述，結晶的 c 軸朝向平行於 CAAC-OS 膜的被形成面或 CAAC-OS 膜的頂面的法線向量的方向。由此，例如，當 CAAC-OS 膜的形狀因蝕刻等而發生改變時，結晶的 c 軸不一定平行於 CAAC-OS 膜的被形成面或 CAAC-OS 膜的頂面的法線向量。

[0147] 此外，CAAC-OS 膜中的晶化度不一定均勻。例如，當 CAAC-OS 膜的結晶部是由 CAAC-OS 膜的頂面近旁的結晶生長而形成時，有時頂面附近的晶化度高於被形成面附近的晶化度。另外，當對 CAAC-OS 膜添加雜質時，被添加了雜質的區域的晶化度改變，所以有時

CAAC-OS 膜中的晶化度根據區域而不同。

[0148] 注意，當利用 out-of-plane 法分析包括 InGaZnO_4 結晶的 CAAC-OS 膜時，除了在 2θ 為 31° 附近的峰值之外，有時還在 2θ 為 36° 附近觀察到峰值。 2θ 為 36° 附近的峰值意味著 CAAC-OS 膜的一部分中含有不具有 c 軸配向性的結晶。較佳的是，在 CAAC-OS 膜中在 2θ 為 31° 附近時出現峰值而在 2θ 為 36° 附近時不出現峰值。

[0149] 在使用 CAAC-OS 膜的電晶體中，起因於可見光或紫外光的照射的電特性的變動小。因此，該電晶體具有高可靠性。

[0150] 注意，氧化物半導體膜例如也可以是包括非晶氧化物半導體膜、微晶氧化物半導體膜和 CAAC-OS 膜中的兩種以上的疊層膜。

[0151] CAAC-OS 膜例如可以使用多晶的金屬氧化物靶材且利用濺射法形成。當離子碰撞到該靶材時，有時包含在靶材中的結晶區域沿著 a - b 面劈開，成為具有平行於 a - b 面的面的平板狀或顆粒狀的濺射粒子而剝離。此時，該平板狀或顆粒狀的濺射粒子保持結晶狀態到達基板，於是形成 CAAC-OS 膜。

[0152] 另外，為了形成 CAAC-OS 膜，較佳為採用如下條件。

[0153] 藉由減少成膜時的雜質的混入，可以抑制雜質所導致的結晶狀態的破損。例如，可以降低存在於處理室內的雜質（氫、水、二氧化碳及氮等）的濃度。另外，

可以降低成膜氣體中的雜質濃度。明確而言，使用露點為 -80°C 以下，較佳為 -100°C 以下的成膜氣體。

[0154] 此外，藉由增高成膜時的基板加熱溫度使濺射粒子在到達基板之後發生濺射粒子的遷移。明確而言，在將基板加熱溫度設定為 100°C 以上且 740°C 以下，較佳為 200°C 以上且 500°C 以下的狀態下進行成膜。當平板狀或顆粒狀的濺射粒子到達基板時，藉由增高成膜時的基板加熱溫度使平板狀或顆粒狀的濺射粒子在基板上發生遷移，於是平板狀或顆粒狀的濺射粒子的平坦的面附著到基板。

[0155] 另外，較佳的是，藉由增高成膜氣體中的氧比例並對功率進行最佳化，來減輕成膜時的電漿損傷。將成膜氣體中的氧比例設定為 30vol.% 以上，較佳為 100vol.%。

[0156] 下面，作為靶材的一個例子示出 In-Ga-Zn 類氧化物靶材。

[0157] 將 InO_x 粉末、 GaO_y 粉末以及 ZnO_z 粉末以規定的莫耳數比混合，並進行加壓處理，然後在 1000°C 以上且 1500°C 以下的溫度下進行加熱處理，由此得到多晶的 In-Ga-Zn 類氧化物靶材。另外， x 、 y 及 z 為任意正數。在此， InO_x 粉末、 GaO_y 粉末及 ZnO_z 粉末的規定的莫耳數比例如為 2 : 2 : 1、8 : 4 : 3、3 : 1 : 1、1 : 1 : 1、4 : 2 : 3 或 3 : 1 : 2。另外，粉末的種類以及混合粉末時的莫耳數比可以根據所製造的靶材適當地改變。

[0158] 另外，因為鹼金屬不是構成氧化物半導體的元素，所以是雜質。在鹼土金屬不是構成氧化物半導體的元素的情況下，鹼土金屬也是雜質。尤其是，鹼金屬中的 Na 在與氧化物半導體膜接觸的絕緣膜為氧化物的情況下擴散到該絕緣膜中而成為 Na^+ 。另外，在氧化物半導體膜內，Na 斷裂構成氧化物半導體的金屬與氧的鍵合或擠進其鍵合之中。其結果是，例如，產生因臨界電壓漂移到負方向而導致的常導通化、移動率的降低等的電晶體的電特性的劣化，而且還產生特性偏差。明確而言，利用二次離子質譜分析法測量的鈉（Na）濃度的測定值較佳為 $5 \times 10^{16}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{16}/\text{cm}^3$ 以下，進一步較佳為 $1 \times 10^{15}/\text{cm}^3$ 以下。同樣地，鋰（Li）濃度的測定值較佳為 $5 \times 10^{15}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{15}/\text{cm}^3$ 以下。同樣地，鉀（K）濃度的測定值較佳為 $5 \times 10^{15}/\text{cm}^3$ 以下，更佳為 $1 \times 10^{15}/\text{cm}^3$ 以下。

[0159] 另外，在使用包含銦的金屬氧化物的情況下，與氧的鍵能比銦大的矽或碳有時切斷銦與氧的鍵合而形成氧缺陷。由此，在矽或碳混入到氧化物半導體膜中時，與鹼金屬或鹼土金屬同樣，容易發生電晶體的電特性的劣化。因此，較佳為降低氧化物半導體膜中的矽或碳的濃度。明確而言，利用二次離子質譜分析法的碳（C）濃度的測量值或矽（Si）濃度的測量值較佳為 $1 \times 10^{18}/\text{cm}^3$ 以下。藉由採用上述結構，可以防止電晶體的電特性的劣化而可以提高液晶顯示裝置的可靠性。

[0160] 另外，根據用於源極電極及汲極電極的導電材料有時源極電極及汲極電極中的金屬從氧化物半導體膜抽出氧。此時，氧化物半導體膜中的接觸於源極電極及汲極電極的區域由於氧缺陷的形成而被 n 型化。

[0161] 因為被 n 型化的區域用作源極區或汲極區，所以可以降低氧化物半導體膜與源極電極及汲極電極之間的接觸電阻。因此，藉由形成被 n 型化的區域，可以增大電晶體的移動率及通態電流，從而可以實現使用電晶體的開關電路的高速工作。

[0162] 另外，源極電極及汲極電極中的金屬所引起的氧的抽出有可能在利用濺射法等形成源極電極及汲極電極時發生，還有可能在形成源極電極及汲極電極之後進行的加熱處理時發生。

[0163] 另外，藉由將容易與氧鍵合的導電材料用於源極電極及汲極電極更容易形成被 n 型化的區域。作為上述導電材料，例如可以舉出 Al、Cr、Cu、Ta、Ti、Mo 或 W 等。

[0164] 另外，氧化物半導體膜不一定由單個金屬氧化物膜構成，也可以由層疊的多個金屬氧化物膜構成。例如，在依次層疊有第一至第三金屬氧化物膜的半導體膜的情況下，第一金屬氧化物膜及第三金屬氧化物膜為如下氧化物膜：在其構成要素中包含構成第二金屬氧化物膜的金屬元素中的至少一個，其傳導帶下端的能量與第二金屬氧化物膜相比離真空能階近 0.05eV 以上、0.07eV 以上、

0.1eV 以上或 0.15eV 以上，且 2eV 以下、1eV 以下、0.5eV 以下或 0.4eV 以下。並且，當第二金屬氧化物膜至少包含銦時，載子移動率變高，所以是較佳的。

[0165] 在電晶體具有上述結構的半導體膜的情況下，在藉由對閘極電極施加電壓，對半導體膜施加電場時，在半導體膜中，通道區形成在傳導帶下端的能量最低的第二金屬氧化物膜中。也就是說，藉由在第二金屬氧化物膜與閘極絕緣膜之間設置有第三金屬氧化物膜，可以在與閘極絕緣膜隔離的第二金屬氧化物膜中形成通道區。

[0166] 另外，由於第三金屬氧化物膜在其構成要素中包含構成第二金屬氧化物膜的金屬元素中的至少一個，因此在第二金屬氧化物膜與第三金屬氧化物膜之間的介面不容易發生介面散射。因此，在該介面載子的移動不容易被阻礙，所以電晶體的場效移動率變高。

[0167] 另外，當在第二金屬氧化物膜與第一金屬氧化物膜之間的介面形成介面能階時，由於在介面附近的區域中也會形成通道區，因此電晶體的臨界電壓變動。但是，由於第一金屬氧化物膜在其構成要素中包含構成第二金屬氧化物膜的金屬元素中的至少一個，因此在第二金屬氧化物膜與第一金屬氧化物膜之間的介面不容易形成介面能階。因此，藉由上述結構可以減少電晶體的臨界電壓等的電特性的偏差。

[0168] 另外，較佳的是，以不使因金屬氧化物膜間的雜質的存在而在各膜的介面形成有阻礙載子移動的介面

能階的方式層疊多個金屬氧化物膜。這是因為，當被層疊的金屬氧化物膜的膜間存在雜質時，金屬氧化物膜間的傳導帶下端的能量失去連續性，在介面附近，載子被俘獲或因再結合而消失。藉由減少膜間的雜質，與只是層疊作為主成分至少包含相同一種金屬的多個金屬氧化物膜的情況相比，更容易形成連續結合（這裡尤其是指具有傳導帶下端的能量在各膜之間連續地變化的 U 字型井結構的狀態）。

[0169] 為了形成連續結合，需要使用具備負載鎖定室的多室成膜裝置（濺射裝置）在不使各膜暴露於大氣的情況下連續地層疊。在濺射裝置中的各處理室中，為了盡可能地去除成為氧化物半導體的雜質的水等，較佳為使用如低溫泵的吸附式的真空泵進行高真空排氣（ $5 \times 10^{-7} \text{Pa}$ 至 $1 \times 10^{-4} \text{Pa}$ 左右）。或者，較佳為組合渦輪分子泵與冷阱使氣體不從排氣系統倒流到處理室內。

[0170] 為了得到高純度的本質氧化物半導體，不僅對各處理室進行排氣，還需要將濺射氣體高度純化。藉由將用作上述氣體的氧氣體或氫氣體的露點設定為 -40°C 以下，較佳為 -80°C 以下，更佳為 -100°C 以下，實現氣體的高度純化，可以盡可能地防止水分等混入到氧化物半導體膜中。

[0171] 例如，第一金屬氧化物膜或第三金屬氧化物膜可以是包含其原子數比比第二金屬氧化物膜高的鋁、矽、鈦、鎵、銻、釷、鋳、錫、鐳、銻或鉛的氧化物膜。

明確而言，作為第一金屬氧化物膜或第三金屬氧化物膜，較佳為使用包含其原子數比為第二金屬氧化物膜的 1.5 倍以上，較佳為 2 倍以上，更佳為 3 倍以上的上述元素的氧化物膜。因為上述元素與氧堅固地鍵合，所以具有抑制氧缺陷產生在氧化物膜中的功能。因此，藉由上述結構，可以使第一金屬氧化物膜或第三金屬氧化物膜比第二金屬氧化物膜更難產生氧缺陷。

[0172] 明確而言，在第二金屬氧化物膜和第一金屬氧化物膜或第三金屬氧化物膜都是 In-M-Zn 類氧化物膜的情況下，當將第一金屬氧化物膜或第三金屬氧化物膜的原子數比設定為 $\text{In} : \text{M} : \text{Zn} = x_1 : y_1 : z_1$ ，並將第二金屬氧化物膜的原子數比設定為 $\text{In} : \text{M} : \text{Zn} = x_2 : y_2 : z_2$ 時，以 y_1/x_1 大於 y_2/x_2 的方式設定其原子數比，即可。另外，元素 M 是與氧的鍵合比 In 更強的金屬元素，例如可以舉出 Al、Ti、Ga、Y、Zr、Sn、La、Ce、Nd 或 Hf 等。較佳的是，以 y_1/x_1 為 y_2/x_2 的 1.5 倍以上的方式設定其原子數比。更佳的是，以 y_1/x_1 為 y_2/x_2 的 2 倍以上的方式設定其原子數比。進一步較佳的是，以 y_1/x_1 為 y_2/x_2 的 3 倍以上的方式設定其原子數比。再者，在第二金屬氧化物膜中，當 y_2 是 x_2 以上時，可以對電晶體賦予穩定的電特性，所以是較佳的。但是，當 y_2 是 x_2 的 3 倍以上時，電晶體的場效移動率降低，因此 y_2 小於 x_2 的 3 倍是較佳的。

[0173] 第一金屬氧化物膜及第三金屬氧化物膜的厚度為 3nm 以上且 100nm 以下，較佳為 3nm 以上且 50nm

以下。此外，第二金屬氧化物膜的厚度為 3nm 以上且 200nm 以下，較佳為 3nm 以上且 100nm 以下，更佳為 3nm 以上且 50nm 以下。

[0174] 在三層結構的半導體膜中，第一金屬氧化物膜至第三金屬氧化物膜既可以是非晶態又可以是晶態。但是，由於當形成有通道區的第二金屬氧化物膜是晶態時可以對電晶體賦予穩定的電特性，因此第二金屬氧化物膜較佳為是晶態。

[0175] 注意，通道形成區是指在電晶體的半導體膜中與閘極電極重疊且被源極電極和汲極電極夾著的區域。另外，通道區是指在通道形成區中電流主要流動的區域。

[0176] 例如，在作為第一金屬氧化物膜及第三金屬氧化物膜，使用藉由濺射法形成的 In-Ga-Zn 類氧化物膜的情況下，在第一金屬氧化物膜及第三金屬氧化物膜的成膜時，可以使用 In-Ga-Zn 類氧化物（In：Ga：Zn=1：3：2[原子數比]）的靶材。作為成膜條件，例如作為成膜氣體使用 30sccm 的氫氣體和 15sccm 的氧氣體，將壓力設定為 0.4Pa，基板溫度為 200℃，DC 功率為 0.5kW，即可。

[0177] 另外，在作為第二金屬氧化物膜使用 CAAC-OS 膜的情況下，在第二金屬氧化物膜的成膜時較佳為使用包含多晶的 In-Ga-Zn 類氧化物（In：Ga：Zn=1：1：1[原子數比]）的靶材。作為成膜條件，例如作為成膜氣體可以使用 30sccm 的氫氣體和 15sccm 的氧氣體，將壓力設定為 0.4Pa，基板溫度為 300℃，DC 功率為

0.5kW。

[0178] 另外，電晶體既可以具有半導體膜的邊緣為錐形的結構，又可以具有半導體膜的邊緣為帶弧形的結構。

[0179] 另外，在將層疊有多個金屬氧化物膜的半導體膜用於電晶體的情況下，接觸於源極電極及汲極電極的區域也可以被 n 型化。藉由上述結構，可以提高電晶體的移動率及通態電流，並且實現使用電晶體的液晶顯示裝置的高速工作。再者，在將層疊有多個金屬氧化物膜的半導體膜用於電晶體的情況下，在提高電晶體的移動率及通態電流且進一步地實現液晶顯示裝置的高速工作的觀點上，被 n 型化的區域到達成為通道區的第二金屬氧化物膜的情況是更加較佳的。

[0180]

〈液晶顯示裝置的俯視圖和剖面圖〉

參考圖 12 來說明根據本發明的一個方式的液晶顯示裝置的外觀。圖 12 是利用密封材料 4005 黏合第一基板 4001 和第二基板 4006 而成的液晶顯示裝置的俯視圖。此外，圖 13 相當於圖 12 的沿著虛線 B1-B2 的剖面圖。另外，圖 12 示出 FFS 模式的液晶顯示裝置。

[0181] 以圍繞設置在第一基板 4001 上的像素部 4002 和一對驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和驅動電路 4004 由第一基板

4001、密封材料 4005 和第二基板 4006 密封。

[0182] 另外，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有驅動電路 4003。

[0183] 此外，設置在第一基板 4001 上的像素部 4002 和驅動電路 4004 包括多個電晶體。圖 13 例示出像素部 4002 所包括的電晶體 4010。

[0184] 在像素部 4002 及驅動電路 4004 中，在電晶體 4010 上設置有使用樹脂形成的絕緣膜 4020。另外，在絕緣膜 4020 上以中間夾有絕緣膜 4022 的方式設置有液晶元件 4023 的像素電極 4021 及共用電極 4024。

[0185] 另外，雖然在圖 13 中例示出在共用電極 4024 上設置有像素電極 4021 的情況，但是也可以在像素電極 4021 上設置有共用電極 4024。

[0186] 如圖 13 所示，在本發明的一個方式中，絕緣膜 4020 在面板邊緣被去除。另外，在被去除絕緣膜 4020 的區域中形成有導電膜 4050，共用電極 4024 與導電膜 4050 接觸。此外，以在設置在絕緣膜 4022 中的開口部中接觸於共用電極 4024 的方式設置有導電膜 4051。

[0187] 可以藉由對一個導電膜進行蝕刻來形成導電膜 4050 和用作電晶體 4010 的源極或汲極的導電膜 4052 及導電膜 4053。另外，可以藉由對一個導電膜進行蝕刻來形成像素電極 4021 和導電膜 4051。

[0188] 另外，在第二基板 4006 上，用來取得位置資訊的第一電極 4056 與第二電極 4057 隔著絕緣膜 4058 彼

此重疊。在第一電極 4056 及第二電極 4057 上設置有樹脂膜 4059，在樹脂膜 4059 上設置有導電膜 4060。

[0189] 並且，導電膜 4060 藉由分散在樹脂膜 4062 中的具有導電性的導電粒子 4061 與導電膜 4051 電連接。換言之，在面板的邊緣，共用電極 4024 藉由導電粒子 4061 與導電膜 4060 電連接。樹脂膜 4062 可以使用熱固性樹脂或紫外線硬化性樹脂。另外，導電粒子 4061 例如可以使用由薄膜狀的金屬諸如 Au、Ni、Co 等覆蓋的球狀的有機樹脂的粒子。

[0190] 另外，雖然在圖 13 中未圖示配向膜，但是在絕緣膜 4022、共用電極 4024 和導電膜 4060 上設置配向膜的情況下，為了將導電膜 4060、導電粒子 4061 與導電膜 4051 電連接，可以在與導電膜 4060 重疊的部分去除配向膜的一部分，在與導電膜 4051 重疊的部分去除配向膜的一部分。

[0191] 另外，絕緣膜 4022 在面板的邊緣與閘極絕緣膜 4054 接觸。在絕緣膜 4022 及閘極絕緣膜 4054 對水、氫等具有高的阻擋效果的情況下，藉由在面板邊緣使絕緣膜 4022 與閘極絕緣膜 4054 接觸，能夠防止水、氫等從面板外面經過面板邊緣或密封材料 4005 侵入到電晶體 4010 所具有的半導體膜中。

[0192] 另外，在第一基板 4001 與第二基板 4006 之間設置有液晶層 4028。液晶元件 4023 包括像素電極 4021、共用電極 4024 及液晶層 4028。

[0193] 在液晶元件 4023 中，包含在液晶層 4028 中的液晶分子的配向根據供應到像素電極 4021 與共用電極 4024 之間的電壓的值而發生變化，使穿透率發生變化。因此，藉由根據輸入到像素電極 4021 的影像信號的電位控制液晶元件 4023 的穿透率，液晶元件 4023 可以顯示灰階。

[0194] 另外，在根據本發明的一個方式的液晶顯示裝置中，既可以利用濾色片顯示彩色影像，又可以藉由依次使發出不同色調的光的多個光源點亮來顯示彩色影像。

[0195] 另外，來自驅動電路 4003 的影像信號或來自 FPC4018 的各種控制信號及電位藉由引線 4030 及引線 4031 被供應到驅動電路 4004 或像素部 4002。

[0196]

〈使用液晶顯示裝置的電子裝置的結構例子〉

根據本發明的一個方式的液晶顯示裝置可以用於顯示裝置、個人電腦、具備儲存介質的影像再現裝置（典型地是，能夠再現如 DVD（Digital Versatile Disc：多樣化數位光碟）等儲存介質並具有能夠顯示其影像的顯示器的裝置）。除此之外，作為能夠使用本發明的一個方式的液晶顯示裝置的電子裝置，可以舉出行動電話、包括可攜式的遊戲機、個人數位助理、電子書閱讀器、攝影機、數位相機等相機、護目鏡型顯示器（頭戴顯示裝置）、導航系統、音頻再生裝置（車載音響、數位聲訊播放機等）、影印機、傳真機、印表機、多功能印表機、自動櫃員機

(ATM)、自動販賣機等。這些電子裝置的具體例子在圖 14A 至圖 14F 中示出。

[0197] 圖 14A 是一種可攜式遊戲機，該可攜式遊戲機包括外殼 5001、外殼 5002、顯示部 5003、顯示部 5004、麥克風 5005、揚聲器 5006、操作鍵 5007 以及觸控筆 5008 等。可以將根據本發明的一個方式的液晶顯示裝置用於顯示部 5003 或顯示部 5004。注意，雖然圖 14A 所示的可攜式遊戲機包括兩個顯示部 5003 和顯示部 5004，但是可攜式遊戲機所包括的顯示部的個數不限於兩個。

[0198] 圖 14B 是一種顯示裝置，該顯示裝置包括外殼 5201、顯示部 5202 以及支撐台 5203 等。可以將根據本發明的一個方式的液晶顯示裝置用於顯示部 5202。另外，顯示裝置包括用於個人電腦、TV 播放接收、廣告顯示等的所有資訊顯示用顯示裝置。

[0199] 圖 14C 是筆記本式個人電腦，該筆記本式個人電腦包括外殼 5401、顯示部 5402、鍵盤 5403 以及指向裝置 5404 等。可以將根據本發明的一個方式的液晶顯示裝置用於顯示部 5402。

[0200] 圖 14D 是個人數位助理，該個人數位助理包括第一外殼 5601、第二外殼 5602、第一顯示部 5603、第二顯示部 5604、連接部 5605 以及操作鍵 5606 等。第一顯示部 5603 設置在第一外殼 5601 中，第二顯示部 5604 設置在第二外殼 5602 中。並且，第一外殼 5601 與第二外殼 5602 藉由連接部 5605 連接，第一外殼 5601 與第二外

殼 5602 之間的角度可以藉由連接部 5605 改變。第一顯示部 5603 中的影像也可以根據在連接部 5605 處的第一外殼 5601 和第二外殼 5602 之間的角度切換。可以將根據本發明的一個方式的液晶顯示裝置用於第一顯示部 5603 或第二顯示部 5604。

[0201] 圖 14E 是攝影機，該攝影機包括第一外殼 5801、第二外殼 5802、顯示部 5803、操作鍵 5804、透鏡 5805 以及連接部 5806 等。操作鍵 5804 及透鏡 5805 設置在第一外殼 5801 中，顯示部 5803 設置在第二外殼 5802 中。並且，第一外殼 5801 與第二外殼 5802 藉由連接部 5806 連接，第一外殼 5801 與第二外殼 5802 之間的角度可以藉由連接部 5806 改變。顯示部 5803 的影像也可以根據在連接部 5806 處的第一外殼 5801 和第二外殼 5802 之間的角度切換。可以將根據本發明的一個方式的液晶顯示裝置用於顯示部 5803。

[0202] 圖 14F 是行動電話，在外殼 5901 中設置有顯示部 5902、麥克風 5907、揚聲器 5904、相機 5903、外部連接部 5906 以及操作作用的按鈕 5905。可以將根據本發明的一個方式的液晶顯示裝置用於行動電話所具有的電路。另外，在將根據本發明的一個方式的液晶顯示裝置形成在具有撓性的基板上時，可以將該液晶顯示裝置應用於具有如圖 14F 所示的具有曲面的顯示部 5902。

【符號說明】

[0203]

10：第一基板

11：元件層

12：電極

13：絕緣膜

14：電極

15：電晶體

16：像素

20：第二基板

21：電極

21a：導電膜

21b：導電膜

21c：導電膜

21d：導電膜

22：絕緣膜

23：電極

24：樹脂膜

25：導電膜

26：電容

27：導電體

28：液晶層

30：像素部

31：像素

32：驅動電路

- 33：驅動電路
- 34：液晶元件
- 35：電晶體
- 36：電容元件
- 38：面板
- 40：液晶顯示裝置
- 41：控制器
- 43：CPU
- 44：影像處理電路
- 45：影像記憶體
- 46：影像資料
- 51：導電膜
- 53：絕緣膜
- 54：半導體膜
- 55：導電膜
- 56：導電膜
- 57：氧化物膜
- 58：絕緣膜
- 59：絕緣膜
- 60：有機樹脂膜
- 61：導電膜
- 62：開口部
- 63：絕緣膜
- 64：導電膜

- 65：配向膜
- 66：絕緣膜
- 67：遮蔽膜
- 68：著色層
- 69：配向膜
- 4001：第一基板
- 4002：像素部
- 4003：驅動電路
- 4004：驅動電路
- 4005：密封材料
- 4006：第二基板
- 4010：電晶體
- 4018：FPC
- 4020：絕緣膜
- 4021：像素電極
- 4022：絕緣膜
- 4023：液晶元件
- 4024：共用電極
- 4028：液晶層
- 4030：佈線
- 4050：導電膜
- 4051：導電膜
- 4052：導電膜
- 4053：導電膜

4054：閘極絕緣膜

4056：電極

4057：電極

4058：絕緣膜

4059：樹脂膜

4060：導電膜

4061：導電粒子

4062：樹脂膜

5001：外殼

5002：外殼

5003：顯示部

5004：顯示部

5005：麥克風

5006：揚聲器

5007：操作鍵

5008：觸控筆

5201：外殼

5202：顯示部

5203：支撐台

5401：外殼

5402：顯示部

5403：鍵盤

5404：指向裝置

5601：外殼

5602：外殼

5603：顯示部

5604：顯示部

5605：連接部

5606：操作鍵

5801：外殼

5802：外殼

5803：顯示部

5804：操作鍵

5805：透鏡

5806：連接部

5901：外殼

5902：顯示部

5903：相機

5904：揚聲器

5905：按鈕

5906：外部連接部

5907：麥克風

申請專利範圍

【請求項 1】一種液晶顯示裝置，包含：

第一線；

第二線；

玻璃基板；

該玻璃基板上的第一無機絕緣膜，該第一無機絕緣膜包含有包含氮化矽的第一層和包含氧化矽的第二層；

該第一無機絕緣膜上的半導體膜，該半導體膜包含多晶矽；

和該半導體膜重疊的閘極電極；

具有電晶體之源極電極與汲極電極之一者的功能之第一電極，該第一電極在該半導體膜上且電性地接觸該半導體膜；

具有該電晶體之該源極電極與該汲極電極之另一者的功能之第二電極，該第二電極在該半導體膜上且電性地接觸該半導體膜；

該半導體膜上的第二無機絕緣膜；

第一有機絕緣膜，該第一有機絕緣膜在該第二無機絕緣膜上且與該第二無機絕緣膜接觸；

第三無機絕緣膜，該第三無機絕緣膜在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；

像素電極，該像素電極與設置於該第一有機絕緣膜中的開口中的該第二電極電連接；

共用電極，該共用電極在該第一有機絕緣膜上且與該

第一有機絕緣膜接觸；以及

第二有機絕緣膜，該第二有機絕緣膜於和該閘極電極與該半導體膜重疊的區域中，在該第三無機絕緣膜上且與該第三無機絕緣膜接觸；

其中該第二有機絕緣膜是設置於該像素電極與該共用電極上，

其中該第二有機絕緣膜具有和該半導體膜重疊的第一區域，且該第一區域具有第一厚度，

其中該第二有機絕緣膜具有和該第二電極與該像素電極重疊的第二區域，且該第二區域具有大於該第一厚度的第二厚度，

其中該第三無機絕緣膜具有設置於該像素電極與該共用電極間的區域，

其中該半導體膜之端部和該第二電極接觸，

其中該半導體膜延伸超越該閘極電極之端部，

其中該第一線具有一具有第三寬度的第三區域，以及一具有小於該第三寬度的第四寬度的第四區域，

其中該第三無機絕緣膜具有介於該第二電極與該像素電極間的區域，

其中該第二線和該第四區域重疊，以及

其中該像素電極包含多個狹縫。

【請求項2】一種液晶顯示裝置，包含：

第一線；

第二線；

玻璃基板；

該玻璃基板上的第一無機絕緣膜，該第一無機絕緣膜包含有包含氮化矽的第一層和包含氧化矽的第二層；

該第一無機絕緣膜上的半導體膜，該半導體膜包含多晶矽；

和該半導體膜重疊的閘極電極；

具有電晶體之源極電極與汲極電極之一者的功能之第一電極，該第一電極電性地接觸該半導體膜；

具有該電晶體之該源極電極與該汲極電極之另一者的功能之第二電極，該第二電極電性地接觸該半導體膜；

該半導體膜上的第二無機絕緣膜；

第一有機絕緣膜，該第一有機絕緣膜在該第二無機絕緣膜上且與該第二無機絕緣膜接觸；

第三無機絕緣膜，該第三無機絕緣膜在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；

第三電極，該第三電極與設置於該第一有機絕緣膜中的開口中的該第二電極電連接；

第四電極，該第四電極在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；以及

第二有機絕緣膜，該第二有機絕緣膜於和該閘極電極與該半導體膜重疊的區域中，在該第三無機絕緣膜上且與該第三無機絕緣膜接觸；

其中該第二有機絕緣膜設置於該第三電極與該第四電極上，

其中該第二有機絕緣膜具有和該半導體膜重疊的第一區域，且該第一區域具有第一厚度，

其中該第二有機絕緣膜具有和該第二電極與該第三電極重疊的第二區域，且該第二區域具有大於該第一厚度的第二厚度，

其中該第三無機絕緣膜具有設置於該第三電極與該第四電極間的區域，

其中該半導體膜之側表面和該第二電極接觸，

其中該半導體膜延伸超越該閘極電極之端部，

其中該第一線具有一具有第三寬度的第三區域，以及一具有小於該第三寬度的第四寬度的第四區域，

其中該第三無機絕緣膜具有介於該第二電極與該第三電極間的區域，

其中該第二線和該第四區域重疊，以及

其中該第三電極包含多個狹縫。

【請求項 3】一種液晶顯示裝置，包含：

第一線；

第二線；

玻璃基板；

該玻璃基板上的第一無機絕緣膜，該第一無機絕緣膜包含有包含氮化矽的第一層和包含氧化矽的第二層；

該第一無機絕緣膜上的半導體膜，該半導體膜包含多晶矽；

和該半導體膜重疊的閘極電極；

具有電晶體之源極電極與汲極電極之一者的功能之第一電極，該第一電極在該半導體膜上且電性地接觸該半導體膜；

具有該電晶體之該源極電極與該汲極電極之另一者的功能之第二電極，該第二電極在該半導體膜上且電性地接觸該半導體膜；

該半導體膜上的第二無機絕緣膜；

該第二無機絕緣膜上的第一有機絕緣膜；

第三無機絕緣膜，該第三無機絕緣膜在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；

像素電極，該像素電極與設置於該第一有機絕緣膜中的開口中的該第二電極電連接；

共用電極，該共用電極在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；以及

第二有機絕緣膜，該第二有機絕緣膜於和該閘極電極與該半導體膜重疊的區域中，在該第三無機絕緣膜上且與該第三無機絕緣膜接觸；

其中該第二有機絕緣膜是設置於該像素電極上，

其中該第二有機絕緣膜具有和該半導體膜重疊的第一區域，且該第一區域具有第一厚度，

其中該第二有機絕緣膜具有和該第二電極與該像素電極重疊的第二區域，且該第二區域具有大於該第一厚度的第二厚度，

其中該第三無機絕緣膜具有設置於該像素電極與該共

用電極間的區域，

其中該半導體膜延伸超越該閘極電極之端部，

其中該第一線具有一具有第三寬度的第三區域，以及一具有小於該第三寬度的第四寬度的第四區域，

其中該第三無機絕緣膜具有介於該第二電極與該像素電極間的區域，

其中該第二線和該第四區域重疊，以及

其中該像素電極包含多個狹縫。

【請求項4】一種液晶顯示裝置，包含：

第一線；

第二線；

玻璃基板；

該玻璃基板上的第一無機絕緣膜，該第一無機絕緣膜包含有包含氮化矽的第一層和包含氧化矽的第二層；

該第一無機絕緣膜上的半導體膜，該半導體膜包含多晶矽；

和該半導體膜重疊的閘極電極；

具有電晶體之源極電極與汲極電極之一者的功能之第一電極，該第一電極在該半導體膜上且電性地接觸該半導體膜；

具有該電晶體之該源極電極與該汲極電極之另一者的功能之第二電極，該第二電極在該半導體膜上且電性地接觸該半導體膜；

該半導體膜上的第二無機絕緣膜；

該第二無機絕緣膜上的第一有機絕緣膜；

第三無機絕緣膜，該第三無機絕緣膜在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；

第三電極，該第三電極與設置於該第一有機絕緣膜中的開口中的該第二電極電連接；

第四電極，該第四電極在該第一有機絕緣膜上且與該第一有機絕緣膜接觸；以及

第二有機絕緣膜，該第二有機絕緣膜於和該閘極電極與該半導體膜重疊的區域中，在該第三無機絕緣膜上且與該第三無機絕緣膜接觸；

其中該第二有機絕緣膜設置於該第三電極上，

其中該第二有機絕緣膜具有和該半導體膜重疊的第一區域，且該第一區域具有第一厚度，

其中該第二有機絕緣膜具有和該第二電極與該第三電極重疊的第二區域，且該第二區域具有大於該第一厚度的第二厚度，

其中該第三無機絕緣膜具有設置於該第三電極與該第四電極間的區域，

其中該半導體膜延伸超越該閘極電極之端部，

其中該第一線具有一具有第三寬度的第三區域，以及一具有小於該第三寬度的第四寬度的第四區域，

其中該第三無機絕緣膜具有介於該第二電極與該第三電極間的區域，

其中該第二線和該第四區域重疊，以及

其中該第三電極包含多個狹縫。

【請求項 5】如請求項 1 至 4 中任一者之液晶顯示裝置，

其中該第二有機絕緣膜具有對準膜的功能，以及
其中該多個狹縫延伸於實質平行該第一線的方向中。

【請求項 6】如請求項 1 及 3 中任一者之液晶顯示裝置，

其中該第一線和該共用電極重疊。

【請求項 7】如請求項 2 及 4 中任一者之液晶顯示裝置，其中該第一線和該第四電極重疊。

【請求項 8】如請求項 1 及 3 中任一者之液晶顯示裝置，更包含：

遮蔽膜，該遮蔽膜和部分的該閘極電極、部分的該第二電極、部分的該共用電極、部分的該像素電極、部分的該半導體膜、以及設置於該第一有機絕緣膜中的部分該開口重疊，

其中該遮蔽膜不和該第三無機絕緣膜設置於該像素電極與該共用電極間的一區域重疊。

【請求項 9】如請求項 2 及 4 中任一者之液晶顯示裝置，更包含：

遮蔽膜，該遮蔽膜和部分的該閘極電極、部分的該第二電極、部分的該第三電極、部分的該第四電極、部分的該半導體膜、以及設置於該第一有機絕緣膜中的部分該開口重疊，

其中該遮蔽膜不和該第三無機絕緣膜設置於該第三電極與該第四電極間的一區域重疊。

【請求項 10】如請求項 1 及 3 中任一者之液晶顯示裝置，其中該像素電極包含含氧化鎢的銦氧化物、含氧化鎢的銦鋅氧化物、含氧化鈦的銦氧化物、含氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、氧化鋅、含鎳的氧化鋅、以及含氧化矽的銦錫氧化物之至少一者。

【請求項 11】如請求項 2 及 4 中任一者之液晶顯示裝置，其中該第三電極包含含氧化鎢的銦氧化物、含氧化鎢的銦鋅氧化物、含氧化鈦的銦氧化物、含氧化鈦的銦錫氧化物、銦錫氧化物、銦鋅氧化物、氧化鋅、含鎳的氧化鋅、以及含氧化矽的銦錫氧化物之至少一者。

圖式

圖 1

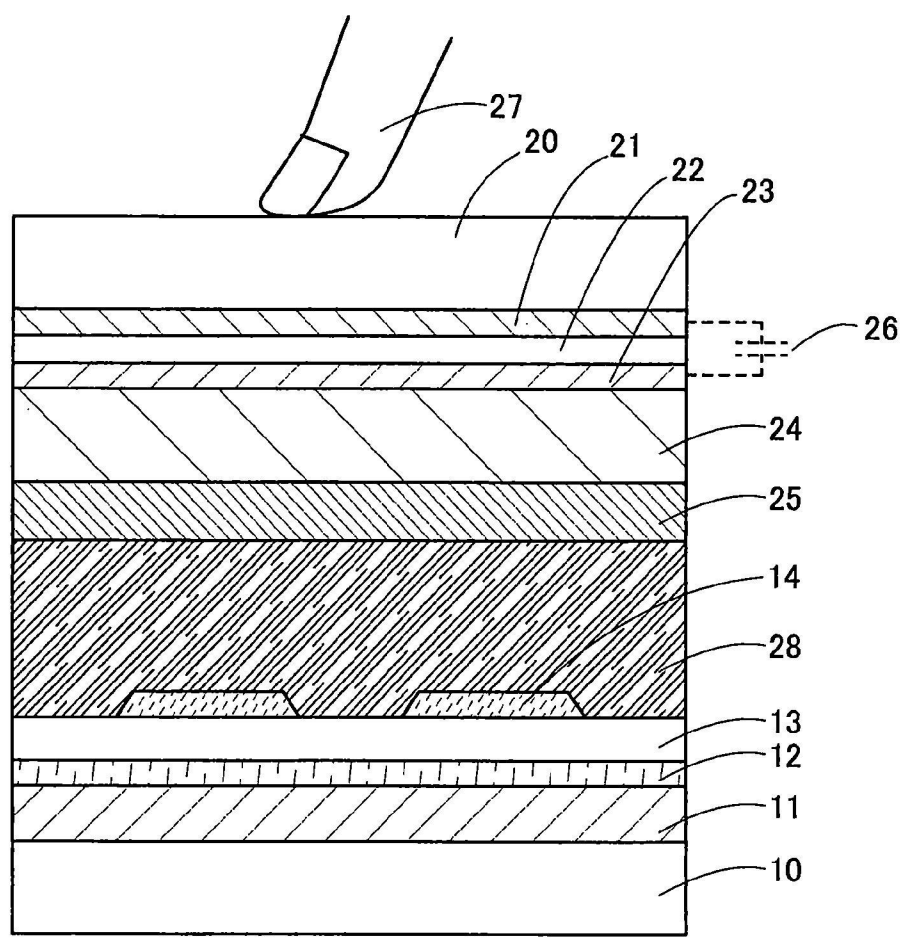


圖 2

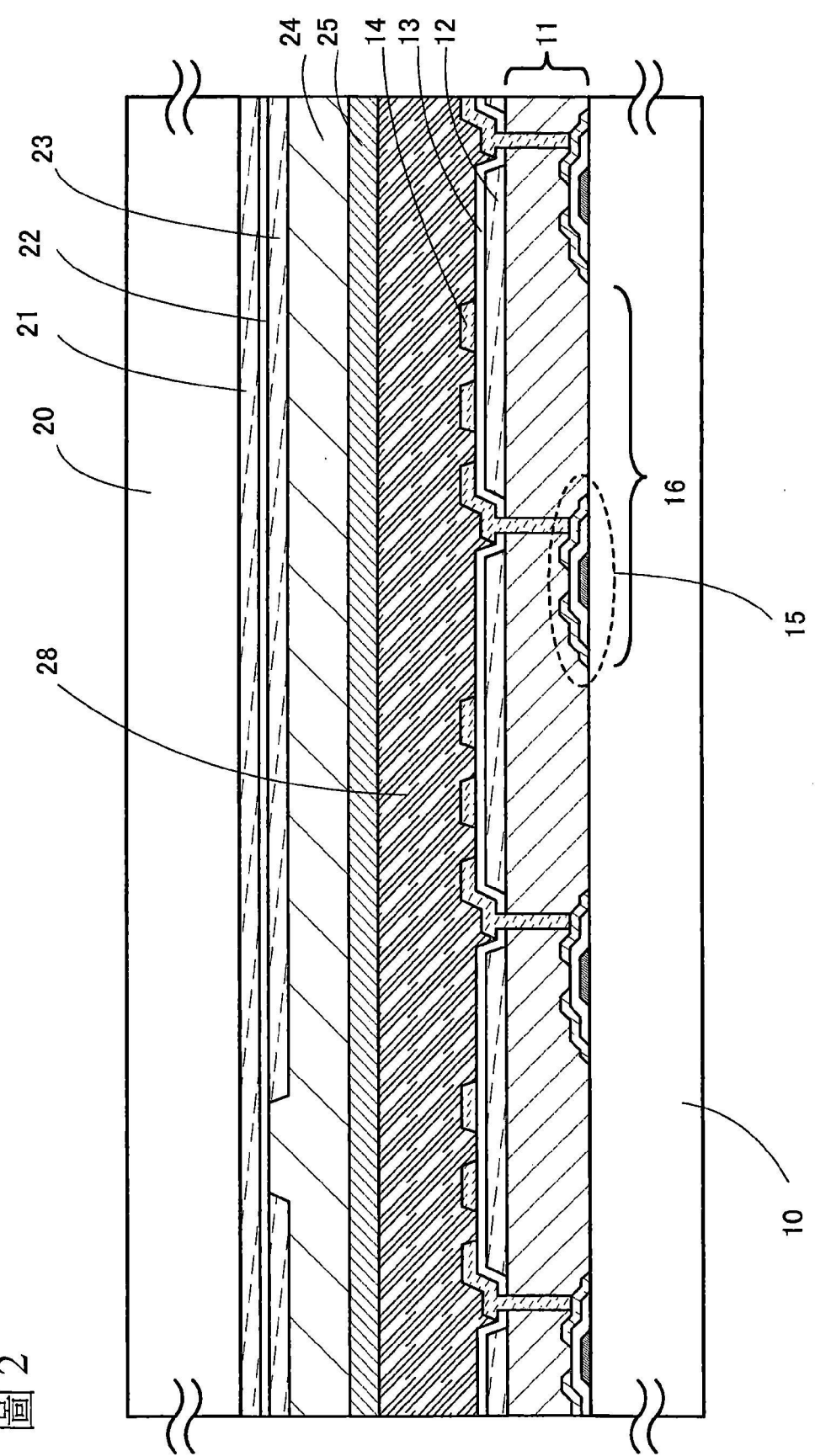


圖 3A

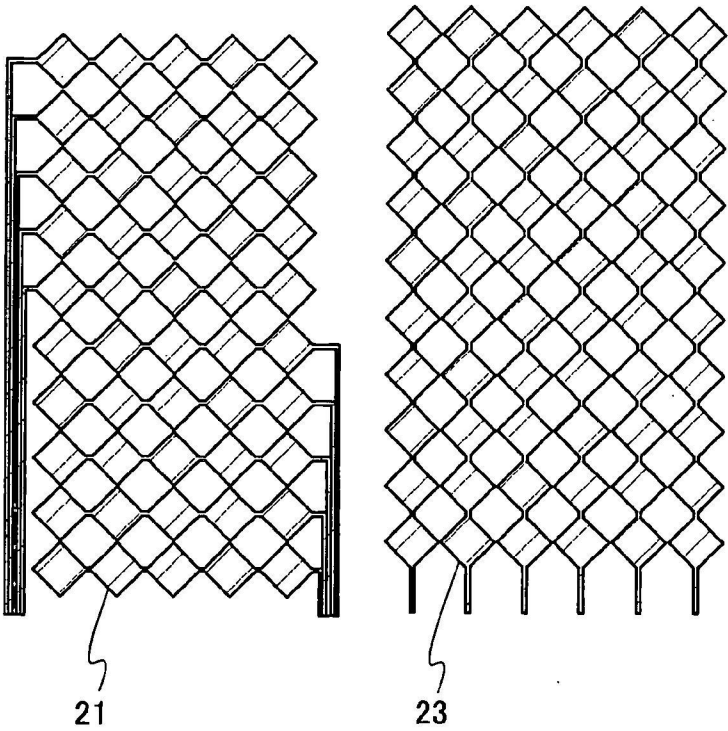


圖 3B

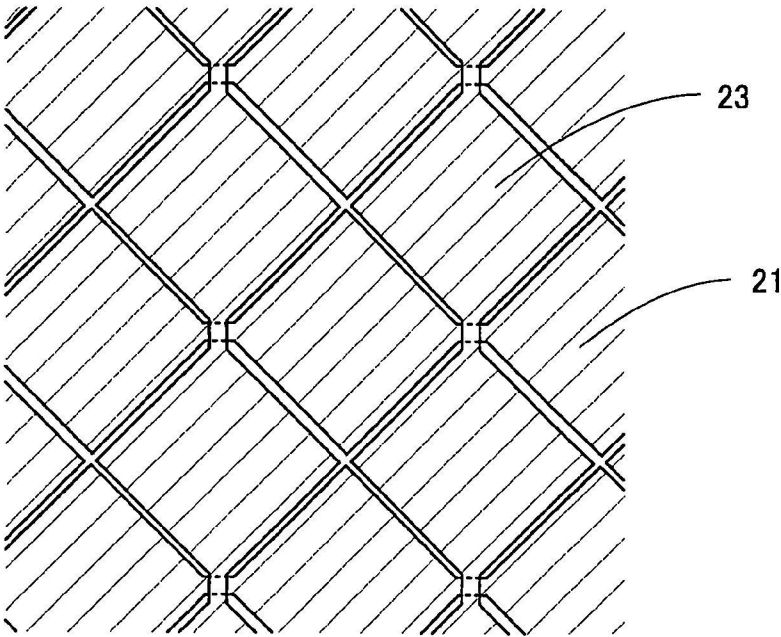


圖 4

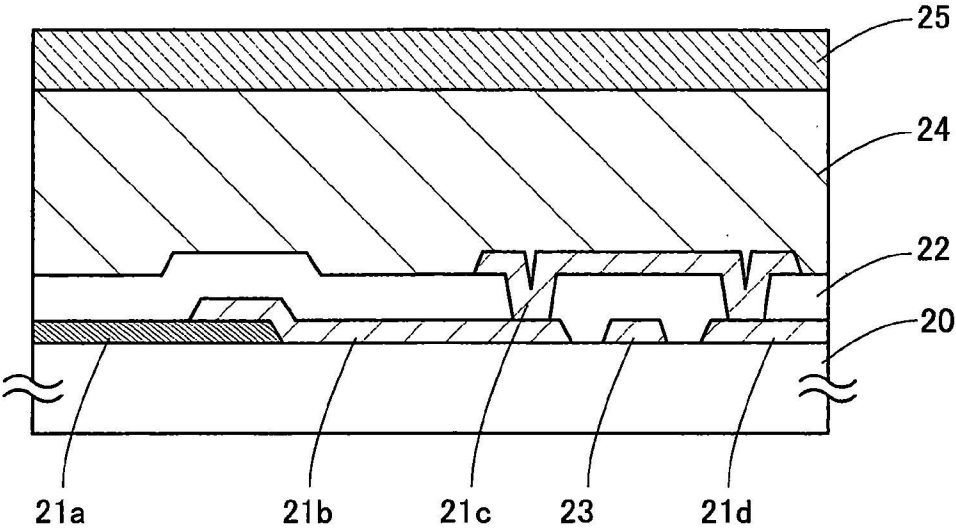


圖 5A

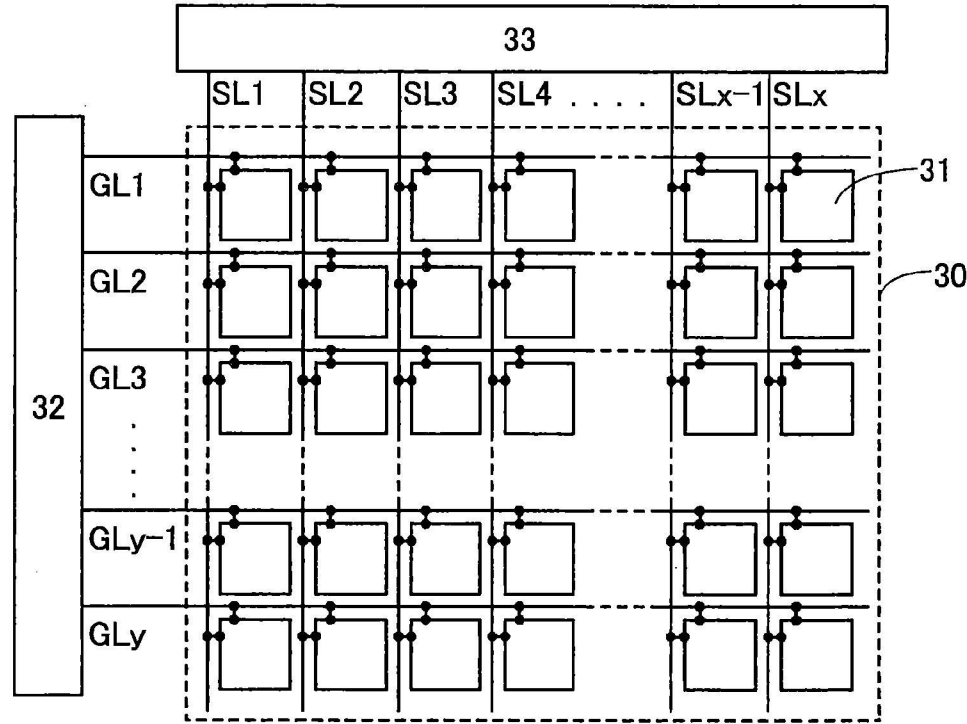


圖 5B

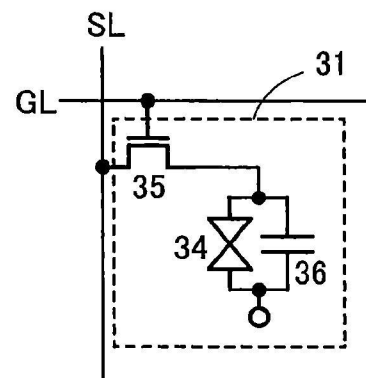


圖 6

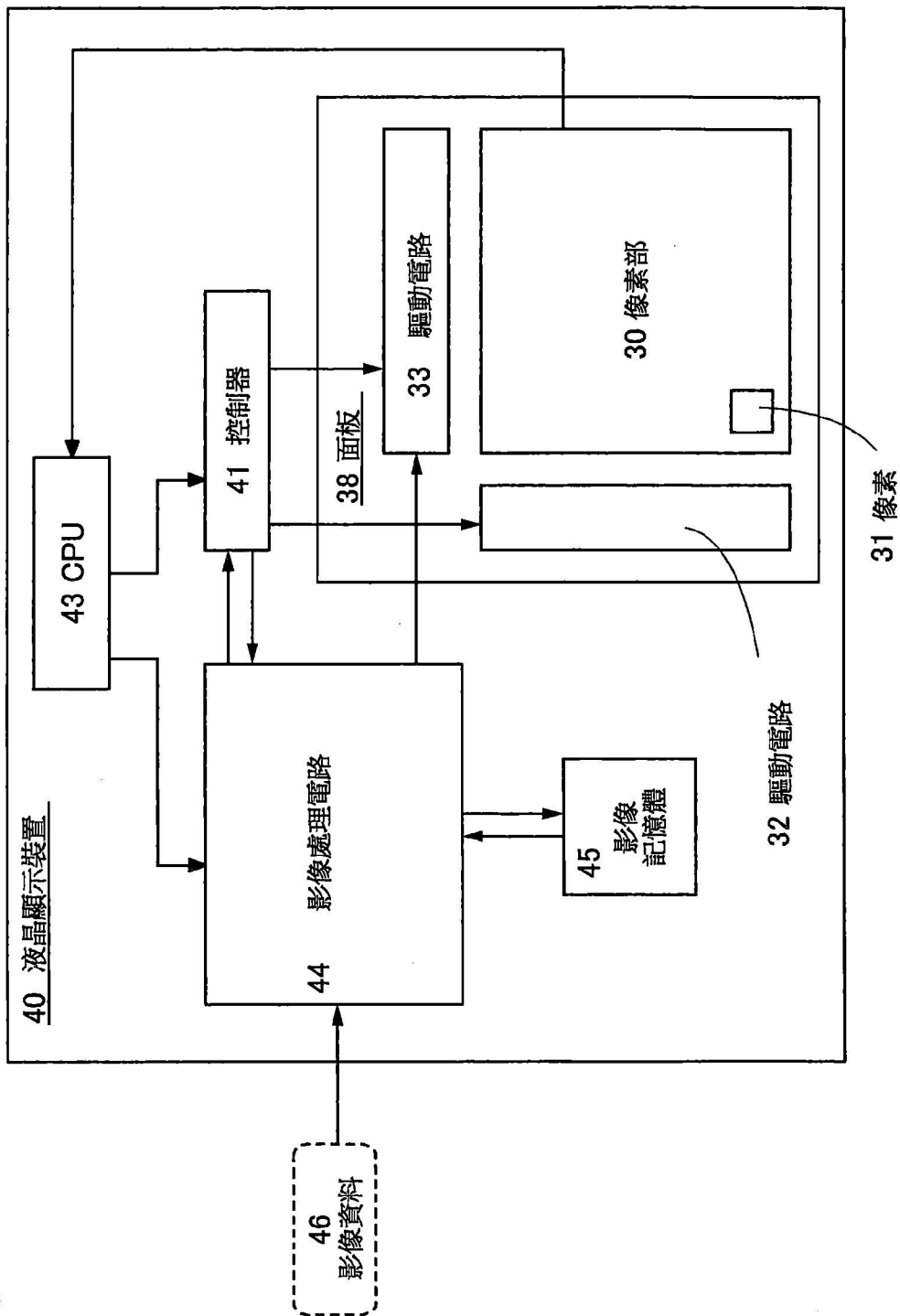
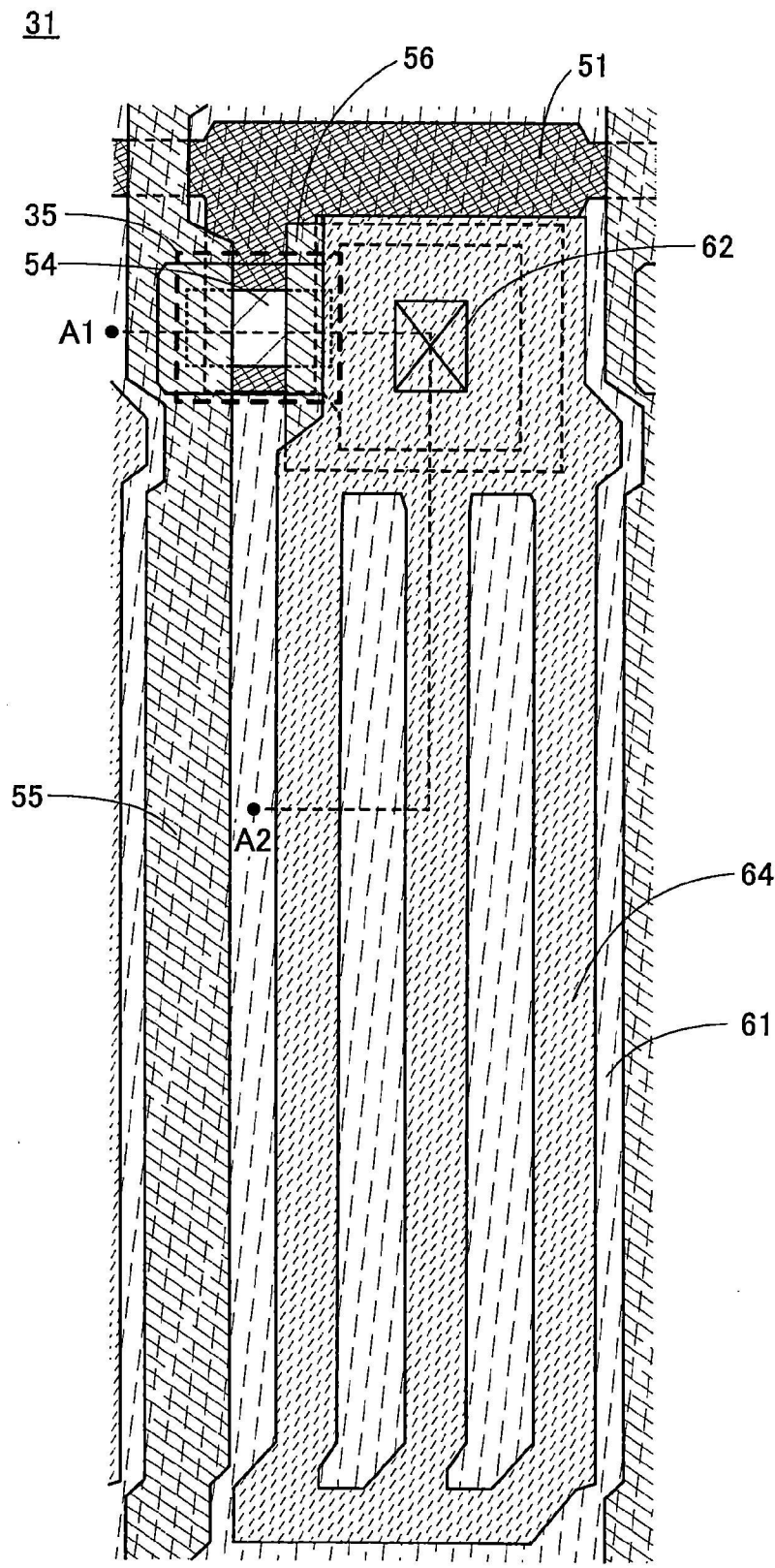


圖 7



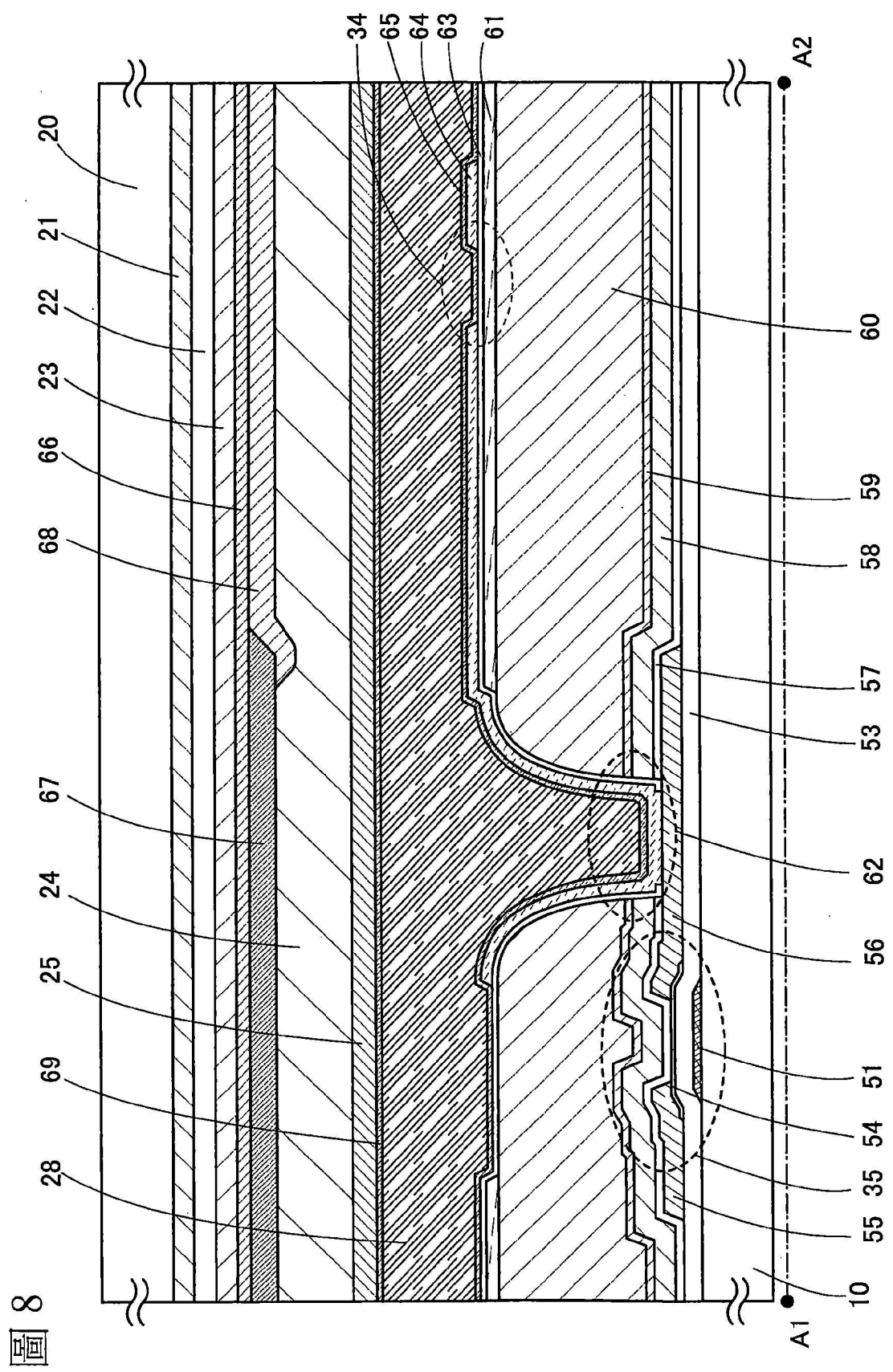


圖 9A

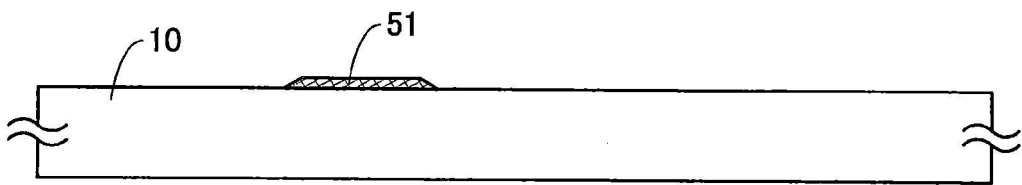


圖 9B

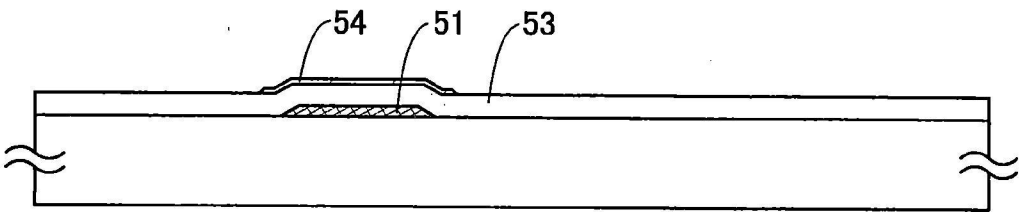


圖 9C

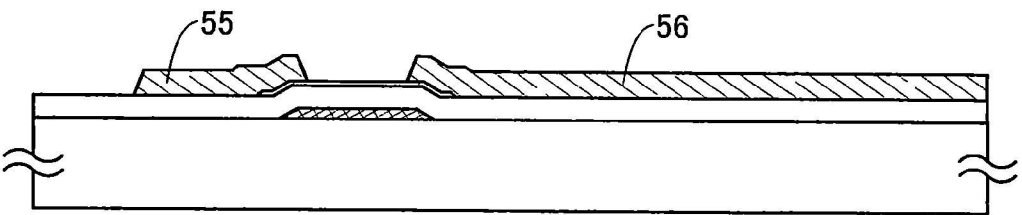


圖 9D

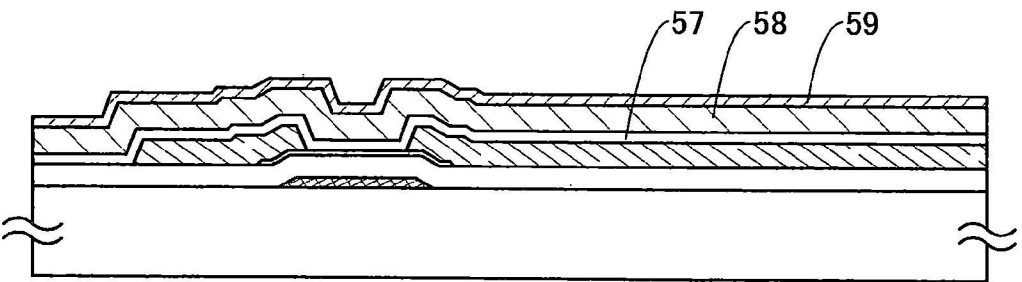


圖 10A

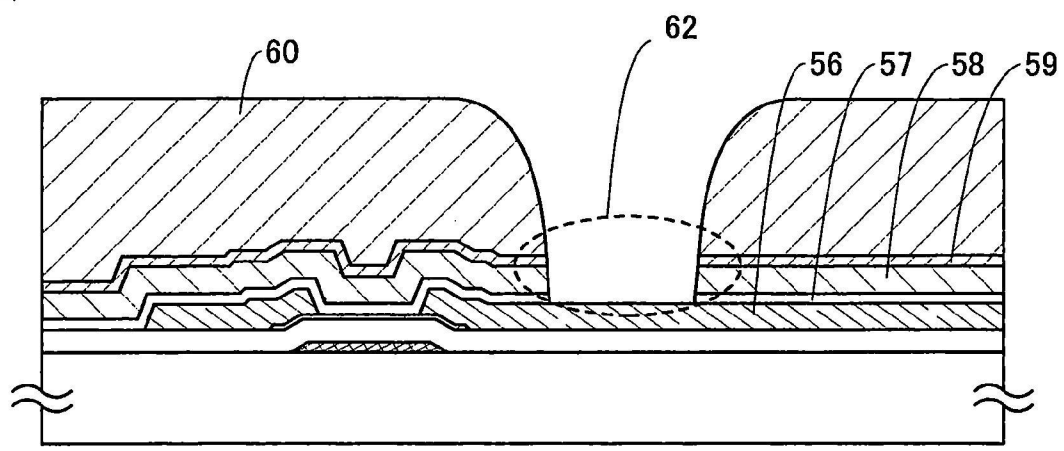


圖 10B

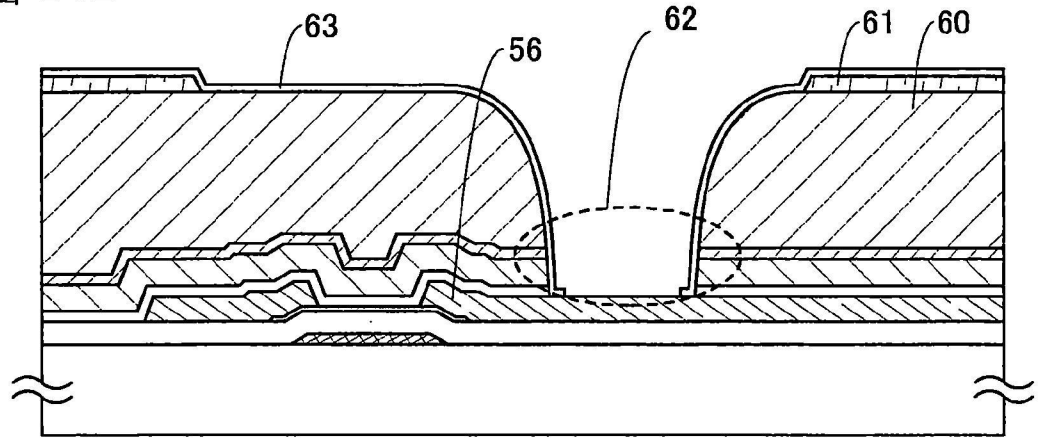


圖 10C

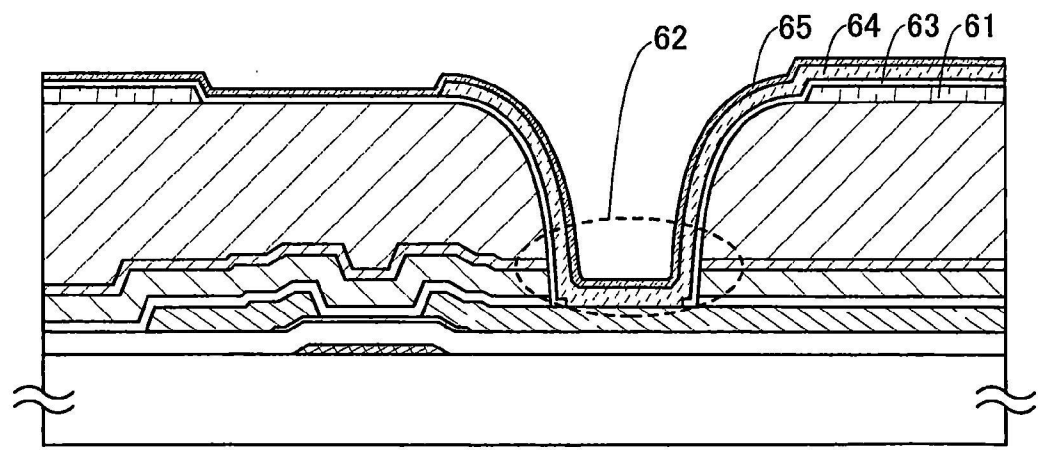


圖 11A

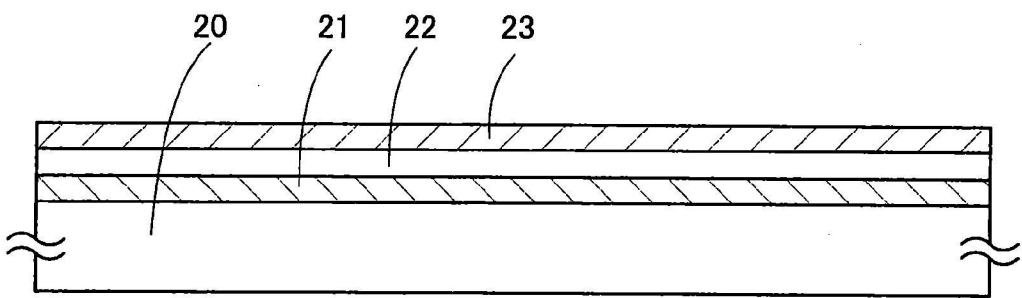


圖 11B

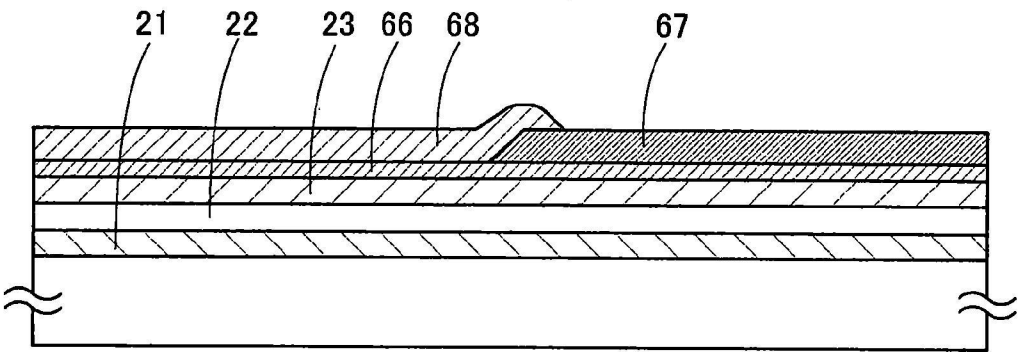


圖 11C

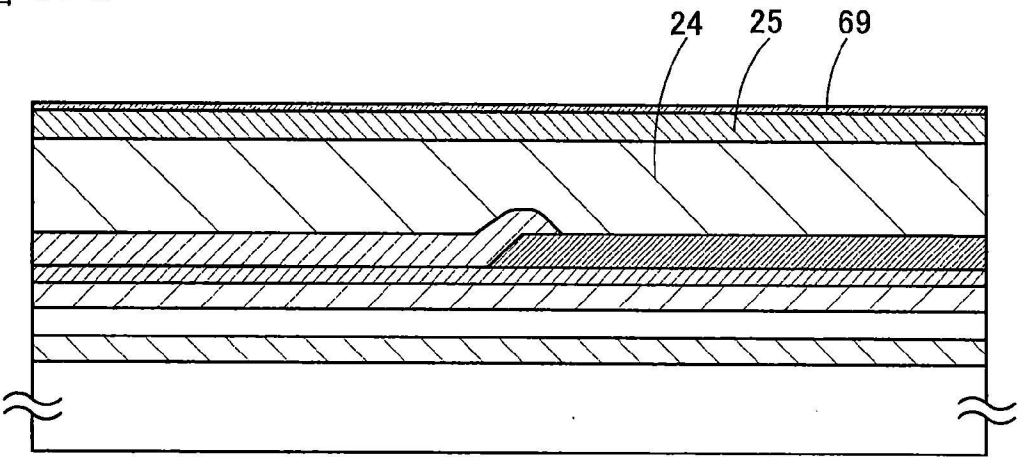


圖 12

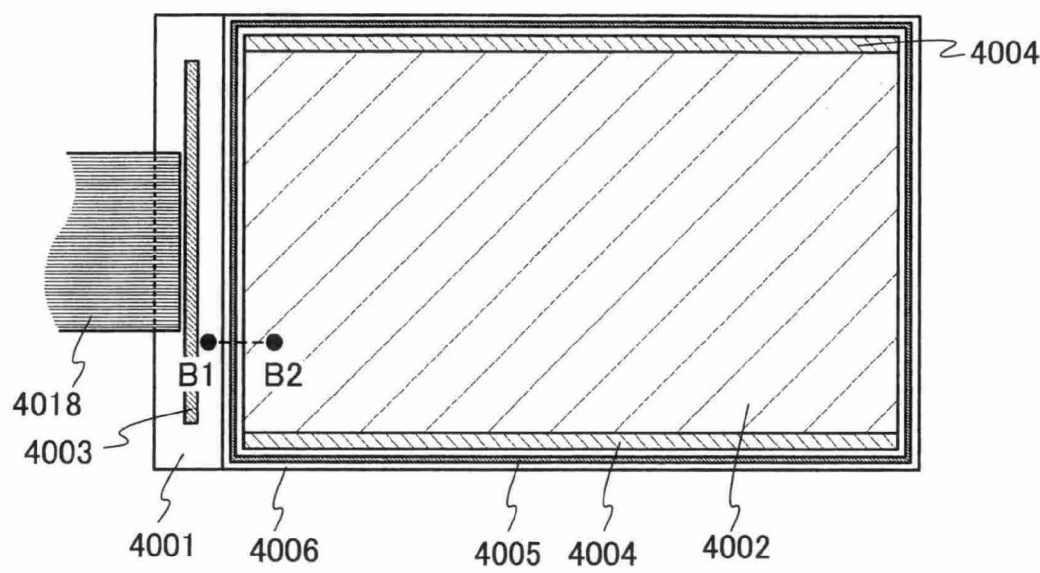


圖 13

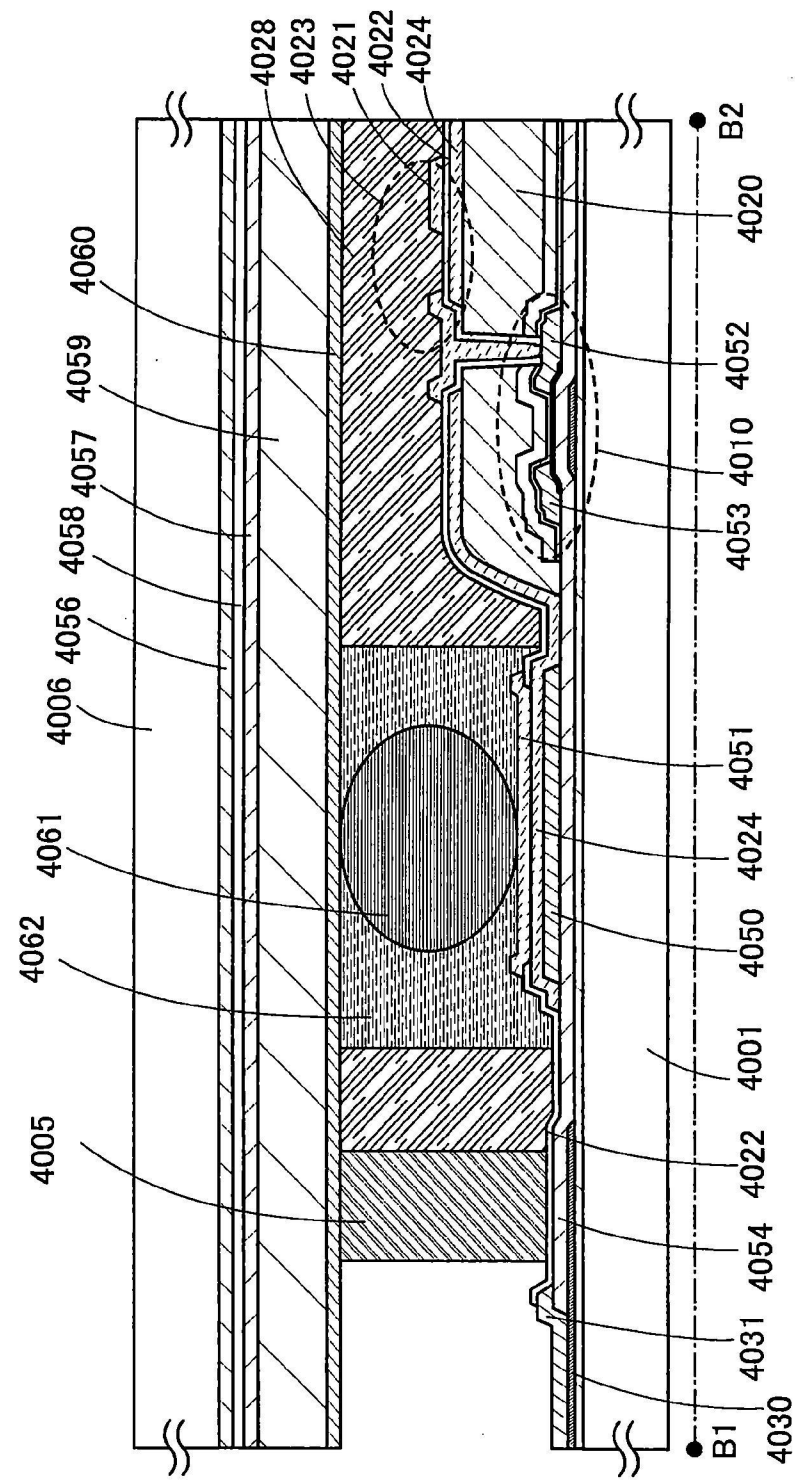


圖 14A

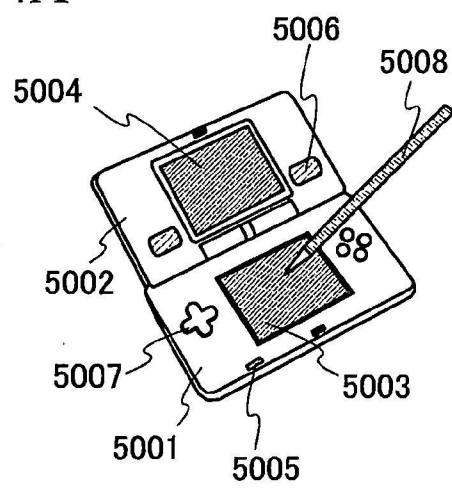


圖 14B

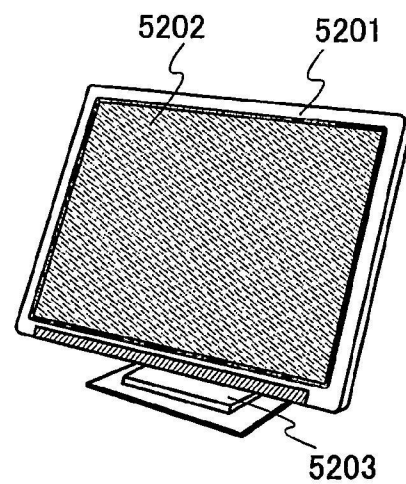


圖 14C

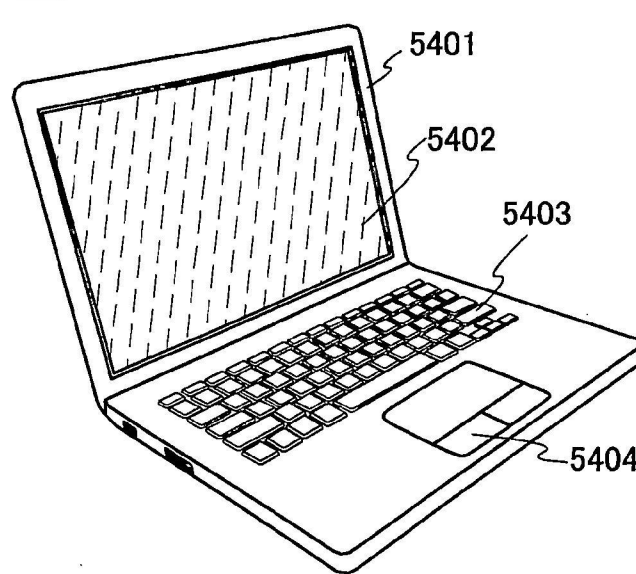


圖 14D

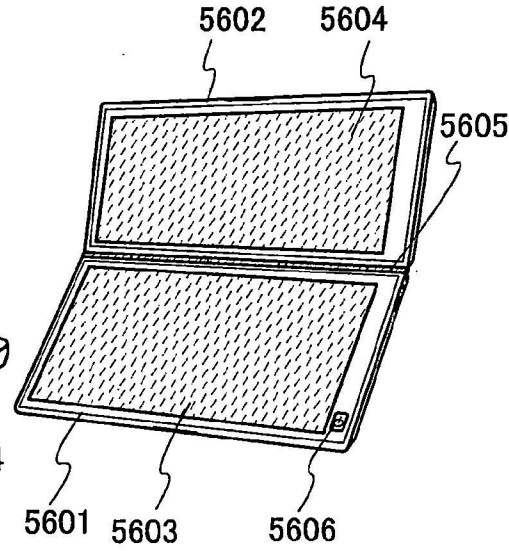


圖 14E

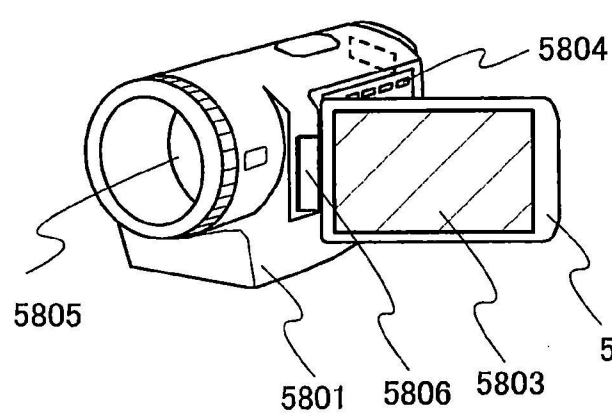


圖 14F

