



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0018674
(43) 공개일자 2022년02월15일

(51) 국제특허분류(Int. Cl.)
H04L 65/40 (2022.01) H04L 47/00 (2022.01)
(52) CPC특허분류
H04L 67/325 (2013.01)
H04L 47/783 (2013.01)
(21) 출원번호 10-2020-0099001
(22) 출원일자 2020년08월07일
심사청구일자 없음

(71) 출원인
한국전자통신연구원
대전광역시 유성구 가정로 218 (가정동)
울산대학교 산학협력단
울산광역시 남구 대학로 93(무거동)
(72) 발명자
정우성
울산광역시 중구 단장골길 18, 1동 301호
윤대현
울산광역시 중구 종가로 668-10, 208동 302호
(뒷면에 계속)
(74) 대리인
한양특허법인

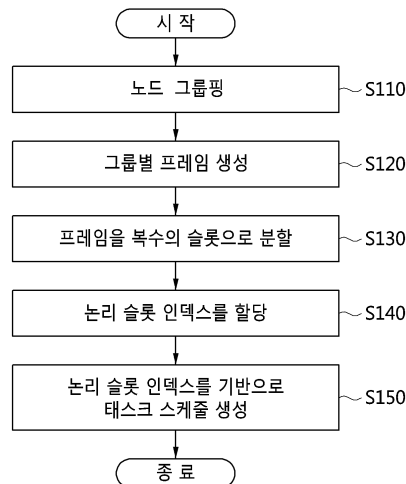
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 로라 네트워크에서 태스크 스케줄링 장치 및 방법

(57) 요약

로라 네트워크의 태스크 스케줄링 장치 및 방법이 개시된다. 본 발명의 실시 예에 따른 로라 네트워크의 노드 장치에 의한 태스크 스케줄링 방법은, 적어도 하나의 노드를 복수의 그룹들 중 하나로 분류하는 단계와, 각 그룹들 각각에 대한 그룹별 프레임 생성하는 단계와, 그룹별 프레임들 각각을 복수의 슬롯으로 분할하는 단계와, 각 슬롯에 논리 슬롯 인덱스를 할당하는 단계 및 논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 포함할 수 있다.

대표도 - 도2



(52) CPC특허분류

H04L 67/1044 (2013.01)

(72) 발명자

유대승

울산광역시 중구 종가로 362-11, 704동 1603호

오훈

울산광역시 남구 봉월로 167, B동 3302호

홍길남

울산광역시 남구 대학로27번길 5, 101호

이 발명을 지원한 국가연구개발사업

과제고유번호 20AS1100

과제번호 20AS1100

부처명 울산광역시

과제관리(전문)기관명 울산광역시

연구사업명 공공수탁

연구과제명 ICT융합기반 주력산업 고도화를 위한 스마트 HSE시스템 개발 및 디지털 Cockpit 시스템 개발

기 여 율 1/1

과제수행기관명 한국전자통신연구원

연구기간 2020.01.01 ~ 2020.12.31

명세서

청구범위

청구항 1

로라 네트워크의 노드 장치에 의한 태스크 스케줄링 방법에 있어서,
적어도 하나의 노드를 복수의 그룹들 중 하나로 분류하는 단계;
각 그룹들 각각에 대한 대한 그룹별 프레임을 생성하는 단계;
그룹별 프레임들 각각을 복수의 슬롯으로 분할하는 단계;
각 슬롯에 논리 슬롯 인덱스를 할당하는 단계; 및
논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 2

제 1항에 있어서, 분류하는 단계는,
각 노드가 게이트웨이로부터 수신된 메시지의 신호 감쇠 정도를 기반으로 그룹을 분류하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 3

제 1항에 있어서, 프레임을 생성하는 단계는,
그룹별로 각각에 상응하는 고유의 확산인자 및 별개의 주파수 채널을 부여하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 4

제 3항에 있어서, 고유의 확산인자를 부여하는 단계는,
인접한 그룹들 간 확산인자의 차가 1이며, 확산인자가 7 내지 12 사이의 자연수로 부여하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 5

제 1항에 있어서, 슬롯으로 분할하는 단계는,
인접한 그룹들의 프레임들 간의 슬롯 개수 간 비율이 2가 되도록 슬롯으로 분할하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 6

제 1항에 있어서, 논리 슬롯 인덱스를 할당하는 단계는,
프레임에 포함된 복수의 슬롯들을 둘 이상의 섹션들로 균등 분할하고, 둘 이상의 섹션들 각각의 첫 번째 슬롯에 순차적으로 논리 슬롯 인덱스를 할당하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 7

제 6항에 있어서, 논리 슬롯 인덱스를 할당하는 단계는,
균등 분할된 둘 이상의 섹션들을 각각 다시 둘 이상의 섹션들로 균등 분할하고, 섹션들 중에서 첫 번째 슬롯이 비어있는 섹션들만 논리 슬롯 인덱스가 할당하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 8

제 1항에 있어서, 태스크 스케줄을 생성하는 단계는,

그룹들 각각의 프레임들 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 그룹들 각각의 프레임들 중 적어도 하나의 연결된 프레임으로 태스크를 예약하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 9

제 1항에 있어서,

논리 슬롯 인덱스가 할당된 슬롯에서 노드의 데이터 전송을 종료하는 경우, 노드에 의한 채널 감지를 반복하는 단계를 더 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

청구항 10

적어도 하나의 프로그램이 기록된 메모리; 및

프로그램을 실행하는 프로세서를 포함하며,

프로그램은,

적어도 하나의 노드를 복수의 그룹들 중 하나로 분류하는 단계;

각 그룹들 각각에 대한 그룹별 프레임을 생성하는 단계;

그룹별 프레임들 각각을 복수의 슬롯으로 분할하는 단계;

각 슬롯에 논리 슬롯 인덱스를 할당하는 단계; 및

논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 수행하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 11

제 10항에 있어서, 분류하는 단계는,

각 노드가 게이트웨이로부터 수신된 메시지의 신호 감쇠 정도를 기반으로 그룹을 분류하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 12

제 10항에 있어서, 프레임을 생성하는 단계는,

그룹별로 각각에 상응하는 고유의 확산인자 및 별개의 주파수 채널을 부여하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 13

제 12항에 있어서, 고유의 확산인자를 부여하는 단계는,

인접한 그룹들 간 확산인자의 차가 1이며, 확산인자가 7 내지 12 사이의 자연수로 부여하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 14

제 10항에 있어서, 슬롯으로 분할하는 단계는,

인접한 그룹들의 프레임들 간의 슬롯 개수 간 비율이 2가 되도록 슬롯으로 분할하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 15

제 10항에 있어서, 논리 슬롯 인덱스를 할당하는 단계는,

프레임에 포함된 복수의 슬롯들을 둘 이상의 섹션들로 균등 분할하고, 둘 이상의 섹션들 각각의 첫 번째 슬롯에

순차적으로 논리 슬롯 인덱스를 할당하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 16

제 15항에 있어서, 논리 슬롯 인덱스를 할당하는 단계는,

균등 분할된 둘 이상의 섹션들을 각각 다시 둘 이상의 섹션들로 균등 분할하고, 섹션들 중에서 첫 번째 슬롯이 비어있는 섹션들만 논리 슬롯 인덱스가 할당하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 17

제 10항에 있어서, 태스크 스케줄을 생성하는 단계는,

그룹들 각각의 프레임들 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 그룹들 각각의 프레임들 중 적어도 하나의 연결된 프레임으로 태스크를 예약하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 18

제 10항에 있어서,

논리 슬롯 인덱스가 할당된 슬롯에서 노드의 데이터 전송을 시작하는 경우, 노드에 의한 채널 감지를 반복하는 단계를 더 포함하는, 로라 네트워크에서 태스크 스케줄링 장치.

청구항 19

로라 네트워크의 노드 장치에 의한 태스크 스케줄링 방법에 있어서,

적어도 하나의 노드를 각 노드가 게이트웨이로부터 수신된 메시지의 신호 감쇠 정도를 기반으로 복수의 그룹들 중 하나로 분류하는 단계;

각 그룹들 각각에 대한 그룹별 프레임을 생성하는 단계;

그룹별 프레임들 각각을 인접한 그룹들의 프레임들 간의 슬롯 개수 간 비율이 2가 되도록 복수의 슬롯으로 분할하는 단계;

각 슬롯에 논리 슬롯 인덱스를 할당하는 단계; 및

논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 포함하되,

태스크 스케줄을 생성하는 단계는,

그룹들 각각의 프레임들 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 그룹들 각각의 프레임들 중 적어도 하나의 연결된 프레임으로 태스크를 예약하는 단계를 포함하는 로라 네트워크에서 태스크 스케줄링 방법.

청구항 20

제 1항에 있어서, 논리 슬롯 인덱스를 할당하는 단계는,

프레임에 포함된 복수의 슬롯들을 둘 이상의 섹션들로 균등 분할하고, 둘 이상의 섹션들 각각의 첫 번째 슬롯에 순차적으로 논리 슬롯 인덱스를 할당하는 단계; 및

균등 분할된 둘 이상의 섹션들을 각각 다시 둘 이상의 섹션들로 균등 분할하고, 섹션들 중에서 첫 번째 슬롯이 비어있는 섹션들만 논리 슬롯 인덱스가 할당하는 단계를 포함하는, 로라 네트워크에서 태스크 스케줄링 방법.

발명의 설명

기술 분야

[0001] 본 발명은 로라 네트워크에서 데이터 전송 스케줄링 기술에 관한 것이다.

배경 기술

- [0002] 산업용 모니터링 및 제어 시스템 분야에서 다수의 무선 센서 네트워크를 사용하기 위하여 데이터를 실시간으로 안정적으로 전달해야 할 필요가 있다. 이에, 안정적이면서 대기 시간이 짧고, 전력이 낮으면서 운영 비용이 저렴한 네트워크를 통해 연결해야 한다.
- [0003] 최근, 로라(Long Range; LoRa) 네트워크는 신뢰할 수 있는 무선 링크 제공으로 인해 산업용 모니터링 및 제어 시스템 분야에서 주목을 받고 있다. 로라 기술은 최소한의 전력 소모로 10km 이상의 장거리를 통신할 수 있는 장점을 가지고 있으며, 원거리 사물인터넷을 지원하기 위한 인프라 기술로 더욱 주목을 받고 있다.
- [0004] 특히, 로라 물리 계층 위 개방형 네트워크 표준인 LoRaWAN(LaRa Wide Area Network)이 스마트 시티, 스마트 팜, 환경 모니터링 등과 같은 다양한 응용 분야에서 사용되고 있다. LoRaWAN은 엔드 디바이스와 서버 간에 데이터를 릴레이하는 하나 이상의 게이트웨이로 구성된 스타 네트워크 토폴로지를 사용한다. 그러나, 낮은 속도로 인한 긴 전송시간과 데이터 전송의 무작위 특성으로 인해, LoRaWAN 노드는 트래픽이 증가함에 따라 데이터 충돌 가능성이 높다.
- [0005] 이러한 충돌 문제를 해결하기 위한 많은 연구가 진행되고 있으며, 대표적으로 데이터 충돌을 완전히 제거하기 위해 슬롯 스케줄링을 사용한다. 그러나, 종래의 슬롯 스케줄링을 사용한 여러 방법들도 데이터 전송을 비효율적으로 만드는 신호 억제 효과, 스케줄링 오버 헤드, 불필요한 슬롯의 낭비, 대역폭 효율성 저하 등 여러 문제에서 자유롭지 못하다.

선행기술문헌

특허문헌

- [0006] (특허문헌 0001) 대한민국 공개특허 2019-0114404호 (2019.10.10. 공개)
- (특허문헌 0002) 국제공개특허 WO 2016/163623호 (2016.10.13. 공개)
- (특허문헌 0003) 국제공개특허 WO 2018/158242호 (2018.09.07. 공개)
- (특허문헌 0004) 대한민국 등록특허 1913607호 (2018.10.25. 등록)

발명의 내용

해결하려는 과제

- [0007] 기재된 실시 예는 높은 트래픽이 발생하는 고밀도 환경에서 실시간으로 효율적 데이터를 전송하도록 태스크 스케줄링을 설정하여 신호 감쇠에 대한 안정성 확보, 억제 효과(Suppression effect)의 처리, 스케줄링 오버 헤드의 저감, 내부 및 외부 신호 간섭의 배제 등을 통해 안정적이고 신뢰성 있는 데이터를 전송하는데 그 목적이 있다.
- [0008] 본 발명이 해결하고자 하는 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0009] 실시예에 따른 로라 네트워크의 노드 장치에 의한 태스크 스케줄링 방법은, 적어도 하나의 노드를 복수의 그룹들 중 하나로 분류하는 단계와, 각 그룹들 각각에 대한 그룹별 프레임 생성하는 단계와, 그룹별 프레임들 각각을 복수의 슬롯으로 분할하는 단계와, 각 슬롯에 논리 슬롯 인덱스를 할당하는 단계 및 논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 포함할 수 있다.
- [0010] 이때, 분류하는 단계는, 각 노드가 게이트웨이로부터 수신된 메시지의 신호 감쇠 정도를 기반으로 그룹을 분류하는 단계를 포함할 수 있다.
- [0011] 이때, 프레임을 생성하는 단계는, 그룹별로 각각에 상응하는 고유의 확산인자(SF: Spreading Factor) 및 별개의 주파수 채널을 부여하는 단계를 포함할 수 있다.
- [0012] 이때, 고유의 확산인자를 부여하는 단계는, 인접한 그룹들 간 확산인자의 차가 1이며, 확산인자가 7 내지 12 사이의 자연수로 부여하는 단계를 포함할 수 있다.

- [0013] 이때, 슬롯으로 분할하는 단계는, 인접한 그룹들의 프레임들 간의 슬롯 개수 간 비율이 2가 되도록 슬롯으로 분할하는 단계를 포함할 수 있다.
- [0014] 이때, 논리 슬롯 인덱스를 할당하는 단계는, 프레임에 포함된 복수의 슬롯들을 둘 이상의 섹션들로 균등 분할하고, 둘 이상의 섹션들 각각의 첫 번째 슬롯에 순차적으로 논리 슬롯 인덱스를 할당할 수 있다.
- [0015] 이때, 논리 슬롯 인덱스를 할당하는 단계는, 균등 분할된 둘 이상의 섹션들을 각각 다시 둘 이상의 섹션들로 균등 분할하고, 섹션들 중에서 첫 번째 슬롯이 비어있는 섹션들만 논리 슬롯 인덱스가 할당할 수 있다.
- [0016] 이때, 태스크 스케줄을 생성하는 단계는, 그룹들 각각의 프레임들 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 그룹들 각각의 프레임들 중 적어도 하나의 연결된 프레임으로 태스크를 예약하는 단계를 포함할 수 있다.
- [0017] 이때, 실시예에 따른 로라 네트워크의 노드 장치에 의한 태스크 스케줄링 방법은, 논리 슬롯 인덱스가 할당된 슬롯에서 노드의 데이터 전송을 시작하는 경우, 노드에 의한 채널 감지를 반복하는 단계를 더 포함할 수 있다.
- [0018] 실시예에 따른 로라 네트워크에서 태스크 스케줄링 장치는, 적어도 하나의 프로그램이 기록된 메모리 및 프로그램을 실행하는 프로세서를 포함하며, 프로그램은, 적어도 하나의 노드를 복수의 그룹들 중 하나로 분류하는 단계와, 각 그룹들 각각에 대한 그룹별 프레임을 생성하는 단계와, 그룹별 프레임들 각각을 복수의 슬롯으로 분할하는 단계와, 각 슬롯에 논리 슬롯 인덱스를 할당하는 단계 및 논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 수행할 수 있다.
- [0019] 이때, 분류하는 단계는, 각 노드가 게이트웨이로부터 수신된 메시지의 신호 감쇠 정도를 기반으로 그룹을 분류하는 단계를 포함할 수 있다.
- [0020] 이때, 프레임을 생성하는 단계는, 그룹별로 각각에 상응하는 고유의 확산인자 및 별개의 주파수 채널을 부여하는 단계를 포함할 수 있다.
- [0021] 이때, 고유의 확산인자를 부여하는 단계는, 인접한 그룹들 간 확산인자의 차가 1이며, 확산인자가 7 내지 12 사이의 자연수로 부여하는 단계를 포함할 수 있다.
- [0022] 이때, 슬롯으로 분할하는 단계는, 인접한 그룹들의 프레임들 간의 슬롯 개수 간 비율이 2가 되도록 슬롯으로 분할하는 단계를 포함할 수 있다.
- [0023] 이때, 논리 슬롯 인덱스를 할당하는 단계는, 프레임에 포함된 복수의 슬롯들을 둘 이상의 섹션들로 균등 분할하고, 둘 이상의 섹션들 각각의 첫 번째 슬롯에 순차적으로 논리 슬롯 인덱스를 할당할 수 있다.
- [0024] 이때, 논리 슬롯 인덱스를 할당하는 단계는, 균등 분할된 둘 이상의 섹션들을 각각 다시 둘 이상의 섹션들로 균등 분할하고, 섹션들 중에서 첫 번째 슬롯이 비어있는 섹션들만 논리 슬롯 인덱스가 할당할 수 있다.
- [0025] 이때, 태스크 스케줄을 생성하는 단계는, 그룹들 각각의 프레임들 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 그룹들 각각의 프레임들 중 적어도 하나의 연결된 프레임으로 태스크를 예약하는 단계를 포함할 수 있다.
- [0026] 실시예에 따른 로라 네트워크에서 태스크 스케줄링 장치는, 논리 슬롯 인덱스가 할당된 슬롯에서 노드의 데이터 전송을 시작하는 경우, 노드에 의한 채널 감지를 반복하는 단계를 더 수행할 수 있다.
- [0027] 실시예에 따른 로라 네트워크의 노드 장치에 의한 태스크 스케줄링 방법은, 적어도 하나의 노드를 각 노드가 게이트웨이로부터 수신된 메시지의 신호 감쇠 정도를 기반으로 복수의 그룹들 중 하나로 분류하는 단계와, 각 그룹들 각각에 대한 그룹별 프레임을 생성하는 단계와, 그룹별 프레임들 각각을 인접한 그룹들의 프레임들 간의 슬롯 개수 간 비율이 2가 되도록 복수의 슬롯으로 분할하는 단계와, 각 슬롯에 논리 슬롯 인덱스를 할당하는 단계와, 논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계를 포함하되, 태스크 스케줄을 생성하는 단계는, 그룹들 각각의 프레임들 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 그룹들 각각의 프레임들 중 적어도 하나의 연결된 프레임으로 태스크를 예약하는 단계를 포함할 수 있다.
- [0028] 이때, 논리 슬롯 인덱스를 할당하는 단계는, 프레임에 포함된 복수의 슬롯들을 둘 이상의 섹션들로 균등 분할하고, 둘 이상의 섹션들 각각의 첫 번째 슬롯에 순차적으로 논리 슬롯 인덱스를 할당하는 단계 및 균등 분할된 둘 이상의 섹션들을 각각 다시 둘 이상의 섹션들로 균등 분할하고, 섹션들 중에서 첫 번째 슬롯이 비어있는 섹션들만 논리 슬롯 인덱스가 할당하는 단계를 포함할 수 있다.

발명의 효과

[0029] 실시 예에 따라, 높은 트래픽이 발생하는 고밀도 환경에서 실시간으로 효율적 데이터를 전송하도록 태스크 스케줄링을 설정하여 신호 감쇠에 대한 안정성 확보, 억제 효과(Suppression effect)를 처리하고, 스케줄링 오버 헤드를 줄이고, 내부 및 외부 신호 간섭을 배제하며, 이를 통해 로라 네트워크에서 안정적이고 신뢰성 있는 데이터를 전송할 수 있다.

도면의 간단한 설명

[0030] 도 1은 실시 예에 따른 로라 네트워크의 개략적인 구성도이다.

도 2는 실시 예에 따른 로라 네트워크에서 데이터 전송을 위한 태스크 스케줄링 방법을 설명하기 위한 순서도이다.

도 3은 실시 예에 따른 확산인자(SF)를 사용한 프레임 구조를 도시한 도면이다.

도 4는 실시 예에 따른 그룹별 프레임 슬롯 구조를 도시한 도면이다.

도 5는 실시 예에 따른 논리 슬롯 인덱스의 할당에 따른 타당성을 검토하는 것을 도시한 도면이다.

도 6은 실시 예에 따른 논리 슬롯 인덱스를 할당하는 단계를 상세히 설명하기 위한 순서도이다.

도 7은 실시 예에 따른 논리 슬롯 인덱스를 할당하는 단계의 예시도이다.

도 8은 실시 예에 따른 논리 슬롯 인덱스에 따른 태스크 스케줄링 단계를 도시한 도면이다.

도 9는 실시 예에 따른 채널 활동 감지를 위한 MLBT(Multiple Listen-Before-Talk) 메커니즘을 설명하기 위한 도면이다.

도 10은 실시 예에 따른 컴퓨터 시스템 구성을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0032] 비록 "제1" 또는 "제2" 등이 다양한 구성요소를 서술하기 위해서 사용되나, 이러한 구성요소는 상기와 같은 용어에 의해 제한되지 않는다. 상기와 같은 용어는 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용될 수 있다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0033] 본 명세서에서 사용된 용어는 실시예를 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 또는 "포함하는(comprising)"은 언급된 구성요소 또는 단계가 하나 이상의 다른 구성요소 또는 단계의 존재 또는 추가를 배제하지 않는다는 의미를 내포한다.

[0034] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 해석될 수 있다. 또한, 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

[0035] 이하, 본 발명에 대하여 첨부된 도면에 따라 보다 상세히 설명한다.

[0036] 도 1은 실시 예에 따른 로라 네트워크의 개략적인 구성도이다.

[0037] 도 1을 참조하면, 로라(LoRa) 네트워크는 하나의 게이트웨이(Gateway, 12)와 각 엔드 디바이스(End device, 14, 이하 '노드'로 기재함) 사이에 직접 연결되는 스타 토폴로지(10-1, 10-2, 10-3)로 구성될 수 있다.

[0038] 이러한 로라 네트워크는 CSS(Chirp Spread Spectrum) 기술을 사용하여 강도가 매우 낮은 신호를 복조할 수 있으

며, 이를 통해 장거리 통신이 가능하다. 또한, 낮은 전력으로도 원거리 통신이 가능하다.

- [0039] 여기서, 네트워크 서버(Network Server, 20, 이하 '서버'로 기재함)는 백본 네트워크(5)를 통해 게이트웨이(12)에 연결되며, 연결된 노드들(14)을 관리한다. 게이트웨이(12)는 서로 다른 채널에서 동시에 여러 패킷을 수신할 수 있다. 이때, 서버(20)는 노드(14)와 프로토콜 보안 및 관리 기능을 수행한다.
- [0040] 또한, 노드들(14)은 서버(20)로부터 가용한 자원 정보 및 스케줄링 룰을 수신하여 둔다.
- [0041] 즉, 본 발명은 노드들(14)이 종래의 슬롯 스케줄링 방식에서와 같이 Gateway(GW)에서 미리 정한 스케줄링 정보(예컨대, 스케줄링 MAP)를 수신하여, 스케줄링을 수행하는 것이 아니라, 도 2 내지 도 9를 참조하여 후술될 실시예에 따라 정의되는 스케줄링 룰에 따라 로라 네트워크에서 태스크 스케줄링을 수행한다. 이로써, 최소한의 정보 전달로 각 노드가 자신의 스케줄링된 슬롯을 알 수 있어, 스케줄링에 따른 오버헤드를 줄일 수 있다. 또한, 노드들(14)에는 게이트웨이(12)와의 통신을 위한 활성 개체로 하나의 태스크(task)가 있다. 이때, 태스크는 게이트웨이(12)를 통해 주기적으로 적어도 하나의 패킷을 서버(20)로 전송한다. 그리고, 서버(20)는 게이트웨이(12)를 통해 제어 메시지를 노드들(14)에 보낼 수 있다.
- [0042] 도 2는 실시 예에 따른 로라 네트워크에서 데이터 전송을 위한 태스크 스케줄링 방법을 설명하기 위한 순서도이다.
- [0043] 도 2를 참조하면, 본 발명의 일 실시 예에 따른 로라 네트워크에서 데이터 전송을 위한 태스크 스케줄링 방법은, 각 노드를 둘 이상의 그룹들 중 하나의 그룹으로 분류하는 단계(S110), 그룹별 프레임을 생성하는 단계(S120), 그룹별 프레임을 각각 복수의 슬롯으로 분할하는 단계(S130), 각 슬롯에 논리 슬롯 인덱스를 할당하는 단계(S140), 논리 슬롯 인덱스를 기초로 태스크 스케줄을 생성하는 단계(S150)를 포함할 수 있다.
- [0044] 이때, 각 노드를 둘 이상의 그룹들 중 하나의 그룹으로 분류하는 단계(S110)에서, 노드들(14) 각각은 게이트웨이(12)와 노드(14) 사이의 수신 신호 세기 정보를 기반으로 둘 이상의 그룹들 중 하나의 그룹으로 분류할 수 있다.
- [0045] 일 예로, 두 개의 그룹들로 분류될 경우, 낮은 감쇠 신호를 가지는 노드의 그룹 및 높은 신호 감쇠를 가지는 노드의 그룹으로 분류할 수 있다.
- [0046] 이처럼, 노드들(14)이 신호 감쇠 정도에 따라 서로 다른 그룹으로 분류됨에 따라, 데이터 손실 문제를 해결할 수 있다. 즉, 노드들(14) 각각이 게이트웨이(12)로부터 수신된 메시지의 신호 감쇠를 기반으로 그룹을 결정하면, 신호 감쇠에 의한 데이터 손실 문제를 상당히 완화시킬 수 있다. 특히, 서로 다른 채널들을 다른 그룹에 설정하면 데이터 손실 문제를 완전히 회피할 수 있다.
- [0047] 한편, 그룹별 프레임을 생성하는 단계(S120)에서, 그룹 분류의 기준이 되는 신호 감쇠 정도를 기반으로 프레임을 생성할 수 있다.
- [0048] 일 예로, 두 개의 그룹들로 분류될 경우, 낮은 감쇠 신호를 가지는 노드의 그룹 및 높은 감쇠 신호를 가지는 노드의 그룹으로 분류함에 따라, 낮은 감쇠 신호를 가지는 노드의 그룹으로 이루어지는 프레임 및 높은 감쇠 신호를 가지는 노드의 그룹으로 이루어지는 프레임을 생성할 수 있다.
- [0049] 한편, 로라 네트워크는 데이터 전송률과 전송 범위 간 절충을 제어하기 위해, 7 내지 12 사이의 다른 확산인자(Spreading Factors; SF)를 허용할 수 있다. 확산인자가 높을수록 데이터 전송률은 낮아지나, 전송 범위는 더 길어진다. 다른 확산인자의 사용은 로라 네트워크에서 거리와 장애물로 인한 노드의 신호 감쇠를 극복할 수 있도록 한다. 스타 토폴로지가 가능하며, 다른 확산인자의 사용으로 로라 네트워크의 시간 동기화가 매우 용이하다.
- [0050] 따라서, 그룹별로 각각에 상이한 고유의 확산인자를 부여할 수 있다.
- [0051] 구체적으로, 낮은 감쇠 신호를 가지는 노드의 그룹에는 낮은 확산인자를 부여하고, 높은 감쇠 신호를 가지는 노드의 그룹에는 높은 확산인자를 부여할 수 있다. 즉, 높은 신호 감쇠를 더 잘 극복하기 위해, 더 높은 확산인자를 사용하는 것이다.
- [0052] 여기에서, 고유의 확산인자는 그룹들 간 확산인자의 차가 1이며, 전술한 바와 같이 확산인자가 7 내지 12 사이의 자연수로 부여할 수 있다. 즉, 7 내지 12 사이에서 인접한 확산인자가 사용될 수 있다.
- [0053] 예컨대, 그룹들이 감쇠 신호를 기준으로 세 개의 그룹들로 분류된 경우, 가장 높은 감쇠 신호를 가지는 노드의

그룹에 사용되는 확산인자가 9이면, 그 다음 번 크기의 감쇠 신호를 가지는 노드의 그룹에 사용되는 확산 인자는 8이고, 그 다음 번 낮은 감쇠 신호를 가지는 노드의 그룹에 사용되는 확산인자가 7이 될 수 있다.

[0054] 또한, 일 실시예에 따라, 그룹별로 부여되는 채널이 동일할 수도 있다. 즉, 본 발명은 시간, 주파수, 스프레딩 팩터(SF) 간에 직교성을 이용할 수 있기 때문에, 동일 시간(슬롯), 동일 주파수라도 그룹별로 각각에 상이한 고유의 확산인자가 부여되므로 동시 송수신이 가능하다.

[0055] 이는, 종래의 셀룰러 시스템에서 시간과 주파수를 모두 상이하게 달리 설정해야만 하는 것과는 상이하다.

[0056] 그런데, 이때, 동일 시간, 동일 주파수, 서로 다른 SF의 경우 비슷한 신호 세기로 수신하면 동시에 수신이 가능하다.

[0057] 그러나, 동일 시간, 동일 주파수, 서로 다른 SF의 경우 한 신호의 세기가 다른 신호에 비해서 일정 크기 이상 크다면 큰 신호만 수신이 가능하다. 이를 억제 효과(Suppression effect)라고 한다.

[0058] 따라서, 다른 실시예에 따라, 그룹별로 부여되는 채널은 상이할 수 있다. 이로써, 서로 다른 채널이 각 그룹에 부여되어 신호 억제 효과(Suppression effect)를 회피할 수 있다.

[0059] 예컨대, 낮은 감쇠 신호를 가지는 노드의 그룹에 사용되는 채널이 ch1~3이면, 높은 감쇠 신호를 가지는 노드의 그룹에 사용되는 채널이 ch4~7이 될 수 있다.

[0060] 도 3은 실시 예에 따른 확산인자(SF)를 사용한 프레임 구조를 도시한 도면이다.

[0061] 도 3을 참조하면, 어느 하나의 프레임 $SF_q\text{-frame}$ 은 확산인자 SF_q 가 사용되며, 낮은 신호 감쇠를 갖는 노드를 포함하는 G_L 로 이루어진다. 또한, 다른 하나의 프레임 $SF_{q+1}\text{-frame}$ 은 확산인자 SF_{q+1} 가 사용되며, 높은 신호 감쇠를 갖는 노드로 이루어지는 G_H 로 이루어진다.

[0062] 여기에서, 각 프레임은 프레임 주기(frame period)를 가지며, 각 프레임 주기는 다운링크 주기(DL period) 및 업링크 주기(UL period)로 구성될 수 있다.

[0063] 이때, 다운링크 주기(DL period)에서는 서버(20)에 의한 DL 메시지 전송이 이루어지며, 업링크 주기(UL period)에서는 노드(14)에 의한 데이터 전송이 이루어진다.

[0064] 다시 도 2를 참조하면, 그룹별 프레임을 각각 복수의 슬롯으로 분할하는 단계(S130)에서, 한 프레임 주기 내에서 데이터를 여러 번 전송할 수 있다.

[0065] 이때, 슬롯은 하나의 데이터 패킷을 전송하기에 충분히 큰 크기의 스케줄링 유닛이다. 또한, 하나 이상의 인접한 슬롯의 그룹을 섹션(section)이라고 하며, 섹션이 동일한 크기의 두 개의 작은 부분으로 분할되는 경우에 각각의 분할된 부분 또한 섹션이라고 한다.

[0066] 이때, 프레임의 슬롯 개수는 노드의 그룹들 간에 소정 비율을 가질 수 있다. 예컨대, 노드 그룹이 둘 일 경우, 제1 프레임의 슬롯 개수 및 제2 프레임의 슬롯 개수 간 비율이 2가 되도록 슬롯으로 분할할 수 있다. 예컨대, 높은 신호 감쇠를 갖는 노드로 이루어지는 그룹을 포함하는 프레임을 8개의 슬롯으로 분할할 경우, 낮은 신호 감쇠를 갖는 노드로 이루어지는 그룹을 포함하는 프레임을 16개의 슬롯으로 분할할 수 있다.

[0067] 도 4는 실시 예에 따른 그룹별 프레임 슬롯 구조를 도시한 도면이다.

[0068] 도 4를 참조하면, k 개의 채널들은 $SF_q\text{-frame}$ 프레임에 사용되고 있으며, $m-k$ 개의 채널들은 $SF_{q+1}\text{-frame}$ 프레임에 사용되고 있다. 여기에서, SF_{q+1} 을 사용하는 패킷 ToA(Time on Air)는 SF_q 를 사용하는 패킷 ToA의 2 배인 경우, $SF_q\text{-frame}$ 이 2^N 개의 슬롯으로 분할되면, $SF_{q+1}\text{-frame}$ 은 2^{N-1} 개의 슬롯으로 분할될 수 있다.

[0069] 도 4에 도시되어 있는 총 슬롯수 $nSlots$ 는 다음의 <수학식 1>과 같이 산출될 수 있다.

수학식 1

$$nSlots = \binom{m+k}{2} \times 2^N$$

[0070]

[0071]

<수학식 1>에서, 일례로, m이 6, k가 3, N은 6이면, 총 슬롯수 $nSlots$ 는 288일 수 있다.

[0072]

이때, q가 7이고, 하나의 UL 슬롯의 길이는 100ms이고, 하나의 DL 슬롯의 길이는 200ms 이고, 모든 노드들(14)이 프레임 주기 6.6s 마다 하나의 패킷을 전송하는 경우를 가정할 경우, 288 개의 노드들(14)이 프레임 주기 동안 게이트웨이(12)에 패킷을 전송할 수 있다.

[0073]

다시 도 2를 참조하면, 각 슬롯에 논리 슬롯 인덱스를 할당하는 단계(S140)에서, 임의의 n 개의 논리 슬롯 인덱스가 n개의 슬롯에 순차적으로 할당된다. 이때, 논리 슬롯 인덱스를 할당하는 이유는 슬롯을 처음부터 순차적으로 채워나가면 데드라인을 못 맞추게 되는 경우가 발생하는 것을 방지하기 위한 것으로, 실시 예에 따라 슬롯을 논리적 순서에 따라 섞어가며 채워나가게 되는 것이다.

[0074]

구체적으로, 주기 P가 $2^N/2^k$ ($0 \leq k \leq N$) 인 태스크가 2^k 슬롯을 순차적으로 선택하는 경우, 프레임 내 각 슬롯에 논리 슬롯 인덱스를 할당하여 2^N 슬롯의 프레임이 주어진다. 이에, 주기 P 마다 서버에 하나의 데이터 패킷을 전송할 수 있다.

[0075]

예를 들어, 2 개의 순차적인 논리 슬롯 인덱스가 2 개의 슬롯에 할당되어 이들이 균등하게 분할된 프레임의 두 부분의 동일한 부분에 속하지 않으며, 주기 P가 $2^N/2^1$ 인 태스크가 두 슬롯을 선택할 경우에 주기 P마다 적어도 하나의 데이터 패킷을 전송할 수 있게 된다.

[0076]

이를 다음과 같이 정의할 수 있다.

[0077]

<정의 1>

[0078]

인덱스 i가 주어진 경우, $2^{k-1} < j \leq 2^k$ 이며, 2^k 프레임의 균등 분할 섹션의 하나에 속하는 슬롯에 인덱스가 할당되면, i에서 i+j-1까지의 순차적인 인덱스 j는 정상적(sound)이다.

[0079]

<정의 2>

[0080]

조건 (1) 1에서 j-1까지의 순차적인 인덱스 j-1이 실현가능(feasible)하며, 조건 (2) $i < k$ 에서 $2^{k-1} < j \leq 2^k$, $j - 2^i + 1$ 에서 j까지 인덱스가 정상적이면, i에서 j까지의 순차적인 인덱스 j는 실현가능(feasible)이다.

[0081]

정의 2는 조건 (2)가 j로부터 역으로 2^i 논리 슬롯 인덱스의 정상성을 보장하여 회귀 형식에서 순차적인 논리 슬롯 인덱스의 실현가능성을 정의하며, 회귀적으로 $(j), (j-1, j), (j-3, j-2, j-1, j), \dots, (j-2^i+1, \dots, j-1, j)$ 이 정상적이다. 그러나, 이것이 $(j-2, j-1)$ 이 정상적임을 보장하지 않으므로, 조건 (1)이 요구된다.

[0082]

도 5는 본 발명의 일 실시 예에 따른 논리 슬롯 인덱스의 할당에 따른 타당성을 검토하는 것을 도시한 도면이다.

[0083]

도 5를 참조하면, 정의 1에 따라, j(=3)가 $(2^1, 2^2)$ 에 속하고, 각 논리 슬롯 인덱스가 2^2 균등 분할 섹션의 하나에 속하기 때문에, 세 개의 논리 슬롯 인덱스 (1, 2, 3)이 정상적(sound)이다.

[0084]

또한, 정의 2에 따라, j=2일 때 (1, 2)가 실현 가능하며, j=3일 때 (2, 3)이 회귀적으로 정상적이어서 (3) 및

(2, 3)이 정상적이다. 그러나, 논리 슬롯 인덱스 (1, 2, 3, 4)의 경우에는 (1, 2, 3)이 실현 가능하지 않고, (2, 3)이 정상적이지 않기 때문에 실현 가능하지 않다.

[0085] 논리 슬롯 인덱스의 할당 순서는 정의 2를 따른다. 구체적으로, 새로운 논리 슬롯 인덱스가 할당될 때마다 전체 프레임으로 조건 (2)에서 주어진 "회귀적 정상성 만족"을 반복함으로써 조건 (1)을 보장할 수 있다.

[0086] 새로운 인덱스 j 를 할당할 때 조건 (2)를 실현하기 위해, 전체 섹션을 2 개의 작은 섹션으로 분할한 후, ($j-1$, j) 정상적을 생성 한 후 최대 인덱스가 더 작은 섹션을 선택한다. 선택한 섹션으로 이 프로세스를 한 번 더 수행하면 ($j-3$, $j-2$, $j-1$, j)가 정상적이다. 인덱스 없는 섹션을 찾거나 전체 프레임이 완전히 인덱싱 될 때까지 이러한 과정을 계속하여 회귀적인 정상성을 보장할 수 있다.

[0087] 도 6은 실시 예에 따른 논리 슬롯 인덱스를 할당하는 단계를 상세히 설명하기 위한 순서도이고, 도 7은 실시 예에 따른 논리 슬롯 인덱스를 할당하는 단계의 예시도이다. 이때, 도 6은 하나의 프레임이 2^N 개의 슬롯들로 분할된 경우에 적용되고, 도 7은 하나의 프레임이 2^3 의 슬롯들로 분할된 경우의 슬롯 인덱스 할당을 예시한 도면이다.

[0088] 도 6을 참조하면, 노드(14)는 논리 슬롯 인덱스(Logical Slot Index) lsi 를 '1'로, 분할 횟수 i 를 '0'으로 초기화한다(S210).

[0089] 그런 후, 노드(14)는 프레임을 2^i 개의 섹션들이 되도록 균등 분할한다(S220). 이때, 분할된 2^i 개의 섹션들의 순번인 r 을 '1'로 초기화한다.

[0090] 이때, 최초에는 i 이 '0'이므로, 2^0 이 되어 프레임이 1개의 섹션으로 균등 분할하는 것으로, 실질적으로 분할하지 않는다.

[0091] 그런 후, 노드(14)는 i 번째 분할된 섹션들 중에서 r 번째 섹션에 해당하는 $S^i(r)$ 을 선택 섹션 ($SelectedS$)으로 한다(S230).

[0092] 이때, 최초에는 도 7에 도시된 바와 같이 $SelectedS$ 은 $S^0(1)$ 이 된다.

[0093] 노드(14)는 $SelectedS$ 의 논리 슬롯 인덱스 할당 여부를 판단한다(S240).

[0094] S240의 판단 결과, $SelectedS$ 가 논리 슬롯 인덱스가 할당되지 않았을 경우, 즉, index-free일 경우, 노드(14)는 $SelectedS$ 에 포함된 슬롯에 논리 슬롯 인덱스 lsi 를 할당한다(S250). 이때, $SelectedS$ 의 첫 번째 슬롯에 논리 슬롯 인덱스를 할당할 수 있다.

[0095] 이때, 도 7을 참조하면, 최초에는 $SelectedS$ 가 $S^0(1)$ 이므로, $S^0(1)$ 의 첫 번째 슬롯에 lsi 가 '1'을 할당되게 된다.

[0096] 그런 후, 노드(14)는 lsi 을 '1'만큼 증가시킨다(S260).

[0097] 그런 후, 노드(14)는 분할된 2^i 개의 섹션들의 순번인 r 가 2^i 인지를 판단한다(S270). 즉, 분할된 섹션들에 대해 모두 논리 슬롯 인덱스가 할당되었는지를 판단하기 위한 것이다.

[0098] S270의 판단 결과, r 가 2^i 일 경우, 2^i 가 2^N 인지를 판단하고(S280), 2^i 가 2^N 가 아닐 경우 i 를 '1'증가시킨다(S290).

- [0099] 예컨대, 도 7을 참조하면, $S^0(1)$ 에 논리 슬롯 인덱스가 할당된 후에는 프레임에 포함된 슬롯들 중 하나에만 논리 슬롯 인덱스가 할당되므로, i 를 '1' 증가시키게 된다.
- [0100] 그런 후, 노드(14)는 다시 S220부터 재 수행하게 된다.
- [0101] 즉, i 가 '1' 증가하였으므로, 프레임을 2^1 개의 섹션들로 균등 분할한다.
- [0102] 예컨대, 도 7을 참조하면, $S^0(1)$ 이 첫 번째 네 개 슬롯의 섹션 $S^1(1)$ 및 두 번째 네 개 슬롯의 섹션 $S^1(2)$ 로 분할된다.
- [0103] 그런 후, 노드(14)는 분할된 섹션들 각각에 대해 S230 내지 S250을 수행한다.
- [0104] 한편, S240의 판단 결과, $SelectedS$ 가 논리 슬롯 인덱스가 할당되었을 경우, 즉, index-free가 아닐 경우, 노드(14)는 S270으로 진행한다.
- [0105] 예컨대, 도 7을 참조하면, $S^1(1)$ 는 첫 번째 슬롯에 이미 논리 슬롯 인덱스가 할당되어 있으므로, 논리 슬롯 인덱스 할당 과정을 건너뛰게 된다.
- [0106] 한편, S270의 판단 결과, r 가 2^i 가 아닐 경우, 노드(14)는 r 을 '1' 증가시키고(S270), S230으로 다시 진행한다.
- [0107] 예컨대, 도 7을 참조하면, $S^1(2)$ 에는 논리 슬롯 인덱스가 할당되어 있지 않으므로, $S^1(2)$ 의 첫 번째 슬롯에 lsi , 즉, '2'를 할당한다.
- [0108] 그런 후, 노드(14)는 S260 내지 S290을 순차적으로 수행한 후, 다시 S220으로 진행한다.
- [0109] 예컨대, 도 7을 참조하면, S220에서 프레임이 다시 네 개의 섹션들로 분할되되, r 이 섹션들의 순서대로 넘버링 되는 것이 아니라, $S^1(1)$ 이 균등 분할되어 $S^2(1)$ 및 $S^2(3)$ 이 되고, $S^1(2)$ 가 균등 분할되어 $S^2(3)$ 및 $S^2(4)$ 가 된다.
- [0110] 이때, 도 7에 도시된 바와 같이, 논리 인덱스 '4'가 할당되기 이전(AFTER THE 3rd round)에서는 마지막 섹션은 $S^2(0)$ 일 수 있고, 논리 인덱스 '4'가 할당된 이후(AFTER THE 4th round)에서는 마지막 섹션은 $S^2(4)$ 가 될 수 있다.
- [0111] 그런 후, 전술한 S230 내지 S300을 반복 수행하여 도 7에 도시된 바와 같이 논리 인덱스 슬롯 할당을 완료된다.
- [0112] 이때, 논리 슬롯 인덱스를 할당함에 있어서, 물리 슬롯 인덱스를 제외하고 각 슬롯에 논리 슬롯 인덱스를 할당할 수 있다. 즉, 본질적으로 존재하는 물리 슬롯 인덱스를 제외하고 각 슬롯에 할당 논리 슬롯 인덱스가 할당된다.
- [0113] 또한, 분할을 i 번 반복함에 있어, 두 개의 분할된 섹션 각각에 대해 $n/2^i$ 비교는 최대 슬롯 인덱스를 찾게 한다.
- [0114] 한편, 도 6에 도시된 논리 슬롯 인덱싱(Logical Slot Indexing, LSI) 알고리즘의 시간 복잡도 함수 $T(n)$ 은 다음의 <수학식 2>와 같이 표현할 수 있다.

수학식 2

$$T(n) = n \sum_{i=1}^{\log n} \frac{2n}{2^i}$$

[0115]

[0116]

이러한 LSI 알고리즘은 프레임의 크기(size)가 재정의된 경우에 오직 한 번 실행된다.

[0117]

다음으로, 다시 도 2를 참조하면, 논리 슬롯 인덱스를 기반으로 태스크 스케줄을 생성하는 단계(S150)에서, 노드(14)는 태스크가 필요한 수의 슬롯을 순차적으로 선택하도록 하여 태스크 스케줄을 생성한다.

[0118]

이때, 태스크가 각각의 할당된 슬롯에서 데이터를 전송하는 경우, 데이터 전송주기를 만족시킬 수 있도록 태스크 스케줄을 생성한다. 각 태스크는 데이터 전송주기마다 적어도 하나의 데이터 패킷을 서버(20)로 전송해야 하며, 태스크는 프레임 길이보다 짧은 전송주기를 가질 수 있기 때문에 한 프레임 주기 내에서 데이터를 여러 번 전송할 수 있다.

[0119]

이때, 제1 및 제2 프레임 중 적어도 하나의 슬롯 수를 태스크에 필요한 슬롯 수와 비교하여 제1 및 제2 프레임 중 적어도 하나의 연결된 프레임으로 태스크를 예약할 수 있다.

[0120]

예컨대, k 개의 연결된 프레임이 주어지면 논리 슬롯 인덱스부터 시작하여 $\frac{2^N}{P_i} (\leq 2^N)$ 슬롯을 순차적으로 선택하여 간단히 태스크를 스케줄링 할 수 있다. 여기에서, 태스크 τ_i 는 주기 P_i 마다 하나의 패킷을 전송하며, $\tau_i = (P_i)$ 이다.

[0121]

구체적으로, $k \cdot 2^N$ 슬롯의 연결된 프레임이 $\frac{2^N}{P_i}$ 에 대응하는 유휴 슬롯(idle slot)이 있는 경우, 태스크 τ_i 를 예약할 수 있다. 여기에서, 시작하는 논리 슬롯 인덱스는 τ_{i-1} 에 할당된 마지막 논리 슬롯 인덱스에 1을 더한 값이 된다.

[0122]

도 8은 실시 예에 따른 논리 슬롯 인덱스에 따른 태스크 스케줄링 단계를 도시한 도면이다.

[0123]

도 8을 참조하면, N = 3의 두 개의 연결된 프레임이 있다.

[0124]

논리 슬롯 인덱스 1, 2, 3, 4가 이미 일부 태스크 목록 $(\tau_1, \tau_2, \dots, \tau_{i-1})$ 에 할당되어 있다. 다음 태스크 $\tau_i = (4)$ 는 논리 슬롯 인덱스 5, 6을 가지고, $\tau_{i+1} = (2)$ 는 논리 슬롯 인덱스를 7에서 10으로 가지게 된다.

[0125]

이에, 태스크 세트에 필요한 총 슬롯 수가 k 프레임에 정의된 슬롯 수를 초과하지 않으면 태스크 세트는 k 개의 연결된 프레임으로 예약할 수 있다. 따라서, 태스크 세트는 다음의 <수학식 3>을 만족하는 경우에만 예약할 수 있다.

수학식 3

$$\frac{\sum_{i=1}^n \frac{2^N}{P_i}}{k \times 2^N} \leq 1$$

[0126]

[0127]

<수학식 3>에서, 분자는 태스크 세트에서 n 개의 태스크에 필요한 총 슬롯 수를 나타내고, 분모는 k 개의 연결된 프레임에서 사용 가능한 총 슬롯 수를 나타낸다. 따라서, 분자가 분모보다 작거나 같으면 모든 작업이 필요한 슬롯을 얻을 수 있다.

[0128]

또한, 도면에는 도시하지 않았으나, 논리 슬롯 인덱스가 할당된 슬롯에서 노드의 데이터 전송을 시작하는 경우, 노드에 의한 채널 감지를 반복할 수 있다. 일명 MLBT (Multiple Listen-Before-Talk) 메커니즘을 사용할 수 있

다.

- [0129] MLBT (Multiple Listen-Before-Talk) 메커니즘은 노드가 일시적으로 외부 간섭을 경험할 수 있는데, 채널이 사용 중임을 감지할 때 노드가 즉시 데이터 전송을 포기하는 문제에 대한 대응이다. 할당된 슬롯 내에서 채널이 사용 중임을 감지하여 태스크가 즉시 데이터 전송을 포기하는 경우, 비용이 너무 많이 들게 되는데, 슬롯 내에서 채널을 여러 번 감지하여 이를 해결하는 것이다.
- [0130] 도 9는 실시 예에 따른 채널 활동 감지를 위한 MLBT(Multiple Listen-Before-Talk) 메커니즘을 설명하기 위한 도면이다.
- [0131] 도 9를 참조하면, 노드가 채널 활동 감지(CAD) m ($m \geq 2$)을 수행할 수 있도록 하는 MLBT(Multiple Listen-Before-Talk) 메커니즘을 적용한다.
- [0132] 슬롯의 길이는 ds_{slot} 으로 표시된 이중 슬롯의 길이로 확장된다. 노드의 채널 활동 감지(CAD)에 따른 CAD 간격(interval)은 다음의 <수학식 4>와 같다.

수학식 4

$$CADInterval = \frac{slot}{m-1}, \quad m \geq 2$$

[0133]

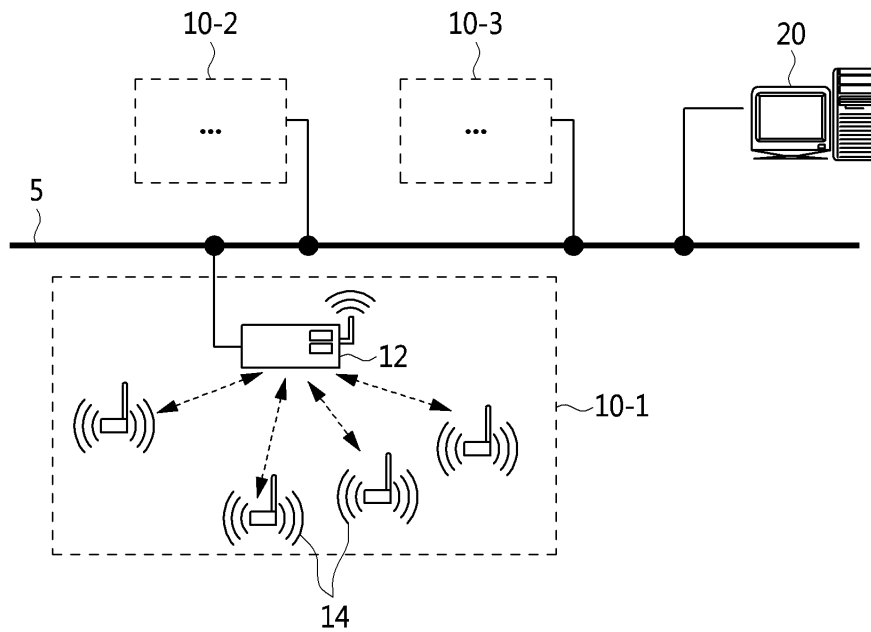
- [0134] 이러한 MLBT (Multiple Listen-Before-Talk) 메커니즘을 통해, 외부 간섭을 처리하기 위해 한 슬롯 내에서 채널을 여러 번 감지할 수 있다.
- [0135] 도 10은 실시 예에 따른 컴퓨터 시스템 구성을 나타낸 도면이다.
- [0136] 실시 예에 따른 로라 네트워크에서 데이터 전송을 위한 태스크 스케줄링 장치는 컴퓨터로 읽을 수 있는 기록매체와 같은 컴퓨터 시스템(1000)에서 구현될 수 있다.
- [0137] 컴퓨터 시스템(1000)은 버스(1020)를 통하여 서로 통신하는 하나 이상의 프로세서(1010), 메모리(1030), 사용자 인터페이스 입력 장치(1040), 사용자 인터페이스 출력 장치(1050) 및 스토리지(1060)를 포함할 수 있다. 또한, 컴퓨터 시스템(1000)은 네트워크(1080)에 연결되는 네트워크 인터페이스(1070)를 더 포함할 수 있다. 프로세서(1010)는 중앙 처리 장치 또는 메모리(1030)나 스토리지(1060)에 저장된 프로그램 또는 프로세싱 인스트럭션들을 실행하는 반도체 장치일 수 있다. 메모리(1030) 및 스토리지(1060)는 휘발성 매체, 비휘발성 매체, 분리형 매체, 비분리형 매체, 통신 매체, 또는 정보 전달 매체 중에서 적어도 하나 이상을 포함하는 저장 매체일 수 있다. 예를 들어, 메모리(1030)는 ROM(1031)이나 RAM(1032)을 포함할 수 있다.
- [0138] 이상에서 첨부된 도면을 참조하여 본 발명의 실시 예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

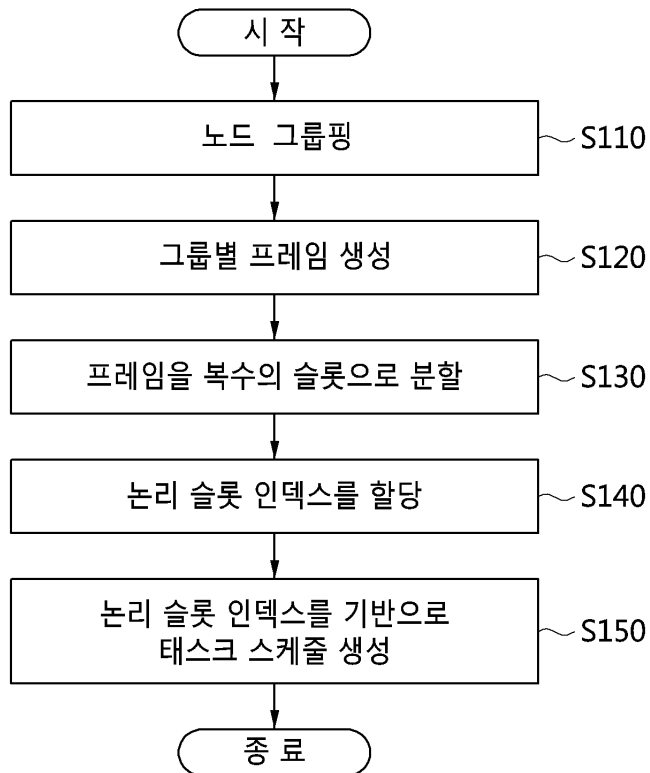
- [0139] 10-1, 10-2, 10-3: 스타 토폴로지 12: 게이트웨이
14: 노드 20: 서버

도면

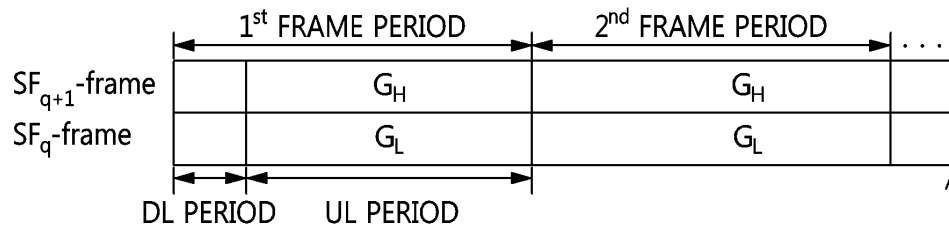
도면1



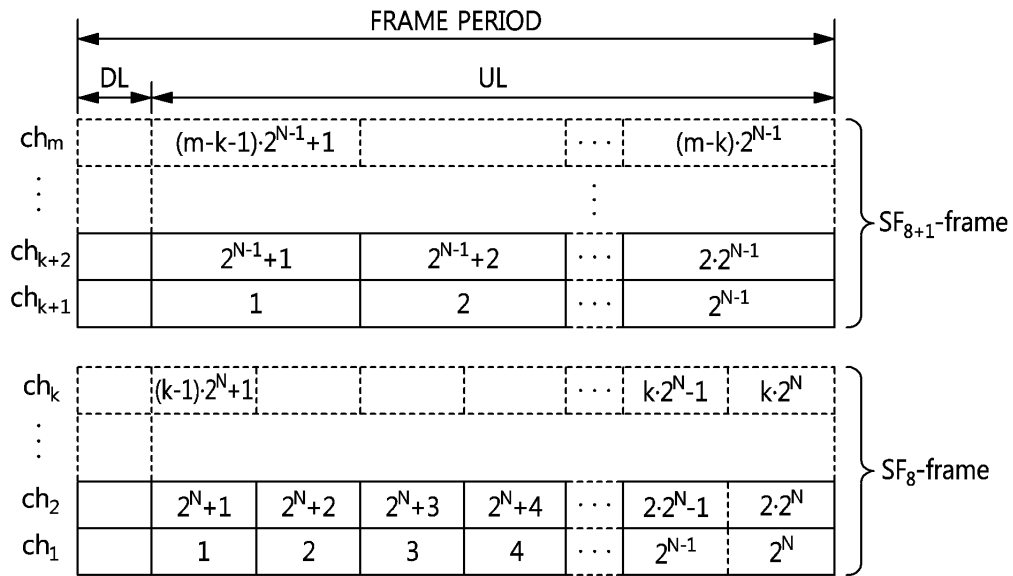
도면2



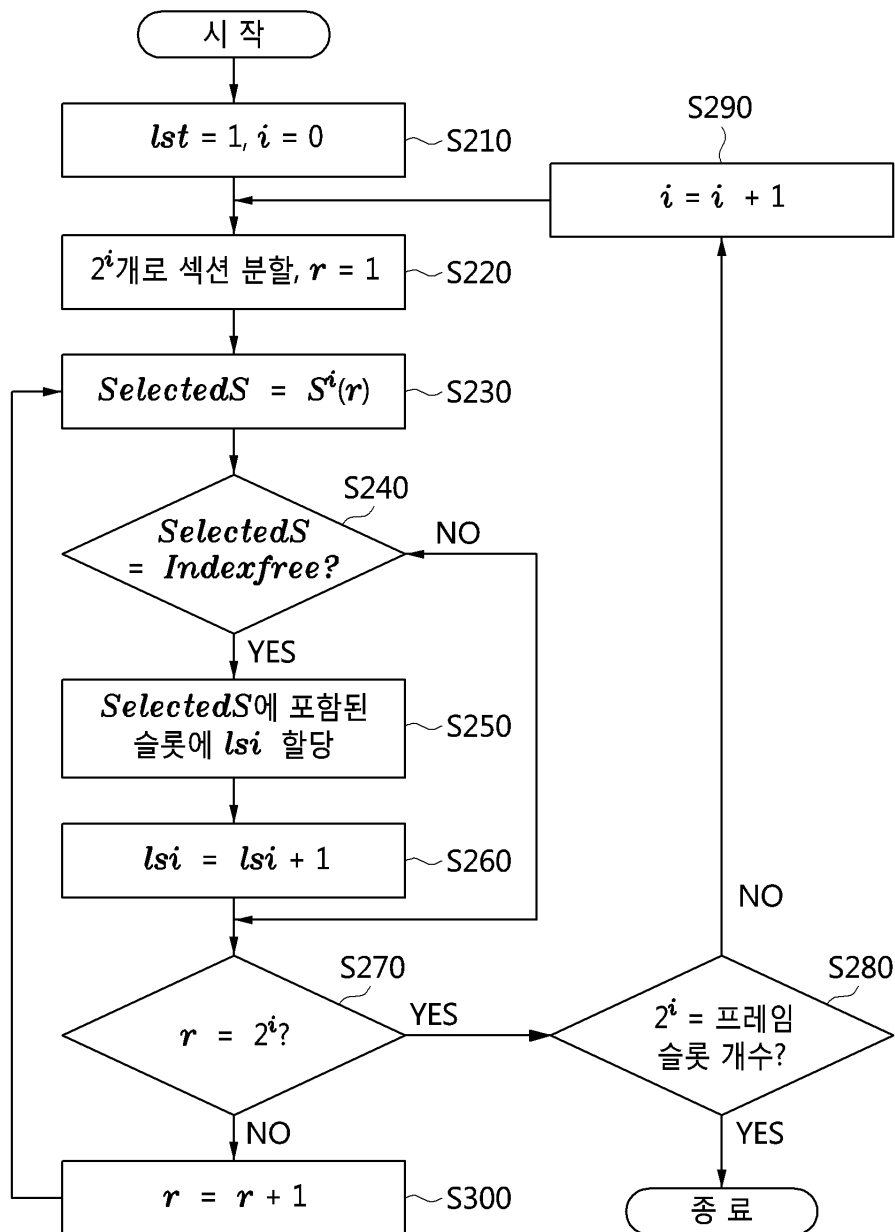
도면3



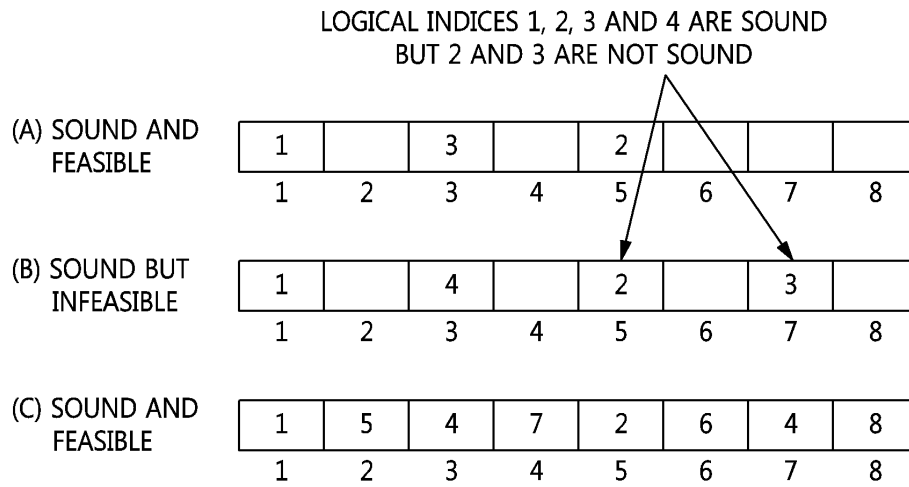
도면4



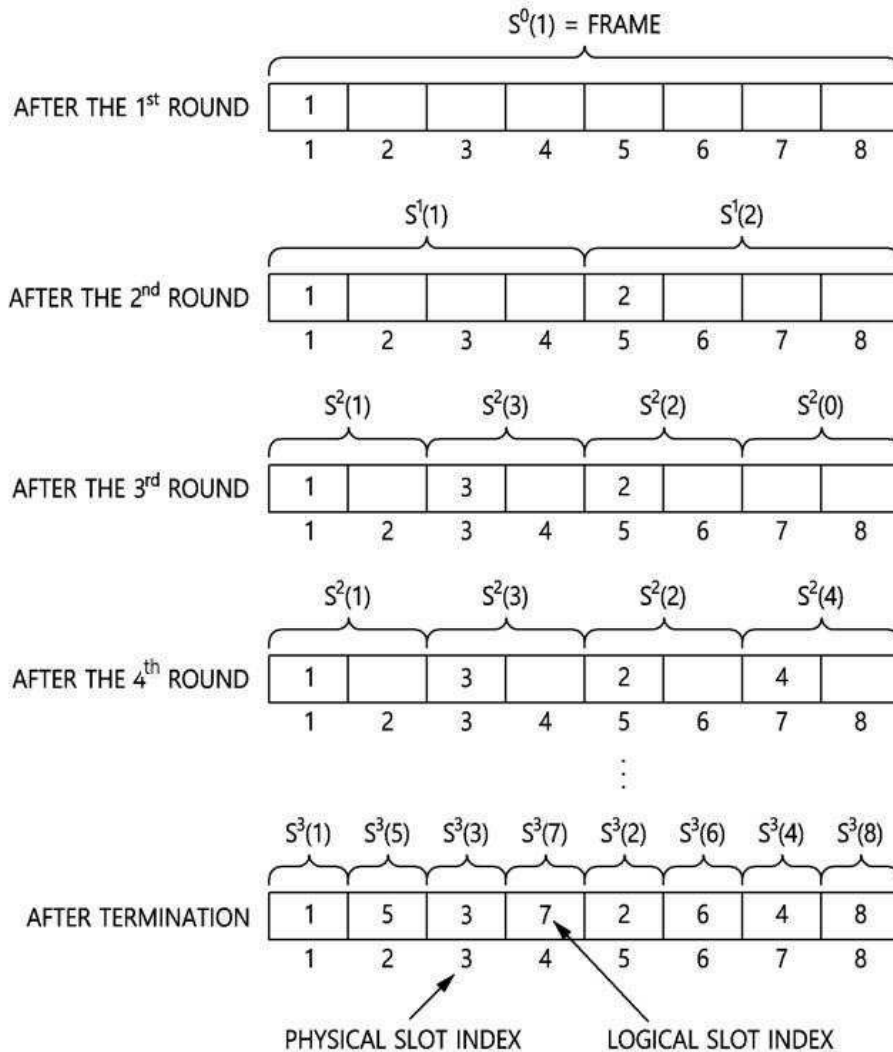
도면5



도면6



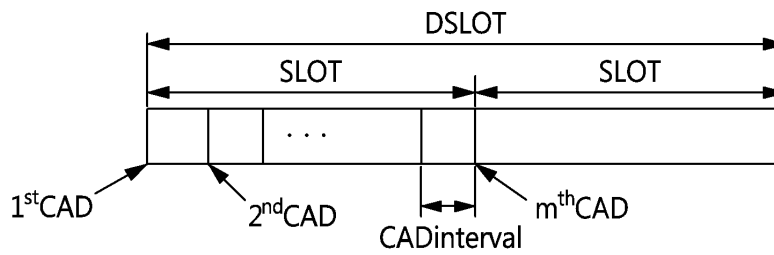
도면7



도면8

ch _y	9	13	11	15	10	14	12	16
	9	10	11	12	14	14	15	16
ch _x	1	5	3	7	2	6	4	8
	1	2	3	4	5	6	7	8

도면9



도면10

